



ON Semiconductor®

http://onsemi.jp

# LV8415XA

モノリシックリニア集積回路  
手ブレ補正ドライバ

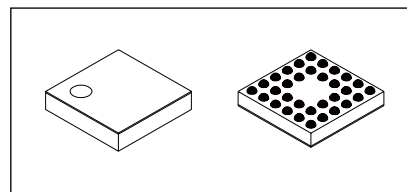
Hブリッジ×2-channelドライバ

## 概要

LV8415XAは、DSC用手ブレ補正用ドライバICである。

## 機能

- ・アクチュエータドライバ(飽和駆動Hブリッジ)×2-channel
- ・ホールアンプ×2-channel
- ・PWM信号生成用ロジック回路内蔵×2-channel
- ・定電流ホールバイアス回路×2-channel
- ・ホールアンプオフセット調整用8-bit DAC×2-channel
- ・汎用アンプ×2-channel
- ・ホールバイアス用8-bit DAC×2-channel
- ・3線シリアル入力
- ・電源2系統(V<sub>M</sub>:アクチュエータ用、V<sub>CC</sub>:その他)
- ・サーマル保護回路内蔵
- ・低電圧誤動作防止回路内蔵



WLP32L

## 最大定格/T<sub>a</sub>=25°C

項目	記号	条件	定格値	unit
電源電圧1	V <sub>M</sub> max		6	V
電源電圧2	V <sub>CC</sub> max		6	V
出力ピーク電流	I <sub>Opeak</sub>	OUT1~2 (t ≤ 10msec, duty ≤ 20%)	600	mA
出力連続電流	I <sub>O</sub> max	OUT1~2	350	mA
ホールバイアス電流	I <sub>HB</sub> max		5	mA
許容損出	P <sub>d</sub> max	(*)指定基板付き	1	W
動作周囲温度	T <sub>opg</sub>		-20~+85	°C
保存周囲温度	T <sub>stg</sub>		-55~+150	°C

(\*) 基板サイズ: 40.0mm×50.0mm×0.8mm, 4層ガラスエポキシ基板 T<sub>j</sub> max=150°C

\*2 T<sub>j</sub> max=150°C。内部チップ温度は150°Cを超えない様に基板設計する事。

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

## 推奨動作条件/T<sub>a</sub>=25°C

項目	記号	条件	定格値	unit
電源電圧範囲1	V <sub>M</sub>		2.7~5.5	V
電源電圧範囲2	V <sub>CC</sub>		2.7~5.5	V
ロジック入力電圧	V <sub>IN</sub>		0~V <sub>CC</sub> +0.3	V

## ORDERING INFORMATION

See detailed ordering and shipping information on page 13 of this data sheet.

# LV8415XA

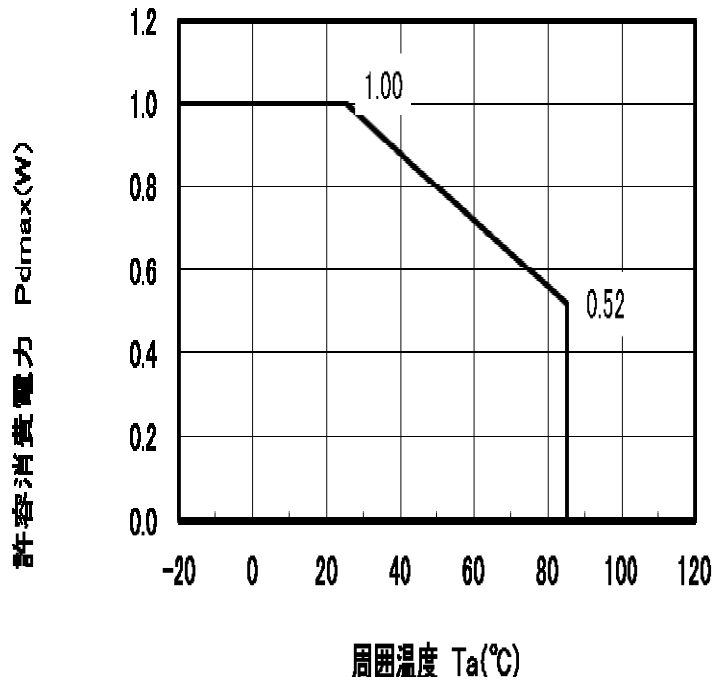
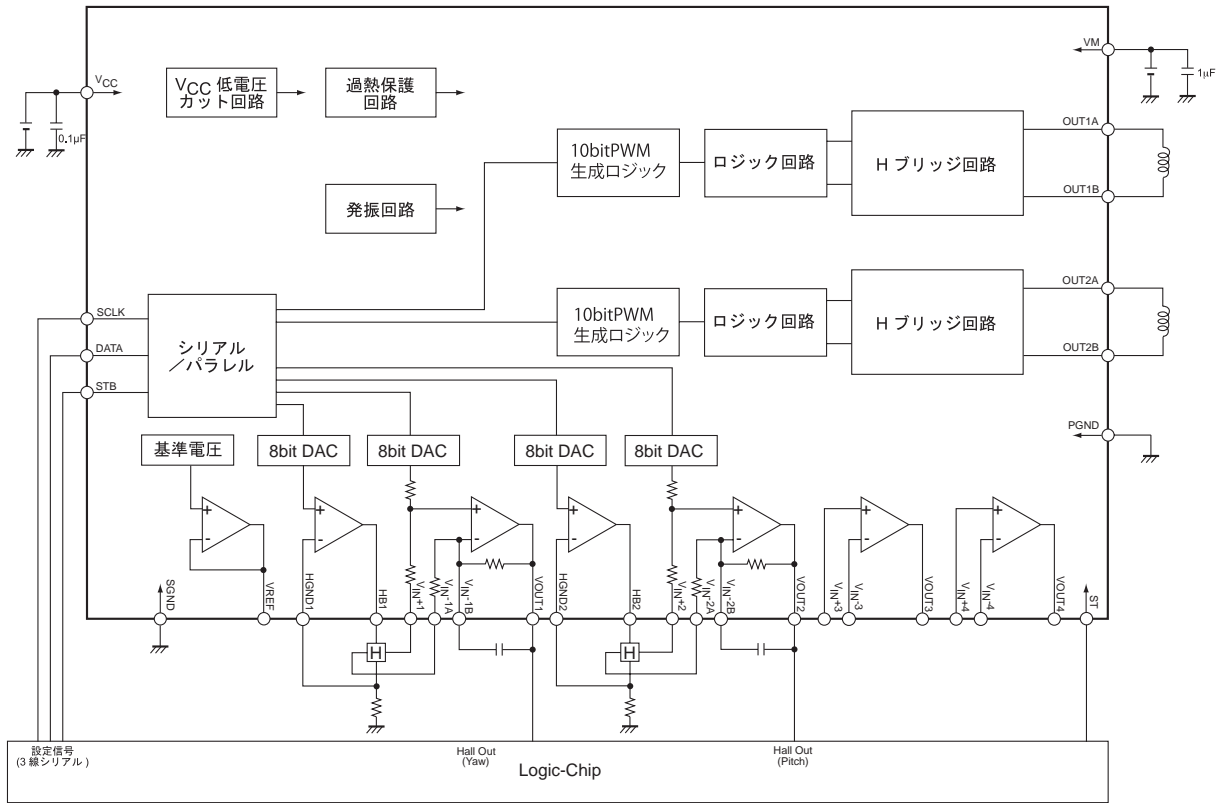
電気的特性/ $T_a=25^{\circ}\text{C}$ ,  $V_M=5.0\text{V}$ ,  $V_{CC}=3.3\text{V}$

項目	記号	条件	min	typ	max	unit
待機時消費電流	$I_{CC0}$	ST=「L」			1.0	$\mu\text{A}$
$V_M$ 消費電流	$I_M$	$V_M=5.0\text{V}$ , ST=「H」, 無負荷			10	$\mu\text{A}$
$V_{CC}$ 消費電流	$I_{CC}$	ST=「H」, 無負荷		2	3.2	$\text{mA}$
$V_{CC}$ 低電圧カット電圧	$V_{THVCC}$		2.1	2.40	2.6	V
低電圧ヒステリシス電圧	$V_{THYS}$		100	150	200	mV
サーマルシャットダウン温度	TSD	設計保証	155	175	195	$^{\circ}\text{C}$
サーマルヒステリシス幅	$\Delta\text{TSD}$	設計保証	15	35	55	$^{\circ}\text{C}$
<b>Hブリッジ出力 (OUT1-2)</b>						
出力オン抵抗	$R_{onU}$	$I_O=100\text{mA}$ , 上側オン抵抗		0.7	0.98	$\Omega$
	$R_{onD}$	$I_O=100\text{mA}$ , 下側オン抵抗		0.5	0.7	$\Omega$
出力リーク電流	$I_{Oleak}$				1	$\mu\text{A}$
ダイオード順電圧	$V_D$	$I_D=-100\text{mA}$		0.7		V
<b>オペアンプ (OP-AMP1-4)</b>						
入力オフセット電圧	$OP\_V_{IO}$			$\pm 1$	$\pm 5$	mV
入力オフセット電流	$OP\_I_{IO}$			$\pm 5$	$\pm 50$	nA
入力バイアス電流	$OP\_I_B$			30	250	nA
同相入力電圧範囲	$V_{ICM}$		0		$V_{CC}$	V
同相信号除去比	CMR		60	80		dB
大振幅電圧範囲	VG	$R_L=20\text{k}\Omega$ , $V_{IN}=1\text{mV}$ (オープンループゲイン)	1	10		V/mV
出力電圧範囲	$V_{OH}$	$R_L=20\text{k}\Omega$	$V_{CC}-0.2$			V
	$V_{OL}$	$R_L=20\text{k}\Omega$			0.2	V
電源変動除去比	SVR		65	85		dB
出力電流 (シンク/ソース)	$OP\_I_O$		1	2		$\text{mA}$
<b>ホールバイアス (HB1-2)</b>						
出力電流	$I_{HB}$	$R_{HG}=1\text{k}\Omega$ , $V_{HBIN}=1.0\text{V}$	0.95	1.00	1.05	$\text{mA}$
出力飽和電圧	$V_{SATHB}$	$I_{HB}=1\text{mA}$	$V_{CC}-0.2$			V
<b>基準電圧</b>						
基準電圧	$V_{REF}$		1.60	1.65	1.70	V
基準電圧負荷特性	$V_{Rref}$	$I_{REF}=100\mu\text{A}$	1.60	1.65	1.70	V
<b>PWM駆動用 内部CLK周波数</b>						
CLK周波数	$F_{clk}$		13.5	15	17.25	MHz
<b>制御端子 (ST, SCLK, DATA, STB)</b>						
内蔵プルダウン抵抗	$R_{IN}$		50	100	200	$\text{k}\Omega$
入力電流	$I_{INL}$	$V_{IN}=0\text{V}$			1.0	$\mu\text{A}$
	$I_{INH}$	$V_{IN}=3.3\text{V}$	20	33	50	$\mu\text{A}$
入力「L」レベル電圧	$V_{INL}$				1.0	V
入力「H」レベル電圧	$V_{INH}$		2.5			V

本データシートは内容が変更される可能性があるため、注意すること。

# LV8415XA

## ブロック図

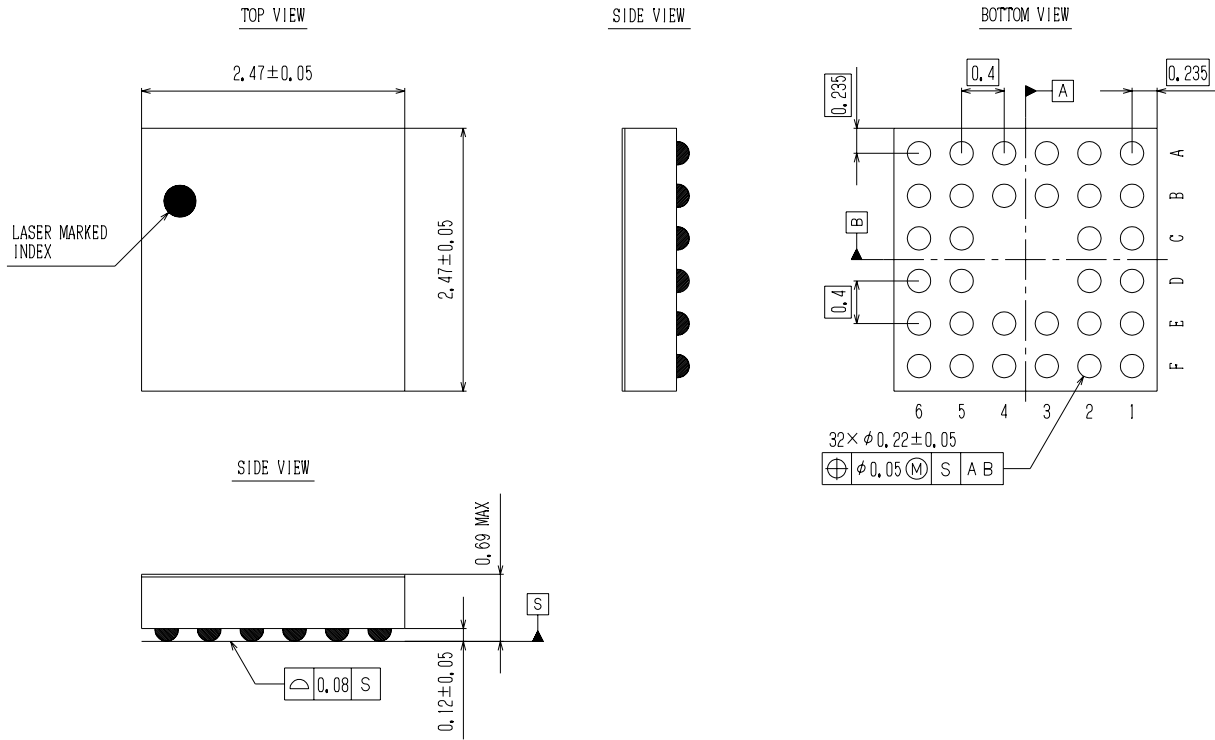


\* 基板サイズ 40mm × 50mm × 0.8mmt 4層:  
材質がFR4の場合、T<sub>j</sub> max = 150°C

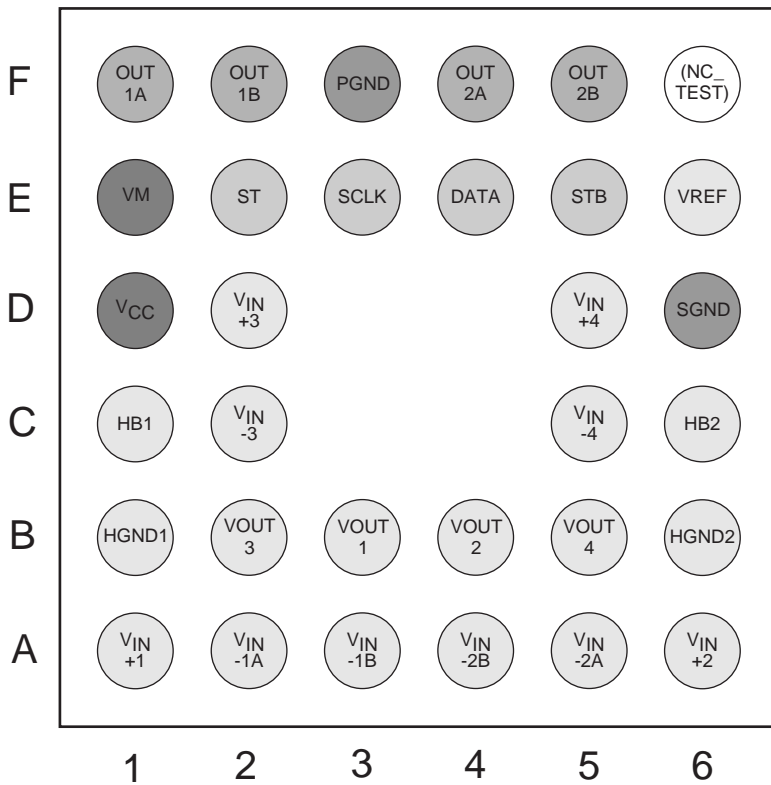
# LV8415XA

## 外形図

unit:mm



## ピン配置図



(NC\_TEST) はテスト専用 pin。  
 GND ラインに配線処理する

- 電源ピン
- GND ピン
- OUT ピン
- ロジック制御ピン
- アナログ制御ピン

Ball side view

# LV8415XA

## 端子機能

端子番号	端子名	機能	等価回路
E2 E3 E4 E5	ST SCLK DATA STB	入力端子 H レベル 2V~(V <sub>CC</sub> =3.3V) L レベル 0~0.5V(V <sub>CC</sub> =3.3V)	
F1 F2 F4 F5 E1 F3	OUT1A OUT1B OUT2A OUT2B VM PGND	出力端子 VM : POWER-電源端子 PGND : POWER-GND 端子	
D1 D6	V <sub>CC</sub> SGND	信号系電源端子 信号系 GND 端子	
C1 B1 C6 B6	HB1 HGND1 HB2 HGND2	HB1, 2 端子 ホールバイアスソース端子 HGND1, 2 端子 ホールバイアス	
A1 A2 A3 A6 A5 A4	V <sub>IN</sub> +1 V <sub>IN</sub> -1A V <sub>IN</sub> -1B V <sub>IN</sub> +2 V <sub>IN</sub> -2A V <sub>IN</sub> -2B	HALLAMP 入力端子 V <sub>IN</sub> + HALLAMP+入力端子 V <sub>IN</sub> -A HALLAMP-入力端子 V <sub>IN</sub> -B LPF 形成用端子 (ノイズ除去用にフィルタを形成する)	
B3 B4	VOUT1 VOUT2	HALLAMP 出力端子 VOUT1 : HALLAMP1ch の出力端子 VOUT2 : HALLAMP2ch の出力端子	

次ページへ続く。

# LV8415XA

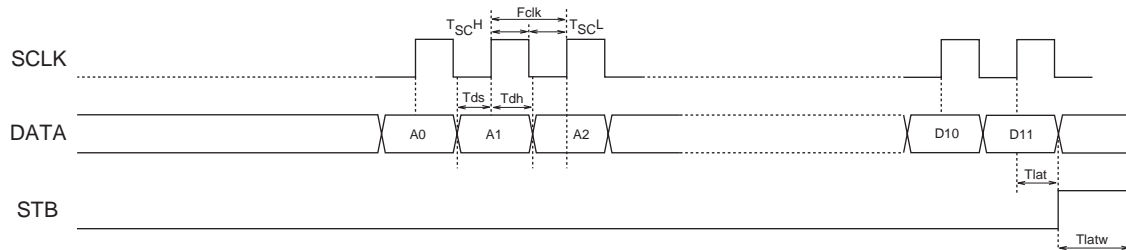
前ページより続く。

端子番号	端子名	機能	等価回路
D2 C2 D5 C5	V <sub>IN+3</sub> V <sub>IN-3</sub> V <sub>IN+4</sub> V <sub>IN-4</sub>	汎用 AMP 入力端子 V <sub>IN+3</sub> : 3ch 汎用 AMP+入力端子 V <sub>IN-3</sub> : 3ch 汎用 AMP-入力端子 V <sub>IN+4</sub> : 4ch 汎用 AMP+入力端子 V <sub>IN-4</sub> : 4ch 汎用 AMP-入力端子	
B2 B5	V <sub>OUT3</sub> V <sub>OUT4</sub>	汎用 AMP 出力端子 V <sub>OUT3</sub> : 3ch 汎用 AMP の出力端子 V <sub>OUT4</sub> : 4ch 汎用 AMP の出力端子	
E6	VREF	内部基準電圧端子 V <sub>CC</sub> /2 出力される	
F6	NC_TEST	NC 端子 TEST 用端子 使用時は GND ラインに接続すること	

# LV8415XA

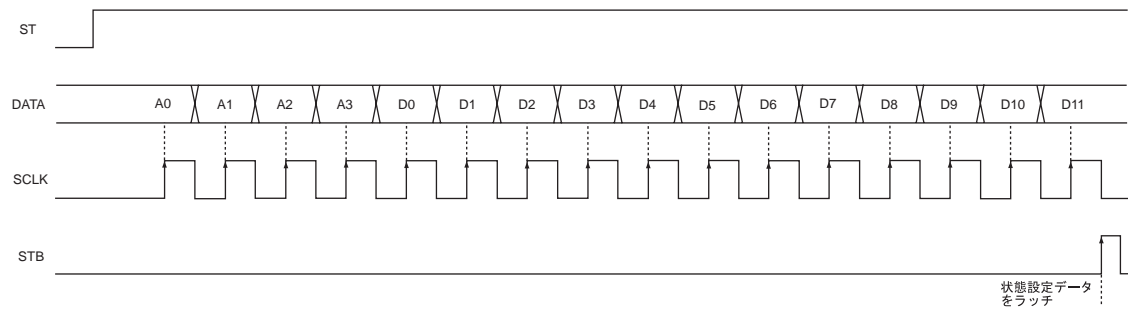
## 3線シリアル通信 電気的特性/ $T_a=25^\circ\text{C}$ 、 $V_B=5\text{V}$ 、 $V_{CC}=3.3\text{V}$

項目	記号	条件	min	typ	max	unit
シリアルデータ転送端子						
ロジック端子入力電流	$I_{INL}$	$V_{IN}=0\text{V}$ (SCLK, DATA, STB)			1.0	$\mu\text{A}$
	$I_{INH}$	$V_{IN}=3.3\text{V}$ (SCLK, DATA, STB)		33	50	$\mu\text{A}$
入力「H」レベル電圧	$V_{INH}$	SCLK, DATA, STB	2.5			V
入力「L」レベル電圧	$V_{INL}$	SCLK, DATA, STB			1.0	V
最小SCLK「H」パルス幅	$T_{SCH}$		0.1			$\mu\text{s}$
最小SCLK「L」パルス幅	$T_{SCL}$		0.1			$\mu\text{s}$
STB規定時間	$T_{lat}$		0.1			$\mu\text{s}$
最小STBパルス幅	$T_{latw}$		0.1			$\mu\text{s}$
データセットアップ時間	$T_{ds}$		0.1			$\mu\text{s}$
データホールド時間	$T_{dh}$		0.1			$\mu\text{s}$
最大CLK周波数	$F_{clk}$				4	MHz



### シリアルデータタイミング条件

シリアルデータ入力タイミングチャート



A0 から D9 の順番で入力する。SCLK は立ち上がりエッジでデータ転送を行い、全データ転送後に STB 信号立ち上がりで全データをラッチする。

尚、STB 信号が「H」の間、IC の内部回路は SCLK 信号を受け付けない。

# LV8415XA

## シリアルロジックマップ

### PWMh-ブリッジ関連シリアルマップ

入力																設定モード	設定内容	備考				
A0	A1	A2	A3	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11							
0	0	0	0	*	*	0	0	0	0	0	0	0	0	0	0	1ch PWM Duty 設定	100%	逆転				
				*	*	1	0	0	0	0	0	0	0	0	0		0		511/512×100%			
				*	*	0	1	0	0	0	0	0	0	0	0		0		0	510/512×100%		
																					...	
				*	*	0	1	1	1	1	1	1	1	1	1		1		1	0	2/512×100%	
				*	*	1	1	1	1	1	1	1	1	1	1		1		1	0	1/512×100%	
				*	*	0	0	0	0	0	0	0	0	0	0		0		0	1	0%	中点
				*	*	1	0	0	0	0	0	0	0	0	0		0		0	1	1/512×100%	正転
				*	*	0	1	0	0	0	0	0	0	0	0		0		0	1	2/512×100%	
																					...	
				*	*	1	0	1	1	1	1	1	1	1	1		1		1	1	509/512×100%	
				*	*	0	1	1	1	1	1	1	1	1	1		1		1	1	510/512×100%	
*	*	1	1	1	1	1	1	1	1	1	1	1	1	1	511/512×100%							
1	0	0	0	*	*	0	0	0	0	0	0	0	0	0	0	2ch PWM Duty 設定	100%	逆転				
				*	*	1	0	0	0	0	0	0	0	0	0		0		0	511/512×100%		
				*	*	0	1	0	0	0	0	0	0	0	0		0		0	0	510/512×100%	
																					...	
				*	*	0	1	1	1	1	1	1	1	1	1		1		1	0	2/512×100%	
				*	*	1	1	1	1	1	1	1	1	1	1		1		1	0	1/512×100%	
				*	*	0	0	0	0	0	0	0	0	0	0		0		0	1	0%	中点
				*	*	1	0	0	0	0	0	0	0	0	0		0		0	1	1/512×100%	正転
				*	*	0	1	0	0	0	0	0	0	0	0		0		0	1	2/512×100%	
																					...	
				*	*	1	0	1	1	1	1	1	1	1	1		1		1	1	509/512×100%	
				*	*	0	1	1	1	1	1	1	1	1	1		1		1	1	510/512×100%	
*	*	1	1	1	1	1	1	1	1	1	1	1	1	1	511/512×100%							
0	1	0	0	0	0	0	0	0	0	0	0	*	*	*	*	1ch ホールバイアス設定 (8bit DAC)	0V					
				1	0	0	0	0	0	0	0	*	*	*	*		1/255×VREF					
				0	1	0	0	0	0	0	0	*	*	*	*		2/255×VREF					
												*	*	*	*		...					
				1	0	1	1	1	1	1	1	*	*	*	*		253/255×VREF					
				0	1	1	1	1	1	1	1	*	*	*	*		254/255×VREF					
1	1	0	0	0	0	0	0	0	0	0	0	*	*	*	*	2ch ホールバイアス設定 (8bit DAC)	0V					
				1	0	0	0	0	0	0	0	*	*	*	*		1/255×VREF					
				0	1	0	0	0	0	0	0	*	*	*	*		2/255×VREF					
												*	*	*	*		...					
				1	0	1	1	1	1	1	1	*	*	*	*		253/255×VREF					
				0	1	1	1	1	1	1	1	*	*	*	*		254/255×VREF					
0	0	1	0	0	0	0	0	0	0	0	0	*	*	*	*	1ch ホールアンプ オフセット調整 (8bit DAC)	0V					
				1	0	0	0	0	0	0	0	*	*	*	*		1/255×V <sub>CC</sub>					
				0	1	0	0	0	0	0	0	*	*	*	*		2/255×V <sub>CC</sub>					
												*	*	*	*		...					
				1	0	1	1	1	1	1	1	*	*	*	*		253/255×V <sub>CC</sub>					
				0	1	1	1	1	1	1	1	*	*	*	*		254/255×V <sub>CC</sub>					
1	0	1	0	0	0	0	0	0	0	0	0	*	*	*	*	2ch ホールアンプ オフセット調整 (8bit DAC)	0V					
				1	0	0	0	0	0	0	0	*	*	*	*		1/255×V <sub>CC</sub>					
				0	1	0	0	0	0	0	0	*	*	*	*		2/255×V <sub>CC</sub>					
												*	*	*	*		...					
				1	0	1	1	1	1	1	1	*	*	*	*		253/255×V <sub>CC</sub>					
				0	1	1	1	1	1	1	1	*	*	*	*		254/255×V <sub>CC</sub>					

PWMh-ブリッジドライバの ON/OFF 動作は ST 端子で行う。



# LV8415XA

## ホールアンプゲイン設定値 シリアルマップ表

入力				設定モード	ホールアンプ倍率 ( )内：抵抗値
A0	A1	A2	A3		
0	0	0	1	1ch ホールアンプゲイン設定 (③抵抗÷②抵抗)	10 (36k//3.6k)
					20 (72k//3.6k)
					40 (144k//3.6k)
					50 (180k//3.6k)
					60 (216k//3.6k)
					70 (252k//3.6k)
					90 (324k//3.6k)
					100 (360k//3.6k)
					110 (396k//3.6k)
					120 (432k//3.6k)
					140 (504k//3.6k)
					150 (540k//3.6k)
					160 (570k//3.6k)
					170 (612k//3.6k)
					190 (684k//3.6k)
					200 (720k//3.6k)
1	0	0	1	2ch ホールアンプゲイン設定 (③抵抗÷②抵抗)	10 (36k//3.6k)
					20 (72k//3.6k)
					40 (144k//3.6k)
					50 (180k//3.6k)
					60 (216k//3.6k)
					70 (252k//3.6k)
					90 (324k//3.6k)
					100 (360k//3.6k)
					110 (396k//3.6k)
					120 (432k//3.6k)
					140 (504k//3.6k)
					150 (540k//3.6k)
					160 (570k//3.6k)
					170 (612k//3.6k)
					190 (684k//3.6k)
					200 (720k//3.6k)
0	1	0	1	1ch ホールアンプ オフセット抵抗/入力抵抗 (①抵抗÷②抵抗)	10 (36k//3.6k)
					20 (72k//3.6k)
					40 (144k//3.6k)
					50 (180k//3.6k)
					60 (216k//3.6k)
					70 (252k//3.6k)
					90 (324k//3.6k)
					100 (360k//3.6k)
					110 (396k//3.6k)
					120 (432k//3.6k)
					140 (504k//3.6k)
					150 (540k//3.6k)
					160 (570k//3.6k)
					170 (612k//3.6k)
					190 (684k//3.6k)
					200 (720k//3.6k)
1	1	0	1	2ch ホールアンプ オフセット抵抗/入力抵抗 (①抵抗÷②抵抗)	10 (36k//3.6k)
					20 (72k//3.6k)
					40 (144k//3.6k)
					50 (180k//3.6k)
					60 (216k//3.6k)
					70 (252k//3.6k)
					90 (324k//3.6k)
					100 (360k//3.6k)
					110 (396k//3.6k)
					120 (432k//3.6k)
					140 (504k//3.6k)
					150 (540k//3.6k)
					160 (570k//3.6k)
					170 (612k//3.6k)
					190 (684k//3.6k)
					200 (720k//3.6k)

# LV8415XA

## 汎用アンプ ON/OFF 設定

入力						設定モード	設定内容	備考
A0	A1	A2	A3	D0	D1			
0	0	1	1	0	*	汎用 AMP1	待機	
				1	*		動作	
				*	0	汎用 AMP2	待機	
				*	1		動作	

## PWM 回路 精度設定

入力						設定モード	設定内容	備考
A0	A1	A2	A3	D0	D1			
1	0	1	1	0	0	PWM 精度設定	10bit 分解能	初期値
				0	1		11bit 分解能	
				1	0		12bit 分解能	
				*	*		-	

## PWM パルス\_ずらし幅

### 1ch(X 軸側)

入力[3:0]								設定モード	ずらし パルス数
A0	A1	A2	A3	D0	D1	D2	D3		
0	1	1	1	0	0	0	0	1ch(X 軸)側 ずらし幅	0(初期設定)
				1	0	0	0		1
				0	1	0	0		2
				1	1	0	0		3
				0	0	1	0		4
				1	0	1	0		5
				0	1	1	0		6
				1	1	1	0		7
				0	0	0	1		8
				1	0	0	1		9
				0	1	0	1		10
				1	1	0	1		11
				0	0	1	1		12
				1	0	1	1		13
				0	1	1	1		14
1	1	1	1	15					

注) 1パルス=1CLK

### 2ch(Y 軸側)

入力[3:0]								設定モード	ずらし パルス数
A0	A1	A2	A3	D4	D5	D6	D7		
0	1	1	1	0	0	0	0	2ch(Y 軸)側 ずらし幅	0(初期設定)
				1	0	0	0		1
				0	1	0	0		2
				1	1	0	0		3
				0	0	1	0		4
				1	0	1	0		5
				0	1	1	0		6
				1	1	1	0		7
				0	0	0	1		8
				1	0	0	1		9
				0	1	0	1		10
				1	1	0	1		11
				0	0	1	1		12
				1	0	1	1		13
				0	1	1	1		14
1	1	1	1	15					

注) 1パルス=1CLK

※ ホールアンプ、ホールバイアスの ON/OFF は ST 端子で行う。

注) A0~A3=1111 の初期値はテストモードである。データ D0 を 1 に指定して使用すること。

## テスト mode 設定

入力					設定モード	内容	備考
A0	A1	A2	A3	D0			
1	1	1	1	0	NCpin_TESTmode	外部 CLK	出荷検査で使用
				1		内部 CLK	内部 CLK

注)外部 CLK モードは出荷検査用である。内部 CLK にて使用すること。デフォルトは外部 CLKmode なので内部 CLK に切替えてから使用すること。

## ホールバイアス、オフセット調整回路構成

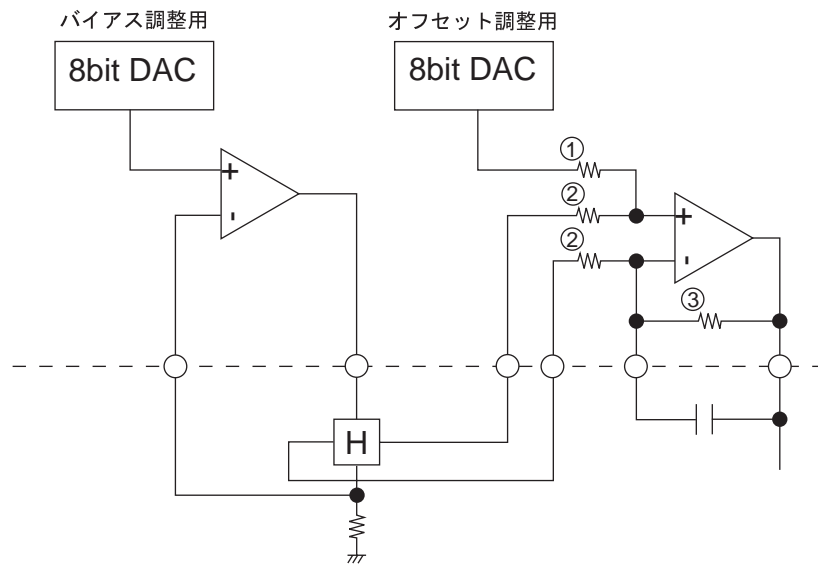


図 ホールアンプ、ホールバイアス等価回路

1. ゲイン調整について

図中②、③の抵抗比を調整してゲイン設定をする。設定はシリアルマップ表参照。  
倍率は10～200で設定可能である。

2. オフセット調整について

図中①、②の抵抗比でオフセット調整する。設定はシリアルマップ表参照。  
抵抗は10～200で設定可能である。

## 応用回路例 設計上の留意点

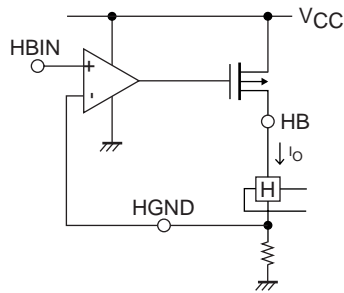
### ●スタンバイ機能

ST=「L」時、IC は待機状態に、ST=「H」時は、IC は動作状態となる。  
また、ST=「L」時には IC 内部のレジスタはリセットされる。

### ●ホールバイアス

ホール素子駆動用として、定電流出力を内蔵している。  
定電流値は、HBIN 端子印加電圧と、HGND 端子～GND 間に接続される検出抵抗 (RHG) から設定される。

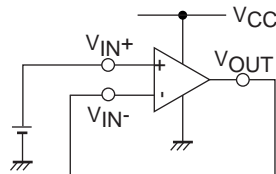
$$\text{定電流値 (I}_0\text{)} = \text{HBIN 電圧} \div \text{検出抵抗}$$



上記、計算式から HBIN 端子印加電圧=1.0V、検出抵抗=1k $\Omega$ とした場合、定電流値(I<sub>0</sub>)は約 1mA となる。又、ホールバイアス回路を使用しない場合、HGND 端子は HB 端子と接続し、なるべく大きい値の検出抵抗を接続すること。

### ●オペアンプ

使用しないオペアンプには、V<sub>IN+</sub>端子にバイアスを印加し、V<sub>IN-</sub>端子はV<sub>OUT</sub>端子と接続することによりバッファ構成にすること。



## ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LV8415XA-MH	WLP32L (2.47mm × 2.47mm) (Pb-Free / Halogen Free)	5000 / Tape & Reel

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。[www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf)。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。