



ON Semiconductor®

<http://onsemi.jp>

LV8400V

Bi-CMOS 集積回路

正逆モータドライバ

概要

LV8400Vは、出力段にD-MOS FETを用いた正転、逆転、ブレーキ、待機の4モードをコントロールできる1chモータドライバICである。

Hブリッジ出力段は、P/Nch構成であるため、外付け部品数が少なく、オン抵抗が低い(0.33Ω typ)のが特長であり、大電流が必要となるモータ駆動に最適である。

機能

- ・ 1ch正逆モータドライバ。
- ・ 定電流出力回路内蔵。
- ・ 低消費電力。
- ・ 低電圧リセット回路、サーマルシャットダウン回路内蔵。
- ・ 低オン抵抗 0.33Ω。
- ・ 正/逆回転、ブレーキ、待機の4モード機能。

最大定格/Ta=25°C, SGND=PGND=0V

項目	記号	条件	定格値	unit
電源電圧(負荷用)	VM max		-0.5~16.0	V
電源電圧(制御用)	VCC max		-0.5~6.0	V
出力電流	I _O max	DC	1.2	A
	I _O peak1	t ≤ 100ms, f=5Hz	2.0	A
	I _O peak2	t ≤ 10ms, f=5Hz	3.8	A
	I _{OUT} max	DC	30	mA
入力電圧	V _{IN} max		-0.5~V _{CC} +0.5	V
許容損失	Pd max	指定基板付き※	800	mW
動作周囲温度	Topr		-20~+85	°C
保存周囲温度	Tstg		-55~+150	°C

※指定基板：30mm×50mm×1.6mm, ガラスエポキシ基板

注1) 絶対最大定格は、一瞬でも超えてはならない許容値を示すものである。

注2) 絶対最大定格の範囲内で使用した場合でも、高温及び大電流/高電圧印加、多大な温度変化等で連続して使用される場合、信頼性が低下するおそれがある。詳細については、弊社窓口までご相談ください。

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

LV8400V

許容動作条件/ $T_a=25^{\circ}\text{C}$, $\text{SGND}=\text{PGND}=0\text{V}$

項目	記号	条件	定格値	unit
電源電圧(負荷用)	VM		4.0~15.0	V
電源電圧(制御用)	V _{CC}		2.7~5.5	V
入力信号電圧	V _{IN}		0~V _{CC}	V
入力信号周波数	f _{max}	Duty=50%	200	kHz

電气的特性/ $T_a=25^{\circ}\text{C}$, $V_{CC}=5.0\text{V}$, $V_M=12.0\text{V}$, $\text{SGND}=\text{PGND}=0\text{V}$, 特記なき場合

項目	記号	条件	備	min	typ	max	unit
待機時負荷用電源電流1	IM01	EN=0V	1			1.0	μA
待機時負荷用電源電流2	IM02	EN=0V, V _{CC} =0V, 各入力端子=0V	1			1.0	μA
待機時制御用電源電流	IC0	EN=0V, IN1=IN2=0V	2			1.0	μA
動作時負荷用電源電流1	IM1	V _{CC} =3.3V, EN=3.3V	3		0.35	0.70	mA
動作時負荷用電源電流2	IM2	V _{CC} =5.0V, EN=5.0V	3		0.35	0.70	mA
動作時消費電流1	IC1	V _{CC} =3.3V, EN=3.3V	4		0.6	1.2	mA
動作時消費電流2	IC2	V _{CC} =5.0V, EN=5.0V	4		0.8	1.6	mA
「Hレベル」入力電圧	V _{IH}	$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$		$0.6 \times V_{CC}$		V _{CC}	V
「Lレベル」入力電圧	V _{IL}	$2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$		0		$0.2 \times V_{CC}$	V
「Hレベル」入力電流 (EN, IN1, IN2, ICTRL)	I _{IH}	V _{IN} =5V	5	12.5	25	50	μA
「Lレベル」入力電流 (EN, IN1, IN2, ICTRL)	I _{IL}	V _{IN} =0V	5	-1.0			μA
プルダウン抵抗値 (EN, IN1, IN2, ICTRL)	R _{DN}			100	200	400	k Ω
出力部オン抵抗	R _{ON}	トップとボトムのオン抵抗の和。 $2.7\text{V} \leq V_{CC} \leq 5.5\text{V}$	6		0.33	0.50	Ω
定電流出力リーク電流	I _O LEAK	EN=0V	7			1.0	μA
出力定電流	I _{OUT}	RSET=40 Ω , 内部基準=0.2V	8	4.65	5.00	5.35	mA
ISET端子電圧	V _{ISET}	RSET=40 Ω	9	0.186	0.20	0.214	V
定電流出力部オン抵抗	R _{ON} IO	RSET=0 Ω , I _O =5mA	10		20	30	Ω
低電圧検出動作電圧	VCS	V _{CC} 端子	11	2.10	2.25	2.40	V
サーマルシャットダウン 動作温度	T _{th}	※設計保証	12	150	180	210	$^{\circ}\text{C}$
出力部	ターンオン時間	T _{PLH}	13		0.5	1.0	μs
	ターンオフ時間	T _{PHL}	13		0.5	1.0	μs

※:設計保証値であり、測定は行わない。

備考

- VM端子の出力OFF時の消費電流を示す。
- V_{CC}端子の待機時の消費電流を示す。
- EN=「H」のVM端子の消費電流を示す。
- EN=「H」のV_{CC}端子の消費電流を示す。
- 各入力端子(EN, IN1, IN2, ICTRL)は、プルダウン抵抗を内蔵。
- 出力オン抵抗の上側と下側を加算した値を示す。
- 定電流出力OFF時のリーク電流を示す。
- 内部基準0.2V÷RSETで決定される電流値を示す。
- 定電流出力動作時のISET端子の電圧を示す。

次ページへ続く。

LV8400V

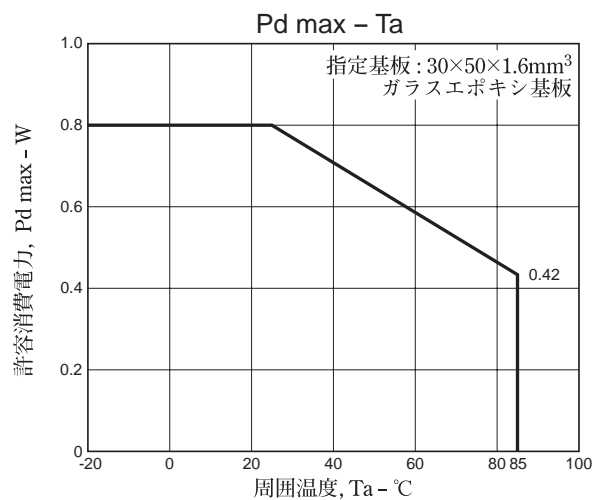
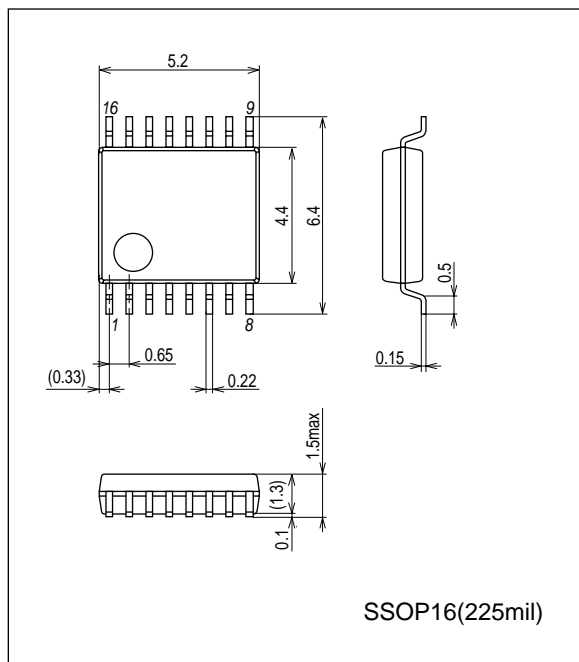
前ページより続く。

10. 定電流出力部のオン抵抗の値を示す。
11. 低電圧検出されると、全出力TrがOFFする。
12. サーマル保護回路が働くと、全出力TrがOFFする。発熱が下がると再びONする。
13. 立ち上がり時10→90%、立ち下がり時90→10%の時間を規定する。

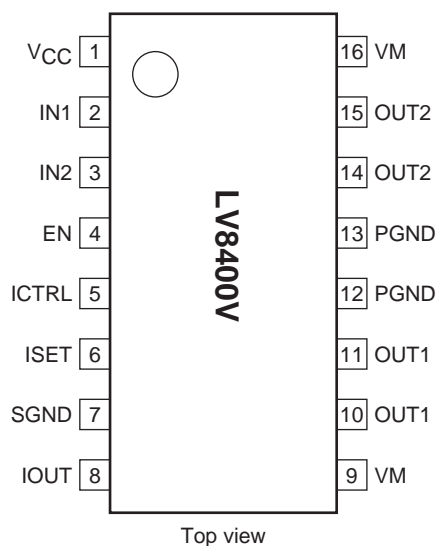
外形図

unit:mm (typ)

3178B

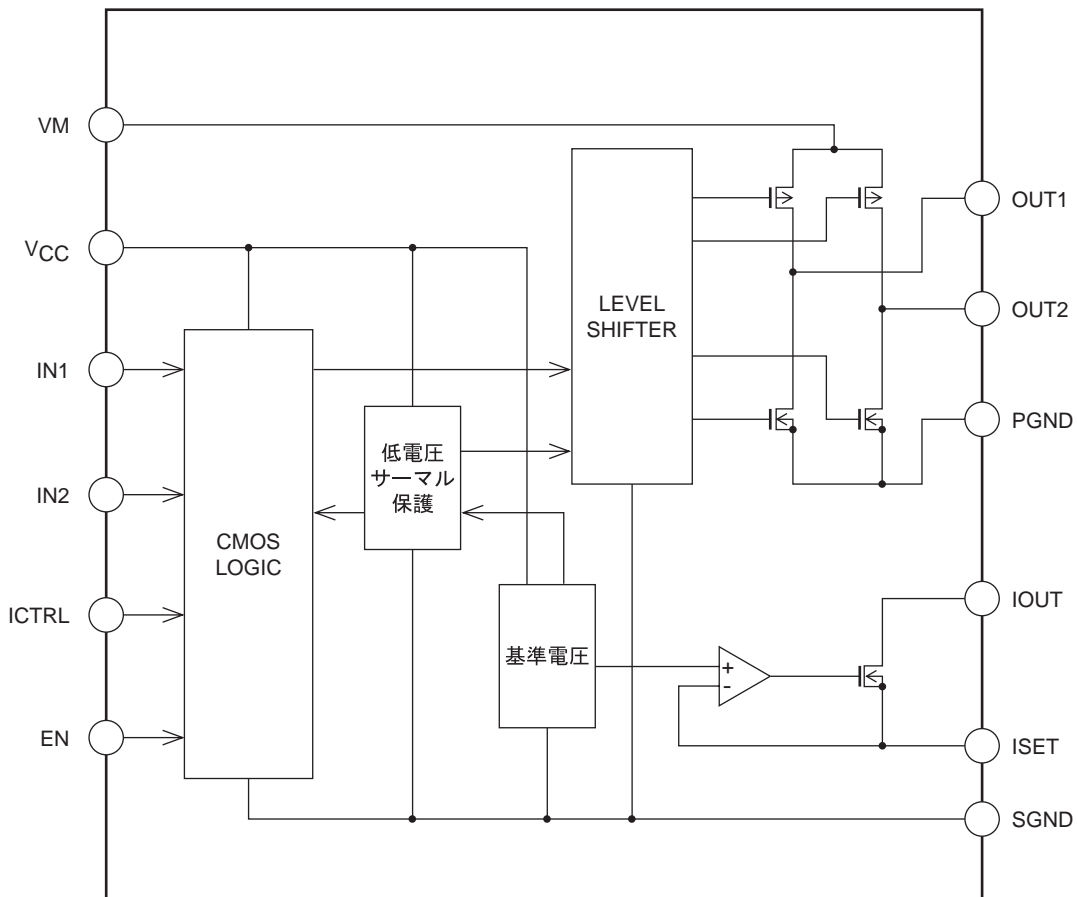


ピン配置図



LV8400V

ブロック図



真理値表

EN	IN1	IN2	OUT1	OUT2	モード
H	H	H	L	L	ブレーキ
	H	L	H	L	正転
	L	H	L	H	逆転
	L	L	Z	Z	スタンバイ
L	-	-	Z	Z	待機

EN	ICTRL	IOUT	モード
H	H	ON	定電流ON
	L	Z	定電流OFF
L	-	Z	待機

-:Don't Care, Z:Hi-Impedance

- 待機モードにて、消費電流がゼロとなる。
- *減電時および、サーマル保護時は、全パワーTrがOFFとなり、モータ駆動を停止する。

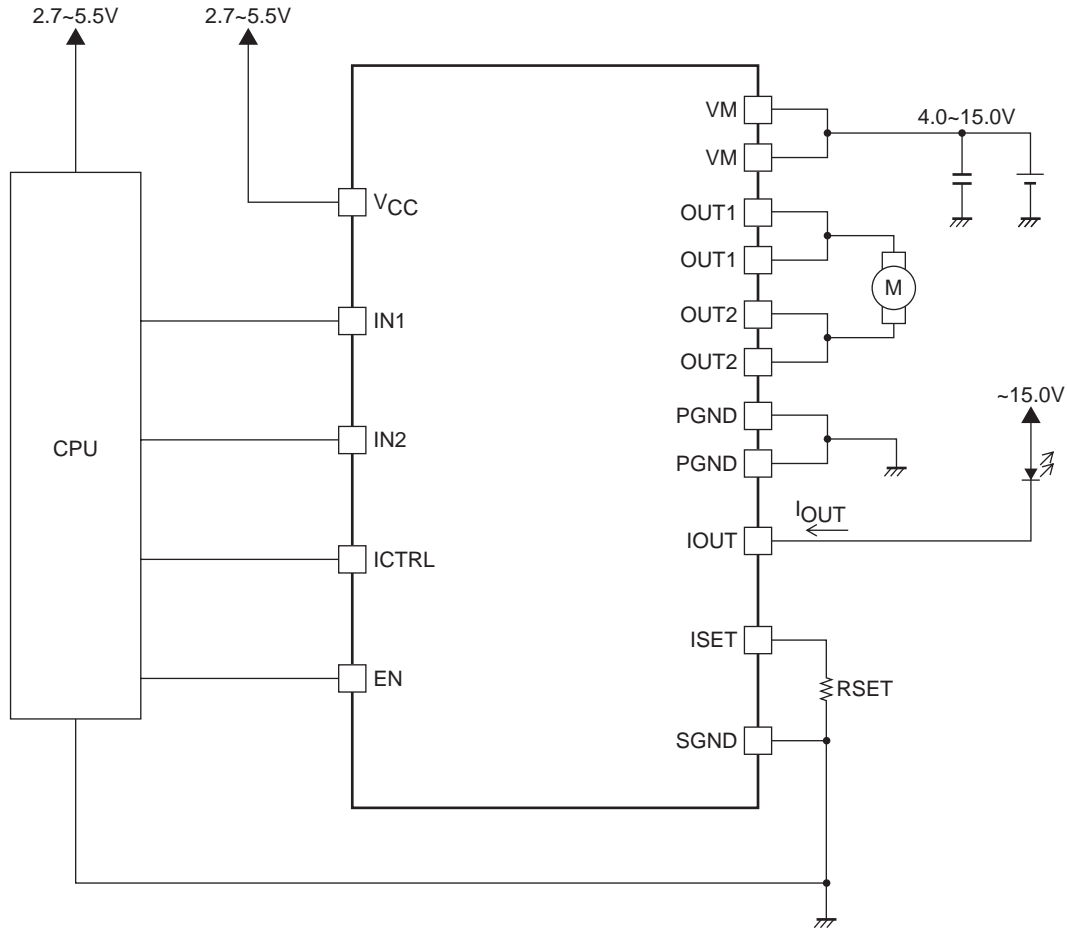
LV8400V

端子説明

端子番号	端子名	説明	等価回路
9 16	VM	モータ部電源。 (両端子とも接続する)	
1	VCC	ロジック部電源。	
4	EN	ロジックイネーブル端子。 (プルダウン抵抗内蔵)	
2 3 5	IN1 IN2 ICTRL	ドライバ出力切換。 (プルダウン抵抗内蔵)	
10 11 14 15	OUT1 OUT2	ドライバ出力端子。	
6 8	ISET IOUT	定電流出力端子。	
7	SGND	ロジック部GND。	
12 13	PGND	ドライバ部GND。 (両端子とも接続する)	

LV8400V

応用回路例



※1:キックバック吸収用コンデンサをICの直近に接続する。コイルのキックバック等により、VMラインの電圧が上昇し瞬間的に、最大定格以上が加わることで、ICを劣化、破損する可能性がある。

※2:出力定電流(I_{OUT})は、内部基準電圧とISET-SGND間の検出抵抗から設定される。

$$I_{OUT} = \text{内部基準電圧 (0.2V)} \div \text{検出抵抗 (RSET)}$$

上記の計算式からISET-SGND間の検出抵抗 40Ω を接続した場合、 $I_{OUT}=5\text{mA}$ となる。

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。