

小型で堅牢な連続導通モード・プリコンバータ用電力率コントローラ

NCP1654

NCP1654は、連続導通モード(CCM)力率補正ステップアップ・プリコンバータ用コントローラです。このデバイスはパワー・スイッチの導通時間(PWM)を固定周波数モードで、瞬時コイル電流とは無関係に制御します。

SO8パッケージに収納されており、外付け部品数を最小限に抑え、PFC回路の実装を大幅に簡素化します。NCP1654は高度な安全保護機能も集積しており、実効入力電力暴走クランプ回路のような堅牢でコンパクトなPFCステージ用ドライバになります。

特長

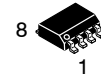
- IEC61000-3-2規格準拠
- 平均電流連続導通モード
- 高速過渡応答
- 非常に少ない外付け部品数
- 非常に低い起動電流(< 75 μ A)
- 非常に低いシャットダウン電流(< 400 μ A)
- 低動作時消費電力
- \pm トータムポール・ゲート駆動電流: 1.5 A
- 高精度な完全集積化65/133/200 kHz発振器
- サイクル単位のデューティ・サイクル制御用ラッチングPWM
- 内部でトリムされた内部リファレンス
- ヒステリシス付き低電圧ロックアウト
- 滑らかな起動動作のためのソフトスタート機能
- シャットダウン機能
- 業界標準とピン・コンパチブル
- 鉛フリー・パッケージ

安全機能

- 突入電流の検出
- 過電圧保護
- オープン・ループ検出またはシャットダウン時の低電圧検出
- ブラウンアウト検出
- ソフトスタート
- 高精度の過電流制限
- 過大電力制限

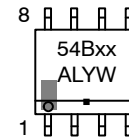
代表的アプリケーション

- フラットTV、デスクトップPC
- ACアダプタ
- 白物家電、その他のオフラインSMPS



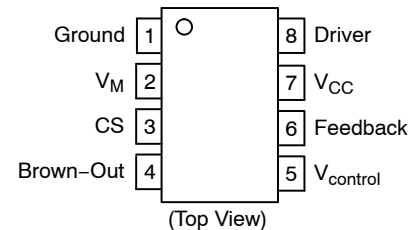
SO-8
D SUFFIX
CASE 751

MARKING DIAGRAM



- xx = 65, 133 or 200
- A = Assembly Location
- L = Wafer Lot
- Y = Year
- W = Work Week
- = Pb-Free Package

PIN CONNECTIONS



ORDERING INFORMATION

Device	Package	Shipping [†]
NCP1654BD65R2G	SO-8 (Pb-Free)	2500 / Tape & Reel
NCP1654BD133R2G	SO-8 (Pb-Free)	2500 / Tape & Reel
NCP1654BD200R2G	SO-8 (Pb-Free)	2500 / Tape & Reel

[†]For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specification Brochure, BRD8011/D.

NCP1654

MAXIMUM RATINGS TABLE

Symbol	Pin	Rating	Value	Unit
DRV	8	Output Drive Capability – Source Output Drive Capability – Sink	-1.5 +1.5	A
V _{CC}	7	Power Supply Voltage, V _{CC} pin, continuous voltage	-0.3, +20	V
	7	Transient Power Supply Voltage, duration < 10 ms, I _{VCC} < 10 mA	+25	V
V _{in}	2, 3, 4, 5, 6	Input Voltage	-0.3, +10	V
P _D (SO) R _{θJA} (SO)		Power Dissipation and Thermal Characteristics D suffix, Plastic Package, Case 751 Maximum Power Dissipation @ T _A = 70°C Thermal Resistance Junction-to-Air	450 178	mW °C/W
T _J		Operating Junction Temperature Range	-40 to +125	°C
T _{Jmax}		Maximum Junction Temperature	150	°C
T _{Smax}		Storage Temperature Range	-65 to +150	°C
T _{Lmax}		Lead Temperature (Soldering, 10 s)	300	°C

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考訳)

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

1. This device series contains ESD protection and exceeds the following tests:

Human Body Model (HBM) 2000 V per JEDEC standard JESD22, Method A114E

Machine Model (MM) 200 V (except pin#7 which complies 150 V) per JEDEC standard JESD22, Method A115A.

2. This device contains Latch-up Protection and exceeds ±100 mA per JEDEC Standard JESD78.

TYPICAL ELECTRICAL CHARACTERISTICS TABLE (V_{CC} = 15 V, T_J from -40°C to +125°C, unless otherwise specified) (Note 3)

Symbol	Rating	Min	Typ	Max	Unit
--------	--------	-----	-----	-----	------

GATE DRIVE SECTION

R _{OH}	Source Resistance @ I _{source} = 100 mA	-	9.0	20	Ω
R _{OL}	Sink Resistance @ I _{sink} = -100 mA	-	6.6	18	Ω
T _r	Gate Drive Voltage Rise Time from 1.5 V to 13.5 V (C _L = 2.2 nF)	-	60	-	ns
T _f	Gate Drive Voltage Fall Time from 13.5 V to 1.5 V (C _L = 2.2 nF)	-	40	-	ns

REGULATION BLOCK

V _{REF}	Voltage Reference	2.425	2.5	2.575	V
I _{EA}	Error Amplifier Current Capability	-	±28	-	μA
G _{EA}	Error Amplifier Gain	100	200	300	μS
I _{Bpin6}	Pin 6 Bias Current @ V _{FB} = V _{REF}	-500	-	500	nA
V _{control}	Pin5 Voltage	-	3.6	-	V
V _{control(max)}	Maximum Control Voltage @ V _{FB} = 2 V	-	0.6	-	
V _{control(min)}	Minimum Control Voltage @ V _{FB} = 3 V	2.7	3.0	3.3	
ΔV _{control}	ΔV _{control} = V _{control(max)} - V _{control(min)}				
V _{OUTL} / V _{REF}	Ratio (V _{OUT} Low Detect Thresold / V _{REF})	94	95	96	%
H _{OUTL} / V _{REF}	Ratio (V _{OUT} Low Detect Hysteresis / V _{REF})	-	0.5	-	%
I _{BOOST}	Pin 5 Source Current when (V _{OUT} Low Detect) is activated	190	228	260	μA

CURRENT SENSE BLOCK

V _S	Current Sense Pin Offset Voltage, (I _{CS} = 100 μA)	-	10	-	mV
I _{S(OCP)}	Overcurrent Protection Threshold	185	200	215	μA

POWER LIMITATION BLOCK

I _{CS} × V _{BO}	Overpower Limitation Threshold	-	200	-	μVA
I _{CS(OPL1)}	Overpower Current Threshold (V _{BO} = 0.9 V, V _M = 3 V)	186	222	308	μA
I _{CS(OPL2)}	Overpower Current Threshold (V _{BO} = 2.67 V, V _M = 3 V)	62	75	110	μA

NCP1654

TYPICAL ELECTRICAL CHARACTERISTICS TABLE ($V_{CC} = 15\text{ V}$, T_J from -40°C to $+125^\circ\text{C}$, unless otherwise specified) (Note 3)

Symbol	Rating	Min	Typ	Max	Unit
--------	--------	-----	-----	-----	------

PWM BLOCK

Dcycle	Duty Cycle Range	-	0-97	-	%
--------	------------------	---	------	---	---

OSCILLATOR / RAMP GENERATOR BLOCK

fsw	Switching Frequency 65 kHz 133 kHz 200 kHz	58 120 180	65 133 200	72 146 220	kHz
-----	---	------------------	------------------	------------------	-----

BROWN-OUT DETECTION BLOCK

V_{BOH}	Brown-Out Voltage Threshold (rising)	1.22	1.30	1.38	V
V_{BOL}	Brown-Out Voltage Threshold (falling)	0.65	0.7	0.75	V
I_{IB}	Pin 4 Input Bias Current @ $V_{BO} = 1\text{ V}$	-500	-	500	nA

CURRENT MODULATION BLOCK

I_{M1}	Multiplier Output Current ($V_{\text{control}} = V_{\text{control(max)}}$, $V_{BO} = 0.9\text{ V}$, $I_{CS} = 25\text{ }\mu\text{A}$)	-	1.9	-	μA
I_{M2}	Multiplier Output Current ($V_{\text{control}} = V_{\text{control(max)}}$, $V_{BO} = 0.9\text{ V}$, $I_{CS} = 75\text{ }\mu\text{A}$) (@ $0 \sim 125^\circ\text{C}$)	1.5	4.7	8.8	
	(@ $-40 \sim 125^\circ\text{C}$)	1.5	4.7	9.8	
I_{M3}	Multiplier Output Current ($V_{\text{control}} = V_{\text{control(min)}} + 0.2\text{ V}$, $V_{BO} = 0.9\text{ V}$, $I_{CS} = 25\text{ }\mu\text{A}$)	-	28.1	-	
I_{M4}	Multiplier Output Current ($V_{\text{control}} = V_{\text{control(min)}} + 0.2\text{ V}$, $V_{BO} = 0.9\text{ V}$, $I_{CS} = 75\text{ }\mu\text{A}$)	-	84.4	-	

OVERVOLTAGE PROTECTION

V_{OVP} / V_{REF}	Ratio (Overvoltage Threshold / V_{REF})	103	105	107	%
T_{OVP}	Propagation Delay ($V_{FB} - 107\% V_{REF}$) to Drive Low	-	500	-	ns

UNDERVOLTAGE PROTECTION / SHUTDOWN

$V_{UVP(on)} / V_{REF}$	UVP Activate Threshold Ratio ($T_J = 0^\circ\text{C}$ to $+105^\circ\text{C}$)	4	8	12	%
$V_{UVP(off)} / V_{REF}$	UVP Deactivate Threshold Ratio ($T_J = 0^\circ\text{C}$ to $+105^\circ\text{C}$)	6	12	18	%
$V_{UVP(H)}$	UVP Lockout Hysteresis	-	4	-	%
T_{UVP}	Propagation Delay ($V_{FB} < 8\% V_{REF}$) to Drive Low	-	500	-	ns

THERMAL SHUTDOWN

T_{SD}	Thermal Shutdown Threshold	150	-	-	$^\circ\text{C}$
H_{SD}	Thermal Shutdown Hysteresis	-	30	-	$^\circ\text{C}$

V_{CC} UNDERVOLTAGE LOCKOUT SECTION

$V_{CC(on)}$	Start-Up Threshold (Undervoltage Lockout Threshold, V_{CC} rising)	9.6	10.5	11.4	V
$V_{CC(off)}$	Disable Voltage after Turn-On (Undervoltage Lockout Threshold, V_{CC} falling)	8.25	9.0	9.75	V
$V_{CC(H)}$	Undervoltage Lockout Hysteresis	1.0	1.5	-	V

DEVICE CONSUMPTION

I_{STUP}	Power Supply Current: Start-Up (@ $V_{CC} = 9.4\text{ V}$)	-	-	75	μA
I_{CC1}	Operating (@ $V_{CC} = 15\text{ V}$, no load, no switching)	-	3.7	5.0	mA
I_{CC2}	Operating (@ $V_{CC} = 15\text{ V}$, no load, switching)	-	4.7	6.0	mA
I_{STDN}	Shutdown Mode (@ $V_{CC} = 15\text{ V}$ and $V_{FB} = 0\text{ V}$)	-	300	400	μA

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

3. The above specification gives the targeted values of the parameters. The final specification will be available once the complete circuit characterization has been performed.

$$\text{NOTE: } I_M = \frac{I_{CS} \times V_{BO}}{4 \times (V_{\text{control}} - V_{\text{control(min)}})}$$

NCP1654

DETAILED PIN DESCRIPTIONS

Pin	Sym- bol	Name	Function
1	GND	Ground	–
2	V_{in}	Multiplier Voltage	This pin provides a voltage V_M for the PFC duty cycle modulation. The input impedance of the PFC circuits is proportional to the resistor R_M externally connected to this pin. The device operates in average current mode if an external capacitor C_M is connected to the pin. Otherwise, it operates in peak current mode.
3	CS	Current Sense Input	This pin sources a current I_{CS} which is proportional to the inductor current I_L . The sense current I_{CS} is for overcurrent protection (OCP), overpower limitation (OPL) and PFC duty cycle modulation. When I_{CS} goes above 200 μ A, OCP is activated and the Drive Output is disabled.
4	V_{BO}	Brown-Out / In	Connect a resistor network among the rectified input voltage, BO pin, and ground. And connect a capacitor between BO pin and ground. BO pin detects a voltage signal proportional to the average input voltage. When V_{BO} goes below V_{BOL} , the circuit that detects too low input voltage conditions (brown-out), turns off the output driver and keeps it in low state until V_{BO} exceeds V_{BOH} . This signal which is proportional to the RMS input voltage V_{ac} is also for overpower limitation (OPL) and PFC duty cycle modulation.
5	$V_{control}$	Control Voltage / Soft-Start	The voltage of this pin $V_{control}$ directly controls the input impedance. This pin is connected to external type-2 compensation components to limit the $V_{control}$ bandwidth typically below 20 Hz to achieve near unity power factor. The device provides no output when $V_{control} < V_{control(min)}$. When it starts operation, the power increases slowly (soft-start).
6	V_{FB}	Feed-Back / Shutdown	This pin receives a feedback signal V_{FB} that is proportional to the PFC circuits output voltage. This information is used for both the output regulation, the overvoltage protection (OVP), and output undervoltage protection (UVP) to protect the system from damage at feedback abnormal situation. When V_{FB} goes above 105% V_{REF} , OVP is activated and the Drive Output is disabled. When V_{FB} goes below 8% V_{REF} , the device enters a low-consumption shutdown mode.
7	V_{CC}	Supply Voltage	This pin is the positive supply of the IC. The circuit typically starts to operate when V_{CC} exceeds 10.5 V and turns off when V_{CC} goes below 9 V. After start-up, the operating range is 9 V up to 20 V.
8	DRV	Drive Output	The high current capability of the totem pole gate drive (± 1.5 A) makes it suitable to effectively drive high gate charge power MOSFET.

NCP1654

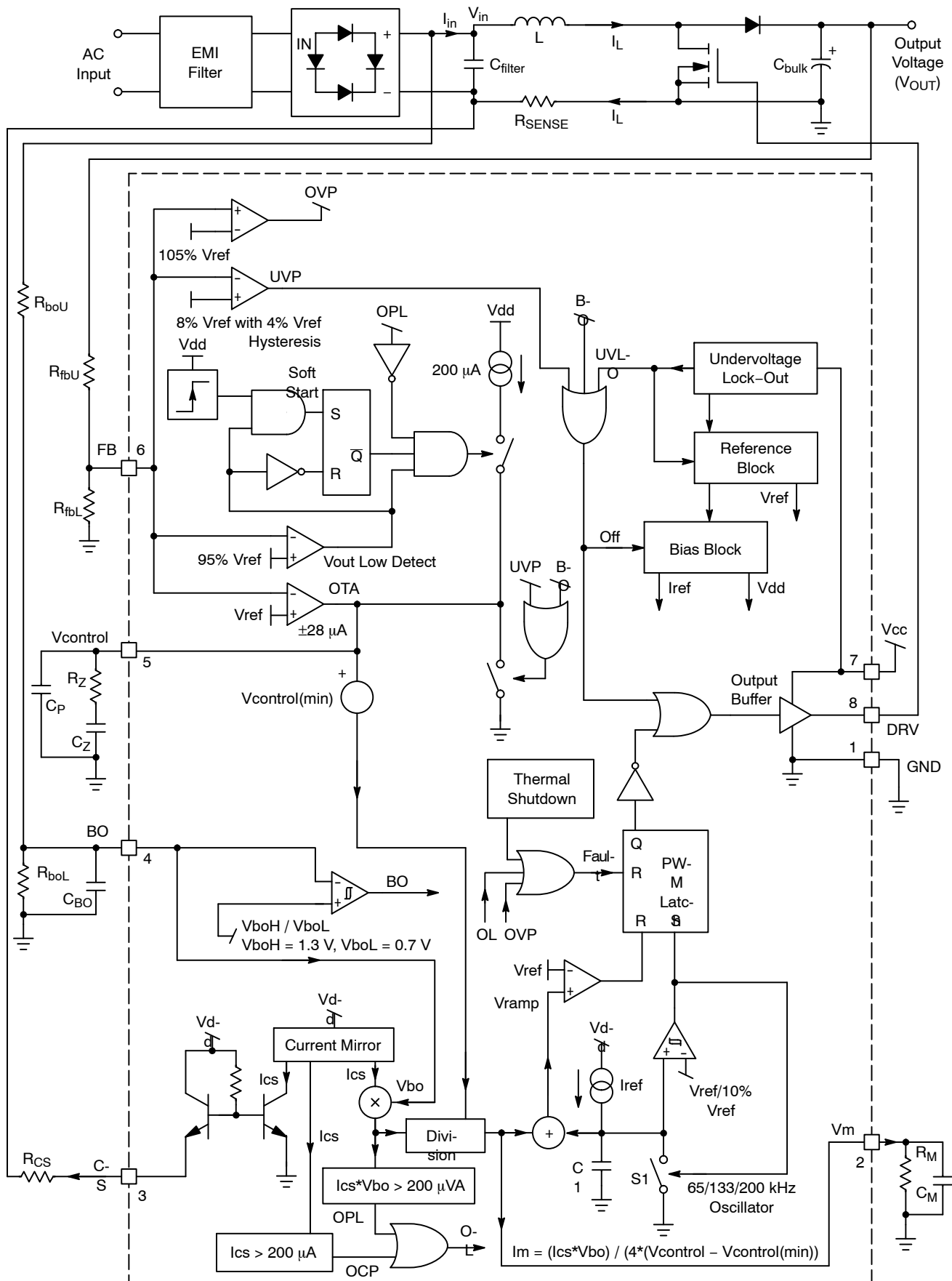


Figure 1. Functional Block Diagram

TYPICAL CHARACTERISTICS

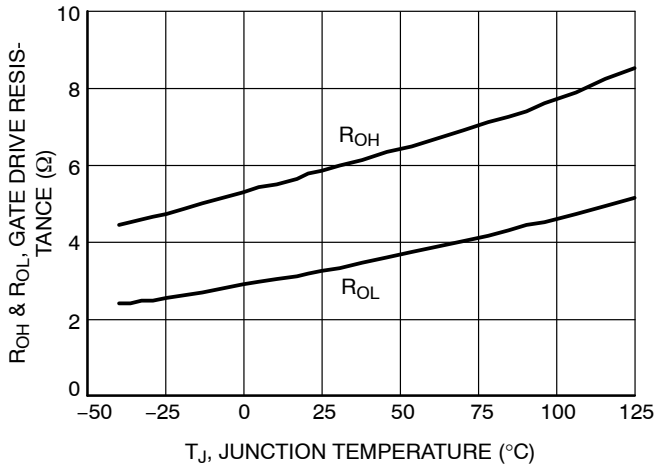


Figure 2. Gate Drive Resistance vs. Temperature

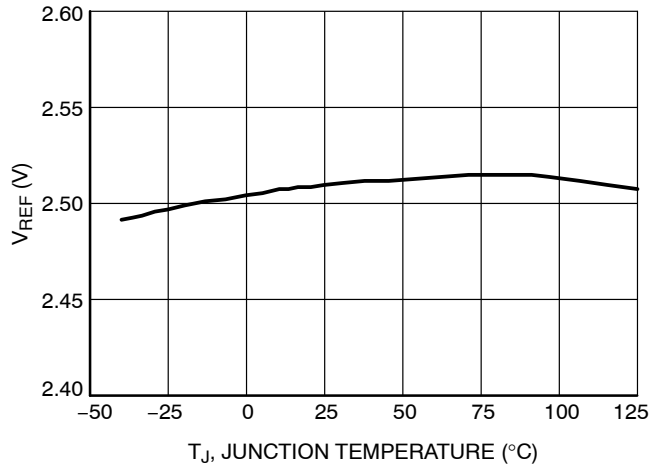


Figure 3. Reference Voltage vs. Temperature

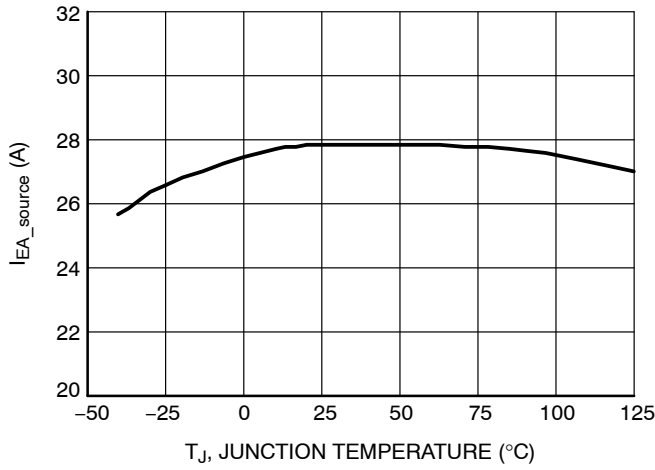


Figure 4. Source Current Capability of the Error Amplifier vs. Temperature

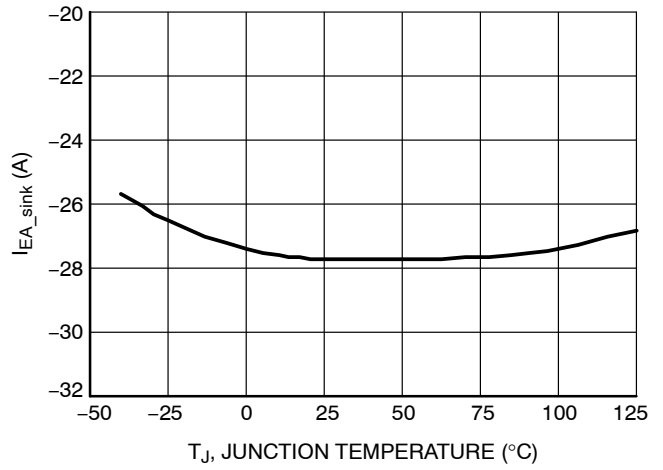


Figure 5. Sink Current Capability of the Error Amplifier vs. Temperature

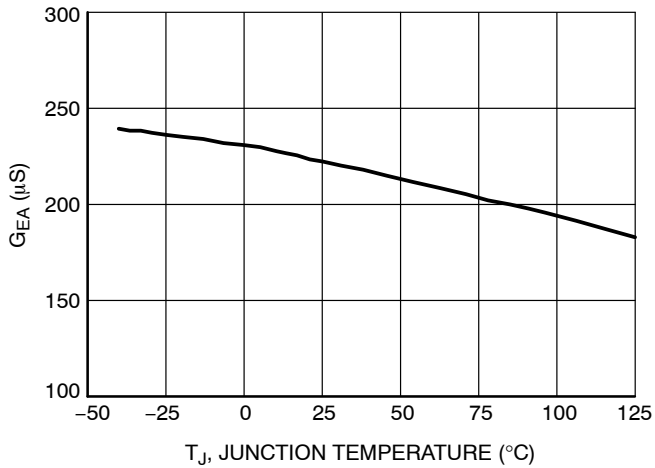


Figure 6. Error Amplifier Gain vs. Temperature

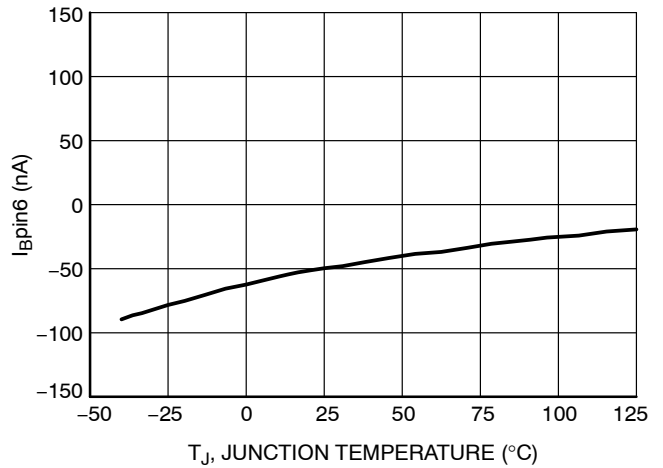


Figure 7. Feedback Pin Current vs. Temperature (@ $V_{fb} = V_{REF}$)

TYPICAL CHARACTERISTICS

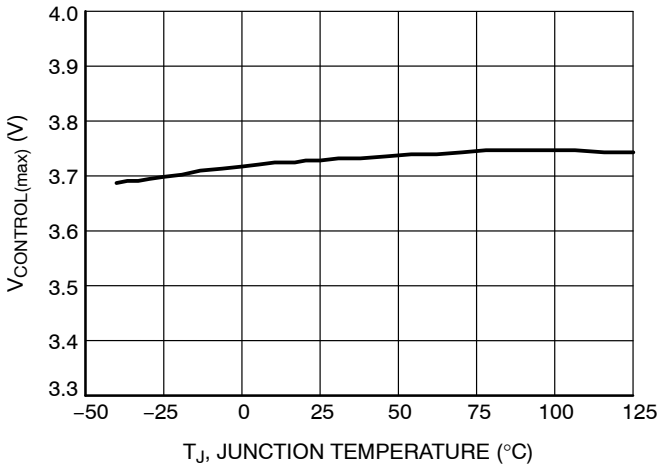


Figure 8. V_{control} Maximum Voltage vs. Temperature

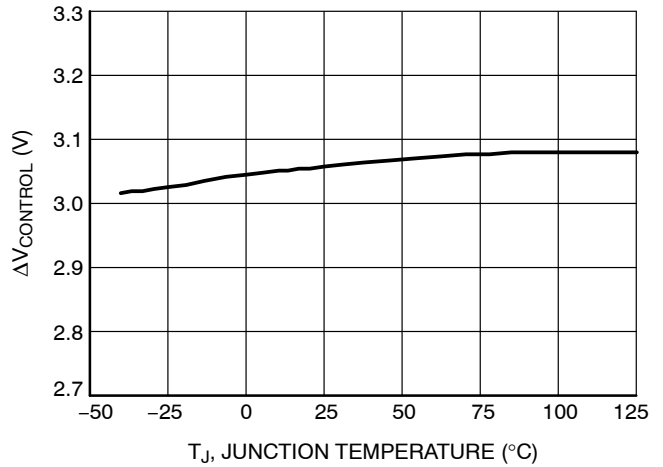


Figure 9. V_{control} Maximum Swing ($\Delta V_{\text{CONTROL}}$) vs. Temperature

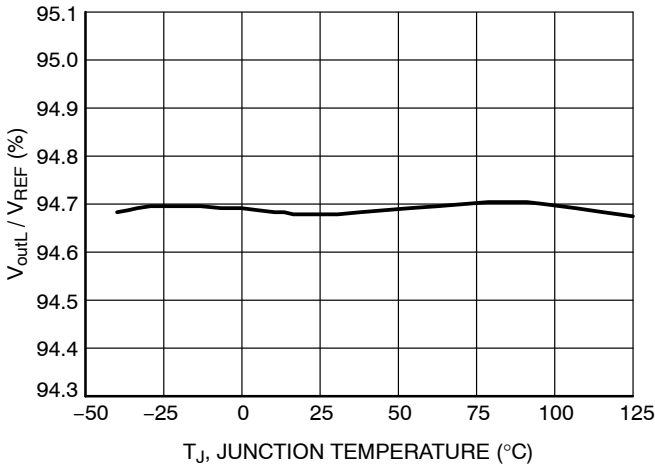


Figure 10. Ratio (V_{OUT} Low Detect Threshold / V_{REF}) vs. Temperature

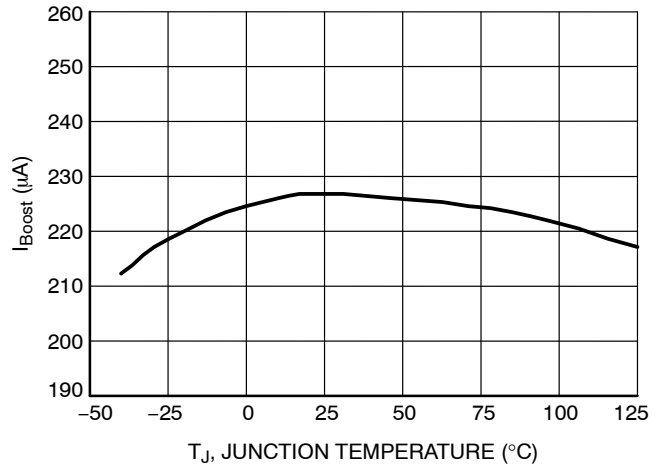


Figure 11. Pin 5 Source Current when (V_{OUT} Low Detect) is Activated vs. Temperature

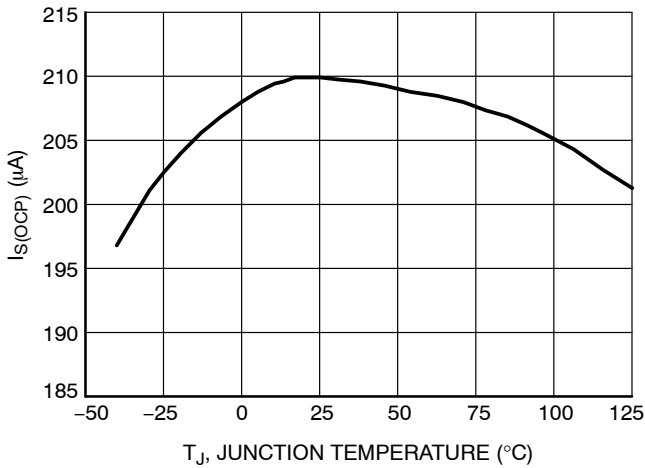


Figure 12. Over-Current Protection Threshold vs. Temperature

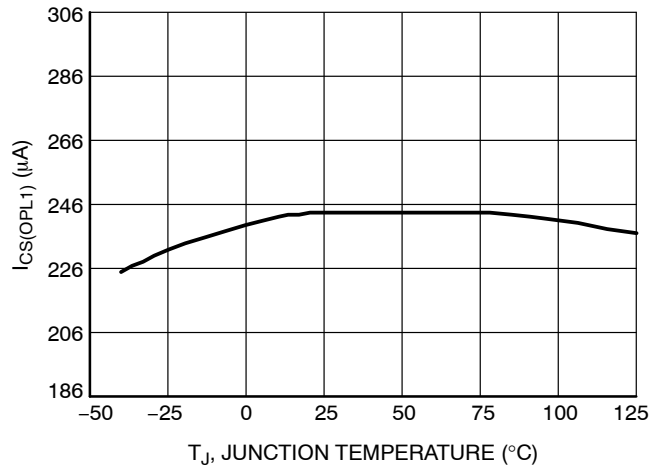


Figure 13. Over-Power Current Threshold (@ $V_{\text{BO}} = 0.9 \text{ V}$ & $V_{\text{m}} = 3 \text{ V}$) vs. Temperature

NCP1654

TYPICAL CHARACTERISTICS

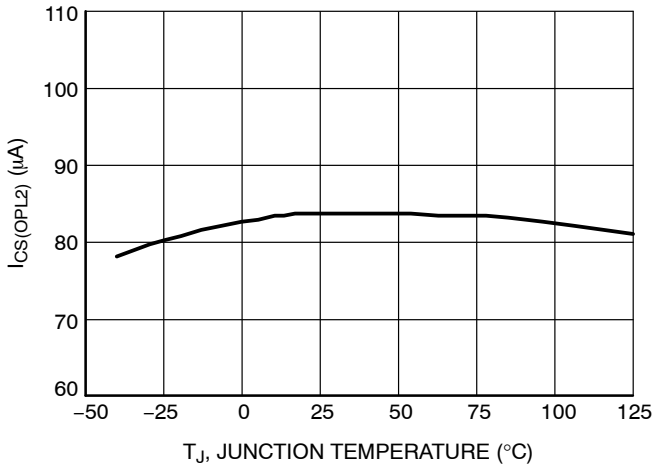


Figure 14. Over-Power Current Threshold (@ $V_{BO} = 2.67 V$ & $V_m = 3 V$) vs. Temperature

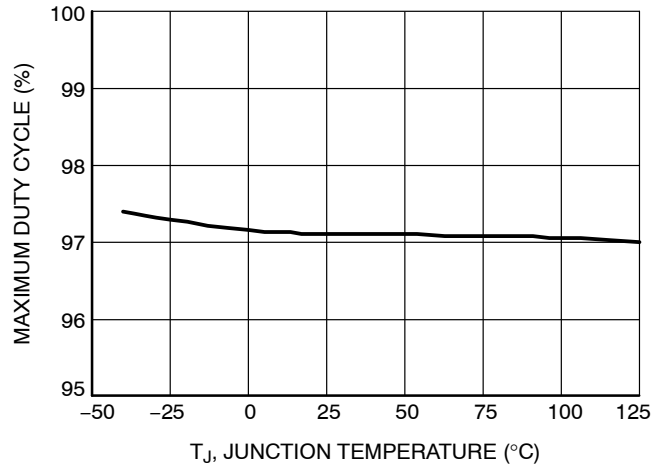


Figure 15. Maximum Duty Cycle vs. Temperature

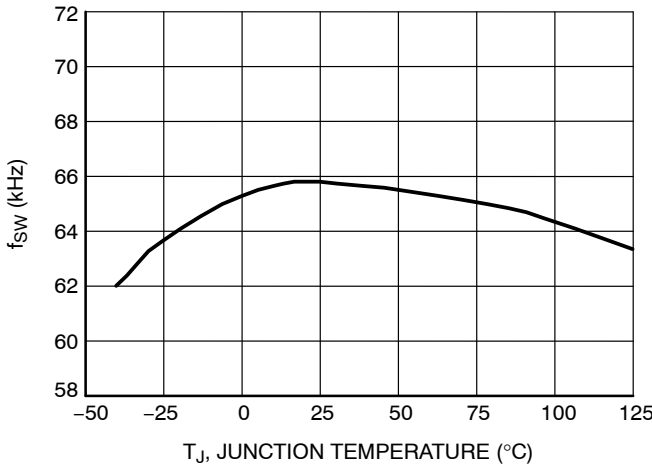


Figure 16. Switching Frequency vs. Temperature (65 kHz Version)

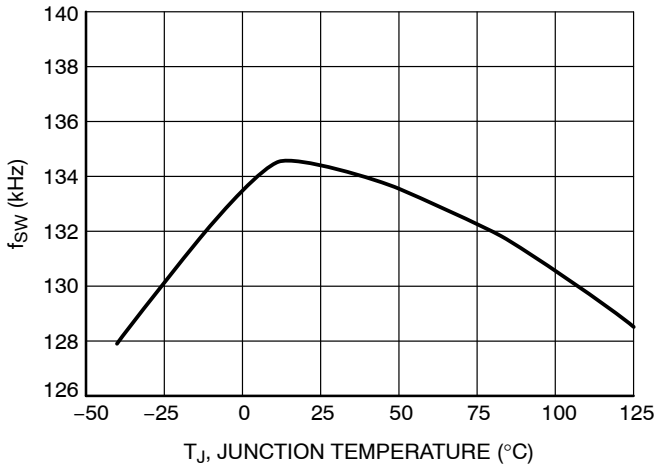


Figure 17. Switching Frequency vs. Temperature (133 kHz Version)

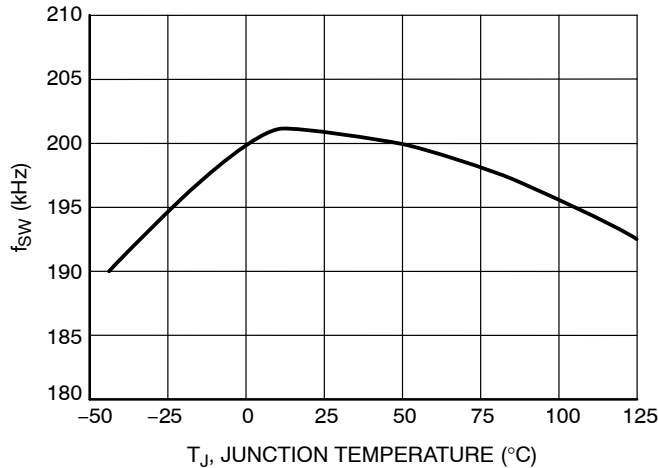


Figure 18. Switching Frequency vs. Temperature (200 kHz Version)

TYPICAL CHARACTERISTICS

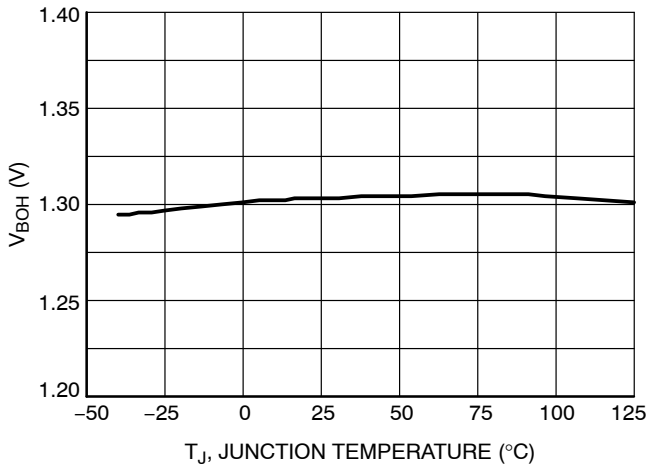


Figure 19. Brown-Out Voltage Threshold (Rising) vs. Temperature

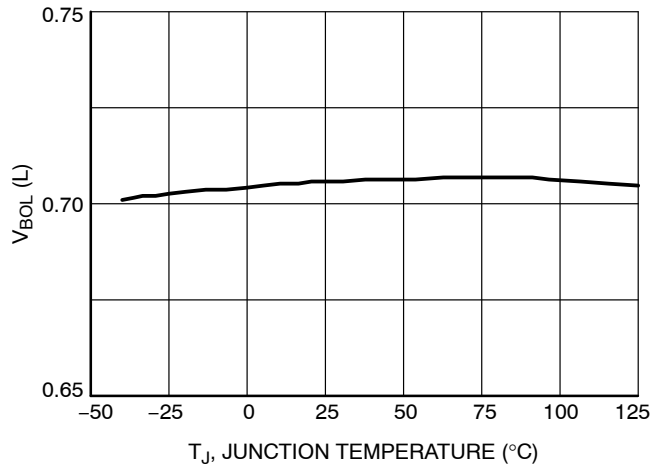


Figure 20. Brown-Out Voltage Threshold (Falling) vs. Temperature

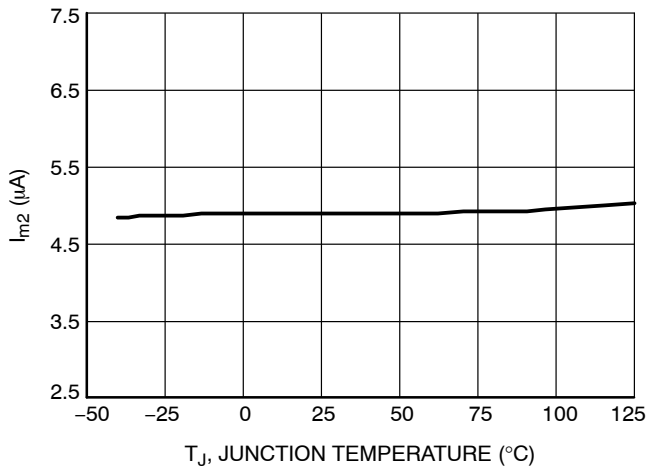


Figure 21. Multiplier Output Current ($V_{control} = V_{CONTROL(max)}$, $V_{bo} = 0.9 V$, $I_{CS} = 75 \mu A$) vs. Temperature

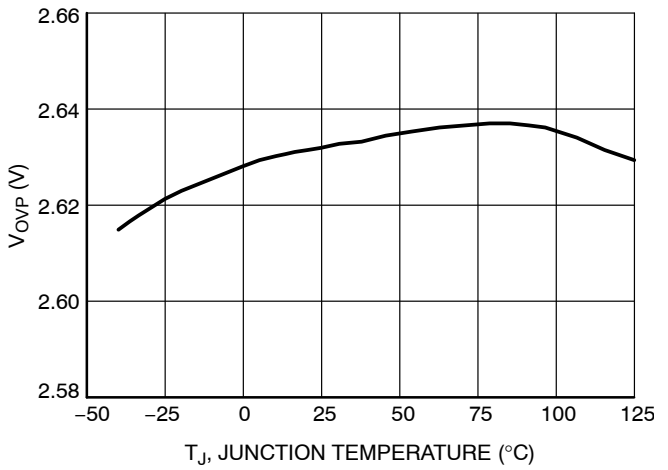


Figure 22. Over Voltage Threshold vs. Temperature

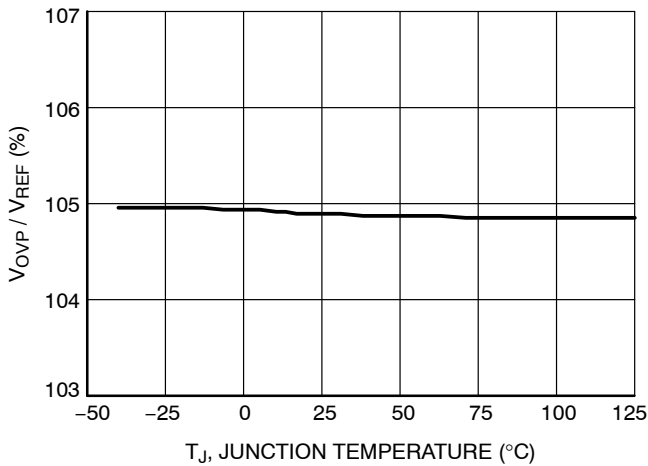


Figure 23. Ratio (Over Voltage Threshold / V_{REF}) vs. Temperature

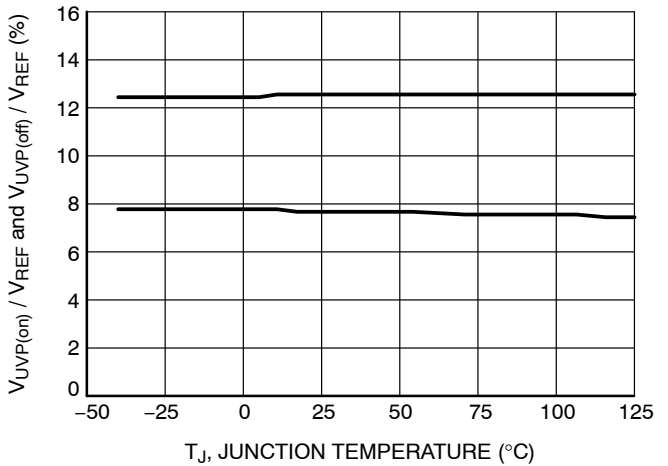


Figure 24. UVP Activate and Deactivate Threshold Ratio vs. Temperature

TYPICAL CHARACTERISTICS

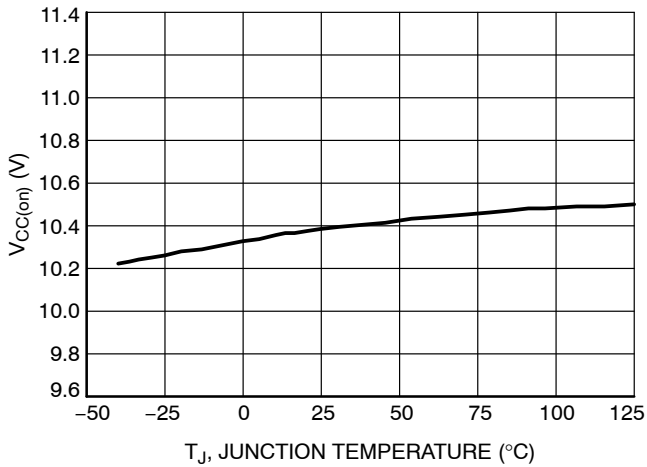


Figure 25. V_{CC} Start-Up Threshold (V_{CC} Rising) vs. Temperature

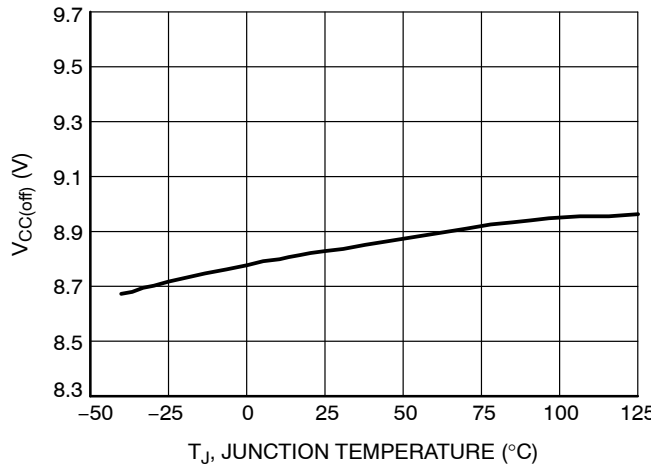


Figure 26. V_{CC} Disable Voltage after Turn-On (V_{CC} Falling) vs. Temperature

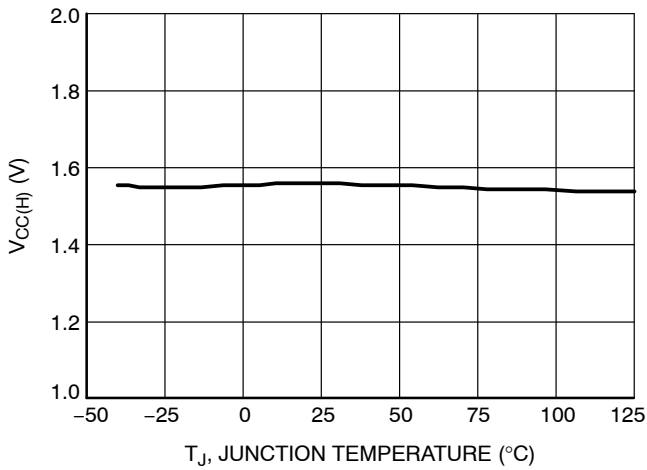


Figure 27. V_{CC} UVLO Hysteresis vs. Temperature

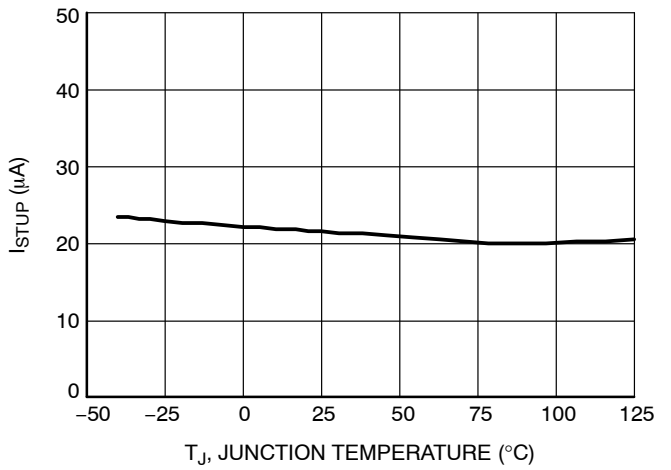


Figure 28. Supply Current in Startup Mode vs. Temperature

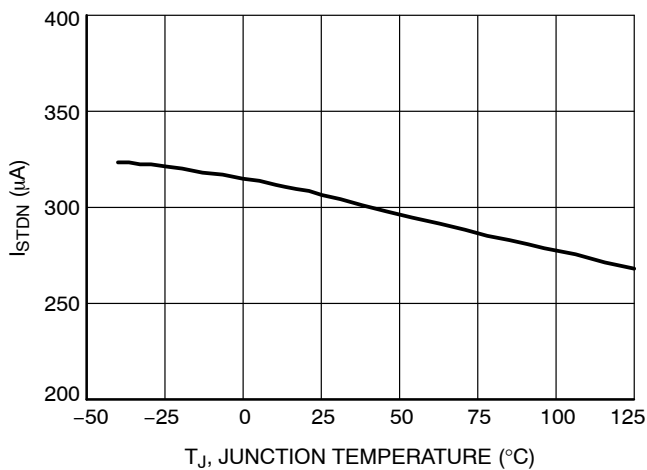


Figure 29. Supply Current in Shutdown Mode vs. Temperature

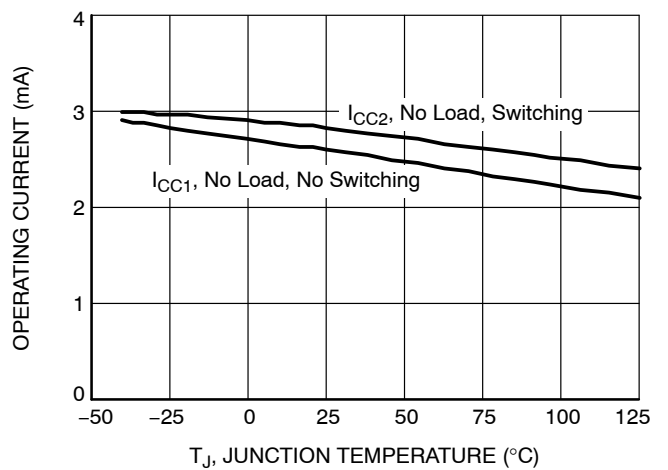


Figure 30. Operating Supply Current vs. Temperature

詳細な動作説明

はじめに

NCP1654は固定周波数、連続導通モードで動作するように設計されたPFCドライバです。固定周波数動作は、標準的EMI規格の準拠と、周囲のシステムに悪影響を与える可能性がある放射ノイズの制限が容易な動作モードです。さらに、連続導通動作はアプリケーションの di/dt を低減し、結果として生じる周囲への電磁干渉を抑えることができます。一般的に言えば、NCP1654はコスト効率、信頼性、および高力率が重視されるシステムでの理想的な選択肢となります。このデバイスには、コンパクトで堅牢なPFCステージを構築するのに必要な次のすべての機能が含まれます。

- **小型サイズと柔軟性**：SO8パッケージに封入されたNCP1654は、最少数の外付け部品しか必要としません。特に、独自の回路構成によりPFCステージの設計が単純化されており、入力電圧検出が不要です。さらに、この回路はブラウンアウト保護やPFC設計の最適化を可能にする真の電力制限のような機能も備えています。
- **低消費電力とシャットダウン機能**：NCP1654は、すべての動作モードで消費電力が可能な限り小さくなるように最適化されています。消費電流は、PFCステージの電力損失が回路がディセーブルされる時に最小化されるよう、特に起動時とシャットダウン・モード時に減少します。この特長は、より厳しいスタンバイ時低消費電力仕様を満たすのに役立っています。NCP1654をシャットダウン・モードに強制するには、単にFeedbackピンを接地するだけです。
- **安全保護**：NCP1654は、システムを過度なストレスから保護するために、出力電圧、コイル電流、およびチップ温度を常時監視しています。PFCステージは、集積化された保護回路(過電圧保護、コイル電流制限、サーマル・シャットダウンなど)によって、きわめて堅牢かつ信頼性の高いものになっています。
 - **最大電流制限**：この回路は常時コイル電流を検出し、設定された電流制限を超えるとすぐにパワー・スイッチをターンオフします。NCP1654は、コイル電流がコイルの最大許容レベル以下にならない限り、パワー・スイッチのターンオンを阻止します。この機能は、パワー・スイッチの許容電流値より大きな電流の切り替えによって生じる過剰なストレスからMOSFETを保護します。特に、この回路構成は大きな突入電流が出力コンデンサを充電する起動時に、PFCステージを効果的に保護します。
 - **オープン・ループ保護またはシャットダウン時の低電圧保護**：低電圧保護回路は、フィードバック電圧がレギュレーション・レベルの約8%以下に低下するとそれを検出します。この場合、回路はターンオフし、電力消費は非常に小さな値に減少します。この機能は、低ACライン状

態、またはフィードバック・ネットワークでの障害(例えば、接続不良)の場合にPFCステージを起動動作から保護します。

- **高速過渡応答**：レギュレーション・ブロックの帯域幅が低い場合、PFCステージの出力電圧は、負荷または入力電圧の突然の変化(例えば、起動時)のために、過度なオーバershootやアンダershootを生ずることがあります。出力電圧がレギュレーション・レベルから離れすぎる場合：

過電圧保護：NCP1654は、 V_{out} が V_{OVP} スレッシュホルド(レギュレーション・レベルの105%)を超えるとパワー・スイッチをターンオフします。したがって、このアプリケーションには電圧定格が低く、コストとサイズの利点があるバルク・コンデンサが適しています。

ダイナミック応答エンハンサ：NCP1654は、出力電圧がレギュレーション・レベルの95%以下になると内部の200 μ A補助電流源によってレギュレーション・ループを大幅に加速させます。

- **ブラウンアウト検出回路**：この回路は低ACライン状態を検出すると、PFCステージをディセーブルします。この機能は主に、低ACライン状態の場合に回路に損傷を与える可能性がある過剰なストレスからパワー・スイッチを保護します。
- **過電力制限**：NCP1654は、ブラウンアウト・ブロックで測定された平均入力電圧に基づいて最大許容電流を計算します。これはライン電圧に依存するスレッシュホルドを持つ第2のOCPです。回路は過剰な電力伝達を検出すると、すぐにドライバ出力をリセットします。
- **サーマル・シャットダウン**：内部サーマル回路は、接合温度が150°C(標準)を超えると回路のゲート・ドライブをディセーブルし、パワー・スイッチをオフ状態に保持します。この回路は、温度が約120°C(30°Cのヒステリシス)以下に低下すると動作を再開します。
- **ソフトスタート**： $V_{control}$ は、ブラウンアウト検出が作動するか、または低電圧保護が作動するとき、およびドライブ電圧が供給されないときローにプルされます。起動時には「200 μ A補助電流源」はディセーブルされます。したがって、補償コンポーネントを充電するための電流は28 μ Aのみで、 $V_{control}$ の上昇速度はゆるやかになります。これはデューティ・サイクルをゆっくり増加させて、MOSFETへの電圧および電流ストレスを抑えるためです。これによってソフトスタート機能が実現されています。
- **出力ステージのトータム・ポール**：NCP1654は、TO220またはTO247パワーMOSFETを効率的に駆動するために、 ± 1.5 Aゲート・ドライバを内蔵しています。

NCP1654の動作原理

CCM PFCブースト

CCM PFCブースト・コンバータをFigure 31に示します。入力電圧は整流された50 Hzまたは60 Hzの正弦波です。MOSFETは、高周波(NCP1654では標準65/133/200 kHz)でスイッチングし、インダクタ電流 I_L には基本的に高周波成分と低周波成分の両方が含まれます。

フィルタ容量 C_{filter} は、インダクタ電流 I_L の高周波成分を除去するのに不可欠な小容量コンデンサです。フィルタ・コンデンサが大きいと整流された入力正弦波電圧が歪んで力率が低下するため、大き過ぎてはなりません。

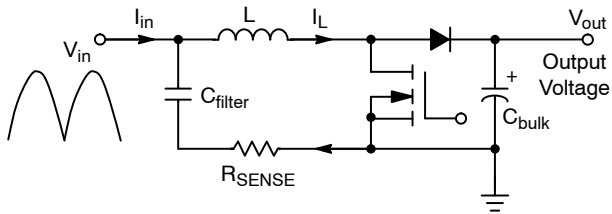


Figure 31. CCM PFC Boost Converter

PFC手法

NCP1654は、CCM動作のために特別に設計された独自のPFC回路を使用しています。このセクションではPFC手法について説明します。

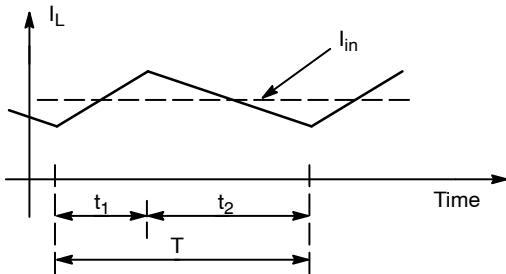


Figure 32. Inductor Current in CCM

Figure 32に示すとおり、スイッチング周期 T 内のインダクタ電流 I_L は、期間 t_1 の充電フェーズと期間 t_2 の放電フェーズの2つの期間に分けられます。電圧変換比は式1で求められます。

$$\frac{V_{out}}{V_{in}} = \frac{t_1 + t_2}{t_2} = \frac{T}{T - t_1}$$

$$V_{in} = \frac{T - t_1}{T} V_{out} \quad (\text{eq. 1})$$

ここで

V_{out} はPFCステージの出力電圧、

V_{in} は整流された入力電圧、

T はスイッチング期間、

t_1 はMOSFETのオン時間、そして

t_2 はMOSFETのオフ時間です。

入力フィルタ容量 C_{filter} とフロントエンドEMIフィルタは、インダクタ電流 I_L の高周波成分を吸収します。この回路は入力電流 I_{in} をインダクタ電流の低周波信号成分のみとします。

$$I_{in} = I_{L-50} \quad (\text{eq. 2})$$

ここで

I_{in} は入力AC電流

I_L はインダクタ電流

I_{L-50} は50 Hz動作を想定しています。末尾の50は元の I_L の50 Hz帯域幅を意味します。

(式1)と式(2)から、入力インピーダンス Z_{in} の計算式は次のようになります。

$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{T - t_1}{T} \frac{V_{out}}{I_{L-50}} \quad (\text{eq. 3})$$

ここで、 Z_{in} は入力インピーダンスです。

力率は、(式3)の入力インピーダンス Z_{in} が一定、または50 Hzないし60 Hzの帯域幅でゆっくりと変化するとき補正されます。

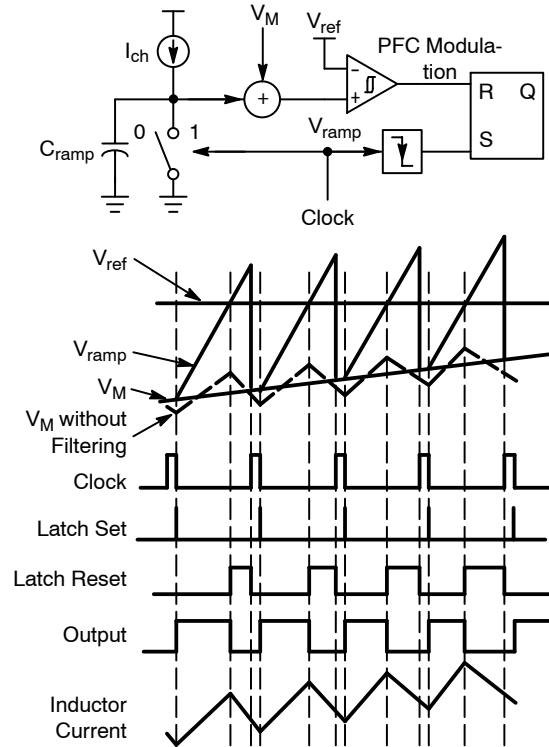


Figure 33. PFC Duty Modulation and Timing Diagram

PFC変調およびタイミング図をFigure 33に示します。MOSFETのオン時間 t_1 は、MOSFETがオンになってからリファレンス電圧 V_{REF} とランプ電圧 V_{ramp} が交差する時点までです。(式4)のような関係が得られます。

$$V_{ramp} = V_m + \frac{I_{ch} t_1}{C_{ramp}} = V_{REF} \quad (\text{eq. 4})$$

ここで

V_{ramp} は内部ランプ電圧で、PFC変調コンパレータの正入力です。

V_m は V_m ピンに現れる乗算器電圧、

I_{ch} は内部充電電流、

C_{ramp} は内部ランプ容量、そして

V_{REF} は内部リファレンス電圧であり、PFC変調コンパレータの負入力です。

I_{ch} 、 C_{ramp} 、および V_{REF} は、スイッチング周波数のランプ信号としても働きます。したがって、充電電流 I_{ch} は特に(式5)のとおり設計されています。乗算器電圧 V_m は、(式6)の t_1 の項として表されます。

$$I_{ch} = \frac{C_{ramp} V_{REF}}{T} \quad (\text{eq. 5})$$

$$V_m = V_{REF} - \frac{t_1}{C_{ramp}} \frac{C_{ramp} V_{REF}}{T} = V_{REF} \frac{T - t_1}{T} \quad (\text{eq. 6})$$

(式3)と(式6)から、入力インピーダンス Z_{in} は(式7)のように書き直すことができます。

$$Z_{in} = \frac{V_m}{V_{REF}} \frac{V_{out}}{I_{L-50}} \quad (\text{eq. 7})$$

V_{REF} と V_{out} は時間に対してほぼ一定なので、PFCの目的で一定の Z_{in} を持つようにするには、乗算器電圧 V_m が I_{L-50} に比例するように設計します。この関係をFigure 34に示します。

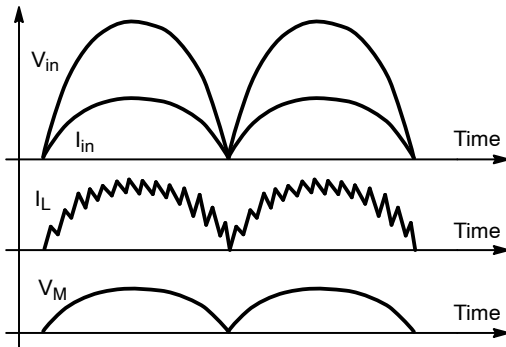


Figure 34. Multiplier Voltage Timing Diagram

V_m は本来インダクタ電流 I_L に由来するスイッチング周波数リップルを含んでいることは、Figure 33のタイミング図で確認できます。デューティ比がこのリップルのために不正確に生成されることがあります。この変調がいわゆる「ピーク電流モード」です。したがって、 V_m の高周波成分をバイパスするには、乗算器電圧ピン(V_m ピン)に接続された外付けコンデンサ C_M が不可欠です。PFCの場合、変調はより精度の高いいわゆる「平均電流モード」となります。

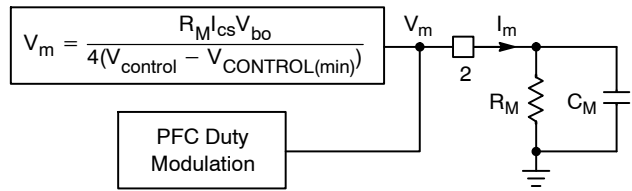


Figure 35. External Connection on the Multiplier Voltage Pin

乗算器電圧 V_m は、(式8)に従って生成されます。

$$V_m = \frac{R_M I_{cs} V_{bo}}{4(V_{control} - V_{CONTROL(min)})} \quad (\text{eq. 8})$$

ここで、

R_M は、 V_m ピンに接続された外付け乗算器抵抗の値で、一定です。

V_{bo} は、BOピンに出力される入力電圧信号で、rms入力電圧に比例します。

I_{cs} はインダクタ電流 I_L に比例するセンス電流で、(式11)に記述されます。

$V_{control}$ は制御電圧信号、つまりオペレーショナル・トランスコンダクタンス・アンプ(OTA)の出力電圧で、(式12)に記述されます。

R_M は最大入力電力能力を直接制限します。したがって、その値はNCP1654が「フォロー・ブースト・モード」または「定出力電圧モード」のいずれかで動作するかに影響を与えます。

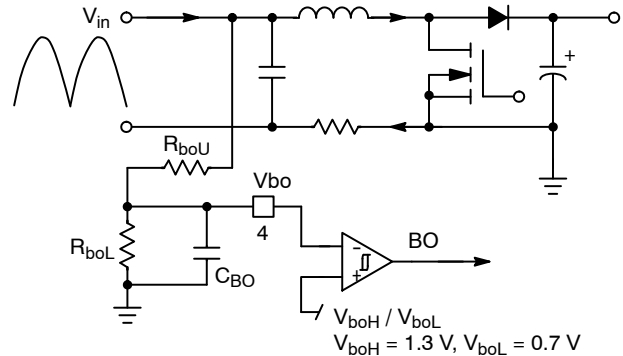


Figure 36. External Connection on the Brown Out Pin

Figure 36を参照してください。

$$V_{bo} = K_{BO}(V_{in}) = K_{BO} \cdot \frac{2\sqrt{2}}{\pi} V_{ac} \quad (\text{eq. 9})$$

$$K_{BO} = \frac{R_{boL}}{R_{boU} + R_{boL}} \quad (\text{eq. 10})$$

ここで

V_{bo} はBOピンの電圧

K_{BO} は V_{in} が V_{bo} まで低下する際の減衰率

$\langle V_{in} \rangle$ は、 V_{in} の平均電圧信号で、 C_{filter} に現れる電圧

V_{ac} はRMS入力電圧

R_{boL} は、 V_{in} ピンとBOピン間に接続された分圧抵抗の下側の抵抗

NCP1654

R_{boU} は、 V_{in} ピンとBOピン間に接続された分圧抵抗の上側の抵抗

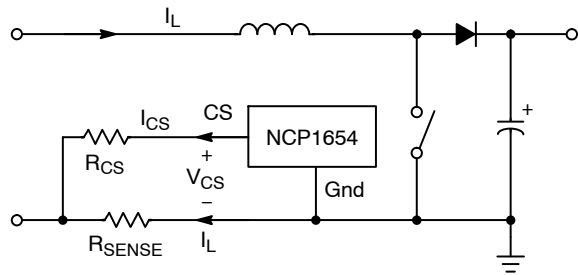


Figure 37. Current Sensing

Figure 37を参照してください。センス電流 I_{cs} は(式11)に記載されるとおり、インダクタ電流 I_L に比例します。 I_L には、高周波成分(di/dt またはインダクタ L に依存)と低周波成分(すなわち I_{L-50})の両方が含まれます。

$$I_{cs} = \frac{R_{SENSE}}{R_{CS}} I_L \quad (\text{eq. 11})$$

ここで

R_{SENSE} は I_L を検出するためのセンス抵抗

R_{CS} はCSピンと R_{SENSE} の間に接続されるオフセット抵抗

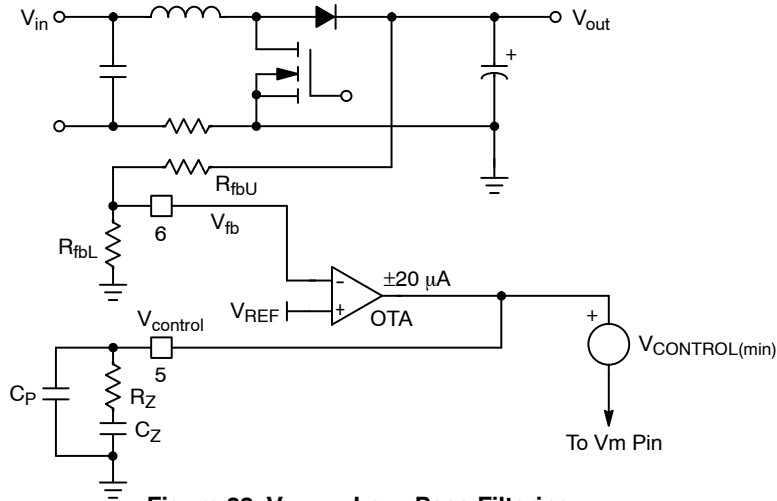


Figure 38. $V_{control}$ Low-Pass Filtering

Figure 38を参照してください。オペレーショナル・トランスコンダクタンス・アンプ(OTA)がフィードバック抵抗分圧回路 R_{fbU} および R_{fbL} を通して V_{out} を検出します。OTAは出力電圧、すなわち V_{out} に応じて、制御電圧 $V_{control}$ を生成します。 $V_{control}$ の動作範囲は、 $V_{CONTROL(min)}$ から $V_{CONTROL(max)}$ までです。PFCデューティ変調に使用される信号は、オフセット電圧 $V_{CONTROL(min)}$ を引いた後の信号、すなわち $V_{control} - V_{CONTROL(min)}$ です。

この電流 $I_{control}$ は、ゆっくり変化する信号であるPFCの出力電圧 V_{out} に由来するほぼ一定の電流です。 $I_{control}$ の帯域幅は、外付けタイプ-2補償素子(R_Z 、 C_Z 、および C_P 、Figure 38参照)を挿入することによって制限を追加できます。力率補正の目的を達成するために、 $f_{control}$ すなわち $V_{control}$ (または $I_{control}$)の帯域幅を標準20 Hz以下に制限することが推奨されます。

$C_Z \gg C_P$ の場合は、 V_{out} から $V_{control}$ への電圧変換は(式12)に従って行われます。 G_{EA} はエラー・アンプのゲインです。

$$\frac{V_{control}}{V_{out}} = \frac{R_{fbL} \cdot G_{EA} R_Z}{R_{fbL} + R_{fbU}} \cdot \frac{1 + sR_Z C_Z}{sR_Z C_Z (1 + sR_Z C_P)} \quad (\text{eq. 12})$$

(式7) - (式11)から、入力インピーダンス Z_{in} は(式13)のように書き直すことができます。

$$Z_{in} = \frac{\sqrt{2} R_M R_{SENSE} V_{out} V_{ac} K_{BO} I_L}{2\pi R_{CS} \cdot (V_{control} - V_{CONTROL(min)}) \cdot V_{REF} I_{L-50}} \quad (\text{eq. 13})$$

I_L が I_{L-50} に等しいとき、(式13)は(式14)のように書き直すことができます。

$$Z_{in} = \frac{\sqrt{2} R_M R_{SENSE} V_{out} V_{ac} K_{BO}}{2\pi R_{CS} \cdot (V_{control} - V_{CONTROL(min)}) \cdot V_{REF}} \quad (\text{eq. 14})$$

乗算器容量 C_M は乗算器電圧 V_m の高周波成分をフィルタするためのコンデンサです。高周波成分は、基本的にはインダクタ電流 I_L に由来しています。一方、フィルタ容量 C_{filter} は、同様にインダクタ電流 I_L の高周波成分を除去します。容量 C_M と C_{filter} がフィルタリング能力面で互いに一致している場合、 I_L は I_{L-50} になります。入力インピーダンス Z_{in} は50 Hzや60 Hzの帯域幅ではほぼ一定で、力率が補正されます。

入力および出力電力(P_{in} および P_{out})は、回路の効率 η が得られるか假定できる場合は、(式15)で求めることができます。可変 V_{ac} はrms入力電圧を表します。

$$P_{in} = \frac{V_{ac}^2}{Z_{in}} = \frac{2\pi R_{CS} \cdot (V_{control} - V_{CONTROL(min)}) \cdot V_{REF} \cdot V_{ac}}{\sqrt{2} R_M R_{SENSE} V_{out} K_{BO}} \quad (\text{eq. 15})$$

$$\propto \frac{(V_{control} - V_{CONTROL(min)}) V_{ac}}{V_{out}}$$

$$P_{out} = \eta P_{in} = \eta \frac{2\pi R_{CS} \cdot (V_{control} - V_{CONTROL(min)}) \cdot V_{REF} \cdot V_{ac}}{\sqrt{2} R_M R_{SENSE} V_{out} K_{BO}} \quad (\text{eq. 16})$$

$$\propto \frac{(V_{control} - V_{CONTROL(min)}) V_{ac}}{V_{out}}$$

フォロワ・ブースト

「フォロワ・ブースト」は、プリコンバータ出力電圧がACライン振幅に対して直線的に変化するレベルで安定する動作モードです。このテクニックは、ブースト効率を最適化し、PFCステージのコストを抑えるために出力電圧と入力電圧間のギャップを縮小することを狙っています(詳細は<http://www.onsemi.jp>にある『MC33260データシート』を参照してください)。

NCP1654は、 $V_{control}$ が一定、すなわち $V_{control}$ が最大値 $V_{CONTROL(max)}$ まで上昇すると、フォロワー・ブー

スト・モードで動作します。 $V_{control}$ を $V_{CONTROL(max)}$ で置き換えることによって、(式16)が(式17)および(式18)になるように書き直します。 $V_{control}$ が(式15)に基づいて一定の場合、一定の負荷または電力需要に対して、コンバータの出力電圧 V_{out} はRMS入力電圧 V_{ac} に比例します。これはRMS入力電圧 V_{ac} が低下すれば、出力電圧 V_{out} も低下することを意味しています。他方、出力電圧 V_{out} は、負荷または電力需要が大きくなると低下します。

$$P_{out} = \eta \frac{2\pi R_{CS} \cdot (V_{CONTROL(max)} - V_{CONTROL(min)}) \cdot V_{REF} \cdot V_{ac}}{\sqrt{2} R_M R_{SENSE} V_{out} K_{BO}} \quad (\text{eq. 17})$$

$$= \eta \frac{2\pi R_{CS} \cdot \Delta V_{CONTROL} \cdot V_{REF} \cdot V_{ac}}{\sqrt{2} R_M R_{SENSE} V_{out} K_{BO}}$$

$$V_{out} = \eta \frac{2\pi R_{CS} \cdot \Delta V_{CONTROL} \cdot V_{REF} \cdot V_{ac}}{\sqrt{2} R_M R_{SENSE} K_{BO} P_{out}} \quad (\text{eq. 18})$$

ここで

$V_{CONTROL(max)}$ は最大制御電圧です。

$\Delta V_{CONTROL}$ は、 $V_{CONTROL(max)}$ と $V_{CONTROL(min)}$ 間のギャップです。

この関係をFigure 39に示します。

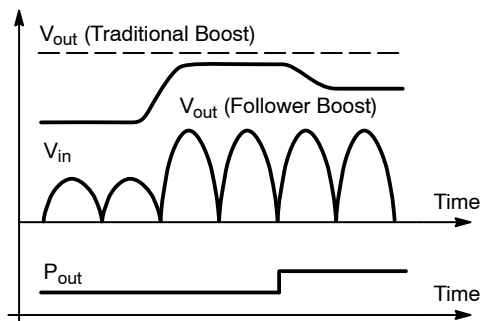


Figure 39. Follower Boost Characteristics

フォロワ・ブーストの利点

フォロワ・ブースト回路は、RMS入力電圧 V_{ac} が低い場合、または電力需要 P_{out} が大きい場合は常に出力電圧 V_{out} を低くする機会を提供します。出力電

圧 V_{out} がフォロワ・ブースト動作で低下しても、ブースト・コンバータのステップアップ特性のために、出力電圧 V_{out} は常に入力電圧 V_{in} よりも高くなります。その結果、オン時間 t_1 が短くなります。オン時間の短縮により、インダクタとパワーMOSFETの損失が小さくなります。したがって、インダクタとパワーMOSFETのコストを安くしたり、回路素子を大部分の時間に低ストレス状態で動作させることができます。

リファレンス・セクション

内部リファレンス V_{REF} は、全温度範囲にわたって $\pm 2\%$ の精度になるようトリミングできます(標準値は2.5 V)。 V_{REF} はレギュレーションに使用されるリファレンスです。 V_{REF} は、高速過渡応答、過電圧保護(OVP)、ブラウンアウト(BO)、および低電圧保護(UVP)のスレッシュホールドの設定にも使用されます。

出力フィードバック

PFC回路の出力電圧 V_{out} は、Figure 38に示すように、抵抗分圧回路(R_{fbL} と R_{fbU})を通して V_{fb} ピンで検出されます。 V_{out} は(式19)で記述されるとおり安定化されます。

$$V_{out} = V_{REF} \frac{R_{fbU} + R_{fbL}}{R_{fbL}} \quad (\text{eq. 19})$$

フィードバック信号 V_{fb} は、出力電圧 V_{out} の代替値であり、出力電圧の安定化、過電圧保護(OVP)、高速過渡応答、および低電圧保護(UVP)で使用されます。

出力電圧の安定化

NCP1654はエラー・アンプとして、高ゲインのオペレーショナル・トランスコンダクタンス・アンプ(OTA)を使用しています。Figure 38を参照してくだ

さい。OTAの出力 $V_{control}$ の動作範囲は $V_{CONTROL(min)}$ から $V_{CONTROL(max)}$ までです。

高速過渡応答

レギュレーション・ブロックの帯域幅が低い場合、PFCステージの出力電圧は、負荷または入力電圧の突然の変化(例えば、起動時)のために、過度なオーバershootやアンダershootを生ずることがあります。Figure 40に示すように、出力電圧が安定状態から外れた場合、NCP1654には出力電圧の安定状態を維持するための機能が2つあります。

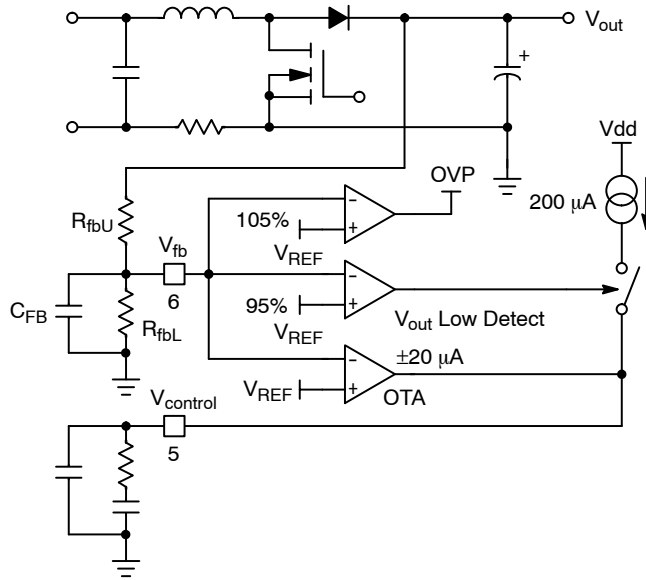


Figure 40. OVP and Fast Transient Response

- 過電圧保護： V_{fb} が V_{REF} の105%より高くなった場合(すなわち、 $V_{out} >$ 公称出力電圧の105%)、保護のためにデバイスのDriver出力電圧がローになります。 V_{fb} が V_{REF} の105%より低くなると、回路は自動的に動作を再開します。公称 V_{out} が390 Vに設定された場合、最大で電圧は390 Vの105% = 410 Vとなります。したがって、このアプリケーションには電圧定格が低く、コストとサイズの利点があるバルク・コンデンサが適しています。
- ダイナミック応答エンハンサ：NCP1654は、出力電圧がレギュレーション・レベルの95%以下になると内部の200 μ A補助電流源によってレギュレー

ション・ループを大幅に加速します。通常の状態では、OTAの最大電流シンクおよびソース能力は約28 μ Aです。「 V_{out} 低レベル検出」ブロックの働きにより、 V_{fb} が V_{REF} の95%以下になると200 μ A補助電流源が迅速に $V_{control}$ を引き上げます。これによってPFC出力が低下しすぎるのを防ぎ、過渡応答性能を改善しています。 $V_{control}$ ピンから流出または流入する電流と V_{fb} の関係はFigure 41に示すとおりです。
ノイズの影響を抑えるために、フィードバック・ピンに100 pF(標準)のデカップリング・コンデンサ C_{FB} を追加することを推奨します。

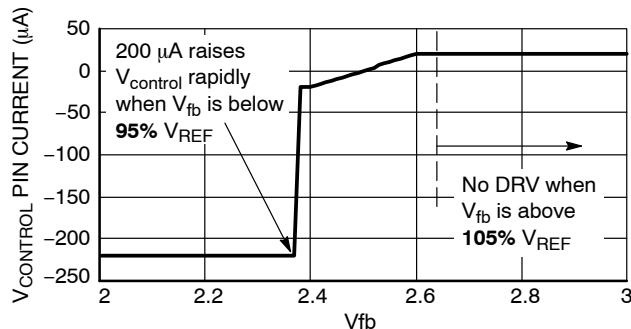


Figure 41. V_{fb} vs. Current Flowing in/out from $V_{control}$ Pin

ソフトスタート

ソフトスタート機能のブロック図とタイミング図を、それぞれFigure 42とFigure 43に示します。このデバイスは、 $V_{control}$ が $V_{CONTROL(min)}$ よりも低くなると(つまりデューティ比なし)出力を出さなくなります。 $V_{control}$ は、以下の場合にローにプルされます。

- ブラウンアウト、または
- 低電圧保護

このICが低電圧ロックアウト、ブラウンアウト、または低電圧保護のいずれかから回復すると、 $200\ \mu A$ 電流源ブロックはオフ状態を維持します。したがって、回復後は $V_{control}$ を引き上げるのはオペレーショナル・トランスコンダクタンス・アンプ(OTA)のみです。 $V_{control}$ はゆっくり上昇します。これはデューティ・サイクルをゆっくり増加させて、MOSFETへの電圧および電流ストレスを抑えるためです。以上がソフトスタート動作の原理です。

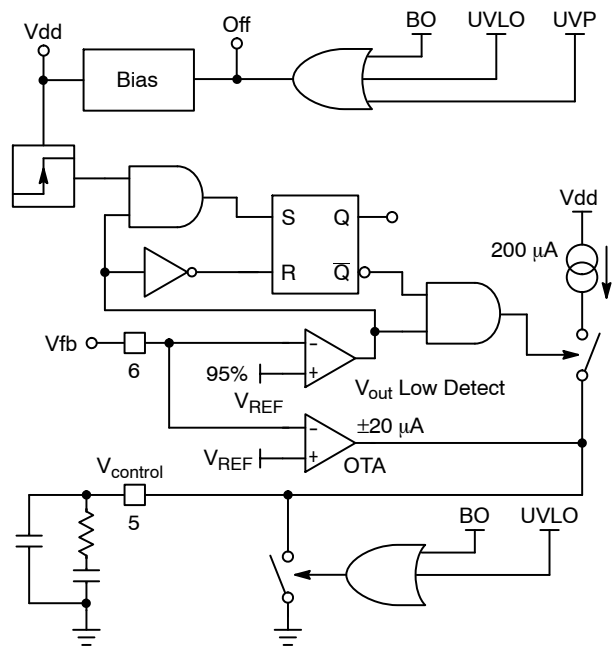


Figure 42. Soft Start Block Diagram

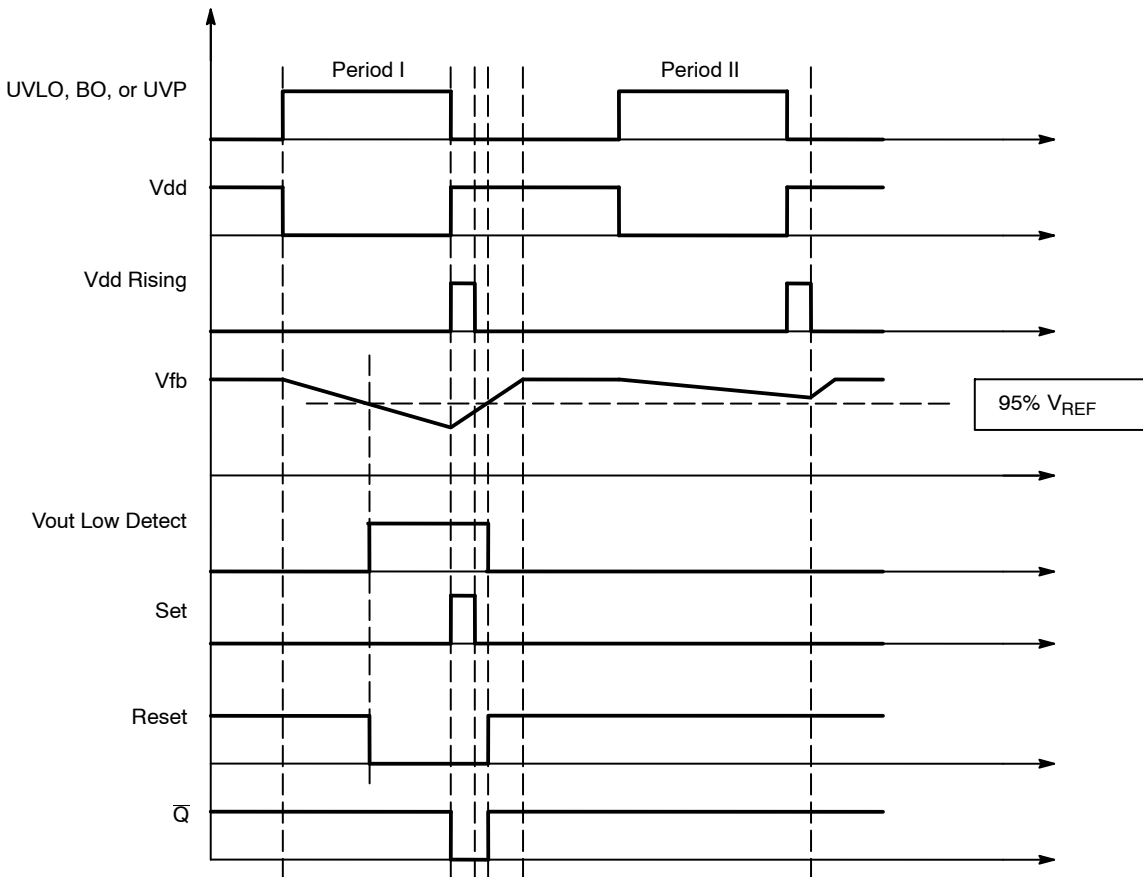


Figure 43. Soft Start Timing Diagram

オープン・ループ保護またはシャットダウン時の低電圧保護(UVP)

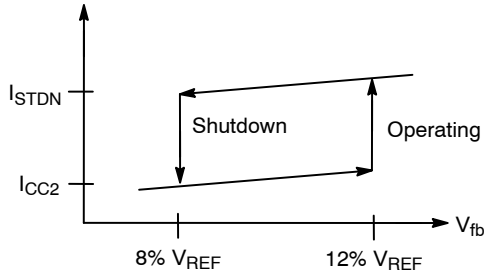


Figure 44. Undervoltage Protection

Figure 44に示すように、 V_{fb} が V_{REF} の8%より低くなると、デバイスはシャットダウンされ、消費電流は $400 \mu\text{A}$ 以下になります。出力電圧が V_{REF} の12%以上になると、デバイスは自動的に動作を再開します。ブースト・コンバータの通常状態においては、出力電圧 V_{out} は常に入力電圧 V_{in} よりも大きく、フィードバック信号 V_{fb} は常に V_{REF} の8%および12%よりも高くなっており、NCP1654を動作可能にしています。

この低電圧保護機能には、次の2つの目的があります。

- オープン・ループ保護 - V_{fb} がグラウンドに短絡されたり、フィードバック抵抗 R_{fbU} がオープン状態になるなどのフィードバック・ループの異常時に電力ステージの損傷を防止します。
- シャットダウン・モード - PFCステージをディセーブルし、低消費電力モードに移行させます。この機能は厳しいスタンバイ仕様を満たすのに役立ちます。スタンバイ時には力率は必要ないため、通常PFCステージはプリコンバータの電力損失を減らすために動作が停止されます。スタンバイ時の性能をさらに改善するために、PFCコントローラはこのモードでの消費電流を最小限に抑える必要があります。

電流センス

このデバイスは、Figure 37に示す電流センス回路でインダクタ電流 I_L を検出します。このデバイスはCSピンの電圧をゼロ(すなわち、 $V_{CS} \approx 0 \text{ V}$)に維持します。つまり、(式11)、

$$I_{CS} = \frac{R_{SENSE}}{R_{CS}} I_L,$$

が成立します。

この方式は電流検出に必要な部品数が最少という利点があります。センス電流 I_{CS} はインダクタ電流 I_L を表し、乗算器電圧 V_m 、過電力制限(OPL)、および過電流保護を生成するためにPFCデューティ変調で使用されます。(式11)によって、 R_{SENSE} を柔軟に選択でき、突入電流の検出が可能です。

過電流保護(OCP)

過電流保護は、 I_{CS} が $I_{S(OCP)}$ (通常、 $200 \mu\text{A}$)より大きくなると起動されます。CSピンのオフセット電圧は通常 10 mV であり、計算では無視されます。したがって、最大OCPインダクタ電流スレッシュホールド $I_{L(OCP)}$ は、(式20)で求められます。

$$I_{L(OCP)} = \frac{R_{CS} I_{S(OCP)}}{R_{SENSE}} = \frac{R_{CS}}{R_{SENSE}} \cdot 200 \mu\text{A} \quad (\text{eq. 20})$$

センス電流が過電流保護スレッシュホールドを超えると、デバイスのDriver出力がローになります。デバイスは、インダクタ電流がスレッシュホールド以下になると自動的に動作を再開します。

入力電圧の検出

このデバイスは、Figure 45に示す電圧検出回路によってRMS入力電圧 V_{ac} を検出します。 V_{bo} は、抵抗分圧回路により整流された平均入力電圧 V_{in} を検出します。外付けコンデンサ C_{BO} は、 V_{in} の平均値 V_{bo} を保持します。 V_{bo} は、ブラウンアウト保護、PFCデューティ変調、および過電力制限(OPL)に使用されます。

ブラウンアウト保護

このデバイスは、入力電圧が期待値より低下すると、 V_{bo} 信号を使用してPFCステージを保護します。(式9)を書き直すと(式21)が得られます。Figure 45を参照してください。デバイスの動作前と動作後で V_{in} が異なります。

- デバイスが動作する前、 V_{in} はRMS入力電圧のピーク値 V_{ac} に等しいレベルにあります。したがって、 V_{bo} は、(式21)で記述されます。

$$V_{bo} = \frac{R_{boL}}{R_{boL} + R_{boU}} (V_{in}) = \frac{R_{boL}}{R_{boL} + R_{boU}} \sqrt{2} V_{ac} \quad (\text{eq. 21})$$

- デバイスの動作後は、 V_{in} は整流された入力正弦波電圧になります。 C_{BO} が存在するために、 V_{bo} は整流された入力正弦波電圧の平均値になります。したがって、(式22)で表されるように、 V_{bo} はRMS入力電圧 V_{ac} のピーク値の $2/\pi$ まで減衰します。

$$V_{bo} = \frac{R_{boL}}{R_{boL} + R_{boU}} \frac{2\sqrt{2}}{\pi} V_{ac} \quad (\text{eq. 22})$$

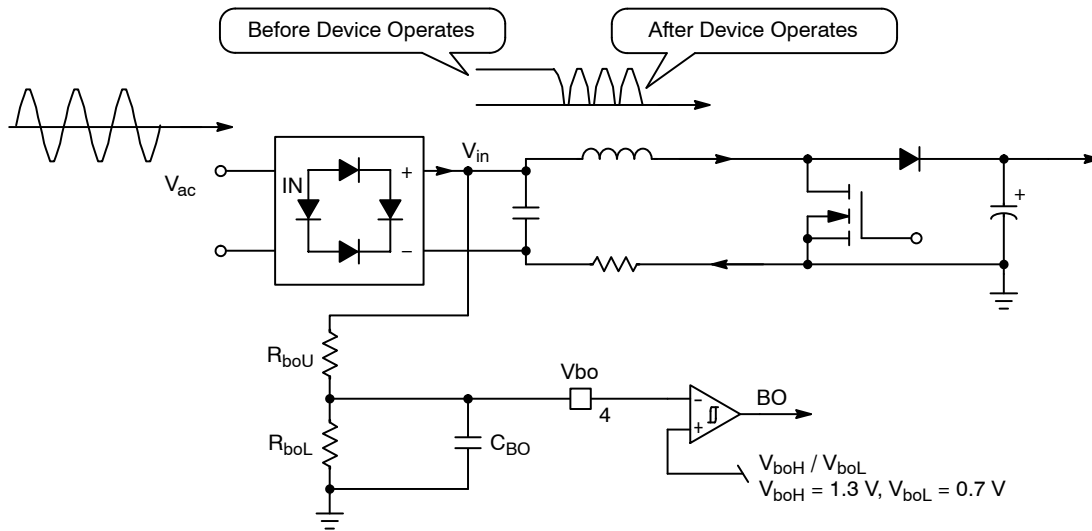


Figure 45. Brown-Out Protection

ブラウンアウト・コンパレータにはより大きなヒステリシスが必要であり、このデバイスでは0.7 V (標準)となっています。V_{bo}がV_{BO}L(0.7 V標準)以下に低下すると、デバイスはDriver出力をターンオフし、V_{bo}がV_{BO}H(1.3 V標準)を超えるまでオフ状態を維持します。デバイスがオフ状態(低電圧ロックアウトまたはシャットダウン)から起床すると、デフォルト・スレッショルドはV_{BO}Hになります。

過電力制限(OPL)

これはライン電圧に依存するスレッショルドを持つ第2のOCPです。センス電流I_{cs}はインダクタ電流I_Lを表しており、したがって近似入力電流を表します。入力電圧信号V_{bo}はRMS入力電圧を表します。その積(I_{cs}・V_{bo})は、近似入力電力(I_L・V_{ac})を表します。この関係をFigure 46に示します。

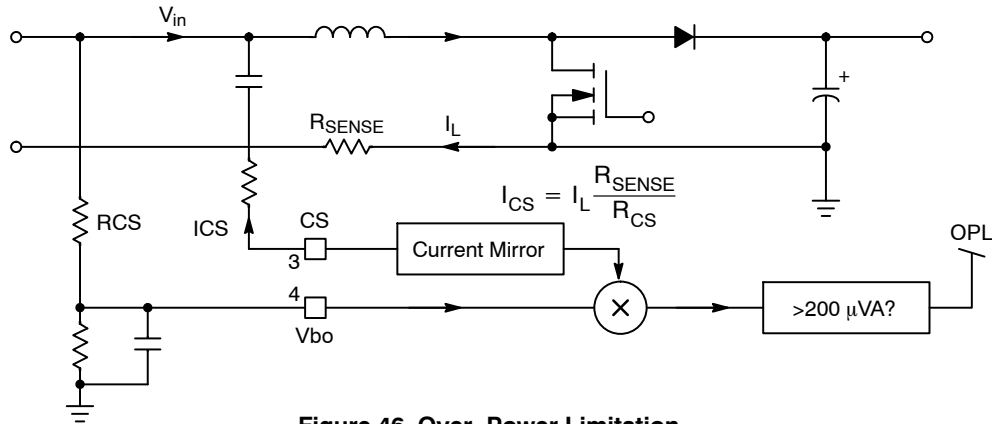


Figure 46. Over-Power Limitation

積(I_{cs}・V_{bo})が許容レベルの200 μVAを超えると、デバイスはDriver出力をターンオフして入力電力を制限します。OPLは、積(I_{cs}・V_{bo})が200 μVAレベルより低くなると自動的に非アクティブになります。この200 μVAというレベルは、近似入力電力(I_L・V_{ac})に対応しており、(式23)の特定の計算式よりも小さくなければなりません。

$$I_{cs} V_{bo} < 200 \mu VA \quad (\text{eq. 23})$$

$$\left(I_L \frac{R_{SENSE}}{R_{CS}} \right) \cdot \left(\frac{2\sqrt{2} K_{BO}}{\pi} \cdot V_{ac} \right) < 200 \mu VA$$

$$I_L \cdot V_{ac} < \frac{R_{CS} \cdot \pi}{R_{SENSE} \cdot K_{BO}} \cdot 50\sqrt{2} \mu VA$$

コントローラのバイアス

適切に動作させるために、V_{cc}ピンの近くに1 nF～100 nFの標準的なデカップリング・コンデンサを追加することを推奨します。NCP1654がフォロー・ブースト・モードで動作しているとき、PFCの出力電圧は入力電圧と負荷電力のすべての応用範囲において、常時特定レベルで安定化されているとは限りません。PFCブースト・インダクタに補助巻線を追加して、低電圧バイアス供給電圧を発生させることは推奨されません。その代わりに、2次側電力変換ステージからV_{cc}バイアス供給を受けることが推奨されます。

V_{CC}低電圧ロックアウト(UVLO)

このデバイスは、適切な動作を保証するために、V_{CC}が低すぎるときには回路動作を防止する低電圧ロックアウト・ブロックを内蔵しています。UVLOコンパレータがV_{CC}ピンの電圧をモニタし、V_{CC}が標準10.5 Vを超えるとNCP1654の動作を可能にしま

す。コンパレータは、V_{CC}がスレッシュホールドを横切るときに誤動作しないようヒステリシス特性(1.5 V)を備えています。V_{CC}がUVLOコンパレータの下側スレッシュホールド(標準9 V)より低下すると、この回路はターンオフします。この関係をFigure 47に示します。起動後、動作範囲は9~20 Vです。

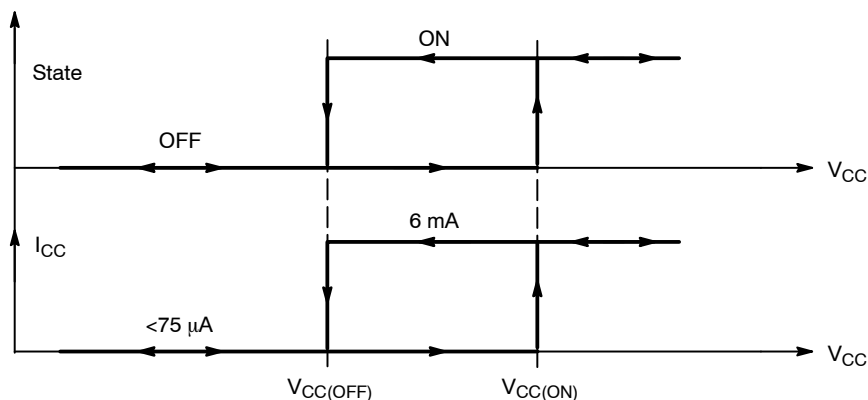


Figure 47. V_{CC} Undervoltage LockOut (UVLO)

サーマル・シャットダウン

内部サーマル回路は、接合温度が150°Cを超えると回路のゲート・ドライブをディセーブルし、パワー・スイッチをオフ状態に保持します。出力ステージは、接合温度が標準120°C以下に低下するとイネー

ブルされます(つまり、ヒステリシスは30°C)。サーマル・シャットダウンは、偶発的な過熱状態に起因するデバイス故障を防止するために備わっています。

NCP1654

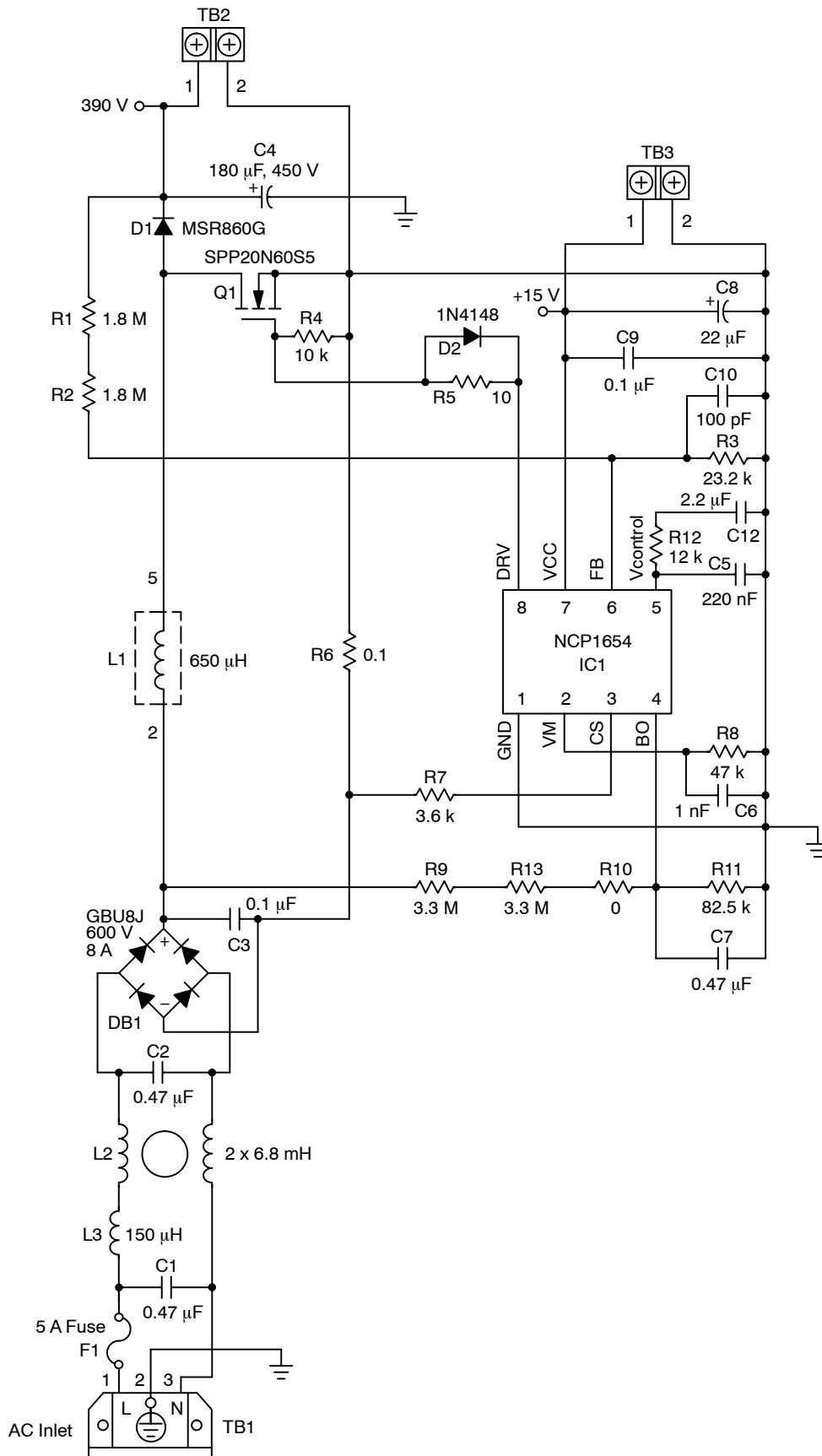


Figure 48. Application Schematic – 300 W 65 kHz Power Factor Correction Circuit

MECHANICAL CASE OUTLINE PACKAGE DIMENSIONS



SCALE 1:1

SOIC-8 NB
CASE 751-07
ISSUE AK

DATE 16 FEB 2011



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: MILLIMETER.
 3. DIMENSION A AND B DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
 5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.
 6. 751-01 THRU 751-06 ARE OBSOLETE. NEW STANDARD IS 751-07.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	4.80	5.00	0.189	0.197
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.053	0.069
D	0.33	0.51	0.013	0.020
G	1.27 BSC		0.050 BSC	
H	0.10	0.25	0.004	0.010
J	0.19	0.25	0.007	0.010
K	0.40	1.27	0.016	0.050
M	0°	8°	0°	8°
N	0.25	0.50	0.010	0.020
S	5.80	6.20	0.228	0.244

SOLDERING FOOTPRINT*



*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

GENERIC MARKING DIAGRAM*



XXXXXX = Specific Device Code
A = Assembly Location
L = Wafer Lot
Y = Year
W = Work Week
▪ = Pb-Free Package

XXXXXX = Specific Device Code
A = Assembly Location
Y = Year
WW = Work Week
▪ = Pb-Free Package

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present. Some products may not follow the Generic Marking.

STYLES ON PAGE 2

DOCUMENT NUMBER:	98ASB42564B	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	SOIC-8 NB	PAGE 1 OF 2

onsemi and ONsemi are trademarks of Semiconductor Components Industries, LLC dba onsemi or its subsidiaries in the United States and/or other countries. onsemi reserves the right to make changes without further notice to any products herein. onsemi makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does onsemi assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. onsemi does not convey any license under its patent rights nor the rights of others.

SOIC-8 NB
CASE 751-07
ISSUE AK

DATE 16 FEB 2011

- | | | | |
|---|--|--|--|
| <p>STYLE 1:
 PIN 1. EMITTER
 2. COLLECTOR
 3. COLLECTOR
 4. EMITTER
 5. EMITTER
 6. BASE
 7. BASE
 8. EMITTER</p> | <p>STYLE 2:
 PIN 1. COLLECTOR, DIE, #1
 2. COLLECTOR, #1
 3. COLLECTOR, #2
 4. COLLECTOR, #2
 5. BASE, #2
 6. EMITTER, #2
 7. BASE, #1
 8. EMITTER, #1</p> | <p>STYLE 3:
 PIN 1. DRAIN, DIE #1
 2. DRAIN, #1
 3. DRAIN, #2
 4. DRAIN, #2
 5. GATE, #2
 6. SOURCE, #2
 7. GATE, #1
 8. SOURCE, #1</p> | <p>STYLE 4:
 PIN 1. ANODE
 2. ANODE
 3. ANODE
 4. ANODE
 5. ANODE
 6. ANODE
 7. ANODE
 8. COMMON CATHODE</p> |
| <p>STYLE 5:
 PIN 1. DRAIN
 2. DRAIN
 3. DRAIN
 4. DRAIN
 5. GATE
 6. GATE
 7. SOURCE
 8. SOURCE</p> | <p>STYLE 6:
 PIN 1. SOURCE
 2. DRAIN
 3. DRAIN
 4. SOURCE
 5. SOURCE
 6. GATE
 7. GATE
 8. SOURCE</p> | <p>STYLE 7:
 PIN 1. INPUT
 2. EXTERNAL BYPASS
 3. THIRD STAGE SOURCE
 4. GROUND
 5. DRAIN
 6. GATE 3
 7. SECOND STAGE Vd
 8. FIRST STAGE Vd</p> | <p>STYLE 8:
 PIN 1. COLLECTOR, DIE #1
 2. BASE, #1
 3. BASE, #2
 4. COLLECTOR, #2
 5. COLLECTOR, #2
 6. EMITTER, #2
 7. EMITTER, #1
 8. COLLECTOR, #1</p> |
| <p>STYLE 9:
 PIN 1. EMITTER, COMMON
 2. COLLECTOR, DIE #1
 3. COLLECTOR, DIE #2
 4. EMITTER, COMMON
 5. EMITTER, COMMON
 6. BASE, DIE #2
 7. BASE, DIE #1
 8. EMITTER, COMMON</p> | <p>STYLE 10:
 PIN 1. GROUND
 2. BIAS 1
 3. OUTPUT
 4. GROUND
 5. GROUND
 6. BIAS 2
 7. INPUT
 8. GROUND</p> | <p>STYLE 11:
 PIN 1. SOURCE 1
 2. GATE 1
 3. SOURCE 2
 4. GATE 2
 5. DRAIN 2
 6. DRAIN 2
 7. DRAIN 1
 8. DRAIN 1</p> | <p>STYLE 12:
 PIN 1. SOURCE
 2. SOURCE
 3. SOURCE
 4. GATE
 5. DRAIN
 6. DRAIN
 7. DRAIN
 8. DRAIN</p> |
| <p>STYLE 13:
 PIN 1. N.C.
 2. SOURCE
 3. SOURCE
 4. GATE
 5. DRAIN
 6. DRAIN
 7. DRAIN
 8. DRAIN</p> | <p>STYLE 14:
 PIN 1. N-SOURCE
 2. N-GATE
 3. P-SOURCE
 4. P-GATE
 5. P-DRAIN
 6. P-DRAIN
 7. N-DRAIN
 8. N-DRAIN</p> | <p>STYLE 15:
 PIN 1. ANODE 1
 2. ANODE 1
 3. ANODE 1
 4. ANODE 1
 5. CATHODE, COMMON
 6. CATHODE, COMMON
 7. CATHODE, COMMON
 8. CATHODE, COMMON</p> | <p>STYLE 16:
 PIN 1. EMITTER, DIE #1
 2. BASE, DIE #1
 3. EMITTER, DIE #2
 4. BASE, DIE #2
 5. COLLECTOR, DIE #2
 6. COLLECTOR, DIE #2
 7. COLLECTOR, DIE #1
 8. COLLECTOR, DIE #1</p> |
| <p>STYLE 17:
 PIN 1. VCC
 2. V2OUT
 3. V1OUT
 4. TXE
 5. RXE
 6. VEE
 7. GND
 8. ACC</p> | <p>STYLE 18:
 PIN 1. ANODE
 2. ANODE
 3. SOURCE
 4. GATE
 5. DRAIN
 6. DRAIN
 7. CATHODE
 8. CATHODE</p> | <p>STYLE 19:
 PIN 1. SOURCE 1
 2. GATE 1
 3. SOURCE 2
 4. GATE 2
 5. DRAIN 2
 6. MIRROR 2
 7. DRAIN 1
 8. MIRROR 1</p> | <p>STYLE 20:
 PIN 1. SOURCE (N)
 2. GATE (N)
 3. SOURCE (P)
 4. GATE (P)
 5. DRAIN
 6. DRAIN
 7. DRAIN
 8. DRAIN</p> |
| <p>STYLE 21:
 PIN 1. CATHODE 1
 2. CATHODE 2
 3. CATHODE 3
 4. CATHODE 4
 5. CATHODE 5
 6. COMMON ANODE
 7. COMMON ANODE
 8. CATHODE 6</p> | <p>STYLE 22:
 PIN 1. I/O LINE 1
 2. COMMON CATHODE/VCC
 3. COMMON CATHODE/VCC
 4. I/O LINE 3
 5. COMMON ANODE/GND
 6. I/O LINE 4
 7. I/O LINE 5
 8. COMMON ANODE/GND</p> | <p>STYLE 23:
 PIN 1. LINE 1 IN
 2. COMMON ANODE/GND
 3. COMMON ANODE/GND
 4. LINE 2 IN
 5. LINE 2 OUT
 6. COMMON ANODE/GND
 7. COMMON ANODE/GND
 8. LINE 1 OUT</p> | <p>STYLE 24:
 PIN 1. BASE
 2. EMITTER
 3. COLLECTOR/ANODE
 4. COLLECTOR/ANODE
 5. CATHODE
 6. CATHODE
 7. COLLECTOR/ANODE
 8. COLLECTOR/ANODE</p> |
| <p>STYLE 25:
 PIN 1. VIN
 2. N/C
 3. REXT
 4. GND
 5. IOUT
 6. IOUT
 7. IOUT
 8. IOUT</p> | <p>STYLE 26:
 PIN 1. GND
 2. dv/dt
 3. ENABLE
 4. ILIMIT
 5. SOURCE
 6. SOURCE
 7. SOURCE
 8. VCC</p> | <p>STYLE 27:
 PIN 1. ILIMIT
 2. OVLO
 3. UVLO
 4. INPUT+
 5. SOURCE
 6. SOURCE
 7. SOURCE
 8. DRAIN</p> | <p>STYLE 28:
 PIN 1. SW_TO_GND
 2. DASIC_OFF
 3. DASIC_SW_DET
 4. GND
 5. V_MON
 6. VBULK
 7. VBULK
 8. VIN</p> |
| <p>STYLE 29:
 PIN 1. BASE, DIE #1
 2. EMITTER, #1
 3. BASE, #2
 4. EMITTER, #2
 5. COLLECTOR, #2
 6. COLLECTOR, #2
 7. COLLECTOR, #1
 8. COLLECTOR, #1</p> | <p>STYLE 30:
 PIN 1. DRAIN 1
 2. DRAIN 1
 3. GATE 2
 4. SOURCE 2
 5. SOURCE 1/DRAIN 2
 6. SOURCE 1/DRAIN 2
 7. SOURCE 1/DRAIN 2
 8. GATE 1</p> | | |

DOCUMENT NUMBER:	98ASB42564B	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	SOIC-8 NB	PAGE 2 OF 2

onsemi and **ONSEMI** are trademarks of Semiconductor Components Industries, LLC dba **onsemi** or its subsidiaries in the United States and/or other countries. **onsemi** reserves the right to make changes without further notice to any products herein. **onsemi** makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. **onsemi** does not convey any license under its patent rights nor the rights of others.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at www.onsemi.com/support/sales