

イネーブル・ピンの動作と eFuse の機能

はじめに

オン・セミコンダクターの電子ヒューズ(eFuse)は、3.3 V、5 V、または12 V DC電源で動作している回路を保護するのに使用されます。過電圧クランプ、電流制限、サーマル・シャットダウン、制御された出力電圧スルーレートなど、多数の保護機能を備えています。これらはサーマル・ラッチまたはサーマル・オートリトライ構成で使用できます。

eFuseファミリの重要な特徴がイネーブル・ピンです。本アプリケーション・ノートでは、イネーブル・ピンの特徴を説明し、その適切な使用方法に関する手引きを提供します。どのeFuseのイネーブル・ピンもアプリケーションの制御が不要で、かつ熱障害通知を必要としない場合はフロート状態のままにしておくことができます。eFuseの動作に関する基本的な説明については、NIS5112、NIS5135、NIS5132、NIS5232の各データシートを参照してください。

イネーブル・ピンの動作と機能は、検討する具体的なeFuseによって異なります。Table 1に、オン・セミコンダクター製eFuseファミリ・デバイス間の主な違いに関する情報を示します。

Table 1. THE KEY DIFFERENCES BETWEEN THE FUNCTIONALITY OF THE ENABLE PIN FOR ON SEMICONDUCTOR eFUSES

| Device | Startup Blanking | Timer Capability | Logic Levels |
|---------------------------|------------------|------------------|-------------------|
| NIS5112 | No | Yes | Low or High |
| NIS5135, NIS5132, NIS5232 | Yes* | No | Low, Mid, or High |

*The NIS5132MN3 does not have a startup blanking circuit.

NIS5112イネーブル/タイマ・ピン

NIS5112のイネーブル・ピンは“H”または“L”状態のいずれかになっています。Figure 1に、イネーブル回路の簡略図を示します。イネーブル・ピンの電圧は公称2.5 Vの内部基準電圧と比較されます。イネーブル・ピンの電圧がこの基準電圧より高い場合、eFuse出力はイネーブルされます。イネーブル・ピンの電圧を“L”に強制するには、トランジスタを接続することが推奨されます(Figure 1参照)。約80 μAの内部電流源がプルアップ・デバイスとして働きます。

NIS5112の標準サーマル・シャットダウン温度は135°Cです。NIS5112は、サーマル・シャットダウン後は、サーマル・オートリトライ機能により内部温度が95°C(標準)以下に低下すると負荷への電力供給を再開します。一方、サーマル・ラッチされたNIS5112は、サーマル・シャットダウン後にイネー



ON Semiconductor®

www.onsemi.jp

APPLICATION NOTE

ブル・ピンが“H”のときは、ディセーブル状態になったままです。リセットはeFuseへの電源を入れ直すか、イネーブル・ピンを“L”状態にしてから解放することによって行うことができます。

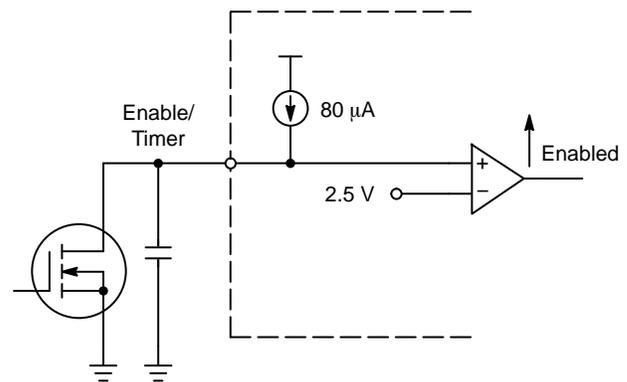


Figure 1. Simplified Schematic of the Enable Circuitry for the NIS5112. It Shows a Transistor and a Timing Capacitor Connected

NIS5112のイネーブル・ピンは、グランドとの間にコンデンサを追加すればタイマ・ピンとして使用することもできます(Figure 1参照)。このようなコンデンサはeFuseへの電源投入後、またはイネーブル・ピンのトランジスタがオンからオフに遷移した後に遅延を提供します。タイマ回路は、内部80 μA電流源(Figure 1参照)を使用して、コンデンサを充電します。eFuseは、電流源がコンデンサを充電してイネーブル・ピンが“H”状態になるまでターンオンしません。追加される遅延は、次式によって表されます。

$$\text{Delay} = \frac{(V_{\text{High}})(C)}{I_{\text{Source}}} \quad (\text{eq. 1})$$

V_{High} はイネーブル・ピンで“H”状態に入るための電圧、 C はイネーブル・ピンとグランド・ピン間のコンデンサの容量(単位:F)、 I_{Source} はeFuseのイネーブル・ピン上の内部電流源です。異なる条件におけるイネーブル電圧値および充電電流値は、NIS5112データシートに記載されています。例えば、25°Cにおいて、 V_{High} の最小値は2.5 V、 I_{Source} の標準値は83 μA

AND9175/D

です。したがって、25 msの遅延を達成するには、次の計算を行うことができます。

$$25 \times 10^{-3} = \frac{(2.5)(C)}{83 \times 10^{-6}} \quad (\text{eq. 2})$$

$$C = 0.83 \mu\text{F}$$

NIS5135、NIS5132、NIS5232 のイネーブル/フォールト・ピン

NIS5135、NIS5132、NIS5232のイネーブル・ピンには3種類の論理レベルが存在します。Table 2にこれらの論理レベルをまとめます。従来の入力/出力バッファと対照的に、入力回路と出力回路を互いに分離する回路はなく、イネーブル・ピンの入力機能と出力機能は同時に動作します。

Table 2. TRI-STATE LEVELS OF THE ENABLE PIN OF THE NIS5135, NIS5132 AND NIS5232

| Level | How Enable Pin is Placed in Logic State | State of eFuse |
|-------|--|--|
| Low | Held low by startup blanking circuit for fixed time after power has been applied to V_{CC}^* | Output disabled, thermal latch circuitry reset |
| | Held low by external circuit | Output disabled, thermal latch circuitry reset |
| Mid | Forced to level by internal circuitry due to a thermal fault condition | Output disabled, thermal shutdown |
| | Held in state by the enable pin of another eFuse | Output disabled |
| High | Pulled high by internal circuitry | Output enabled |

*The NIS5132MN3 does not have startup blanking circuitry.

イネーブル回路の簡略図をFigure 2に示します。イネーブル回路の出力はイネーブル・シャットダウン(SD)信号です。イネーブルSD信号が“H”の場合、eFuseが強制的にシャットダウンされ、負荷から電源が取り除かれます。イネーブルSD信号が“L”の場合は通常動作を実行します。イネーブルSDコンパレー

タは、内部で生成される公称2.64 V内部基準電圧とイネーブル電圧に基づいてイネーブルSD信号を生成します(Figure 2参照)。通常条件下で、外部入力なしの場合、イネーブル・ピンは12 μA の内部電流源とイネーブルSD信号“L”によって“H”に保持されます。

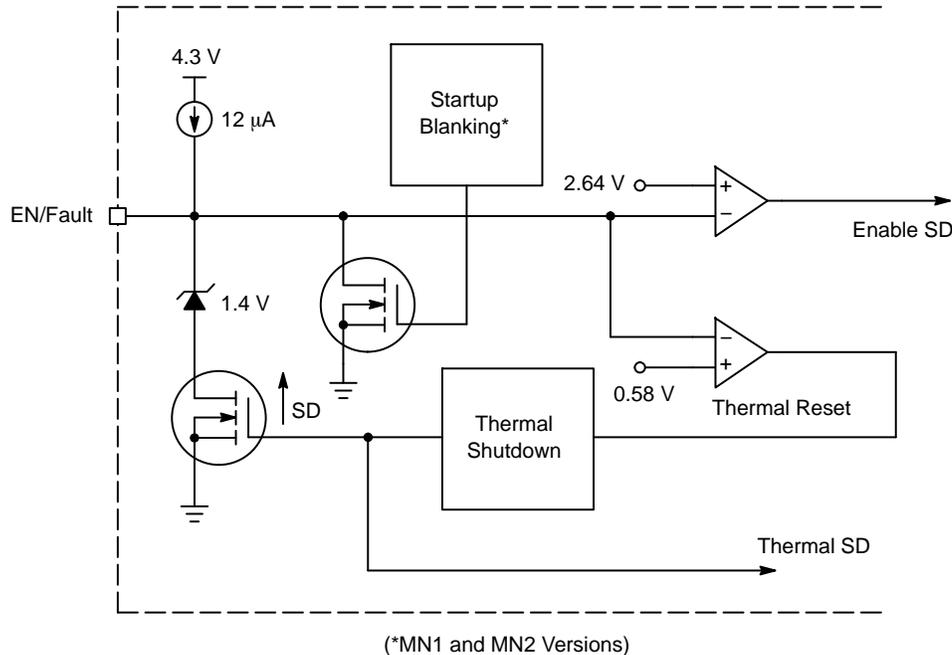


Figure 2. Simplified Schematic of the Enable Circuitry for the NIS5135, NIS5132 and NIS5232

“H”状態の間に、イネーブル電圧が公称2.64 V閾値を下回るたびにイネーブルSDコンパレータによって、“H”イネーブルSDが生成されます。Table 2に示すとおり、イネーブル・ピンを“H”状態より低いレベルに強制したり、保持するのに4つの基本的な方法があります。起動ブランキング回路、イネーブル

・ピンに接続された外部トランジスタ、内部サーマル・シャットダウン回路、別のeFuseのイネーブル・ピンが関係しています。

最初にeFuseに電源が投入されると、起動ブランキング回路がFigure 2の起動ブランキング・トランジスタをターンオンして、イネーブル・ピンを一定時間

(通常は100 μsよりはるかに短い)グランド電位に保持します。起動時間後、起動ブランキング・トランジスタはターンオフし、イネーブル・ピン電圧が“H”状態にプルアップされます。

イネーブル・ピンを外部回路で“L”状態またはMid状態に強制して、eFuseをディセーブルすることができます。トランジスタをFigure 3のように接続することによって、“L”状態に強制することができます。イネーブル・ピンを“H”に強制してはなりません。例えば、V_{CC}に接続したり、アクティブ回路を持つ標準ロジック回路に直接接続してはなりません。さらに、タイミングの目的でイネーブル・ピンからグランドにコンデンサを接続することは推奨されません。

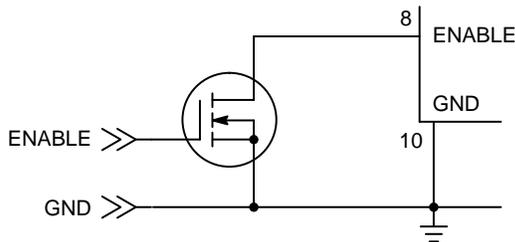


Figure 3. Circuit for Forcing a Low State on the Enable Pin

サーマル・シャットダウン回路をアクティブにすると、内部サーマル・シャットダウン・トランジスタに“H”信号が供給され、イネーブル・ピンが“H”以外の状態にプルダウンされます。内部サーマル・シャットダウン・トランジスタと直列に接続された1.4 Vダイオード降下素子によって、イネーブル・ピンは中間状態またはMid状態にプルダウンされます。Mid状態はイネーブルSDコンパレータのトリップ・ポイントより低いため、“H”のイネーブルSDが生成されeFuse出力はディセーブルされます。

イネーブル・ピンの状態を制御する別の方法は、複数のeFuseのイネーブル・ピンをまとめて接続することです。最大ファンアウト(同時シャットダウンのためにこのピンに接続可能なeFuseの総数)は3です。一般的なアプリケーションは、イネーブル・ピンを互いに接続したNIS5135とNIS5232を使用し、5 Vおよび12 Vレールを備えたシステムです(Figure 4参照)。複数のイネーブル・ピンをまとめて接続すると、1つのeFuseで熱障害が発生するとすべてのeFuseにMidレベルを強制します。これにより、いずれかのeFuseが熱障害状態にあるシステムが完全にシャットダウンされます。

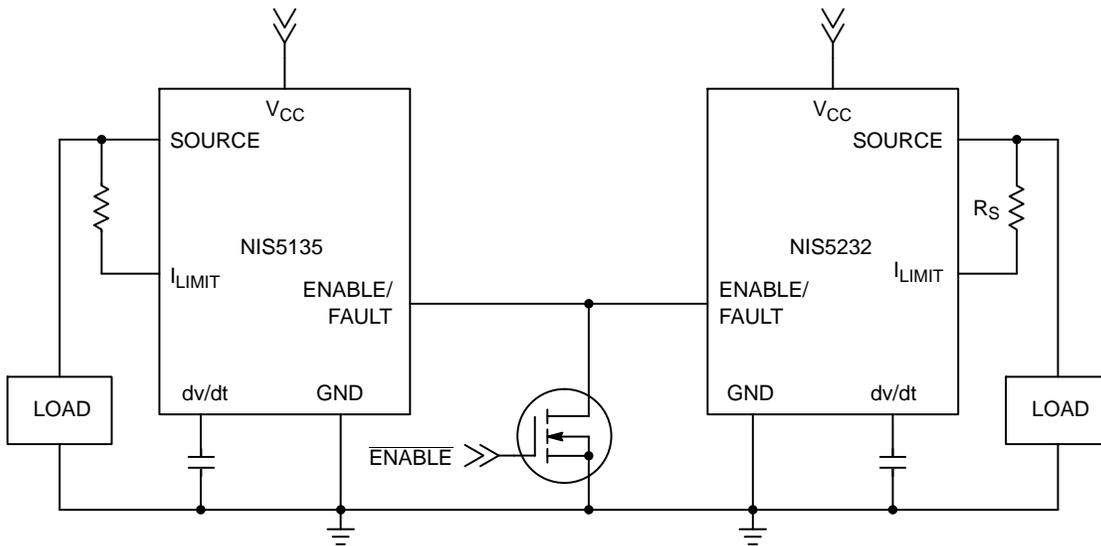


Figure 4. Example of Two eFuses with their Enable Pins Connected together for a Common Thermal Shutdown. The Transistor Connected to the Enable Pin may be used to Hold the Enable Pin Low or to Reset the eFuses after Thermal Latching

Midレベルと“L”レベルの機能的な区別は、サーマル・ラッチ時のeFuseにとってのみ重要です。NIS5135またはNIS5132は、サーマル・シャットダウンの後、eFuseの内部温度が130°C(標準)以下に低下すると、オートリトライ機能により負荷への電力供給を再開します。サーマル・ラッチ・バージョンのイネーブル・ピンは、サーマル・シャットダウン後にMid状態に置かれます。eFuseは、V_{CC}ピンへの電源

を入れ直すか、あるいはイネーブル・ピンを“L”状態に強制してからピンを解放することによってリセットできます。リセット回路の機能をFigure 2に示します。イネーブル・ピンの論理レベルがMidレベルから“L”レベルに変化すると、サーマル・リセット・コンパレータの出力が“L”から“H”に変化し、サーマル・シャットダウン回路のリセットを通知します。

まとめ

オン・セミコンダクターのeFuseのイネーブル・ピンは多数の機能を備えています。すべてのeFuseで、トランジスタを使用してピンを“L”に強制し、出力をディセーブルできます。また、イネーブル・ピンの制御が不要な場合は、フロート状態のままにしておくことができます。サーマル・ラッチ時のeFuseの場合は、いったん“L”にしてから“H”にするとデバイスをリセットできます。NIS5135、NIS5132、NIS5232

のイネーブル・ピンには、中間論理状態があり、それぞれのイネーブル・ピンを接続して、共通のサーマル・シャットダウンを可能にできます。NIS5112ではコンデンサを接続して起動タイマとして機能させますが、NIS5135、NIS5132MN1、NIS5132MN2、NIS5232には内部起動ブランキング回路があり、イネーブル・ピンからグラウンドにコンデンサを接続してはなりません。

ON Semiconductor及びON SemiconductorのロゴはON Semiconductorという商号を使うSemiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductorは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。ON Semiconductorの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marketing.pdf。ON Semiconductorは通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductorは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductorによって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとします。ON Semiconductorデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductorは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。ON Semiconductor製品は、生命維持装置や、いかなるFDA(米国食品医薬品局)クラス3の医療機器、FDAが管轄しない地域において同一もしくは類似のものと分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にON Semiconductor製品を購入または使用した場合、たとえ、ON Semiconductorがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductorとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。ON Semiconductorは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative