



ON Semiconductor®

<http://onsemi.jp>

LV8773

Bi-CMOS 集積回路

PWM定電流制御ステッピング モータドライバ

概要

LV8773は、正転/逆転/ブレーキ/待機に対応した2ch入りHブリッジドライバである。
0A、アミューズメント用のステッピングモータ、ブラシ付DCモータの駆動に最適である。

特長

- ・ BiCMOSプロセスIC
- ・ 低オン抵抗 (上側0.3Ω、下側0.25Ω 上下合計0.55Ω ; Ta=25°C, IO=2A)
- ・ 通電電流を2段階に切り替え可能
- ・ 出力ショート保護回路(ラッチ方式・自動復帰方式選択可能)内蔵
- ・ 異常状態警告出力端子付き
- ・ コントロール電源不要

絶対最大定格/Ta=25°C

項目	記号	条件	定格値	unit
電源電圧	VM max		36	V
出力ピーク電流	IO peak	tw ≤ 10ms, duty 20%	2.5	A
出力電流	IO max		2	A
ロジック入力電圧	VIN		-0.3 ~ +6	V
EM01/EM02端子入力電圧	Vemo/Vemo2		-0.3 ~ +6	V
許容消費電力	Pd max1	単体	3.0	W
	Pd max2	※	6.2	W
動作周囲温度	Topr		-20 ~ +85	°C
保存周囲温度	Tstg		-55 ~ +150	°C

※ 指定基板: 90.0mm × 90.0mm × 1.6mm, 2層ガラスエポキシ基板

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

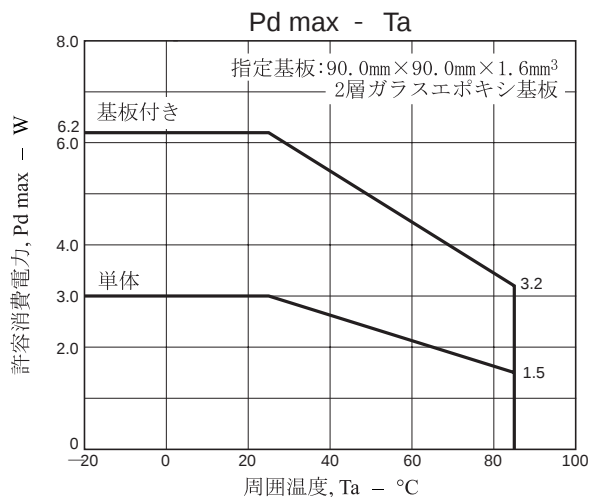
推奨動作範囲/Ta=25°C

項目	記号	条件	定格値	unit
電源電圧範囲	VM		9 ~ 32	V
ロジック入力電圧	VIN		0 ~ 5.5	V
VREF入力電圧範囲	VREF		0 ~ 3	V

LV8773

電気的特性/Ta=25℃, VM=24V, VREF=1.5V

項目	記号	条件	min	typ	max	unit
待機時消費電流	IMstn	ST="L"		100	400	μA
消費電流	IM	ST="H", OE="L", 無負荷		3.2	5	mA
VREG5出力電圧	Vreg5	I _O =-1mA	4.5	5	5.5	V
サーマルシャットダウン温度	TSD	設計保証	150	180	200	℃
サーマルヒステリシス幅	ΔTSD	設計保証		40		℃
モータドライバ						
出力オン抵抗	Ronu	I _O =2A、上側ON抵抗		0.3	0.4	Ω
	Rond	I _O =2A、下側ON抵抗		0.25	0.33	Ω
出力リーク電流	I _O leak				50	μA
ダイオード順電圧	VD	ID=-2A		1.2	1.4	V
ロジック端子入力電流	I _{INL}	V _{IN} =0.8V	4	8	12	μA
	I _{INH}	V _{IN} =5V	30	50	70	μA
ロジック入力"H"レベル電圧	V _{INH}		2.0			V
ロジック入力"L"レベル電圧	V _{INL}				0.8	V
電流設定用コンパレータ スレッシュホールド電圧 (電流減衰率切り替え)	Vtatt0	ATT=L	0.291	0.3	0.309	V
	Vtatt1	ATT=H	0.143	0.15	0.157	V
チョッピング周波数	Fchop	Cchop=220pF	36.3	45.4	54.5	kHz
CHOP端子充放電電流	Ichop		7	10	13	μA
チョッピング発振回路 スレッシュホールド電圧	Vtup		0.8	1	1.2	V
	Vtdown		0.4	0.5	0.6	V
VREF端子入力電流	Iref	VREF=1.5V	-0.5			μA
チャージポンプ						
VG出力電圧	VG		28	28.7	29.8	V
立ち上り時間	tONG	VG=0.1μF		200		μS
発振周波数	Fosc		90	125	150	kHz
出力ショート保護						
EM01/EM02端子飽和電圧	Vsatemo	Iemo=1mA			400	mV
CEM端子充電電流	Icem	Vcem=0V	7	10	13	μA
CEM端子スレッシュホールド電圧	Vtcem		0.8	1	1.2	V

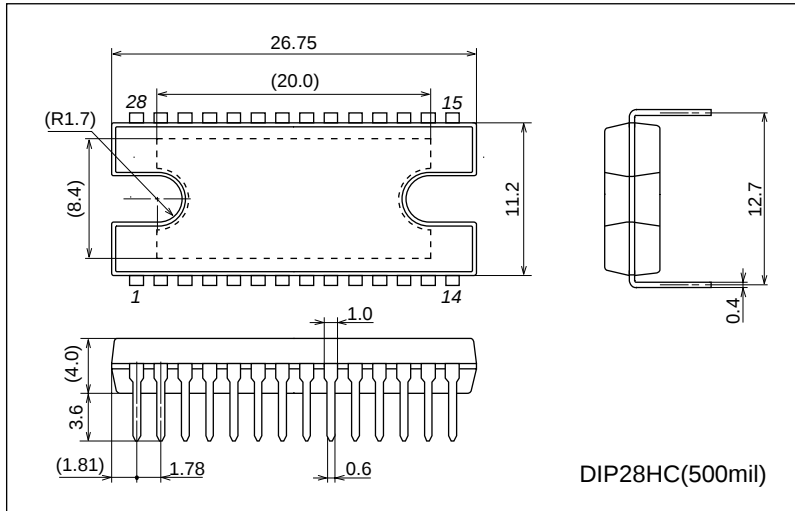


LV8773

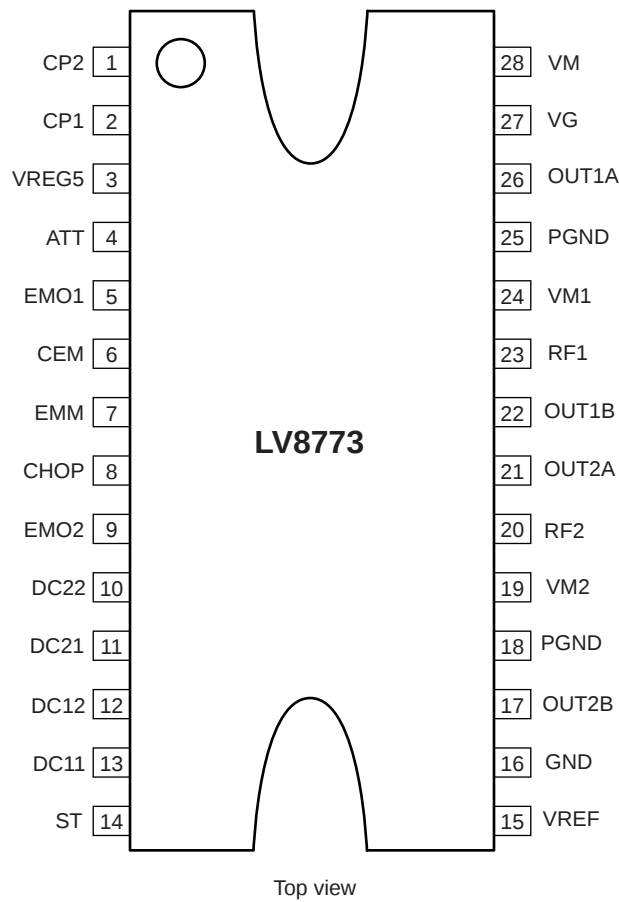
外形図

unit:mm (typ)

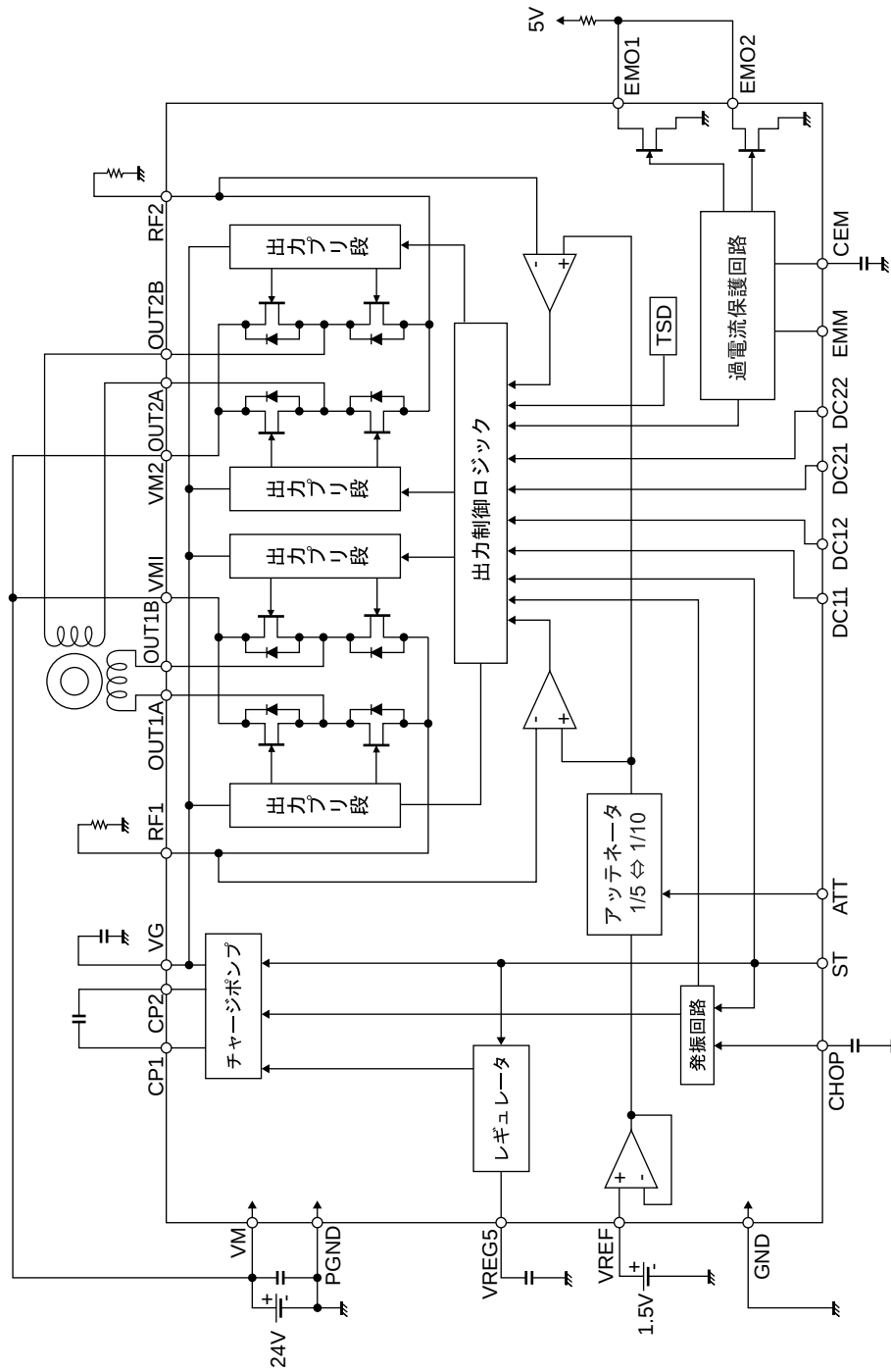
3241A



ピン配置図



ブロック図



端子説明

端子 No.	端子名	端子機能	等価回路図
4 7 10 11 12 13	ATT EMM DC22 DC21 DC12 DC11	保持通電電流切り替え端子 出力ショート保護モード 切り替え端子 2ch出力制御入力端子2 2ch出力制御入力端子1 1ch出力制御入力端子2 1ch出力制御入力端子1	
14	ST	チップイネーブル端子	
17 18, 25 19 20 21 22 23 24 26	OUT2B PGND VM2 RF2 OUT2A OUT1B RF1 VM1 OUT1A	2ch OUTB出力端子 パワーGND 2ch モータ電源接続端子 2ch 電流センス抵抗接続端子 2ch OUTA出力端子 1ch OUTB出力端子 1ch 電流センス抵抗接続端子 1ch モータ電源接続端子 1ch OUTA出力端子	
27 28 1 2	VG VM CP2 CP1	チャージポンプ用 コンデンサ接続端子 モータ電源接続端子 チャージポンプ用 コンデンサ接続端子 チャージポンプ用 コンデンサ接続端子	

次ページへ続く。

前ページより続く。

端子 No.	端子名	端子機能	等価回路図
15	VREF	定電流制御基準電圧入力端子	
3	VREG5	内部電源用コンデンサ接続端子	
5 9	EM01 EM02	1ch出力ショート状態警告出力端子 2ch出力ショート状態警告出力端子	
6	CEM	出力ショート状態検出時間設定コンデンサ接続端子	

次ページへ続く。

前ページより続く。

端子 No.	端子名	端子機能	等価回路図
8	CHOP	チョッピング周波数設定用 コンデンサ接続端子	
16	GND	GND	

動作説明

1. チップイネーブル機能

ST端子の設定で、ICの待機/動作の切り替えを行う。待機状態にすると、ICは省電力モードになり、すべてのロジックはリセットされる。また、待機状態では、内部レギュレータ回路、チャージポンプ回路も動作しない。

ST	状態	内部レギュレータ	チャージポンプ
“L” or OPEN	待機モード	待機	待機
“H”	動作モード	動作	動作

2. 出力制御ロジック

入力		出力		モード
DC11 (21)	DC12 (22)	OUT1 (2) A	OUT1 (2) B	
L	L	OFF	OFF	待機
H	L	H	L	CW(正転)
L	H	L	H	CCW(逆転)
H	H	L	L	ブレーキ

3. ブランキング時間

モータ電流のPWM定電流チョッピング制御を行う際、DECAYモード→CHARGEモードへの切り替わり時に、寄生ダイオードのリカバリ電流が電流センス抵抗に流れ込むことにより、センス抵抗端子にノイズがのり、これを誤検出する可能性がある。これを防止するために、切り替わり時のノイズを受け付けけない様、ブランキング時間を設けている。この区間では、センス抵抗にノイズがのっても、CHARGEモードからDECAYモードに切り替わることはない。
本ICでは、ブランキング時間は約2μs固定としている。

4. チョッピング周波数設定

このICでは、定電流制御を行う際、CHOP端子ーGND間に接続されるコンデンサ(Cchop)によって決定される周波数で、チョッピング制御を行う。
CHOP端子ーGND間に接続したコンデンサCchopによって、チョッピング周波数は以下のように設定される。

$$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2) \quad (\text{Hz})$$

I_{chop} : コンデンサ充放電電流 typ 10μA

V_{tchop} : 充放電ヒステリシス電圧 ($V_{tup} - V_{tdown}$) typ 0.5V

例えば、 $C_{chop} = 220\text{pF}$ の時

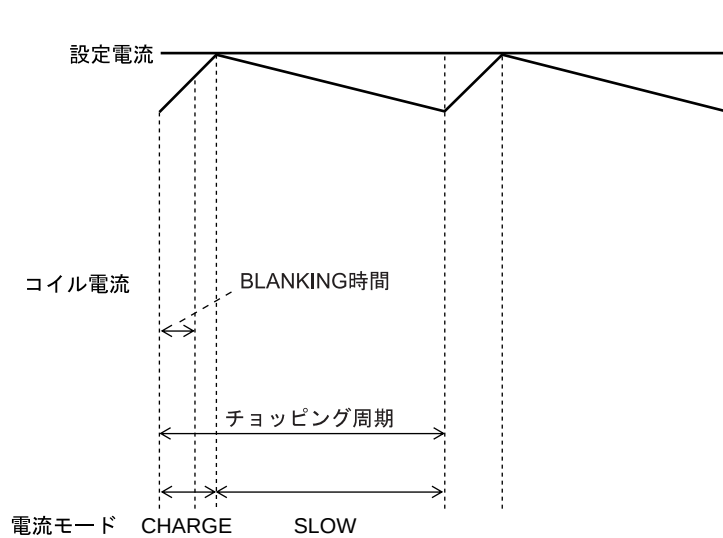
$$F_{chop} = 10\mu\text{A} / (220\text{pF} \times 0.5\text{V} \times 2) = 45.4\text{kHz}$$

となる。

5. 定電流制御機能

本ICは、出力電流を設定することで、モータ電流が設定電流まで達した際、それ以上電流が増加しないよう自動でショートブレーキ制御を行う。

(定電流制御タイムチャート)



VREF端子に入力された電圧と、RF-GND間に接続された抵抗によって、下記計算式により出力電流を設定する。

$$I_{OUT} = (VREF/5) / RF抵抗$$

また、VREF端子に印加された電圧は、ATTの入力の状態により、2段階の設定に切替えることができる。

VREF入力電圧の減衰機能

ATT	電流設定基準電圧減衰比
L	100%
H	50%

VREF入力電圧の減衰機能を使用した場合の出力電流計算式は、以下のようになる。

$$I_{OUT} = (VREF/5) \times (減衰比) / RF抵抗$$

(例) VREF=1.5V、設定基準電圧100%(ATT=L)、RF抵抗0.3Ω時には下記出力電流が設定される。

$$I_{OUT} = 1.5V / 5 \times 100\% / 0.3\Omega = 1.0A$$

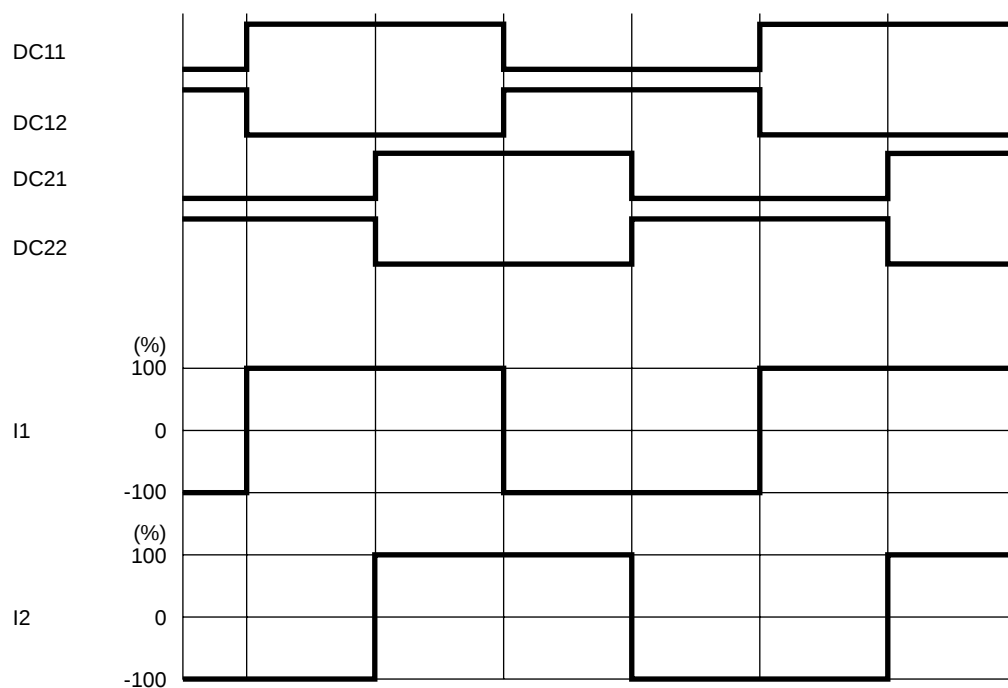
この状態で、ATT=Hとした場合、

$$I_{OUT} = 1.0A \times 50\% = 500mA$$

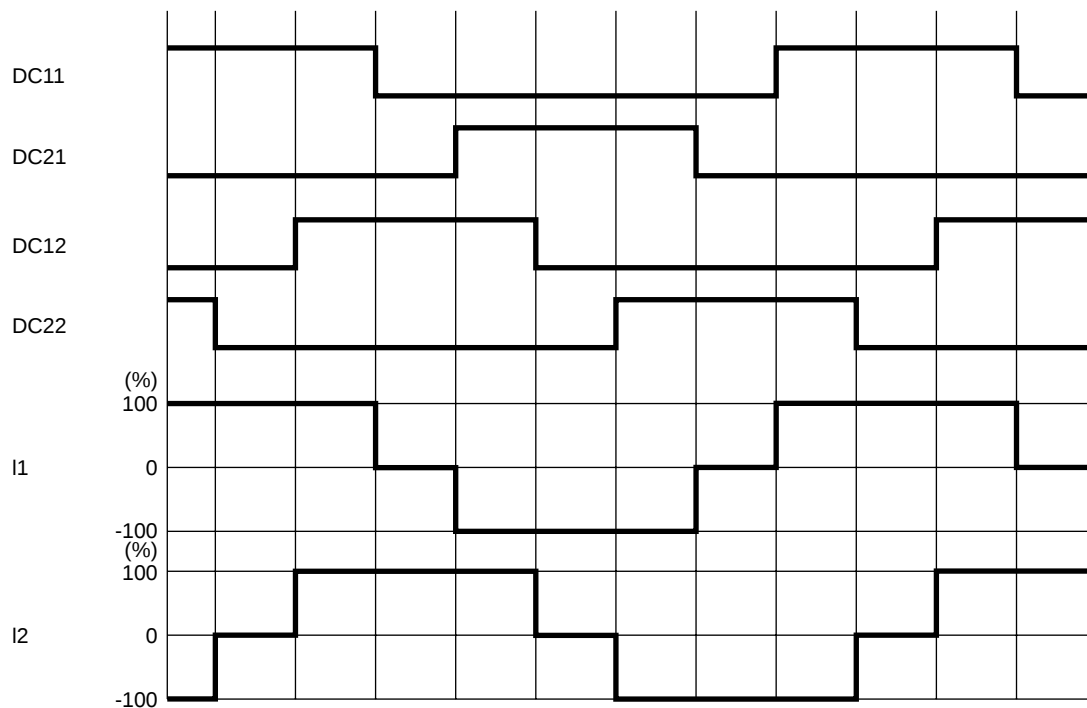
となる。

6. ステッピングモータ 駆動シーケンス例

2相励磁 (CWモード)



1-2相励磁フルトルク (CWモード)



7. 出力短絡保護機能

本ICには、出力が天絡、地絡などによってショートした場合、ICが破壊してしまうことを防止するために、出力を待機モードにし、警告出力をオンさせる、出力ショート保護回路が内蔵されている。この機能は、1ch/2chそれぞれが独立して動作する。(1ch側の出力がショートした場合でも、2ch側は正常に動作する。)

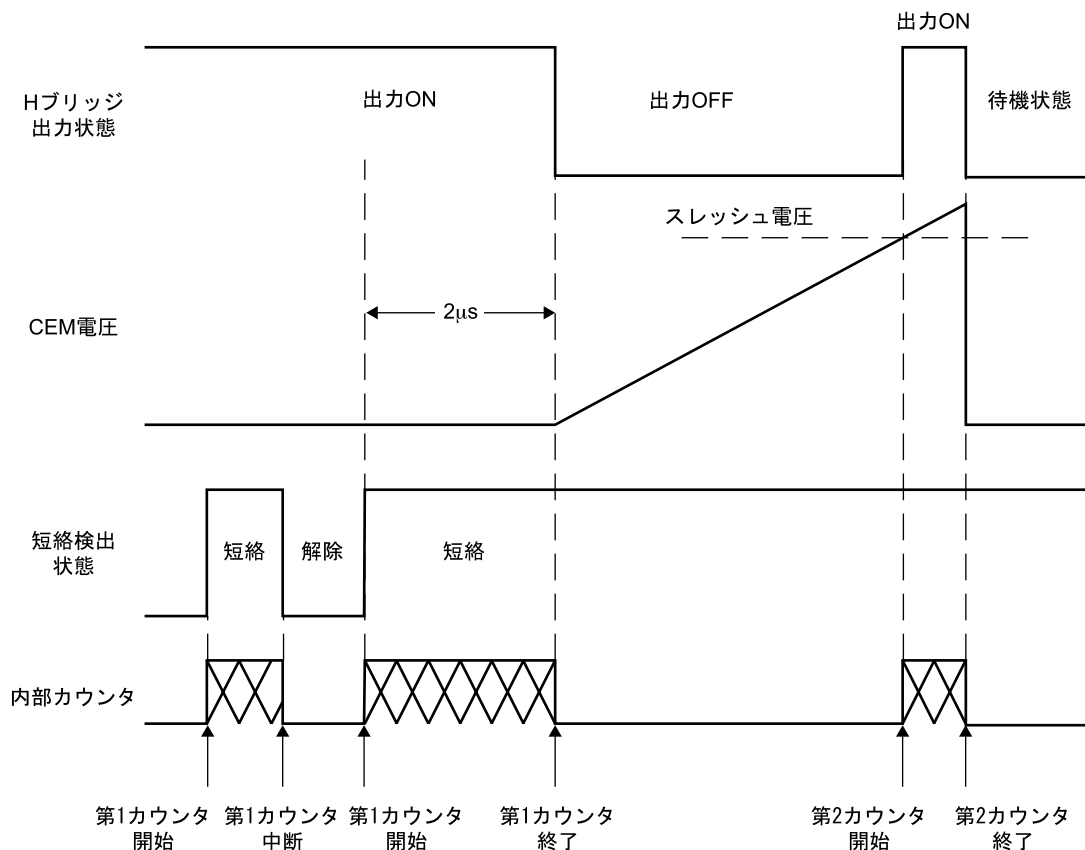
7-1. 出力ショート保護動作切り替え機能

EMM端子の設定で、ICの出力ショート保護動作の切り替えを行う。

EMM	状態
“L” or OPEN	ラッチ方式
“H”	自動復帰方式

7-2. ラッチ方式

ラッチモードでは、出力電流が検出電流を越えると、出力をOFFさせてその状態を保持する。ICが出力ショート状態を検知することで、出力ショート保護回路が動作を始める。短絡状態が、内部タイマ(≒2 μ s)の間連続すると、まず短絡が検出された出力をOFFする。その後、後述のタイマーラッチ時間(Tcem)を越えたところで、再度出力をONさせて、それでも短絡状態を検出した場合は、該当ch側のすべての出力を待機モードに切り替え、その状態を保持する。この状態は、ST=“L”にすることによって解除される。



7-3. 自動復帰方式

自動復帰モードでは、出力電流が検出電流を越えると出力波形がスイッチング波形に切り替わる。

ラッチ方式と同様に、出力ショート状態を検知すると短絡検出回路が動作する。短絡検出回路の動作が後述のタイマーラッチ時間(Tcem)を越えると、出力を待機モードに切り替え、2ms (TYP)後に再びONモードに復帰する。このときに、依然として過電流モードにあると、上述のスイッチングモードを過電流モードが解除されるまで繰り返す。

7-4. 異常状態警告出力端子 (EM01/EM02)

ICが異常状態を検出して保護回路が動作した時、この異常状態をCPU側に出力する端子としてEM0端子を設けている。

この端子はオープンドレイン出力となっており、異常状態を検出すると、EM0出力はオン状態 (EM0="L") となる。

EN01端子、EM02端子はそれぞれ、1ch側/2ch側の異常状態を出力する。

また、EM01 (EM02) 端子は下記の状態でオン状態となる。

1. 出力端子が天絡、地絡、または負荷短絡して出力短絡保護回路が動作した時
2. ICのジャンクション温度が上昇して、過熱保護回路が動作した時

異常状態	EM01	EM02
1ch側短絡検出時	ON	—
2ch側短絡検出時	—	ON
過熱検出時	ON	ON

7-5. タイマーラッチ時間 (Tcem)

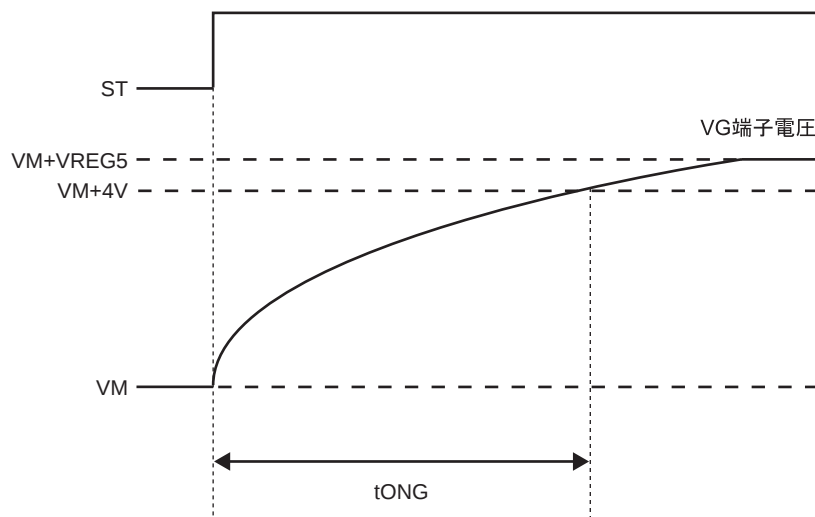
CEM端子—GND間に接続するコンデンサCcemによって、出力短絡時に出力OFFまでの時間設定を行うことができる。コンデンサCcemの値は、以下の式により決定する。

$$\text{タイマーラッチ: } T_{cem} \quad T_{cem} \approx C_{cem} \cdot V_{tcm} / I_{cem} \text{ [sec]}$$

V_{tcm}: 比較器スレッシュホールド電圧 TYP 1V
I_{cem}: CEM端子充電電流 TYP 10μA

8. チャージポンプ回路

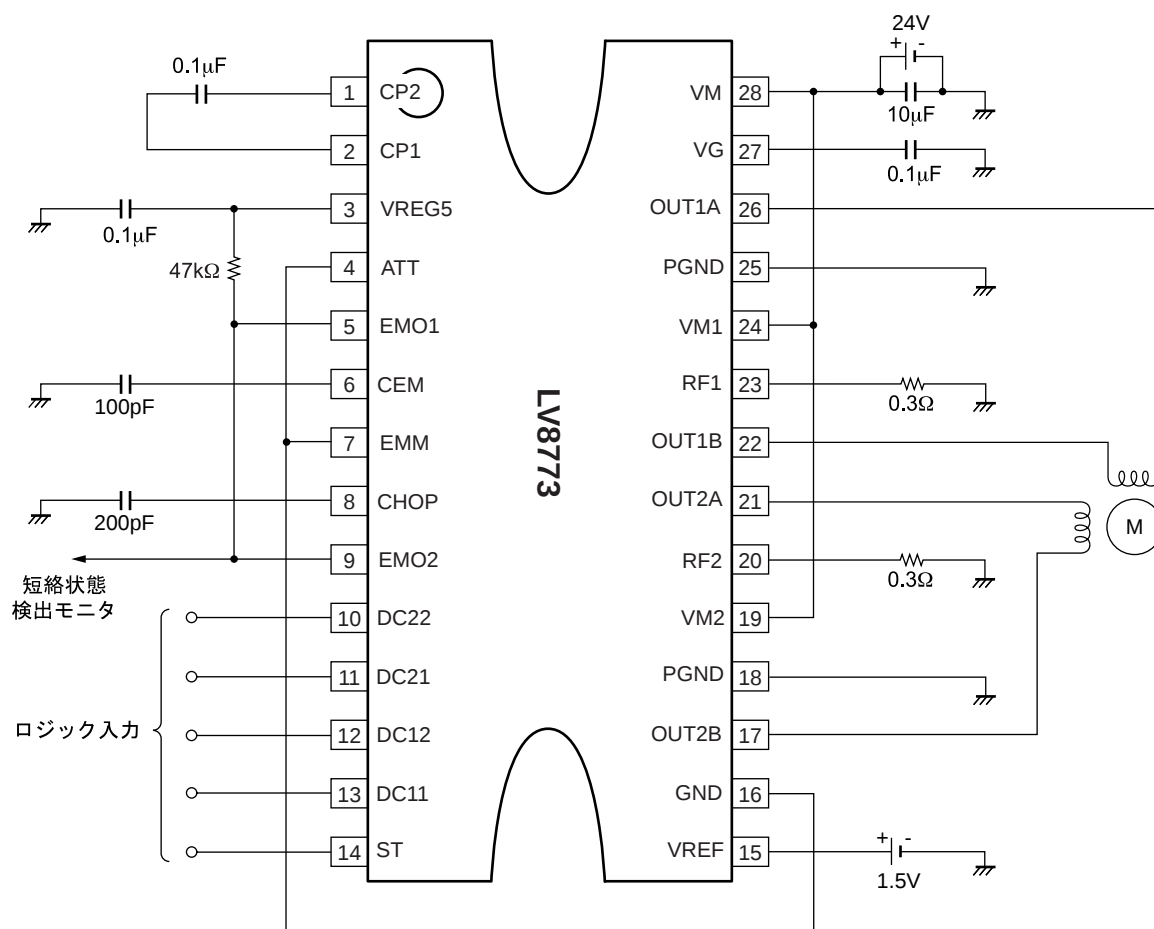
ST端子を“H”にすると、チャージポンプ回路が動作し、VG端子電圧がVM電圧からVM+VREG5電圧に上昇する。VG端子電圧がVM+4V以上に昇圧されないと出力がオンしないので、tONG以上の時間を置いて、モータの駆動を開始することを推奨する。



VG端子電圧概略図

応用回路例

1. ステッピングモータ駆動回路



上記回路図例での各定数設定式は以下の通りである。

定電流 (100%) 設定

VREF=1.5Vの時

$$I_{OUT} = VREF / 5 / RF抵抗$$

$$= 1.5V / 5 / 0.3\Omega = 1.0A$$

チョッピング周波数設定

$$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2)$$

$$= 10\mu A / (220pF \times 0.5V \times 2) = 45.4kHz$$

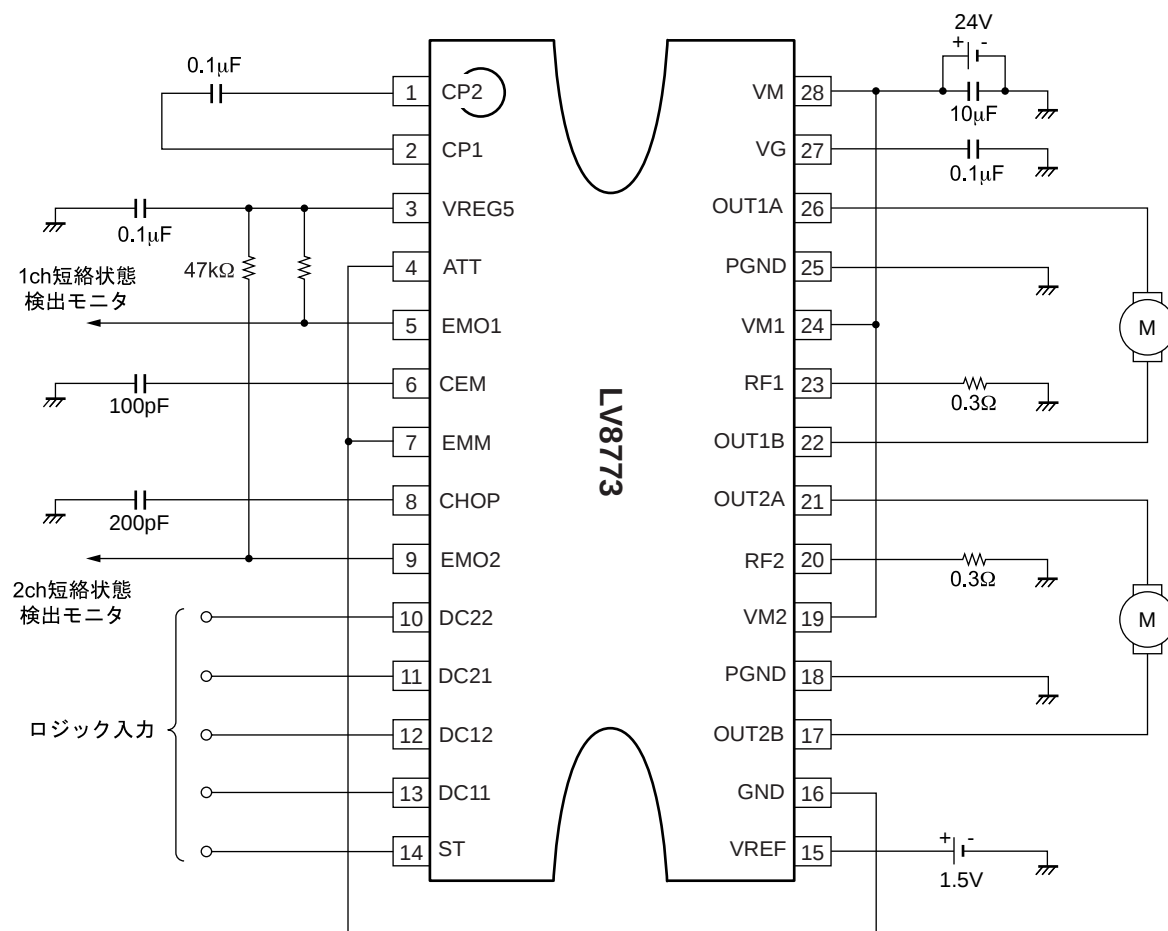
出力短絡時タイマーラッチ時間

$$T_{cem} = C_{cem} \times V_{tcem} / I_{cem}$$

$$= 100pF \times 1V / 10\mu A = 10\mu s$$

LV8773

2. DCモータ駆動回路(定電流制御機能使用時)



上記回路図例での各定数設定式は以下の通りである。

電流LIMIT(100%)設定

VREF=1.5Vの時

$$I_{limit} = VREF / 5 / RF抵抗$$

$$= 1.5V / 5 / 0.3\Omega = 1.0A$$

チョッピング周波数設定

$$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2)$$

$$= 10\mu A / (220pF \times 0.5V \times 2) = 45.4kHz$$

出力短絡時タイマーラッチ時間

$$T_{cem} = C_{cem} \times V_{tcem} / I_{cem}$$

$$= 100pF \times 1V / 10\mu A = 10\mu s$$

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。