

# LB1980H



ON Semiconductor®

<http://onsemi.jp>

## モノリシックデジタル集積回路 VTRキャプスタン用 3相ブラシレスモータドライバ

### 概要

LB1980Hは、3相ブラシレスモータドライバであり、特にVTRのキャプスタン用に最適である。

### 特長

- ・3相全波リニア駆動方式
- ・トルクリプル補正回路内蔵(補正率可変)
- ・電流制限回路内蔵
- ・出力段 上/ 下 過飽和防止回路内蔵(外付けコンデンサ不要)
- ・FGアンプ内蔵
- ・サーマルシャットダウン回路内蔵

### 絶対最大定格/Ta=25°C

項目	記号	条件	定格値	unit
最大電源電圧	V <sub>CC</sub> max		7	V
	V <sub>S</sub> max		24	V
最大出力電流	I <sub>O</sub> max		1.3	A
許容消費電力	Pd max	実装基板 ※	1.81	W
		IC単体	0.77	W
動作周囲温度	Topr		-20~+75	°C
保存周囲温度	Tstg		-55~+150	°C

※実装基板：76.1mm×114.3mm×1.6mm，ガラスエポキシ基板

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

### 許容動作範囲/Ta=25°C

項目	記号	条件	定格値	unit
電源電圧	V <sub>S</sub>		5~22	V
	V <sub>CC</sub>		4.5~5.5	V
ホール入力振幅	V <sub>HALL</sub>	ホール入力間において	±30~±80	mV <sub>o-p</sub>
GSENSE入力範囲	V <sub>GSENSE</sub>	制御系GNDに対して	-0.20~+0.20	V

# LB1980H

電気的特性/ $T_a=25^{\circ}\text{C}$ ,  $V_{CC}=5\text{V}$ ,  $V_S=15\text{V}$

項目	記号	条件	min	typ	max	unit
V <sub>CC</sub> 電源電圧	I <sub>CC</sub>	R <sub>L</sub> =∞, V <sub>CTL</sub> =0V, V <sub>LIM</sub> =0V (静止時)		12	18	mA
<b>出力</b>						
出力飽和電圧	V <sub>O sat1</sub>	I <sub>O</sub> =500mA, R <sub>f</sub> =0.5Ω, Sink+Source V <sub>CTL</sub> =V <sub>LIM</sub> =5V (飽和防止付き)		2.1	2.6	V
	V <sub>O sat2</sub>	I <sub>O</sub> =1.0A, R <sub>f</sub> =0.5Ω, Sink+Source V <sub>CTL</sub> =V <sub>LIM</sub> =5V (飽和防止付き)		2.6	3.5	V
出力リーク電流	I <sub>O leak</sub>				1.0	mA
<b>FR</b>						
FR端子入力スレッショルド電圧	V <sub>FSR</sub>		2.25	2.50	2.75	V
FR端子入力バイアス電流	I <sub>B</sub> (FSR)		-5.0			μA
<b>制御</b>						
CTLREF端子電圧	V <sub>CREF</sub>		2.05	2.15	2.25	V
CTLREF端子入力範囲	V <sub>CREFIN</sub>		1.50		3.50	V
CTL端子入力バイアス電流	I <sub>B</sub> (CTL)	V <sub>CTL</sub> =5V, CTLREF : OPEN にて			4.0	μA
CTL端子制御開始電圧	V <sub>CTL</sub> (ST)	R <sub>f</sub> =0.5Ω, V <sub>LIM</sub> =5V, I <sub>O</sub> ≥10mAにて ホール入力論理固定 (U, V, W=H, H, L)	2.0	2.15	2.30	V
CTL端子制御G <sub>m</sub>	G <sub>m</sub> (CTL)	R <sub>f</sub> =0.5Ω, ΔI <sub>O</sub> =200mAにて ホール入力論理固定 (U, V, W=H, H, L)	0.46	0.58	0.70	A/V
<b>電流制限</b>						
LIM電流制限オフセット電圧	V <sub>off</sub> (LIM)	R <sub>f</sub> =0.5Ω, V <sub>CTL</sub> =5V, I <sub>O</sub> ≥10mAにて ホール入力論理固定 (U, V, W=H, H, L)	140	200	260	mA
LIM端子入力バイアス電流	I <sub>B</sub> (LIM)	V <sub>CTL</sub> =5V, V <sub>CREF</sub> : OPEN にて	-2.5			μA
LIM端子電流制限レベル	I <sub>LIM</sub>	R <sub>f</sub> =0.5Ω, V <sub>CTL</sub> =5V, V <sub>LIM</sub> =2.06V ホール入力論理固定 (U, V, W=H, H, L)	830	900	970	mA
<b>ホールアンプ</b>						
ホールアンプ 入力オフセット電圧	V <sub>off</sub> (HALL)		-6		+6	mV
ホールアンプ 入力バイアス電流	I <sub>B</sub> (HALL)			1.0	3.0	μA
ホールアンプ 同相入力範囲	V <sub>CM</sub> (HALL)		1.3		3.3	V
<b>TRC</b>						
トルクリップル補正率	TRC	I <sub>O</sub> =200mAでのR <sub>f</sub> 波形における ボトムとピークについて (R <sub>f</sub> =0.5Ω, ADJ-OPEN) (注1)		9		%
ADJ端子電圧	V <sub>ADJ</sub>		2.37	2.50	2.63	V
<b>FGアンプ</b>						
FGアンプ 入力オフセット電圧	V <sub>off</sub> (FG)		-8		+8	mV
FGアンプ 入力バイアス電流	I <sub>B</sub> (FG)		-100			nA
FGアンプ 出力飽和電圧	V <sub>O sat</sub> (FG)	シンク側, 内部プルアップ抵抗負荷において			0.5	V
FGアンプ 電圧利得	V <sub>G</sub> (FG)	f=10kHz の開ループにおいて	41.5	44.5	47.5	dB
FGアンプ 同相入力電圧	V <sub>GM</sub> (FG)		0.5		4.0	V
<b>飽和</b>						
飽和防止回路 下側設定電圧	V <sub>O sat</sub> (det)	I <sub>O</sub> =10mA, R <sub>f</sub> =0.5Ω, V <sub>CTL</sub> =V <sub>LIM</sub> =5V での各OUT-R <sub>f</sub> 間電圧	0.175	0.25	0.325	V

次ページへ続く。

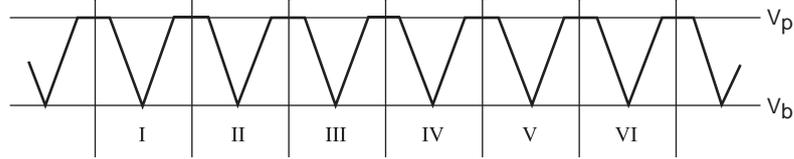
# LB1980H

前ページからの続き。

項目	記号	条件	min	typ	max	unit
<b>TSD</b>						
TSD動作温度	TSD	設計目標値(注2)		180		°C
ヒステリシス幅	ΔTSD	設計目標値(注2)		20		°C

注1：トルクリップル補正率は、RFの電圧波形で次のように求める。

注2：条件欄に設計目標値とあるものについては測定は行わない。



各ホール論理設定

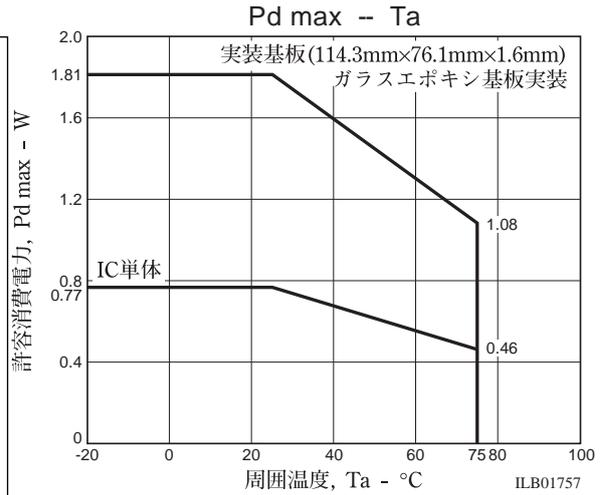
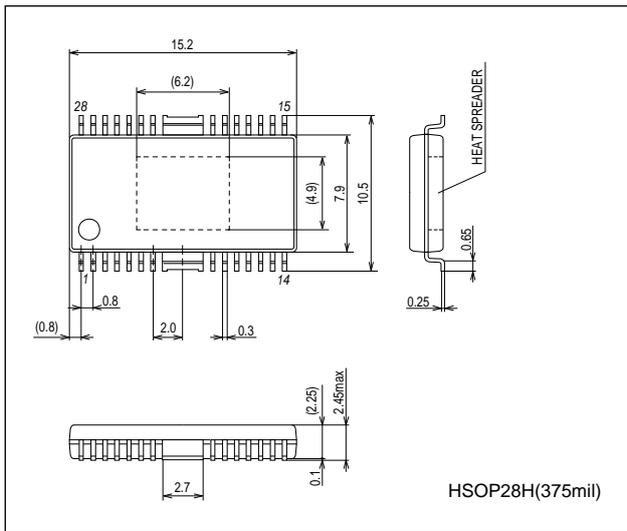
GNDレベル

$$\text{補正率} = \frac{2 \times (V_p - V_b)}{V_p - V_b} 100 \times (\%)$$

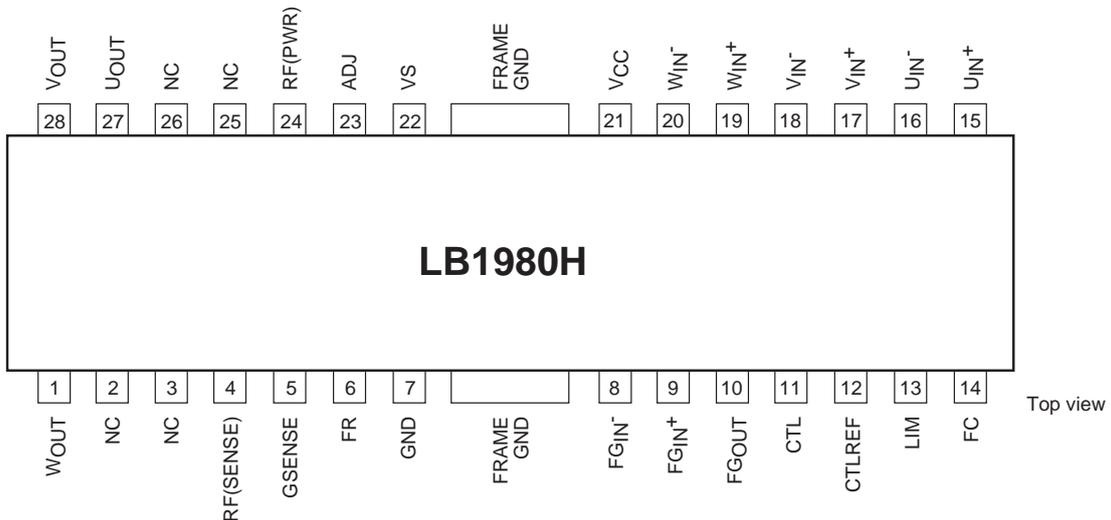
## 外形図

unit:mm (typ)

3233B

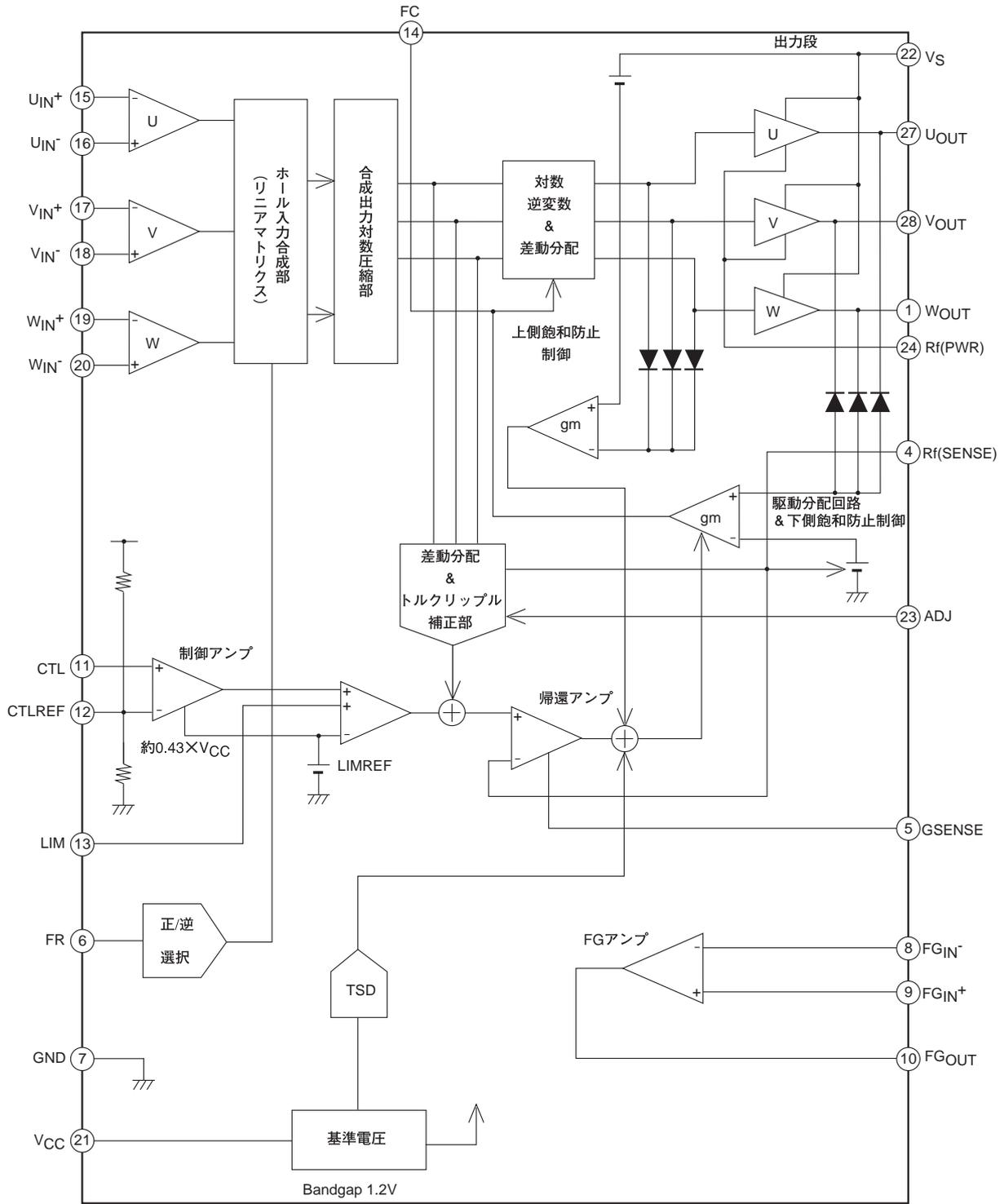


## ピン配置図



# LB1980H

## ブロック図



# LB1980H

## 端子機能

端子番号	端子名	機能	等価回路
27 28 1	U <sub>OUT</sub> V <sub>OUT</sub> W <sub>OUT</sub>	U相出力端子。(スパークキラーDi内蔵) V相出力端子。(スパークキラーDi内蔵) W相出力端子。(スパークキラーDi内蔵)	
4 24	R <sub>f</sub> (SENSE) R <sub>f</sub> (RWR)	出力電流の検出端子。この端子とGND間にR <sub>f</sub> を接続することにより、制御部に電流帰還がかかる。また、この端子電圧に応じて、下側過飽和防止回路、トルクリップル補正回路は動作する。特に、この電圧で過飽和防止レベルの設定を行っているため、R <sub>f</sub> の値を極端に下げると大電流領域での下側の過飽和防止の効きが悪くなることもある。また、PWRピンとSENSEピンは必ず接続しなくてはならない。	
22	V <sub>S</sub>	出力部の電源端子。	
5	GSENSE	GND センシング端子。この端子をR <sub>f</sub> を含めたモータGND配線のR <sub>f</sub> 抵抗側の近傍GNDへ接続することにより、GND共通インピーダンスがR <sub>f</sub> に与える影響を排除させてやることのできる (OPENにしてはならない)。	
6	FR	正転/ 逆転選択端子。 この端子電圧により正転・逆転を選択する。(V <sub>th</sub> =2.5V typ at V <sub>CC</sub> =5V)。	
23	ADJ	トルクリップル補正率を外部から調整する端子。補正率を調整する場合は、外部より低インピーダンスでADJ端子に電圧を印加する。印加電圧を上げれば補正率は下がり、電圧を下げれば補正率は上がる。その変化率はオープンの場合のおよそ0~2倍の間で変化する。 (内部は約V <sub>CC</sub> /2に設定されており、入力インピーダンスは約5kΩ)	
7	GND	出力トランジスタ以外のGND。出力トランジスタの最低電位はR <sub>f</sub> 端子となる。	
8	FG <sub>IN</sub> <sup>-</sup>	FGアンプを反転入力で使用する場合の入力端子。FG <sub>OUT</sub> との間に帰還抵抗を接続する。	
9	FG <sub>IN</sub> <sup>+</sup>	FGアンプを差動入力として使用する場合の非反転入力端子。内部でのバイアス印加はない。	

次ページへ続く。

# LB1980H

前ページからの続き。

端子番号	端子名	機能	等価回路
10	FGOUT	FGアンプの出力端子。内部で抵抗負荷となっている。	
14	FC	速度制御ループの周波数特性補正端子。	
11	CTL	速度制御端子。制御は、Rfから電流帰還をかけた定電流駆動である。 $G_m=0.58A/V$ typ at $R_f=0.5\Omega$	
12	CTLREF	制御基準電圧端子。内部で約 $0.43 \times V_{CC}$ に設定されているが、低インピーダンスで電圧を印加することにより変化させることができる（入力インピーダンスは約 $4.3k\Omega$ である）。	
13	LIM	電流制限機能制御端子。この端子電圧により、出力電流を直線的に変化させることができる。 傾斜 $=0.5A/V$ typ at $R_f=0.5\Omega$	
15 16 17 18 19 20	$U_{IN}^+$ $U_{IN}^-$ $V_{IN}^+$ $V_{IN}^-$ $W_{IN}^+$ $W_{IN}^-$	$U$ 相ホール素子入力端子。 ロジックの「H」は、 $IN^+ > IN^-$ のこと。 $V$ 相ホール素子入力端子。 ロジックの「H」は、 $IN^+ > IN^-$ のこと。 $W$ 相ホール素子入力端子。 ロジックの「H」は、 $IN^+ > IN^-$ のこと。	
21	VCC	IC内部の出力部以外の各回路に供給する電源端子。この電圧は、リップル、ノイズが入らないように安定化する必要がある。	

# LB1980H

## 真理値表および制御機能

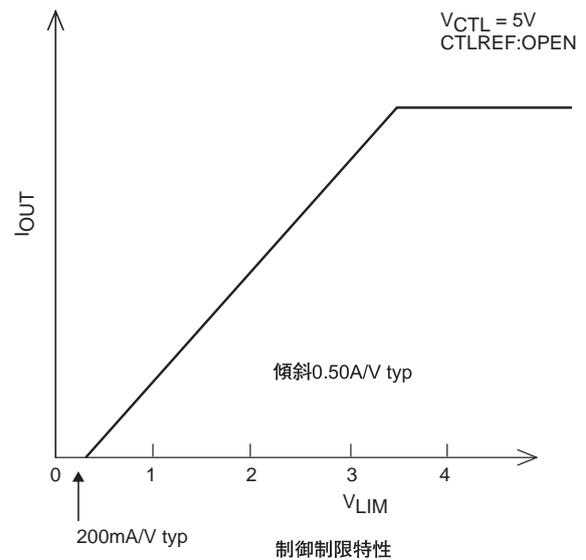
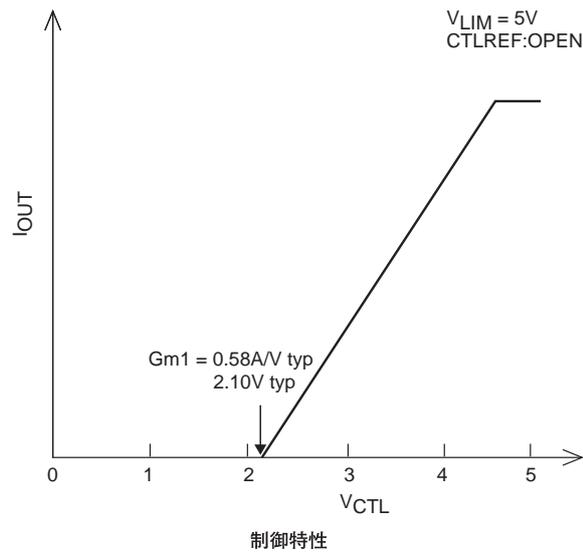
	ソース→シンク	ホール			FR
		U	V	W	
1	V相→W相	H	H	L	H
	W相→V相				L
2	U相→W相	H	L	L	H
	W相→U相				L
3	U相→V相	H	L	H	H
	V相→U相				L
4	W相→V相	L	L	H	H
	V相→W相				L
5	W相→U相	L	H	H	H
	U相→W相				L
6	V相→U相	L	H	L	H
	U相→V相				L

注)FRの「H」とは、2.75V以上の電圧を意味し、FRの「L」とは、2.25V以下の電圧を意味する ( $V_{CC}=5V$ にて)。

注)ホール入力において、入力「H」とは、各相入力(-)に対して(+)が0.01V以上高い電位にある状態を、入力「L」とは、各相入力(-)に対して(+)が0.01V以上低い電位にある状態をそれぞれ意味する。

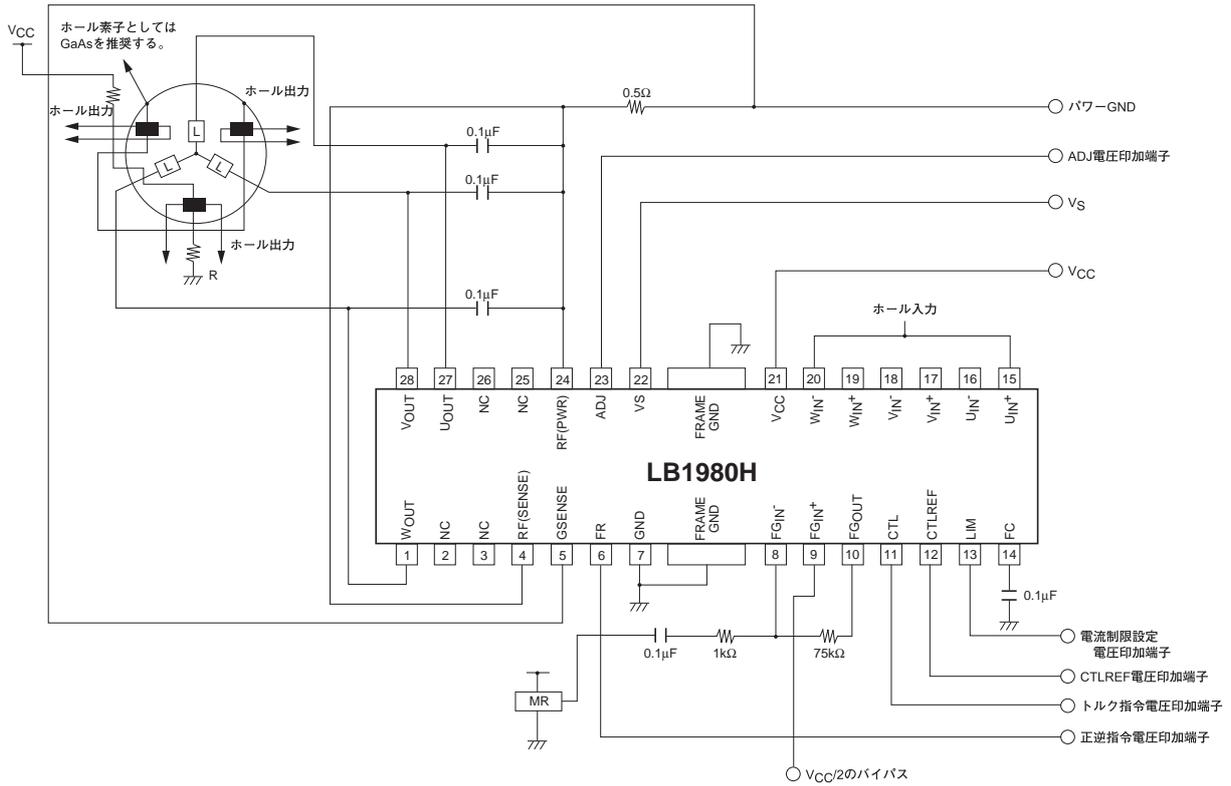
注)本駆動式は、 $180^\circ$ 通電方式であるため、シンク、ソース相以外の相は、オフとはならない。

## 制御機能と電流制御機能



# LB1980H

## 応用回路例



ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

### (参考訳)

ON Semiconductor 及び ON Semiconductor のロゴは ON Semiconductor という商号を使う Semiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductor は特許、商標、著作権、トレードシークレット (営業秘密) と他の知的所有権に対する権利を保有します。ON Semiconductor の製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。 [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). ON Semiconductor は通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductor は、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductor によって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor 製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとします。ON Semiconductor データシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductor は、その特許権やその他の権利の下、いかなるライセンスも許しません。ON Semiconductor 製品は、生命維持装置や、いかなる FDA (米国食品医薬品局) クラス3の医療機器、FDAが管轄しない地域において同一もしくは類似のものと分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用に ON Semiconductor 製品を購入または使用した場合、たとえ、ON Semiconductor がその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductor とその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。ON Semiconductor は雇用機会均等 / 差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。