

PWM定電流制御ステッパモータ ドライバ

Bi-CDMOS LSI

LV8731V

概要

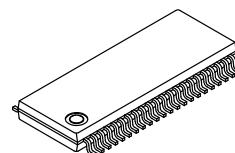
LV8731Vは、4W1-2相励磁に対応したマイクロステップ駆動ステッパモータドライバと、正転/逆転/ブレーキ/待機に対応したブラシ付モータドライバ×2chを切り替えることが可能な2ch入りHブリッジドライバである。OA、アミューズメント用のステッパモータ、ブラシ付DCモータの駆動に最適である。

機能

- PWM電流制御ステッパモータドライバ1ch(DCモータドライバ2chと切り替え可能)内蔵
- BiCDMOSプロセスIC
- 低オン抵抗(上側0.3 Ω 、下側0.25 Ω
上下合計0.55 Ω ; $T_A = 25^\circ\text{C}$, $I_O = 2\text{ A}$)
- 励磁モードは2相/1-2相/W1-2相/4W1-2相の設定が可能
- ステップ信号入力のみで、励磁ステップが進行
- 通電電流を4段階に切り替え可能
- 出力ショート保護回路(ラッチ方式自動復帰方式選択可能)内蔵
- 異常状態警告出力端子付き
- コントロール電源不要

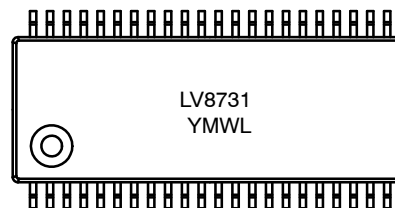


ON Semiconductor®



SSOP44K
CASE 940AF

MARKING DIAGRAM



Y = Year of Production, Last Number
M = Assembly Operation Month
WL = Wafer Lot Number

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 25 of this data sheet.

LV8731V

絶対最大定格/ $T_A = 25^\circ\text{C}$

項目	記号	条件	定格値	Unit
電源電圧	VM max	VM, VM1, VM2	36	V
出力ピーク電流	I_O peak	$T_w \leq 10$ ms, duty 20%, 1chあたり	2.5	A
出力電流	I_O max	1chあたり	2	A
ロジック入力電圧	V_{IN}	ATT1, ATT2, EMM, RST/BLK, STEP/DC22, FR/DC21, MD2/DC12, MD1/DC11, DM, OE, ST	-0.3 ~ +6	V
MONI/EMO端子入力電圧	Vmoni/Vemo		-0.3 ~ +6	V
許容消費電力	Pd max	(注1)	3.25	W
動作周囲温度	Topr		-40 ~ +85	$^\circ\text{C}$
保存周囲温度	Tstg		-55 ~ +150	$^\circ\text{C}$

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考訳)

絶対最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

1. 指定基板: 90.0 mm × 90.0 mm × 1.6 mm, 2層ガラスエポキシ基板、裏面実装有り
2. 絶対最大定格は、一瞬でも越えてはならない許容値を示すものです。
3. 絶対最大定格の範囲内で使用した場合でも、高温および大電流/高電圧印加、多大な温度変化等で連続して使用される場合、信頼性が低下するおそれがあります。詳細につきましては、弊社窓口までご相談ください。

推奨動作範囲/ $T_A = 25^\circ\text{C}$

項目	記号	条件	定格値	Unit
電源電圧範囲	VM	VM, VM1, VM2	8 ~ 32	V
ロジック入力電圧	V_{IN}	ATT1, ATT2, EMM, RST/BLK, STEP/DC22, FR/DC21, MD2/DC12, MD1/DC11, DM, OE, ST	0 ~ 5.5	V
VREF入力電圧範囲	VREF		0 ~ 3	V

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考訳)

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

電気的特性/ $T_A = 25^\circ\text{C}$, VM = 24 V, VREF = 1.5 V

項目	記号	条件	Min	Typ	Max	Unit
待機時消費電流	IMstn	ST = "L", $I(\text{VM}) + I(\text{VM1}) + I(\text{VM2})$		100	400	μA
消費電流	IM	ST = "H", OE = "L", 無負荷 $I(\text{VM}) + I(\text{VM1}) + I(\text{VM2})$		3.2	5	mA
VREG5出力電圧	Vreg5	$I_O = -1$ mA	4.5	5	5.5	V
サーマルシャットダウン温度	TSD	設計保証	150	180	200	$^\circ\text{C}$
サーマルヒステリシス幅	ΔTSD	設計保証		40		$^\circ\text{C}$

モータドライバ

出力オン抵抗	Ronu	$I_O = 2$ A, 上側ON抵抗		0.3	0.4	Ω
	Rond	$I_O = 2$ A, 下側ON抵抗		0.25	0.33	Ω
出力リーク電流	$I_{O\text{leak}}$				50	μA
ダイオード順電圧	VD	$I_D = -2$ A		1.2	1.4	V
ロジック端子入力電流	I_{INL}	ATT1, ATT2, EMM, RST/BLK, STEP/DC22, FR/DC21, MD2/DC12, MD1/DC11, DM, OE, ST, $V_{IN} = 0.8$ V	4	8	12	μA
	I_{INH}	$V_{IN} = 5$ V	30	50	70	μA

LV8731V

電気的特性/ (continued) $T_A = 25^\circ\text{C}$, $V_M = 24\text{ V}$, $V_{REF} = 1.5\text{ V}$

項目		記号	条件	Min	Typ	Max	Unit
ロジック入力電圧	High	V_{INH}	ATT1, ATT2, EMM, RST/BLK, STEP/DC22, FR/DC21, MD2/DC12, MD1/DC11, DM, OE, ST	2.0		5.5	V
	Low	V_{INL}		0		0.8	V
電流設定用 コンパレータ スレッシュホールド電圧 (電流STEP 切り替え)	4W1-2相	Vtdac0_4W	ステップ0(イニシャル時1ch コンパレートレベル)	0.291	0.3	0.309	V
		Vtdac1_4W	ステップ1(イニシャル+1)	0.291	0.3	0.309	V
		Vtdac2_4W	ステップ2(イニシャル+2)	0.285	0.294	0.303	V
		Vtdac3_4W	ステップ3(イニシャル+3)	0.279	0.288	0.297	V
		Vtdac4_4W	ステップ4(イニシャル+4)	0.267	0.276	0.285	V
		Vtdac5_4W	ステップ5(イニシャル+5)	0.255	0.264	0.273	V
		Vtdac6_4W	ステップ6(イニシャル+6)	0.240	0.249	0.258	V
		Vtdac7_4W	ステップ7(イニシャル+7)	0.222	0.231	0.240	V
		Vtdac8_4W	ステップ8(イニシャル+8)	0.201	0.21	0.219	V
		Vtdac9_4W	ステップ9(イニシャル+9)	0.180	0.189	0.198	V
		Vtdac10_4W	ステップ10(イニシャル+10)	0.157	0.165	0.173	V
		Vtdac11_4W	ステップ11(イニシャル+11)	0.134	0.141	0.148	V
		Vtdac12_4W	ステップ12(イニシャル+12)	0.107	0.114	0.121	V
		Vtdac13_4W	ステップ13(イニシャル+13)	0.080	0.087	0.094	V
		Vtdac14_4W	ステップ14(イニシャル+14)	0.053	0.06	0.067	V
		Vtdac15_4W	ステップ15(イニシャル+15)	0.023	0.03	0.037	V
電流設定用 コンパレータ スレッシュホールド電圧 (電流STEP 切り替え)	W1-2相	Vtdac0_W	ステップ 0 (イニシャル時1chコンパレートレベル)	0.291	0.3	0.309	V
		Vtdac4_W	ステップ 4 (イニシャル+1)	0.267	0.276	0.285	V
		Vtdac8_W	ステップ 8 (イニシャル+2)	0.201	0.21	0.219	V
		Vtdac12_W	ステップ 12 (イニシャル+3)	0.107	0.114	0.121	V
	1-2相	Vtdac0_H	ステップ 0 (イニシャル時1chコンパレートレベル)	0.291	0.3	0.309	V
		Vtdac8_H	ステップ 8 (イニシャル時1chコンパレートレベル)	0.201	0.21	0.219	V
	2相	Vtdac8_F	ステップ 8 (イニシャル時1chコンパレートレベル)	0.291	0.3	0.309	V
電流設定用コンパレータ スレッシュホールド電圧 (電流減衰率切り替え)		Vtatt00	ATT1 = L, ATT2 = L	0.291	0.3	0.309	V
		Vtatt01	ATT1 = H, ATT2 = L	0.232	0.24	0.248	V
		Vtatt10	ATT1 = L, ATT2 = H	0.143	0.15	0.157	V
		Vtatt11	ATT1 = H, ATT2 = H	0.053	0.06	0.067	V
チョッピング周波数		Fchop	Cchop = 200 pF	40	50	60	kHz
CHOP端子充放電電流		Ichop		7	10	13	μA
チョッピング発振回路 スレッシュホールド電圧		Vtup		0.8	1	1.2	V
		Vtdown		0.4	0.5	0.6	V
VREF端子入力電流		Iref	$V_{REF} = 1.5\text{ V}$	-0.5			μA
MONI端子飽和電圧		Vsatmon	I _{moni} = 1 mA			400	mV

チャージポンプ

VG出力電圧	VG		28	28.7	29.8	V
立ち上り時間	tONG	VG = 0.1 mF, CP1-CP2間0.1 μF ST = "H" → VG = VM + 4 V		200	500	μs
発振周波数	Fosc		90	125	150	kHz

出力ショート保護

EMO端子飽和電圧	Vsatemo	I _{emo} = 1 mA			400	mV
CEM端子充電電流	Icem	V _{cem} = 0 V	7	10	13	μA
CEM端子スレッシュホールド電圧	Vtcem		0.8	1	1.2	V

LV8731V

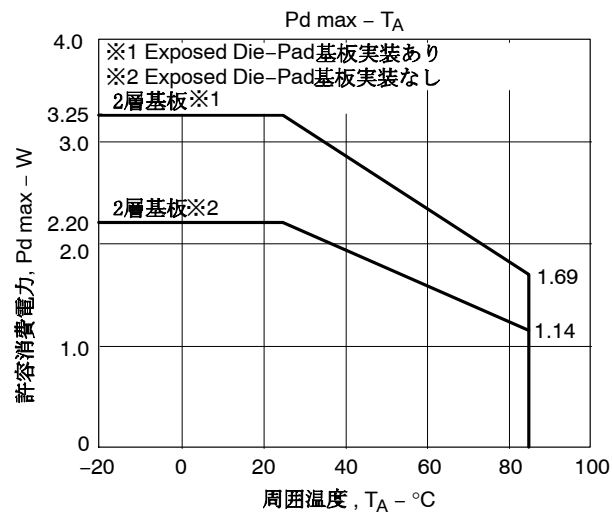


図 1.

基板仕様(LV8731V動作推奨基板)

サイズ : 90 mm × 90 mm × 1.6 mm(2層基板[2S0P])
材質 : ガラスエポキシ
銅配線密度 : L1 = 85% / L2 = 90%

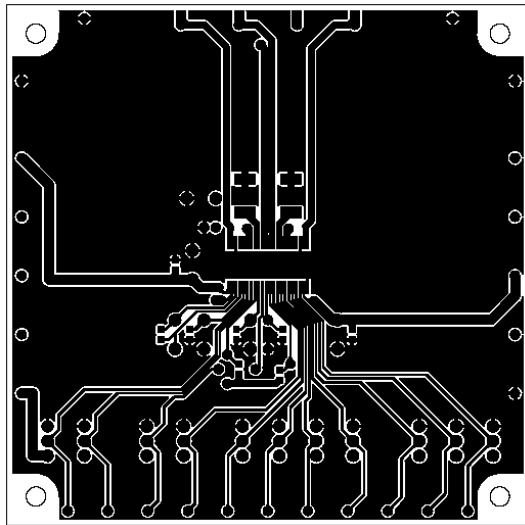


図 2. L1:銅配線パターン図

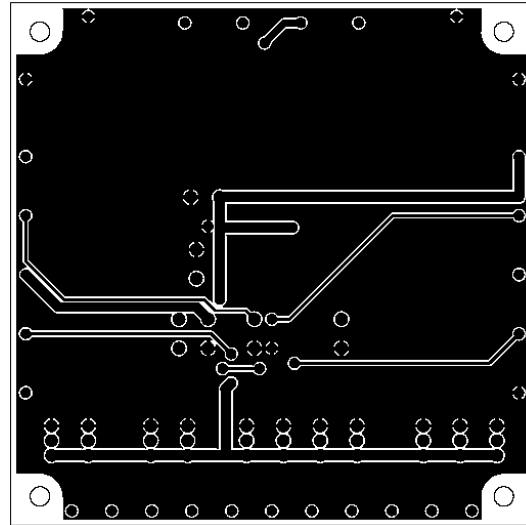


図 3. L2:銅配線パターン図

注意事項

1. Exposed Die-Pad基板実装ありのデータは、Exposed Die-Pad面が90%以上濡れた状態での値である。
2. セット設計は余裕を持ったディレーティング設計をお願いする。
ディレーティングの対象になるストレスは、電圧、電流、接合部温度、電力損失、それに機械的ストレスとして、振動、衝撃および引張りなどがある。
したがって設計に当っては、これらのストレスをできるだけ低く、あるいは小さくすること。

一般的なディレーティングの目安を示す。

- (1)電圧定格に対して、最大値が80%以下
 - (2)電流定格に対して、最大値が80%以下
 - (3)温度定格に対して、最大値が80%以下
3. セット設計後は、必ず製品で検証を行うこと。また、Exposed Die-Pad等 半田接合状態の確認、および、半田接合部の信頼性検証を行うこと。これらの部分の半田接合にボイドや劣化が認められる場合、基板への熱伝導状態が悪くなり、ICの熱破壊に至る可能性がある。

LV8731V

ピン配置図

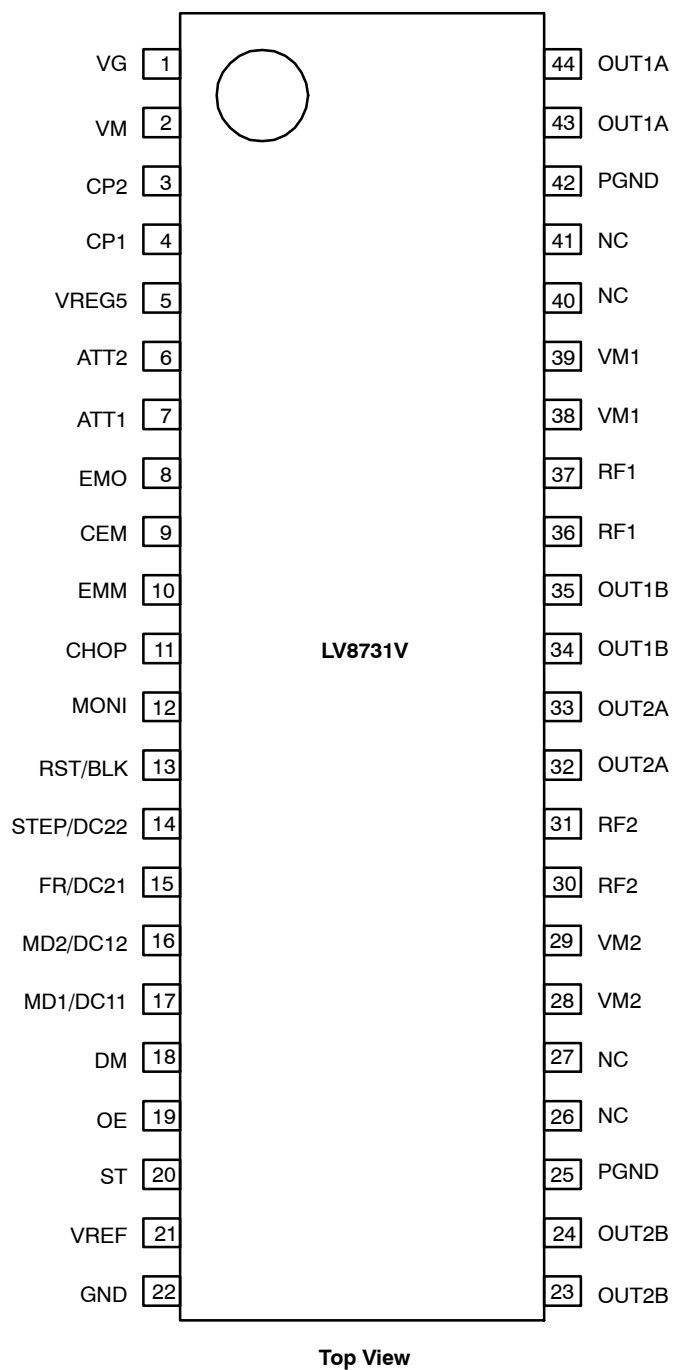


図 4. ピン配置図

LV8731V

ブロック図

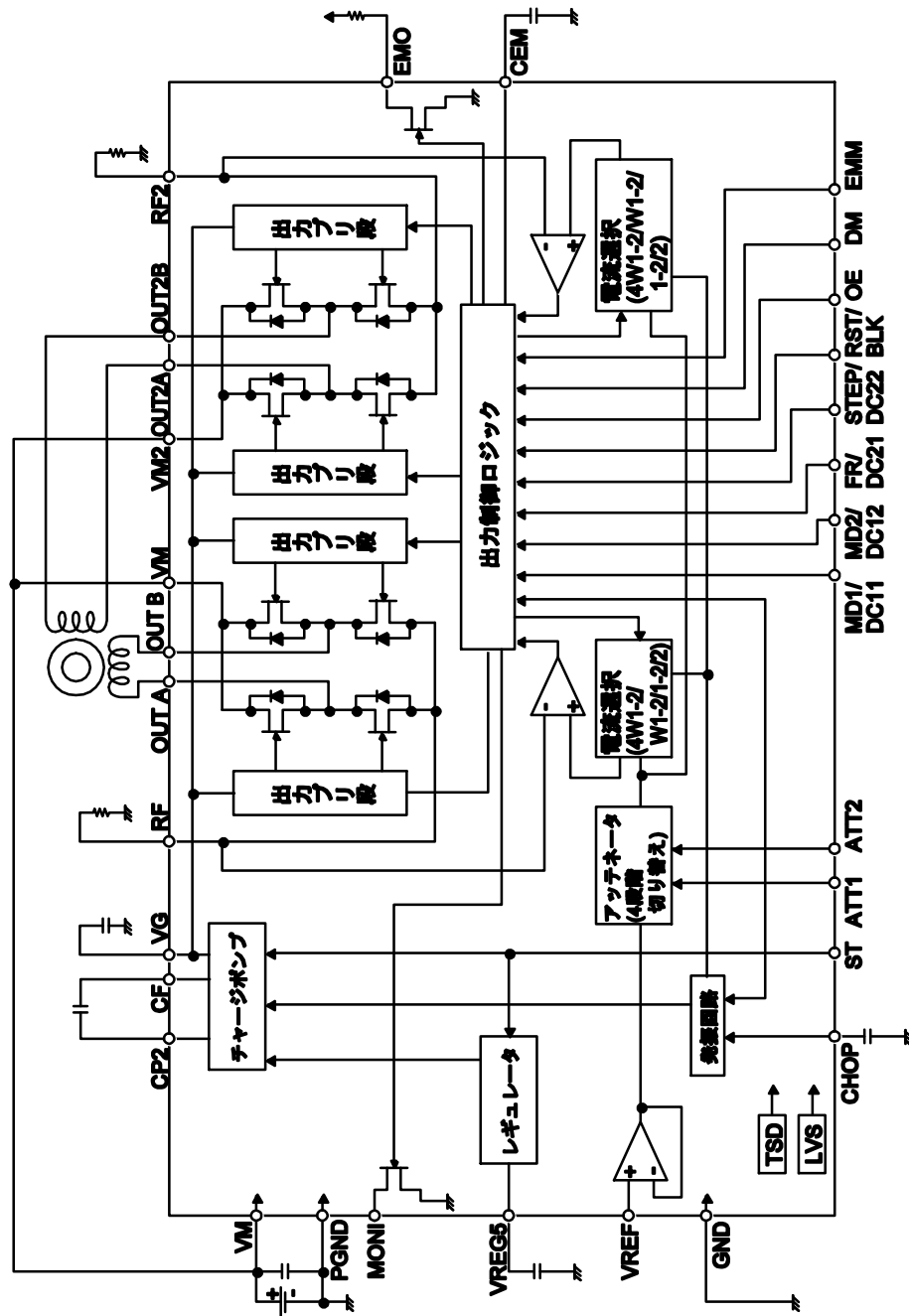


図 5. ブロック図

LV8731V

端子説明

端子 No.	端子名	端子機能	等価回路図
6 7 10 13 14 15 16 17 18 19	ATT2 ATT1 EMM RST/ BLK STEP/ DC22 FR/ DC21 MD2/ DC12 MD1/ DC11 DM OE	保持通電電流切り替え端子 保持通電電流切り替え端子 出力ショート保護モード切り替え端子 RESET入力端子(STM)/ ブランキング時間切り替え端子(DCM) STEP信号入力端子(STM)/ 2ch出力制入力端子2(DCM) CW/CCW信号入力端子(STM)/ 2ch出力制御入力端子1(DCM) 励磁モード切り替え端子2(STM)/ 1ch出力制御入力端子2(DCM) 励磁モード切り替え端子1(STM)/ 1ch出力制御入力端子1(DCM) ドライブモード(STM/DCM)切り替え端子 出カイナーブル信号入力端子	
20	ST	チップイネーブル端子	
23, 24 25, 42 28, 29 30, 31 32, 33 34, 35 36, 37 38, 39 43, 44	OUT2B PGND VM2 RF2 OUT2A OUT1B RF1 VM1 OUT1A	2ch OUTB出力端子 パワー-GND 2ch モータ電源接続端子 2ch 電流センス抵抗接続端子 2ch OUTA出力端子 1ch OUTB出力端子 1ch 電流センス抵抗接続端子 1ch モータ電源接続端子 1ch OUTA出力端子	

LV8731V

端子説明 (continued)

1 2 3 4	VG VM CP2 CP1	チャージポンプ用 コンデンサ接続端子 モータ電源接続端子 チャージポンプ用 コンデンサ接続端子 チャージポンプ用 コンデンサ接続端子	
21	VREF	定電流制御基準電圧入力端子	
5	VREG5	内部電源用コンデンサ接続端子	
8 12	EMO MONI	出力ショート状態警告出力端子 位置検出モニタ端子	

LV8731V

端子説明 (continued)

9	CEM	出力ショート状態検出時間設定コンデンサ接続端子	
11	CHOP	チョッピング周波数設定用コンデンサ接続端子	
22	GND	GND	
26, 27 40, 41	NC	No Connect (IC内部とは接続されない。)	

動作説明

入力端子ファンクション

チップイネーブル機能

ST端子の設定で、ICの待機/動作の切り替えを行う。待機状態にすると、ICは省電力モードになり、すべてのロジックはリセットされる。また、待機状態

では、内部レギュレータ回路、チャージポンプ回路も動作しない。

ST	状態	内部レギュレータ	チャージポンプ
"L" or OPEN	待機モード	待機	待機
"H"	動作モード	動作	動作

ドライブモード切り替え端子機能

DM端子の設定で、ICのドライブモードの切り替えを行う。STMモードにすると、CLK-IN入力でのステッパモータ1chの制御が可能である。また、DCMモードにすると、DCモータ2ch、もしくはパラレ

ル入力でのステッパモータ1chの制御が可能である。パラレル入力でのステッパモータの制御は、2相または1-2相フルトルクとなる。

DM	ドライブモード	用途
"L" or OPEN	STMモード	ステッパモータ1ch(CLK-IN)
"H"	DCMモード	DCモータ2ch or ステッパモータ1ch(パラレル)

STMモード(DM="L" or OPEN)

STEP端子機能

入力		動作モード
ST	STP	
Low	*	待機モード
H		励磁ステップ送り
H		励磁ステップ保持

励磁モード設定機能

MD1	MD2	励磁モード	イニシャル位置	
			1ch	2ch
L	L	2相励磁	100%	-100%
H	L	1-2相励磁	100%	0%
L	H	W1-2相励磁	100%	0%
H	H	4W1-2相励磁	100%	0%

4. 電源立ち上げ時の初期状態、カウンタリセット時の各励磁モードでのイニシャル位置である。

位置検出モニタ機能

位置検出モニタ端子MONIはオープンドレイン出力である。

励磁位置がイニシャル位置の場合、MONI出力はオン状態になる。
(【各励磁モードでの電流波形例】を参照。)

定電流制御基準電流設定方法

本ICは、出力電流を設定することで、モータ電流のPWM定電流チョッピング制御を自動で行う。

VREF端子に入力された電圧と、RF-GND間に接続された抵抗によって、下記計算式により定電流制御される出力電流を設定する。

$$I_{OUT} = \left(\frac{VREF}{5} \right) / RF \text{ 抵抗} \quad (\text{eq. 1})$$

VREF入力電圧の減衰機能

ATT1	ATT2	電流設定基準電圧減衰比
L	L	100%
H	L	80%
L	H	50%
H	H	20%

VREF入力電圧の減衰機能を使用した場合の出力電流計算式は、以下のようになる。

$$I_{OUT} = (VREF / 5) \times (\text{減衰比}) / RF \text{ 抵抗} \quad (\text{eq. 2})$$

(例)VREF = 1.5 V、設定基準電圧100%【(ATT1, ATT2) = (L, L)】、RF抵抗0.3Ω時には下記出力電流が設定される。

※上記設定値は、各励磁モードの100%時の出力電流

また、VREF端子に印加された電圧は、ATT1、ATT2の2入力の状態により、4段階の設定に切り替えることができる。モータの保持通電時の省電力化に有効である。

$$I_{OUT} = 1.5 \text{ V} / 5 \times 100\% / 0.3 \Omega = 1.0 \text{ A}$$

この状態で、(ATT1, ATT2) = (H, H)とした場合、

$$I_{OUT} = 1.0 \text{ A} \times 20\% = 200 \text{ mA}$$

となり、モータの保持通電時の出力電流を減衰させて、省電力化を行うことが可能である。

入力タイミング

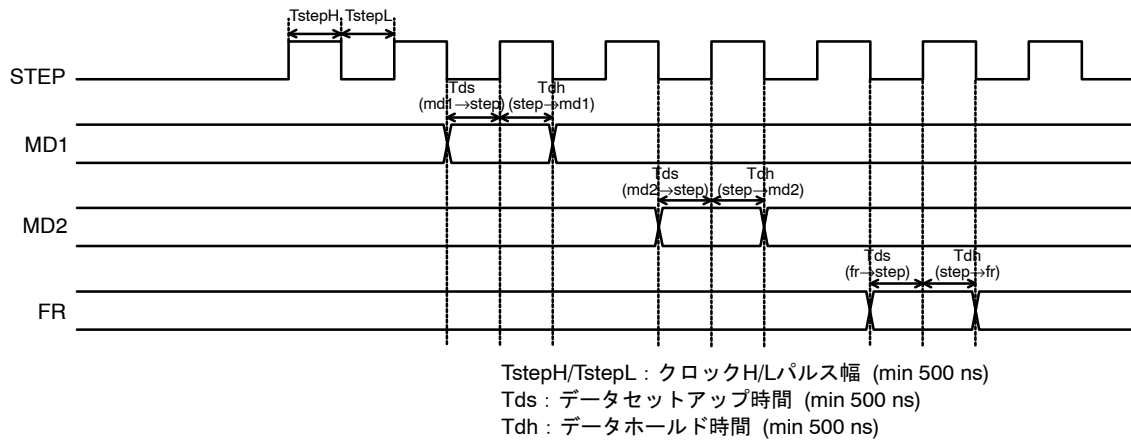


図 6. 入力タイミング

ブランキング時間

モータ電流のPWM定電流チョッピング制御を行う際、DECAYモード→CHARGEモードへの切り替わり時に、寄生ダイオードのリカバリ電流が電流センス抵抗に流れ込むことにより、センス抵抗端子にノイズがのり、これを誤検出する可能性がある。これを防止するために、切り替わり時のノイズを受け付けない様、ブランキング時間を設けている。この区間では、センス抵抗にノイズがのっても、CHARGEモードからDECAYモードに切り替わることはない。

本ICのステッパモータドライバモード(DM = “L” or “OPEN”)では、ブランキング時間は約1 μs固定としている。

DCモータドライバモード(DM = “H”)では、RST/BLK端子による2段階に切り替えることが可能である。

(【ブランキング時間切り替え機能】参照)

RESET機能

RST	動作モード
L	通常動作
H	RESET状態

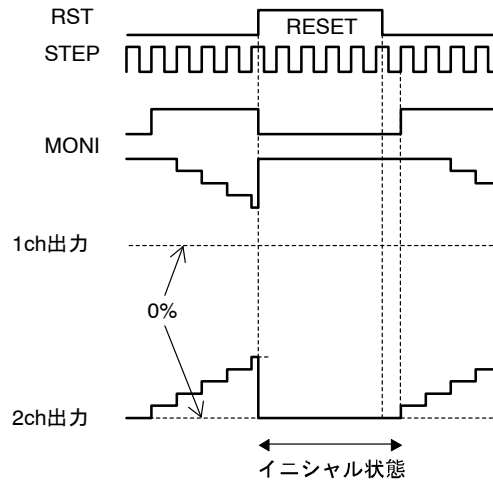


図 7. RESET機能

RST端子=“H”とすると、出力の励磁位置は強制的にイニシャル状態となり、MONI出力はオン状態と

なる。その後RST=“L”とすると、次のSTEP入力で励磁位置が進行する。

出力イネーブル機能

OE	動作モード
Low	出力ON
High	出力OFF

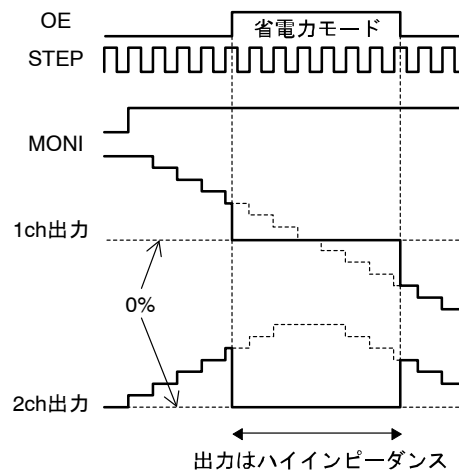


図 8. 出力イネーブル機能

OE端子=“H”とすると、出力は強制的にOFFしてハイインピーダンスとなる。

ただし、内部ロジック回路は動作しているため、STEPを入力していると、励磁位置は進行する。

よって、OE=“L”に戻すと、STEP入力によって進行した励磁位置に沿ったレベルを出力する。

正転/逆転切り替え機能

FR	動作モード
Low	CW
High	CCW

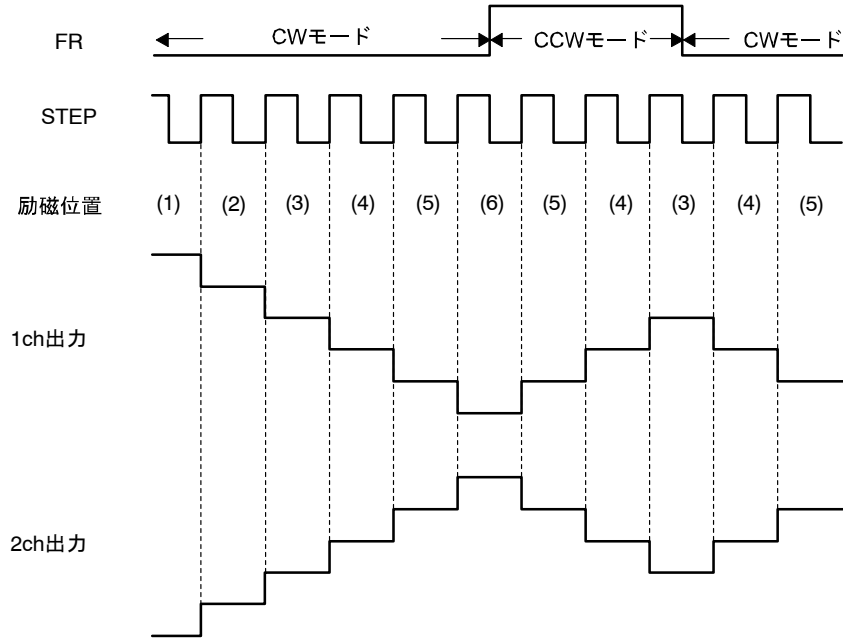


図 9. 正転/逆転切り替え機能

IC内部のDAコンバータは、入力されるSTEPパルスの立ち上がりで1ビット進む。

また、FR端子の設定により、CW/CCWのモード切替を行う。

CWモードは、2chの電流が1chの電流から見た場合、位相が90°遅れる。

CCWモードは、2chの電流が1chの電流から見た場合、位相が90°進む。

チョッピング周波数設定

このICでは、定電流制御を行う際、CHOP端子-GND間に接続されるコンデンサ(Cchop)によって決定される周波数で、チョッピング動作を行う。

CHOP端子-GND間に接続したコンデンサCchopによって、チョッピング周波数は以下のように設定される。

$$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2) \text{ (Hz)} \quad (\text{eq. 3})$$

- I_{chop} : コンデンサ充放電電流 typ 10 μA
- V_{tchop} : 充放電ヒステリシス電圧($V_{tup} - V_{tdown}$) typ 0.5 V

例えば、 $C_{chop} = 200 \text{ pF}$ の時

$$F_{chop} = 10 \mu\text{A} / (200 \text{ pF} \times 0.5 \text{ V} \times 2) = 50 \text{ kHz}$$

となる。

LV8731V

出力電流ベクトル軌跡(1ステップを90度に正規化)

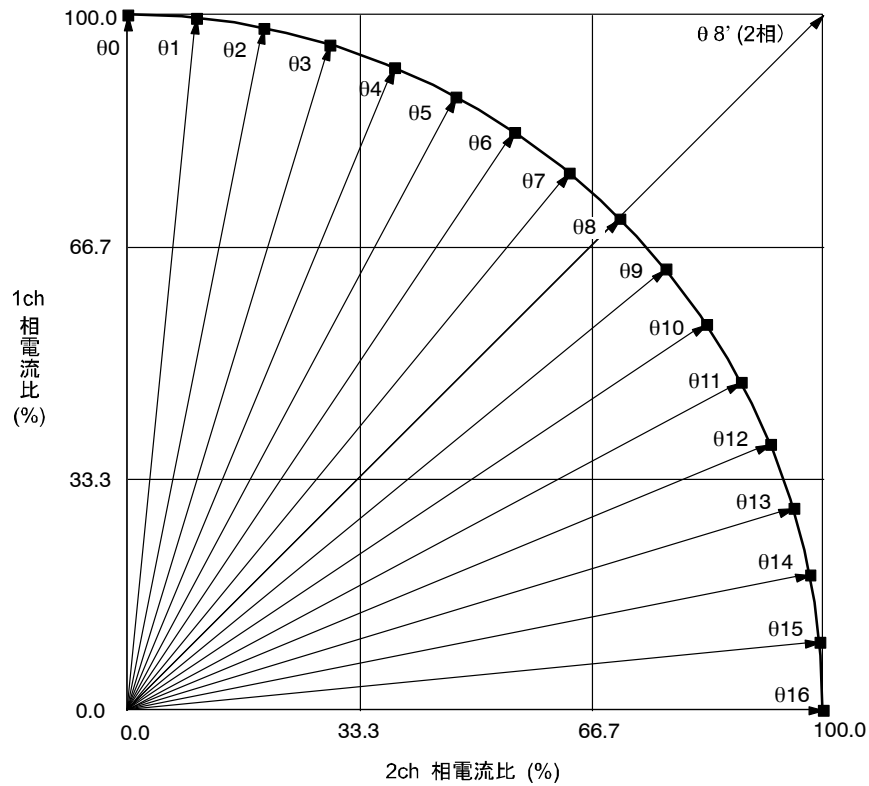


図 10. 出力電流ベクトル軌跡

各励磁モードでの設定電流比

STEP	4W1-2相(%)		W1-2相(%)		1-2相(%)		2相(%)	
	1ch	2ch	1ch	2ch	1ch	2ch	1ch	2ch
θ0	100	0	100	0	100	0		
θ1	100	10						
θ2	98	20						
θ3	96	29						
θ4	92	38	92	38				
θ5	88	47						
θ6	83	55						
θ7	77	63						
θ8	70	70	70	70	70	70	100	100
θ9	63	77						
θ10	55	83						
θ11	47	88						
θ12	38	92	38	92				
θ13	29	96						
θ14	20	98						
θ15	10	100						
θ16	0	100	0	100	0	100		

各励磁モードでの電流波形例

● 2相励磁(CWモード)

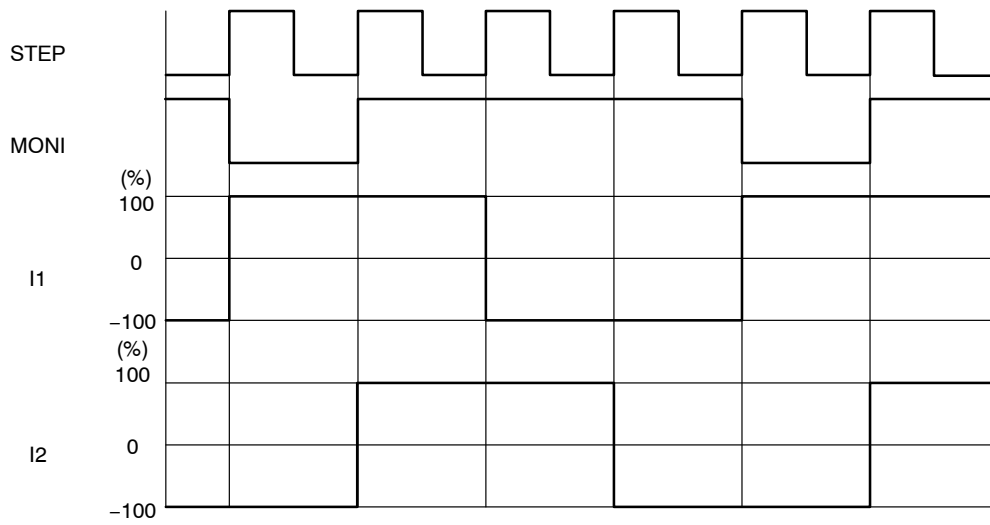


図 11. 2相励磁(CWモード)

● 1-2相励磁(CWモード)

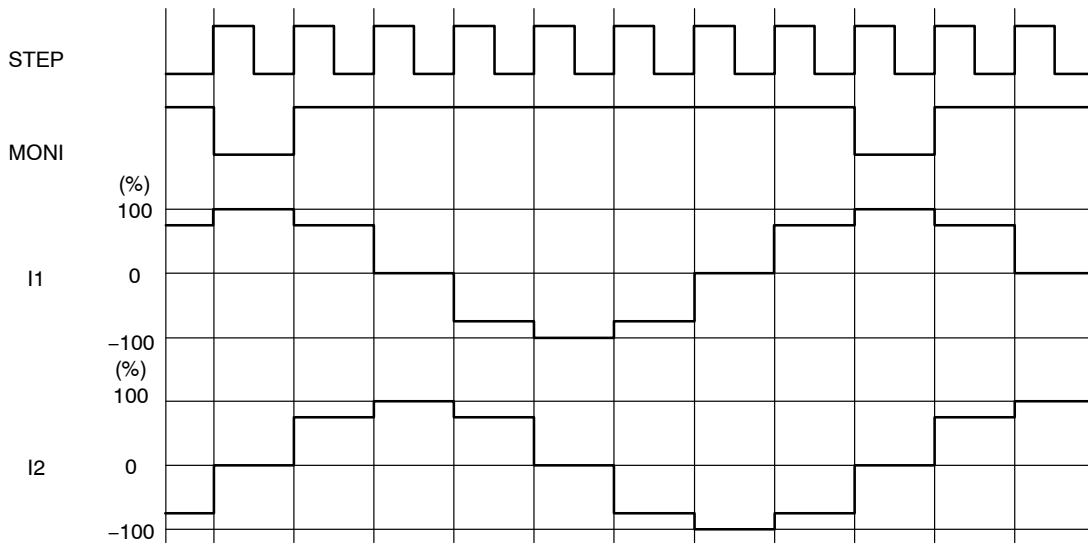


図 12. 1-2相励磁(CWモード)

● W1-2相励磁(CWモード)

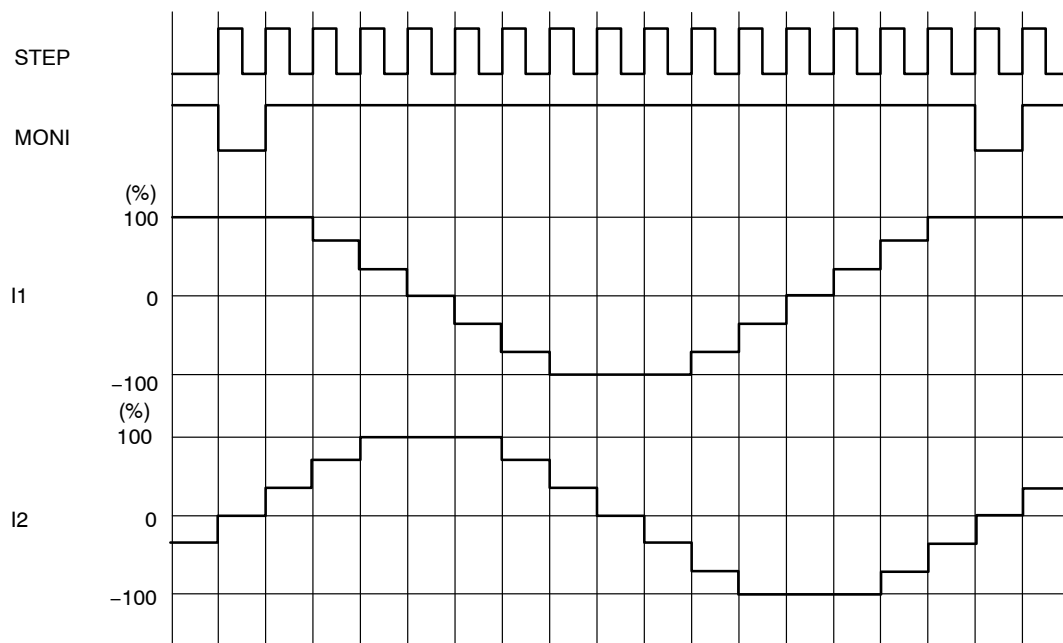


図 13. W1-2相励磁(CWモード)

● 4W1-2相励磁(CWモード)

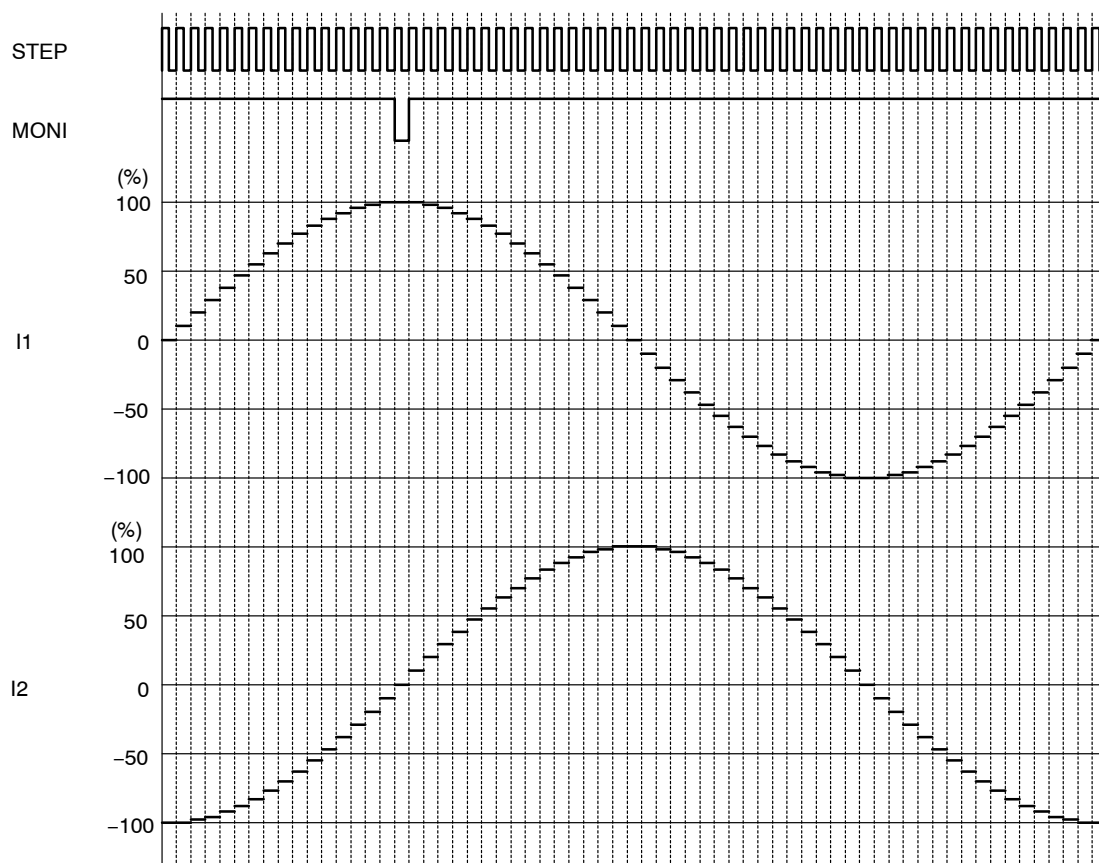


図 14. 4W1-2相励磁(CWモード)

電流制御動作仕様

- 正弦波増加方向

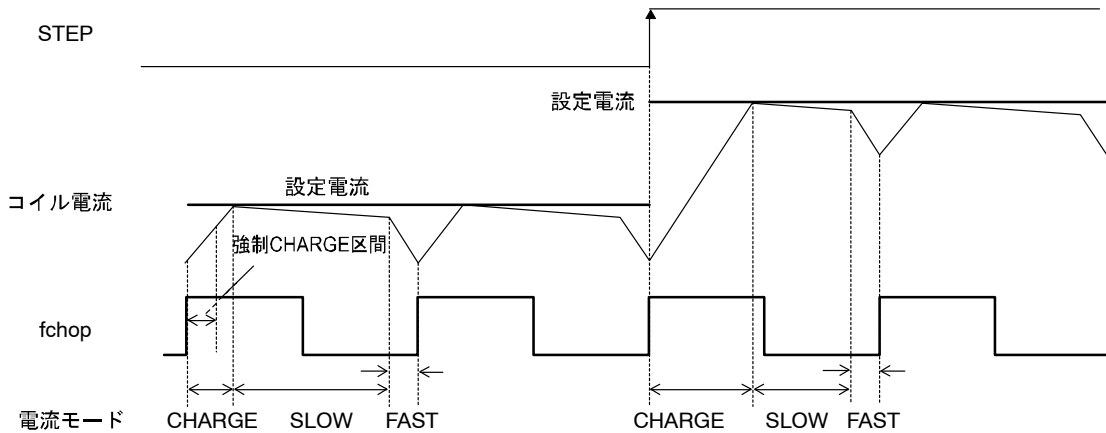


図 15. 正弦波増加方向

- 正弦波減少方向

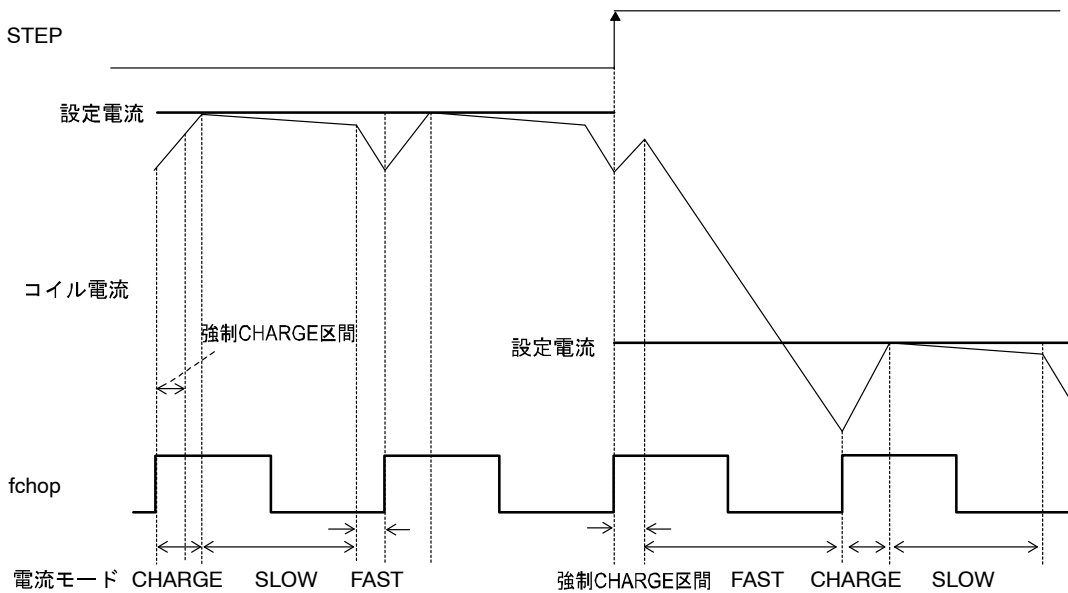


図 16. 正弦波減少方向

各電流モードは以下のシーケンスで動作を行う。

- チョッピング発振立ち上がりでCHARGEモードとなる。(コイル電流(ICOIL)と設定電流(IREF)の大小に関係なく、Blanking Timeとして設定された時間は強制CHARGEモードとなる。)
- Blanking Time区間で、コイル電流(ICOIL)と設定電流(IREF)を比較する。
 - － (ICOIL < IREF)が存在した場合
ICOIL ≥ IREFまでCHARGEモード。その後SLOW DECAYモードに切り替わり、最後に約1 msの区間FAST DECAYモードに切り替わる。

- － (ICOIL < IREF)が存在しなかった場合
FAST DECAYモードに切り替わる、チョッピング1周期が終わるまでFAST DECAYでコイル電流を減衰する。

上記動作を繰り返す。通常、正弦波増加方向では、SLOW(+FAST) DECAYモード、正弦波減少方向では、設定まで電流が減衰するまでFAST DECAYモード、その後SLOW DECAYモードとなる。

LV8731V

DCMモード(DM =“H”)

DCMモード出力制御ロジック

パラレル入力		出力		モード
DC11 (21)	DC12 (22)	OUT1 (2) A	OUT1 (2) B	
Low	Low	OFF	OFF	待機
High	Low	High	Low	CW(正)
Low	High	Low	High	CCW(逆転)
High	High	Low	Low	ブレーキ

ブランキング時間切り替え機能

BLK	ブランキング時間
Low	2 μ s
High	3 μ s

出力イネーブル機能

OE	動作モード
Low	出力ON
High	出力OFF

OE端子=“H”とすると、出力は強制的にOFFしてハイインピーダンスとなる。OE端子=“L”とすると、制御ロジックにしたがって出力される。

電流LIMIT基準電圧設定機能

本ICは、電流リミットを設定することで、モータ電流がリミット電流まで達した際、それ以上電流が増加しないよう自動でショートブレーキ制御を行う。

● 電流LIMIT制御タイムチャート

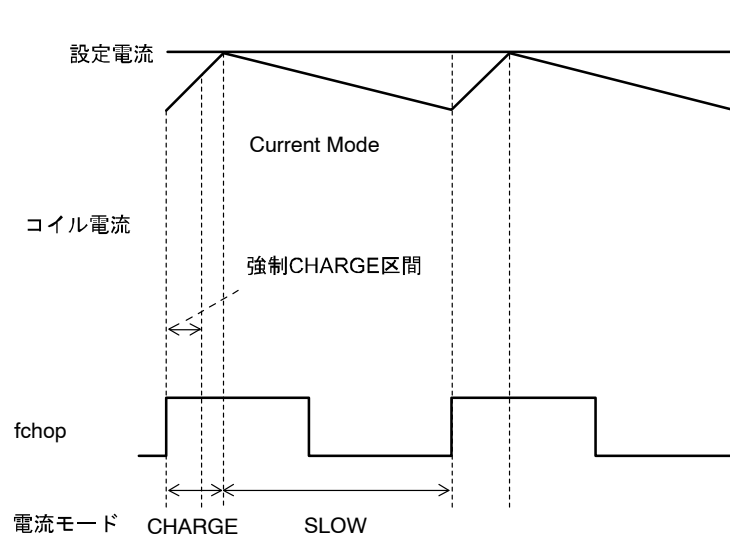


図 17. 電流LIMIT制御タイムチャート

VREF端子に入力された電圧と、RF-GND間に接続された抵抗によって、下記計算式によりLIMIT電流を設定する。

$$I_{\text{limit}} = (V_{\text{REF}} / 5) / \text{RF抵抗} \quad (\text{eq. 4})$$

● VREF入力電圧の減衰機能

また、VREF端子に印加された電圧は、ATT1、ATT2の2入力の状態により、4段階の設定に切り替えることができる。

ATT1	ATT2	電流設定基準電圧減衰比
Low	Low	100%
High	Low	80%
Low	High	50%
High	High	20%

VREF入力電圧の減衰機能を使用した場合の出力電流計算式は、以下ようになる。

$$I_{\text{limit}} = (V_{\text{REF}} / 5) \times (\text{減衰比}) / \text{RF抵抗} \quad (\text{eq. 5})$$

(例) VREF = 1.5 V、設定基準電圧100% [(ATT1, ATT2) = (L, L)]、RF抵抗0.3 Ω時には下記出力電流が設定される。

$$I_{\text{limit}} = 1.5 \text{ V} / 5 \times 100\% / 0.3 \Omega = 1.0 \text{ A}$$

この状態で、(ATT1, ATT2) = (H, H)とした場合、

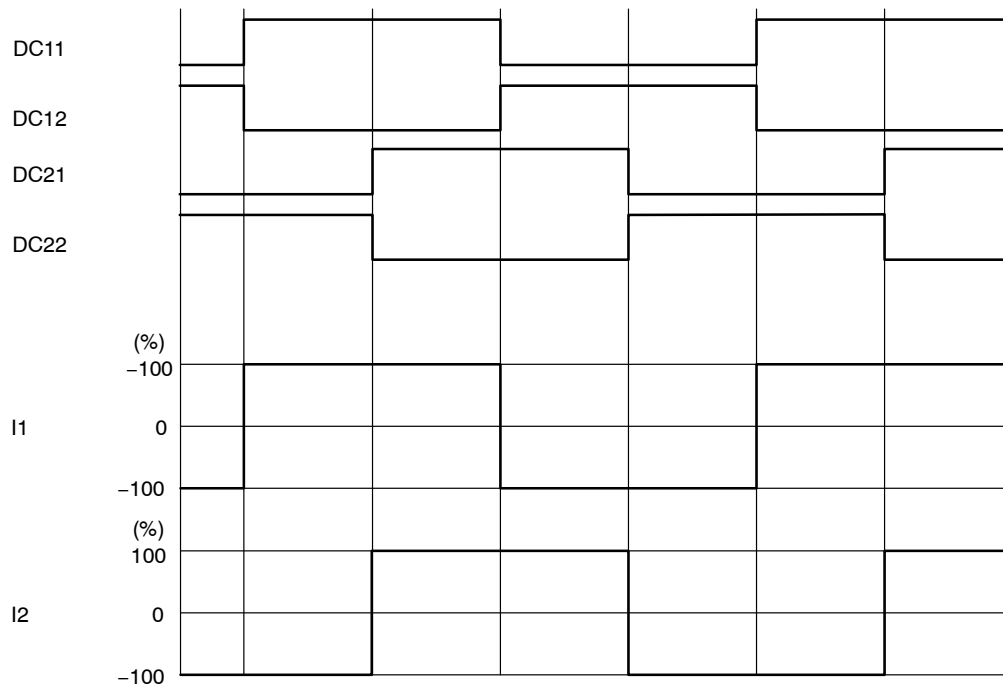
$$I_{\text{limit}} = 1.0 \text{ A} \times 20\% = 200 \text{ mA}$$

となる。

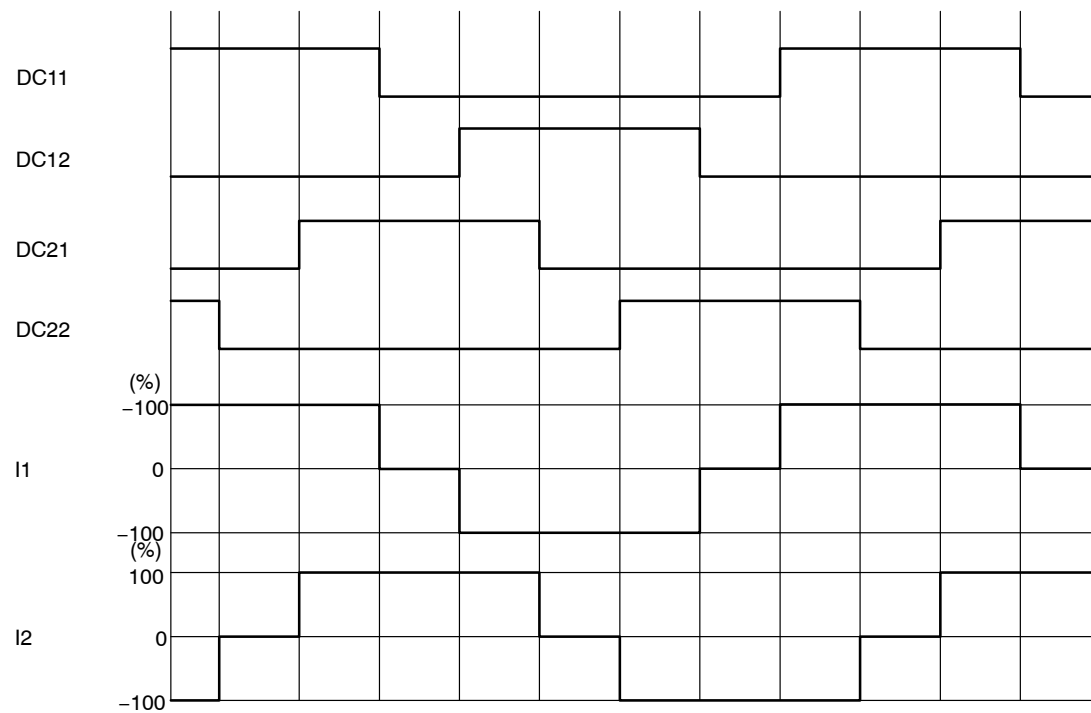
LV8731V

ステッピングモータ パラレル入力制御時の各励磁モードでの電流波形例

- 2相励磁(CWモード)



- 1-2相励磁フルトルク(CWモード)



出力短絡保護機能

本ICには、出力が天絡、地絡などによってショートした場合、ICが破壊してしまうことを防止するために、出力を待機モードにし、警告出力をオンさせる、出力ショート保護回路が内蔵されている。

この機能は、STMモード(DM = L)の時は、どちらか一方のchの短絡を検出することで、両chとも待機モードにする。また、DCモード(DM = H)の時は、1ch/2chそれぞれが独立して動作する。(1ch側の出力がショートした場合でも、2ch側は正常に動作する。)

出力ショート保護動作切り替え機能

EMM端子の設定で、ICの出力ショート保護動作の切り替えを行う。

EMM	状態
"L" or OPEN	ラッチ方式
"H"	自動復帰方式

ラッチ方式

ラッチモードでは、出力電流が検出電流を越えると、出力をOFFさせてその状態を保持する。

ICが出力ショート状態を検知することで、出力ショート保護回路が動作を始める。

短絡状態が、内部タイマ($\approx 2\mu\text{s}$)の間連続すると、まず短絡が検出された出力をOFFする。その後、後述のタイマーラッチ時間(Tcem)を越えたところで、再度出力をONさせて、それでも短絡状態を検出した場合は、該当ch側のすべての出力を待機モードに切り替え、その状態を保持する。

この状態は、ST = "L"にすることによって解除される。

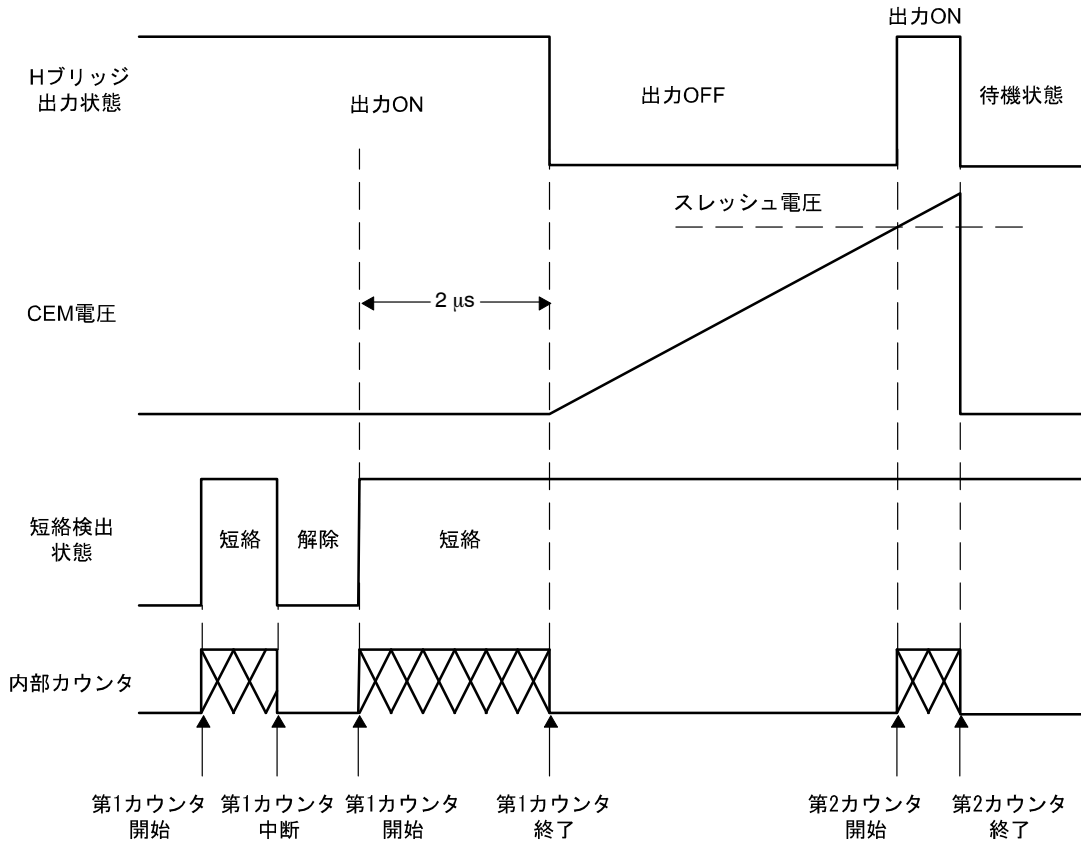


図 18. ラッチ方式

自動復帰方式

自動復帰モードでは、出力電流が検出電流を越えると出力波形がスイッチング波形に切り替わる。

ラッチ方式と同様に、出力ショート状態を検知すると短絡検出回路が動作する。短絡検出回路の動作

が後述のタイマーラッチ時間(Tcem)を越えると、出力を待機モードに切り替え、2ms(TYP)後に再びONモードに復帰する。このときに、依然として過電流モードにあると、上述のスイッチングモードを過電流モードが解除されるまで繰り返す。

異常状態警告出力端子(EMO/MONI)

ICが異常状態を検出して保護回路が動作した時、この異常状態をCPU側に出力する端子としてEMO端子を設けている。

この端子はオープンドレイン出力となっており、異常状態を検出すると、EMO出力はオン状態(EMO = “L”)となる。

また、DCMモード(DM = “H”)では、MONI端子も警告出力端子として機能する。

EMO端子、MONI端子の機能は、DM端子の状態により下記のように変わる。

DM = L (STMモード)

- EMO:異常状態警告出力端子
- MONI:励磁イニシャル位置検出モニタ

DM = H (DCMモード)

- EMO: 1ch警告出力端子
- MONI: 2ch警告出力端子

また、EMO(MONI)端子は下記の状態でオン状態となる。

1. 出力端子が天絡、地絡、または負荷短絡して出力短絡保護回路が動作した時
2. ICのジャンクション温度が上昇して、過熱保護回路が動作した時

異常状態	DM = L (STMモード)		DM = H (DCMモード)	
	EMO	MONI	EMO	MONI
1ch側短絡検出時	ON	-	ON	-
2ch側短絡検出時	ON	-	-	ON
過熱検出時	ON	-	ON	ON

タイマーラッチ時間(Tcem)

CEM端子-GND間に接続するコンデンサCcemによって、出力短絡時に出力OFFまでの時間設定を行うことができる。コンデンサCcemの値は、以下の式により決定する。

タイマーラッチ: Tcem

$$Tcem \approx Ccem \cdot Vtcm / Icem \text{ [sec]}$$

Vtcm: 比較器スレッシュホールド電圧 TYP 1 V

Icem: CEM端子充電電流 TYP 10 A

過熱保護機能

本ICには、過熱保護回路が内蔵されており、ジャンクション温度Tjが180°Cを超えると出力がOFFし、同時に異常状態警告出力もONする。温度がヒステリ

シス分下がると出力は再駆動（自動復帰）する。過熱保護回路は、ジャンクション温度の定格Tjmax = 150°Cを越えた領域での動作となるため、セットの保護および破壊防止を保証するものではない。

TTSD = 180°C (typ)

ΔTSD = 40°C (typ)

チャージポンプ回路

ST端子を“H”にすると、チャージポンプ回路が動作し、VG端子電圧がVM電圧からVM + VREG5電圧に上昇する。VG端子電圧がVM + 4 V以上昇圧されないと出力がオンしないので、tONG以上の時間を置いて、モータの駆動を開始することを推奨する。

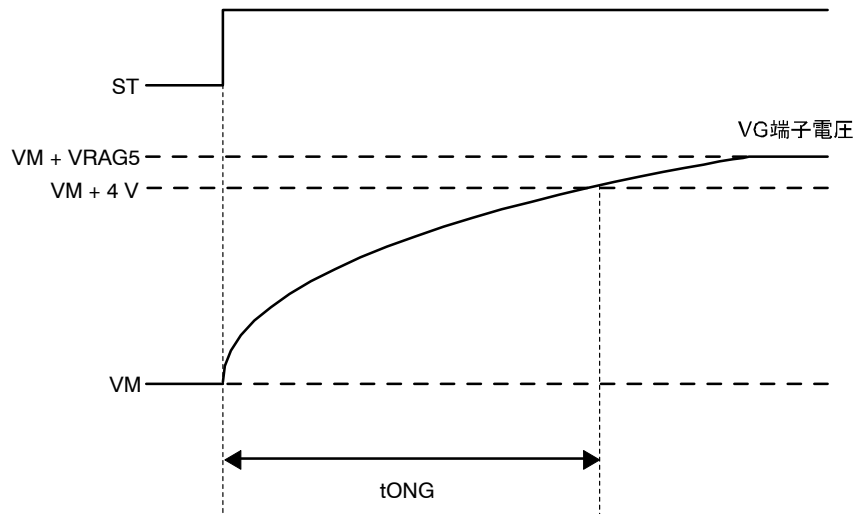


図 19. VG端子電圧概略図

LV8731V

応用回路例

- ステップモータ駆動回路(DM = “L”)

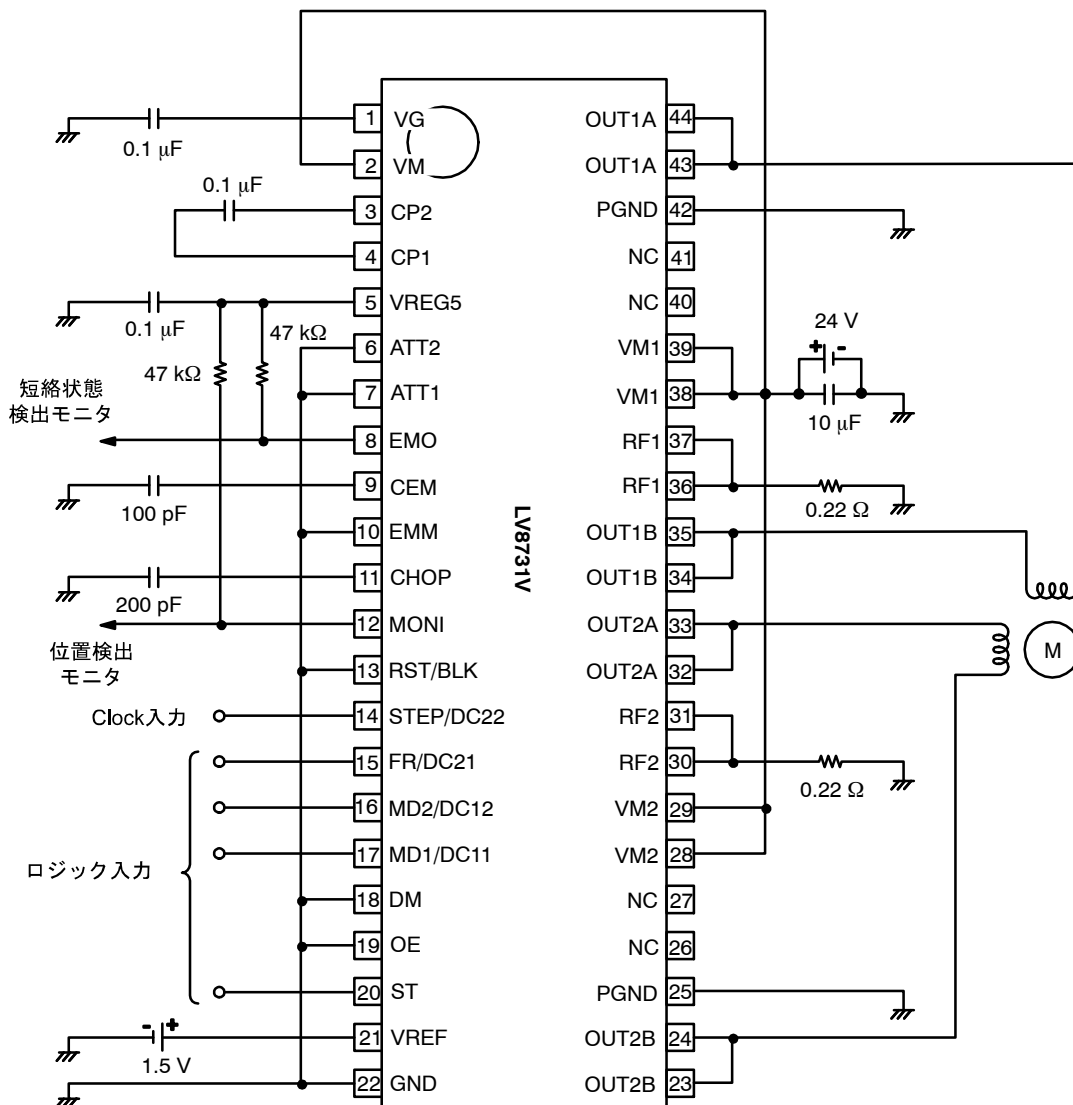


図 20.

上記回路図例での各定数設定式は以下の通りである。

定電流(100%)設定

VREF = 1.5 Vの時

$I_{OUT} = VREF / 5 / Rf抵抗$

$= 1.5 V / 5 / 0.22 \Omega = 1.36 A$

チョッピング周波数設定

$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2)$

$= 10 \mu A / (200 pF \times 0.5 V \times 2) = 50 kHz$

出力短絡時タイマーラッチ時間

$T_{cem} = C_{cem} \times V_{tcem} / I_{cem}$

$= 100 pF \times 1 V / 10 \mu A = 10 \mu s$

LV8731V

- DCモータ駆動回路(DM = “H”、電流LIMIT機能使用時)

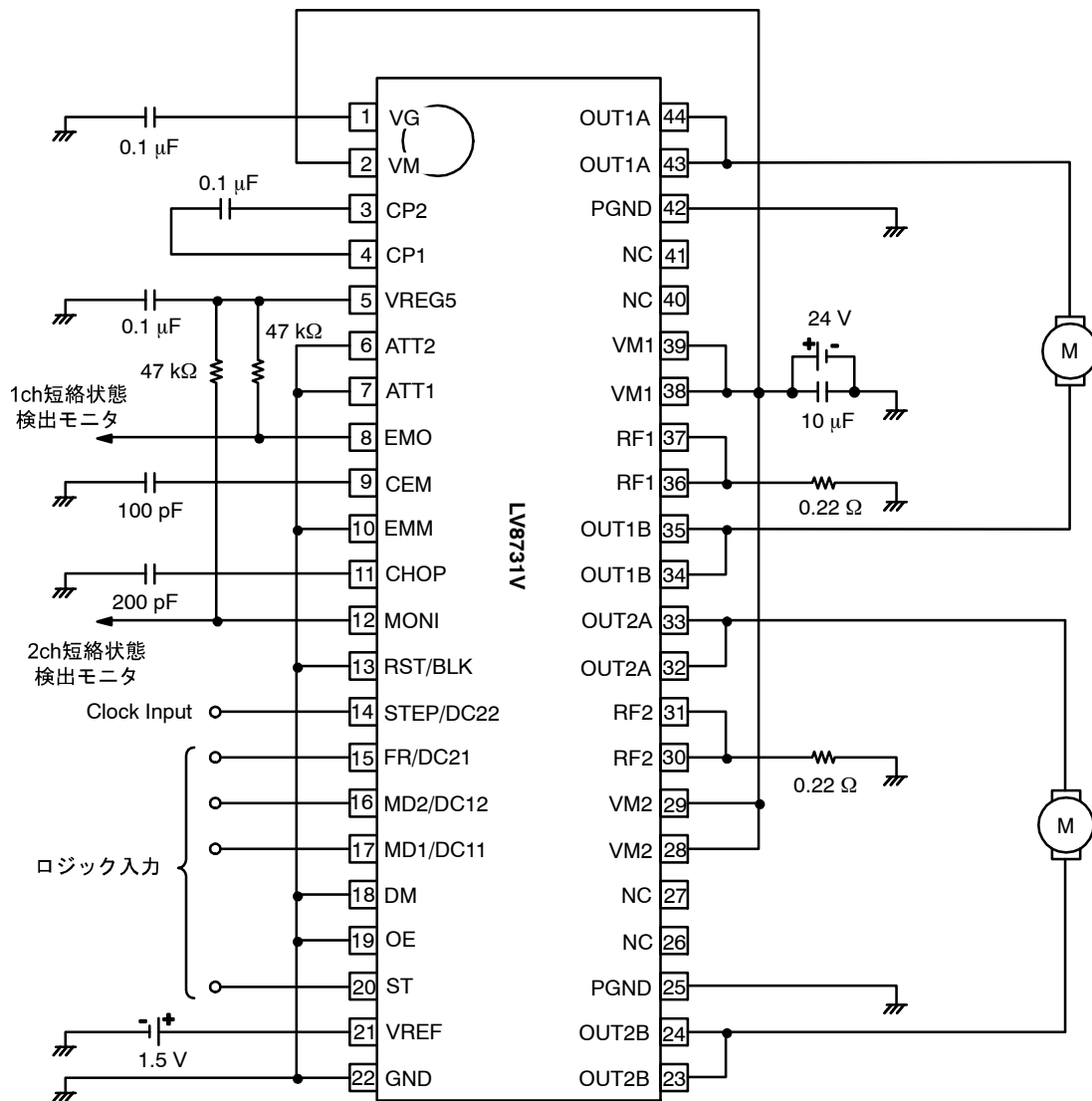


図 21.

上記回路図例での各定数設定式は以下の通りである。

電流LIMIT(100%)設定

VREF = 1.5 Vの時

$I_{limit} = VREF / 5 / Rf抵抗$

$= 1.5 V / 5 / 0.22 \Omega = 1.36 A$

チョッピング周波数設定

$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2)$

$= 10 \mu A / (200 pF \times 0.5 V \times 2) = 50 kHz$

出力短絡時タイマーラッチ時間

$T_{cem} = C_{cem} \times V_{tcem} / I_{cem}$

$= 100 pF \times 1 V / 10 \mu A = 10 \mu s$

ORDERING INFORMATION

Device	Package	Shipping†
LV8731V-TLM-H	SSOP44K (275 mil) (Pb-Free / Halogen Free)	2000 / Tape & Reel

MECHANICAL CASE OUTLINE

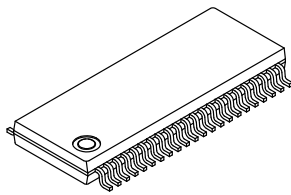
PACKAGE DIMENSIONS

ON Semiconductor®

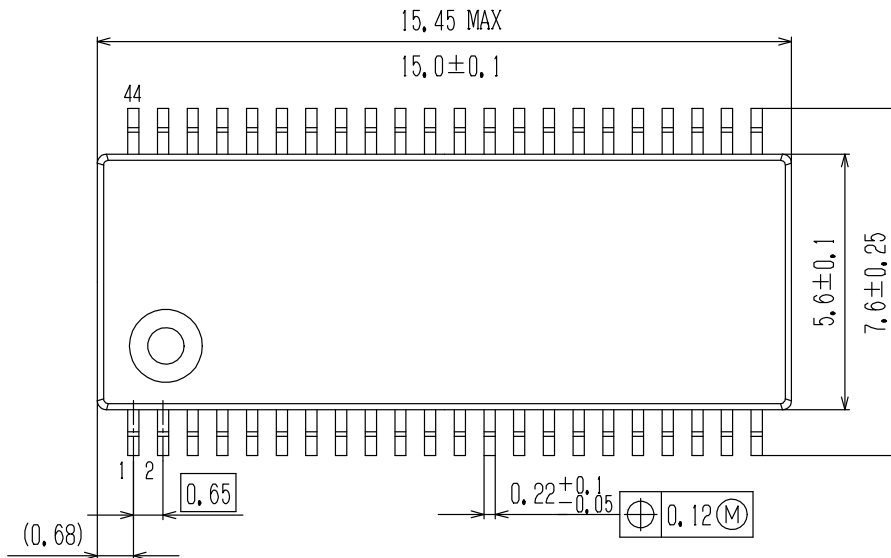
ON

SSOP44K (275mil) Exposed Pad CASE 940AF ISSUE A

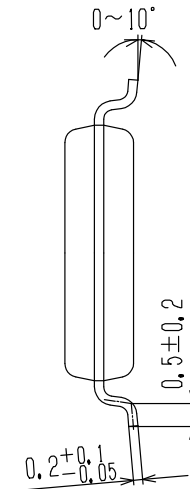
DATE 08 NOV 2013



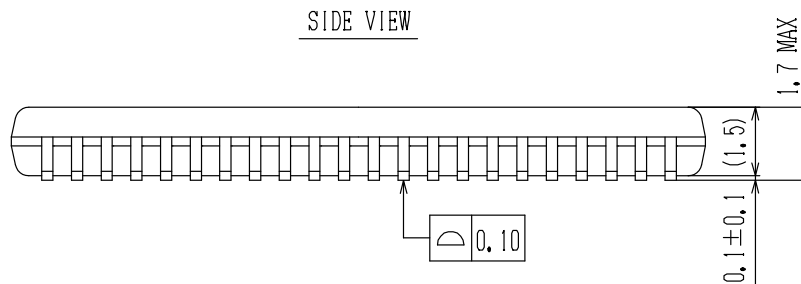
TOP VIEW



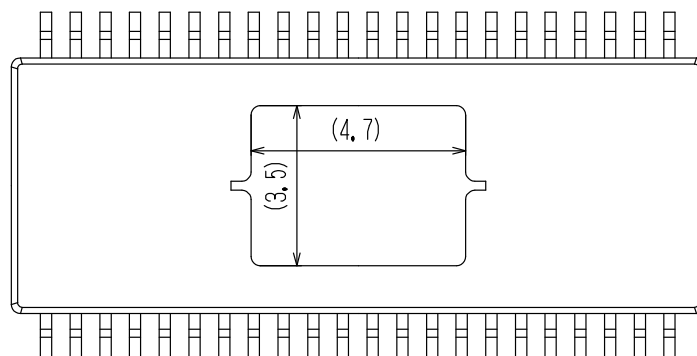
SIDE VIEW



SIDE VIEW



BOTTOM VIEW



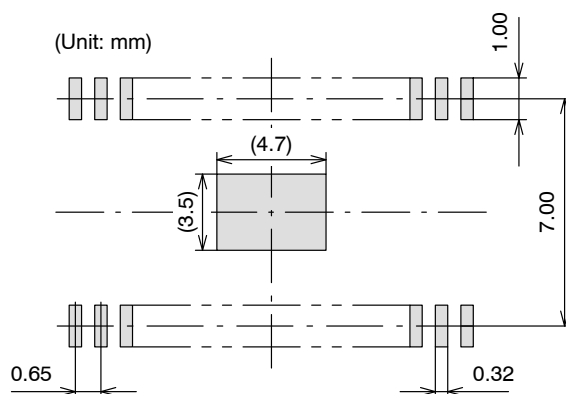
DOCUMENT NUMBER:	98AON66077E	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	SSOP44K (275MIL) EXPOSED PAD	PAGE 1 OF 2

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. ON Semiconductor does not convey any license under its patent rights nor the rights of others.

SSOP44K (275mil) Exposed Pad
CASE 940AF
ISSUE A

DATE 08 NOV 2013

SOLDERING FOOTPRINT*

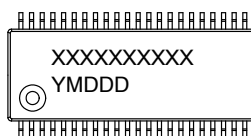


NOTES:

1. The measurements are for reference only, and unable to guarantee.
2. Please take appropriate action to design the actual Exposed Die Pad and Fin portion.
3. After setting, verification on the product must be done.
(Although there are no recommended design for Exposed Die Pad and Fin portion Metal mask and shape for Through-Hole pitch (Pitch & Via etc), checking the soldered joint condition and reliability verification of soldered joint will be needed. Void ▪ gradient ▪ insufficient thickness of soldered joint or bond degradation could lead IC destruction because thermal conduction to substrate becomes poor.)

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERM/D.

**GENERIC
MARKING DIAGRAM***



XXXXX = Specific Device Code
Y = Year
M = Month
DDD = Additional Traceability Data

*This information is generic. Please refer to device data sheet for actual part marking.
Pb-Free indicator, "G" or microdot "▪", may or may not be present.

DOCUMENT NUMBER:	98AON66077E	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	SSOP44K (275MIL) EXPOSED PAD	PAGE 2 OF 2

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. ON Semiconductor does not convey any license under its patent rights nor the rights of others.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at
www.onsemi.com/support/sales