

NCP1631で駆動するインタリーブ型PFCステージ設計時の主要な手順



ON Semiconductor®

<http://onsemi.com>

APPLICATION NOTE

インタリーブ型PFCは新しく登場したソリューションであり、スリム型ノートブックPCアダプタやLCD TVなど、厳格なフォーム・ファクタを満たす必要のあるアプリケーションで特に採用例が増えています。インタリーブ型は、設計の難易度が高くなる可能性のある大型のステージを1個使用する代わりに、並列に配置した2個の「小規模」なステージで構成されています。実際には、2個の150 W PFCステージを組み合わせて、この例の300 W PFCプレレギュレータを形成します。このアプローチには、容易な実装、数が増えるとはいえ部品の小型化、熱分散の改善など、いくつかの利点があります。

また、インタリーブ型は臨界導通モード(CrM)の電力範囲を拡大する、効率的で費用効果の高い技法(t_{rr} の小さいダイオードが不要)です。さらに、NCP1631EVB/D[3]で報告されているように、周波数クランプ臨界条件モード(Frequency Clamped Critical conduction Mode, FCCrM)と組み合わせる場合は、この技法は非常に高い効率レベル(300 Wのアプリケー

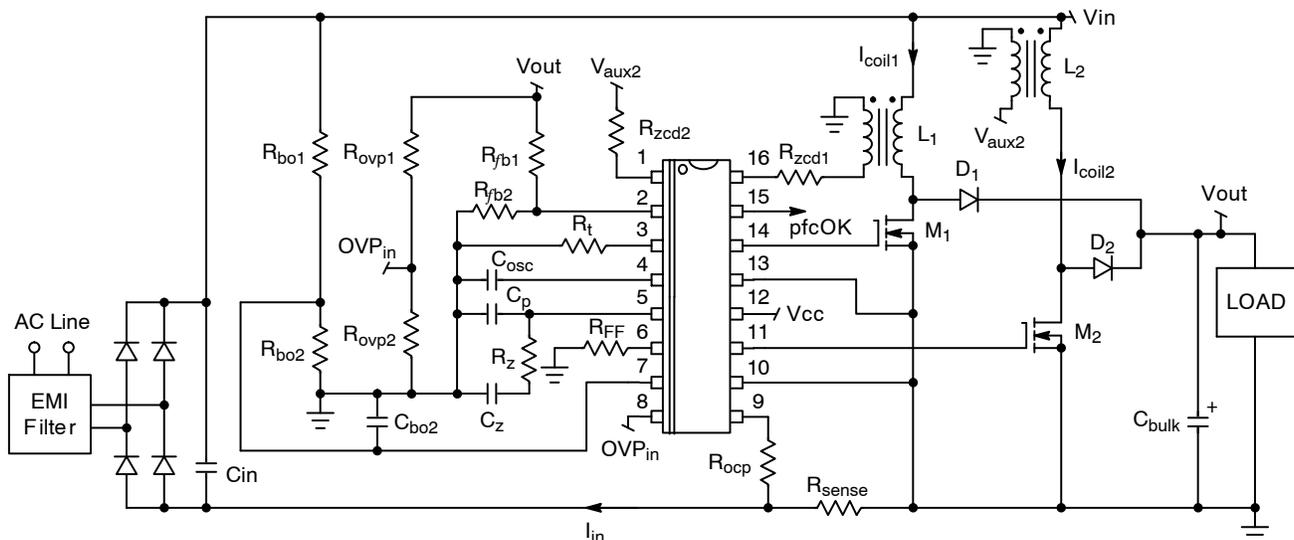
ションで、90 V_{rms}の広い負荷範囲にわたって約95%)を実現します。

さらに、2個のステージが逆位相で動作している場合は、電流リップルは大幅に減少します。特に、入力電流が連続導通モード(CCM)に似た波形を示し、バルク・コンデンサ内のrms電流は大幅に減少します。これらの特性の詳細は、アプリケーション・ノートAND8355 [1]に記載されています。

このペーパーでは、NCP1631で駆動するインタリーブ型PFCステージを設計するときに役立つ主要な式を紹介します。このプロセスを、次の300 W汎用主電源アプリケーションで図示します。

- 最大出力電力：300 W
- 入力電圧範囲：90 V_{rms} ~ 265 V_{rms}
- 安定化出力電圧：390 V

電力素子に関する計算は、2つの分岐の間で電流が完全に分割されるという前提に基づいています。2つのコイルのインピーダンスが正しくマッチングされている場合は、この過程は有効です[2]。



The "pfcOK" signal enables the downstream converter when the PFC is ready

Figure 1. Generic Application Schematic

はじめに

NCP1631は、インタリーブ型の2位相PFCアプリケーション用のデュアルMOSFETを集積した製品です。2個の分岐を周波数クランプ臨界導通モード(**FCCrM**)で駆動し、各位相は付負荷発生しているほとんどの条件下で臨界導通モード(**CrM**)で動作し、それ以外の場合は不連続導通モード(**Discontinuous Conduction Mode, DCM**)で動作することで、周波数クランプ(発振器による制御)機能を持つ**CrM**コントローラとして機能します。条件に応じて、動作の中断や電流波形の劣化なしで、PFCステージは実際にDCMから**CrM**(またはその逆)に移行します。

加えて、回路には、堅牢な動作を実現するための保護機能と、無負荷条件下でPFCステージが消費する電力を削減するための特殊回路も内蔵されています。一般的に言えば、NCP1631はコスト効率、信頼性、スタンバイ時低消費電力、および高力率が重視されるシステムでの理想的な製品となります。

完全安定FCCrMと逆位相同期動作

マスタ/スレーブ・コントローラとは異なり、NCP1631は相互作用による位相アプローチを使用しており、このアプローチでは2つの分岐が独立して動作します。したがって、2つの位相が必ず**FCCrM**で動作することで、望ましくないデッドタイムや連続導通モードシーケンスによるリスクを防止できます。加えて、それらの相が逆位相で動作するように、回路は位相を相互作用させます。NCP1631独自のインタリーブ技法により、起動時、障害時、または過渡シーケンスを含むあらゆる条件下で、2つの分岐の間で望ましい180°の位相シフトを実質的に維持できます。

全電力範囲で最適化された効率

NCP1631は、全ライン/負荷範囲でPFCステージの効率を最適化します。クランプ周波数は、公称負荷使用時の主要な要因です。中負荷および軽負荷の場合は、クランプ周波数は電力の関数として直線的に低下し、非常に軽い負荷のときも含めて、高効率を維持します。周波数が低下する電力スレッシュホールドは、ピン6とグランドの間に配置する抵抗で設定します。無負荷時に安定化が失われるリスクを防止するために、エラー・アンプが自らの低クランプ・レベルに達したときに回路はサイクルのスキップも実行します。

高速ライン/負荷過渡補償

安定化ループでの帯域幅が狭いという特性が見られる場合、負荷またはラインの突然の変動(例えば、起動時)によって、PFCステージは大きなオーバーシュートとアンダシュートを示します。NCP1631は、出力電圧範囲を大幅に狭めました。まず、このコントローラは高精度の過電圧防止レベルを設定する目的専用で1本のピンを割り当て、出力電圧がこのスレッシュホールドを上回っている間は電力の供給を停止します。また、NCP1631のダイナミック応答エンハンサは、出力電圧が望ましいレベルを4.5%下回っている場合は、安定化ループを大幅に高速化します。実際、PFCステ

ージには、電圧範囲が非常に狭い下流コンバータがあります。

“pfcOK”信号。

回路は、PFCステージが安定状態にあるかどうかを検出し、逆に不安定状態にある場合は、起動時か、障害条件下かを検出します。前者の場合は、“pfcOK”ピン(ピン15)がハイ状態になり、それ以外の場合はローになります。この信号により、下流コンバータは無効になります。ただし、バルク・コンデンサが充電され、障害が検出されていない場合を除きます。最後に、PFCステージが正常動作していることを前提として、狭い電圧範囲を実現するために、下流コンバータを最適設計することもできます。

安全保護。

NCP1631は、システムを過度なストレスから保護し、PFCステージの堅牢性と信頼性を大幅に高めるために、入力電圧と出力電圧、入力電流、およびチップ温度を常時監視しています。前述のOVP保護に加えて、次の機能もあります。

最大電流制限：

合計入力電流を常時検知し、プリセットされた電流制限を超えることを防止すると同時に、逆位相動作を維持します。

突入検出回路：

NCP1631は、電源スイッチのターンオン時に、起動フェーズで発生する可能性のある突入大電流シーケンスを防止します。

低電圧保護：

この機能は主に、OVP監視ネットワークでの障害(例えば、接続不良)が発生した場合の動作を防止します。

ブラウンアウト検出回路：

ラインの振幅が小さすぎる場合は、そのような条件下で損傷を与える可能性がある過剰なストレスからPFCステージを保護するために、回路は動作を停止します。

サーマル・シャットダウン：

回路は標準で、接合部温度が150°Cを超えるとパルス発生を停止させ、温度が100°C(50°Cのヒステリシス)以下に下がると、動作を再開します。

電力素子

PFCステージの制限を設定する前に、NCP1631の発振器の周波数を定義することが必須の手順です。例示したアプリケーションでは、各位相で約120 kHzのスイッチング周波数でのクランプを選択します。以下の要素を考慮する場合に、この周波数は一般的に良好なトレードオフになるからです。

- 高いスイッチング周波数により、保存素子のサイズを小さくします。特に、スイッチング周波数が高いほど、インダクタコアのサイズが小さくなることが知られています。この理由で、スイッチング周波数をできるだけ高く設定する必要があります。
- 一方、スイッチング周波数を高くすることには、2つの主要な欠点があります。
 1. スwitchング・レートが高くなると、関連する損失が大きくなります。加えて、すべての寄生容量は周波数が高くなると充電され、発熱が大きくなります。
 2. EMIフィルタリングの難易度上昇：スイッチング周波数に応じてEMI放射量が増加し、高調波レベルに近づきます。大部分の電源は、150 kHzを越える周波数に適用されるCISPR22規格を満たす必要があります。この理由で、SMPSの設計者は多くの場合、 $F_{sw} = 130$ kHzを選択することで、基本周波数を150 kHz未満に維持し、その結果、規制の範囲外を保っています。多くの場合、減衰高調波を2にする必要がなくなるという理由で、65 kHzも選択されています。

発振器周波数は、各位相でクランプ周波数の2倍です。したがって、発信器周波数を約240 kHzに設定します。

基本的には、2個の150 W FCCrM PFCステージを設計することになります。この章では、電力素子の制限設定に関する詳細を説明しません。これらの計算は従来から存在するからです。ただし、主要な選択基準と式については説明します。

インダクタの選択

CrMとFCCrM(CrM動作が低いラインと最大負荷で実施されると想定)では、1つの分岐内での(最大)ピークインダクタ電流とrmsインダクタ電流は、次のようになります。

$$\begin{aligned} (I_{L(pk)})_{MAX} &= \frac{2\sqrt{2} \cdot \left(\frac{(P_{in,avg})_{max}}{2} \right)}{(V_{in(rms)})_{LL}} = & (eq. 1) \\ &= \frac{\sqrt{2} \cdot 325}{90} \cong 5.1 \text{ A} \end{aligned}$$

および

$$(I_{L(rms)})_{MAX} = \frac{(I_{L(pk)})_{MAX}}{\sqrt{6}} \cong \frac{5.1}{\sqrt{6}} = 2.1 \text{ A} \quad (eq. 2)$$

ここで、

- $(V_{in,rms})_{LL}$ は、最小のrmsライン電圧
- $(P_{in,avg})_{max}$ は最大レベルの入力平均電力
- $V_{out,nom}$ は公称出力電圧(安定化レベル)

例示したアプリケーションでは、

$$\begin{aligned} (V_{in,rms})_{LL} &= 90 \text{ V} \\ V_{out,nom} &= 390 \text{ V} \end{aligned}$$

$(P_{in,avg})_{max} = 325 \text{ W}$ (92%の全体効率を想定しますが、これはある程度の余裕を見込んだ保守的な値です)

前述のように、2個の分岐の周波数クランプを約120 kHzに設定します。低いライン、最大負荷の条件下でも臨界導通モードが達成できるだけの十分大きいインダクタが必要であり、ここでは条件はより過酷になります。

この制限により、次の式が導かれます(ここで、 $f_{sw(max)}$ は120 kHzのクランプ周波数です)。

$$L \geq \frac{(V_{in,rms})_{LL}^2 \cdot (V_{out} - \sqrt{2} \cdot (V_{in,rms})_{LL})}{(P_{in,avg})_{max} \cdot V_{out,nom} \cdot f_{sw(max)}} \quad (eq. 3)$$

例示したアプリケーションでは、次の式が導かれます。

$$L \geq \frac{90^2 \cdot (390 - (\sqrt{2} \cdot 90))}{325 \cdot 390 \cdot 120 \cdot 10^3} \cong 139 \mu\text{H} \quad (eq. 4)$$

最後に、150 $\mu\text{H}/6 \text{ A}_{pk}/2.5 \text{ A}_{rms}$ のコイルを選択しました。

電力半導体

ブリッジダイオードは、次の式で得られるピーク電流定格と消費電力に基づいて選択する必要があります。

$$\begin{aligned} P_{bridge} &= \frac{4\sqrt{2}}{\pi} \cdot V_f \cdot \frac{(P_{in,avg})_{max}}{(V_{in(rms)})_{LL}} \cong & (eq. 5) \\ &\cong 1.8 \cdot V_f \cdot \frac{325}{90} \cong 6.5 \cdot V_f \end{aligned}$$

ダイオードあたり1 Vの順方向電圧($V_f = 1 \text{ V}$)と、ブリッジが約6.5 Wを消費することを想定します。

分岐ごとに、ピーク電圧ストレス($V_{out(max)} + \text{マージン}$)、および貫通rms電流($I_{M(rms)}$)に基づいてMOSFETを選択します。

$$\begin{aligned} I_{M(rms)} &= \frac{2}{\sqrt{3}} \cdot \frac{\left(\frac{(P_{in,avg})_{max}}{2} \right)}{(V_{in(rms)})_{LL}} \cdot \sqrt{1 - \frac{8 \cdot \sqrt{2} \cdot (V_{in(rms)})_{LL}}{3 \cdot \pi \cdot V_{out,nom}}} = & (eq. 6) \\ &= \frac{325}{\sqrt{3} \cdot 90} \cdot \sqrt{1 - \frac{8 \cdot \sqrt{2} \cdot 90}{3 \cdot \pi \cdot 390}} \cong 1.8 \text{ A} \end{aligned}$$

600 V、0.4 Ω のFET(SPP11N60)を使用すると、次の導通損失が得られます(温度効果が原因で、 $R_{DS(on)}$ が80%増加することを想定)。

$$P_{cond} = I_{M(rms)}^2 \cdot R_{DS(on)} = 1.8^2 \cdot 0.4 \cdot 1.8 \approx 2.3 \text{ W} \quad (\text{eq. 7})$$

この計算は、分岐が1個の場合に有効です。考慮する位相は2個あるので、MOSFETの合計導通損失は約2倍(4.6 W)になります。

スイッチング損失の予測は困難です。ここでは計算しません。経験則として、一般的に導通損失と同じ大きさの損失を確保しておきます。NCP1631はスイッチング周波数をクランプすることで、このような電力消費の原因を制限します(この例では、各分岐で発振器周波数の120 kHzを決して超えません)。効率をさらに改善するために、Figure 2の回路図を使用してMOSFETのオープンを高速化できます。ここで、Q1の小型NPNトランジスタ(TO92)はMOSFETのターンオフゲート電流を増幅します。

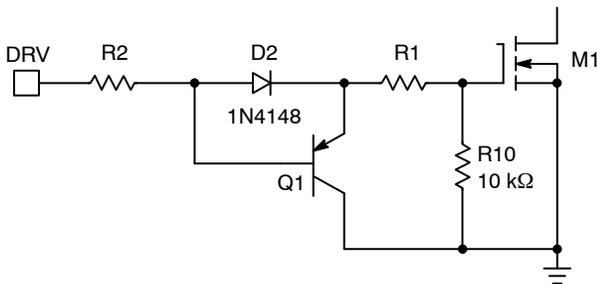


Figure 2. Q1 Speeds Up the MOSFET Turn Off

ライン電圧を整流する入力ブリッジと、2個の分岐のMOSFETは、同じヒートシンクを共有します。上記の計算に基づいて、合計消費電力は次の範囲内になります。(6.5 + 4.6 + 4.6 ≈ 16 W) 2.9°C/Wのヒートシンク(437479)を実装します。このヒートシンクは、(貼付されている入力ブリッジとMOSFETの)ケース温度の上昇を、周囲温度に対して約50°に制限します。

インタリーブ型PFCでは、2個の昇圧ダイオードが必要です(分岐ごとに1個)。逆回復の問題を心配する必要はありません。ダイオードは単純に適切な電圧定格($V_{out(max)}$ +マージン)を満たし、低い順方向電圧低下を達成している必要があります。電流が完全に分割されることを想定すると、ダイオードの平均電流は負荷電流の半分になります。

$$I_{D1(av)} = I_{D2(av)} = \frac{I_{D(tot)(av)}}{2} = \frac{I_{LOAD}}{2} = \frac{P_{out}}{2 \cdot V_{out}} \approx 0.39 \text{ A}$$

したがって、損失はおおよそ次のようになります。

$$\left(\frac{I_{LOAD} \cdot V_f}{2} \right)$$

これはダイオードごとの値です。つまり、MUR550整流器を使用するダイオードごとに500 mW未満です。各位相で、ダイオードから見たピーク電流は、対応するインダクタのピーク電流と同じ大きさです。2軸のMUR550を選択します。

バルク・コンデンサの設計

一般的に、出力コンデンサは3つの要因を考慮して設計に含めます。

- 出力電圧のうち低周波の最大許容リップル。入力電流と入力電力は両方とも正弦波であり、PFCステージは、負荷の電力需要と平均のみが一致する二重正弦波電力を供給します。その結果、出力電圧はPFC機能に固有の低周波リップル(つまり、欧州では100 Hzリップル、米国では120 Hzリップル)を示します。
- バルク・コンデンサに流入する電流のrms振幅。この計算に基づき、過熱を引き起こさない最大許容ESRを推定する必要があります。
- ホールドアップ時間。主電源が短時間の停電になった場合でも、電源が最大電力を供給する必要がある時間を指定することもできます。これをホールドアップ時間と呼びます。ホールドアップ時間は一般的に、10 msまたは20 msの範囲です。

出力電圧リップルは、次の式で与えられます。

$$\Delta V_{out(p-p)} = \frac{P_{out}}{2\pi \cdot f_{line} \cdot C_{bulk} \cdot V_{out,nom}} \quad (\text{eq. 8})$$

コンデンサのrms電流は、次の式で与えられます(抵抗負荷を想定)。

(eq. 9)

$$I_{C(rms)} = \sqrt{\frac{16 \cdot \sqrt{2} \cdot P_{out}^2}{9 \cdot \pi \cdot (V_{in(rms)})_{LL} \cdot V_{out} \cdot \eta^2} - \left(\frac{P_{out}}{V_{out,nom}} \right)^2}$$

最後に、次の式はホールドアップ時間を表します。

$$t_{hold-up} = \frac{C_{bulk} \cdot (V_{out}^2 - V_{out(min)}^2)}{2 \cdot P_{out}} \quad (\text{eq. 10})$$

ここで、 $V_{out(min)}$ は、下流コンバータが負荷に適切に電力を供給するために必要とされる最小バルク電圧です。

ここではホールドアップ時間を考慮に入れないので、上記の他の条件を満たすために100 μFのコンデンサを1個選択しました。ピーク・ツー・ピーク・リップルは25 V (V_{out} の±3%)、rms電流は1.4 Aです。

発振器周波数設定

NCP1631は、力率の劣化を引き起こさずに、PFCステージの最大周波数をクランプします。この機能により、高負荷時にスイッチング周波数が過剰レベルに達することを防止します。NCP1631データシートで詳細を記載したように、各位相のクランプ周波数は、実際は発振器の周波数の半分です。

したがって、

$$f_{sw(max)1} = f_{sw(max)2} = f_{sw(max)} = \frac{f_{OSC}}{2} \quad (\text{eq. 11})$$

ここで、

$f_{sw(max)1}$ はインターリーブ型PFCの最初の分岐の周波数クランプ、 $f_{sw(max)2}$ は2番目の分岐に対応します

$f_{sw(max)1}$ および $f_{sw(max)2}$ は等しく、 $f_{sw(max)}$ は2つの位相のいずれかのクランプ周波数を表します

f_{OSC} は発振器周波数です

周波数フォールドバック(一般的に重い負荷の状況)が存在しない場合、発振器は公称周波数 $f_{OSC(nom)}$

で振幅を達成し、各分岐は次の式で与えられる公称クランプ周波数 $(f_{sw(max)})_{nom}$ で動作します。

$$(f_{sw(max)})_{nom} = \frac{f_{OSC(nom)}}{2} \cong \frac{26 \cdot 10^{-6}}{C_{pin4}} \quad (\text{eq. 12})$$

例えば、220 pFのコンデンサ負荷からは、次のクランプ周波数が導かれます。

$$(f_{sw(max)})_{nom} \cong \frac{26 \cdot 10^{-6}}{220 \cdot 10^{-9}} \cong 118 \text{ kHz} \quad (\text{eq. 13})$$

周波数フォールドバック

NCP1631は、軽負荷時の効率を改善するために、周波数フォールドバック機能を採用しています。実際には、Figure 3に示すように、負荷が設定レベル以下に低下した場合は、発振器の充放電電流は一定ではなく電力に比例します。

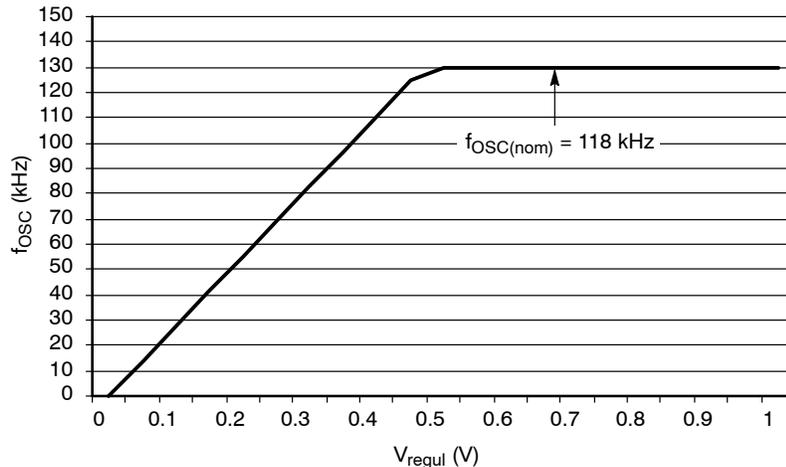


Figure 3. Frequency Fold-back

周波数フォールドバックに関する電力スレッシュホールドの設定

NCP1631ピン配列のピン6は、供給する電力に比例する V_{REGUL} 信号を出力します。ピン6とグランドの間に配置する抵抗(R_{FF})は、次のようにピン6の電流(I_{FF})を調整します。

$$I_{FF} = \frac{V_{REGUL}}{R_{FF}} \quad \text{if } \left(\frac{V_{REGUL}}{R_{FF}} \leq 105 \mu\text{A} \right)$$

$$I_{FF} = 105 \mu\text{A} \quad \text{otherwise}$$

実際、クランプ周波数は V_{REGUL} に比例して増加する関数であり、($I_{OSC} = 105 \mu\text{A}$)のときに最大値に達するまではこの増加が続きます。

$$f_{OSC} = f_{OSC(nom)} \quad \text{if } (V_{REGUL} \geq R_{FF} \cdot 105 \mu\text{A})$$

$$f_{OSC} = \frac{V_{REGUL}}{R_{FF} \cdot 105 \mu\text{A}} \cdot f_{OSC(nom)} \quad \text{if } (V_{REGUL} \leq R_{FF} \cdot 105 \mu\text{A})$$

V_{REGUL} は0~1.66 Vの間で変動します。供給可能な電力は V_{REGUL} に比例するので、周波数フォールドバックに関する電力スレッシュホールドは、次のようになります。

$$(P_{in})_{FF} = \frac{R_{FF} \cdot 105 \mu\text{A}}{1.66 \text{ V}} \cdot (P_{in})_{HL} \cong \frac{R_{FF}}{15810} \cdot (P_{in})_{HL} \quad (\text{eq. 14})$$

ここで、

$(P_{in})_{FF}$ は、この値を下回っている場合は周波数が低下する入力電力

$(P_{in})_{HL}$ は、PFCステージが供給できる事実上最大レベルの電力です。この値は、タイミング抵抗の選択から得られた結果であり(「最大電力の調整」セクションを参照)、一般的にはある程度の余裕を見込

んでアプリケーションの最大電力より25%~30%大きい値に設定します。

例示したアプリケーションでは、4.7 kΩの抵抗をピン6に実装します(R_{FF} = 4.7 kΩ)。したがって、入力電力が次の(P_{in})_{FF}スレッシュホールドを下回ったときに周波数フォールドバックが発生します。

$$(P_{in})_{FF} = \frac{4.7 \cdot 10^3}{15810} \cdot (P_{in})_{HL} \cong 30\% \cdot (P_{in})_{HL} \quad (\text{eq. 15})$$

例示したアプリケーションでは、最大入力電力は325 Wです。目標とする最大電力を少なくとも25%上回る電力を供給できるように、PFCステージを設計することが推奨されます。実際には、((P_{in})_{HL} ≅ 494 W)を選択しました。したがって、入力電力が(30% × (P_{in})_{HL})、つまり約147 Wを下回ったときに周波数フォールドバックが発生します。

最小周波数の強制

NCP1631は、周波数を事実上0にまで引き下げました。データシートに詳細を記載し、Figure 4の簡略化した発振器ブロックで示すように、回路はI_{FF}電流を小さくすることにより、周波数を低くします。この電流が0に近づいた時点でも、発振器のコンデンサを充電するための35 μAの電流源は引き続き使用できますが、放電電流は0に近く、非常に長い放電時間を要し、非常に低い周波数になることが導かれます。

可聴ノイズの問題を防止するために、周波数が16 kHz以下に低下することを避けてください。簡潔な手段は、“OSC”ピンとグラウンドの間に抵抗(R_{Fmin})を配置し、最小の発振器放電電流を強制することです(Figure 4を参照)。

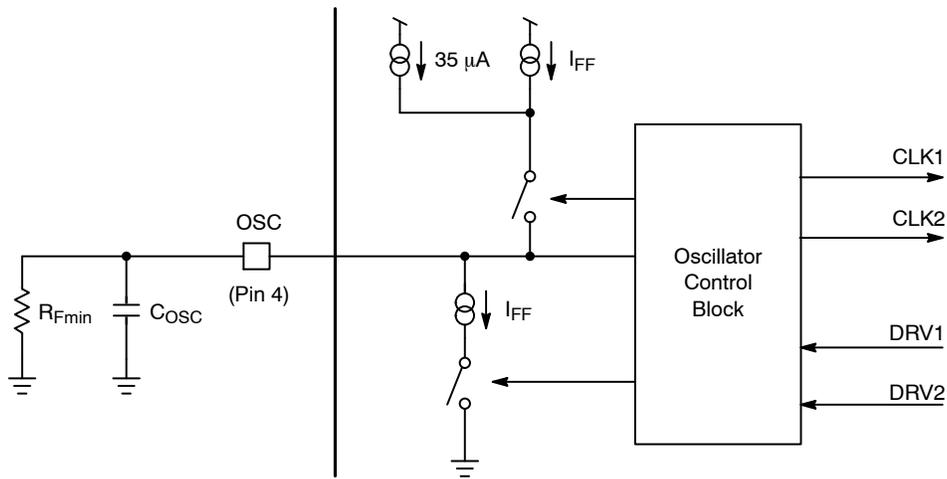


Figure 4. Adjustment of the Minimum Frequency

内部電流I_{FF}が0であることを想定すると、35 μAの充電電流、R_{Fmin}によって生成される継続的なリーク電流、およびC_{OSC}の両端での1 Vの振幅(発振器がスイッチング周波数をクランプしている間の振幅)を考慮して発振期間を計算できます。

この計算を実行すると、R_{Fmin}によって強制される最小クランプ周波数(分岐ごと)を次のように導出できます。

$$\begin{aligned} (f_{sw(max)})_{min} &= \frac{f_{OSC(min)}}{2} = & (\text{eq. 16}) \\ &= \frac{1}{2 \cdot R_{Fmin} \cdot C_{OSC} \cdot \left(0.22 + \ln \left(\frac{R_{Fmin} - 114000}{R_{Fmin} - 143000}\right)\right)} \end{aligned}$$

例示したアプリケーションでは、(R_{Fmin} = 270 kΩ)は約20 kHzの最小周波数を強制します。

備考: ピン6をグラウンドに直接接続すると、周波数フォールドバックが禁止されます。ピン6を(偶発的かどうかにかかわらず)グラウンドに接続した場合は、全負荷範囲にわたって回路は公称クランプ周波数で動作します。

ブラウンアウト回路

ライン・ブラウンアウト端子(ピン7)は標準で、PFC
入力電圧(V_{IN})の一部を受け取ります。PFCの動作中、
 V_{IN} は整流された正弦波なので、コンデンサでACライ

ン・リップルを平滑化し、(V_{IN})の平均値の一部がブ
ラウンアウト・ピンに印加されるようにする必要があります。

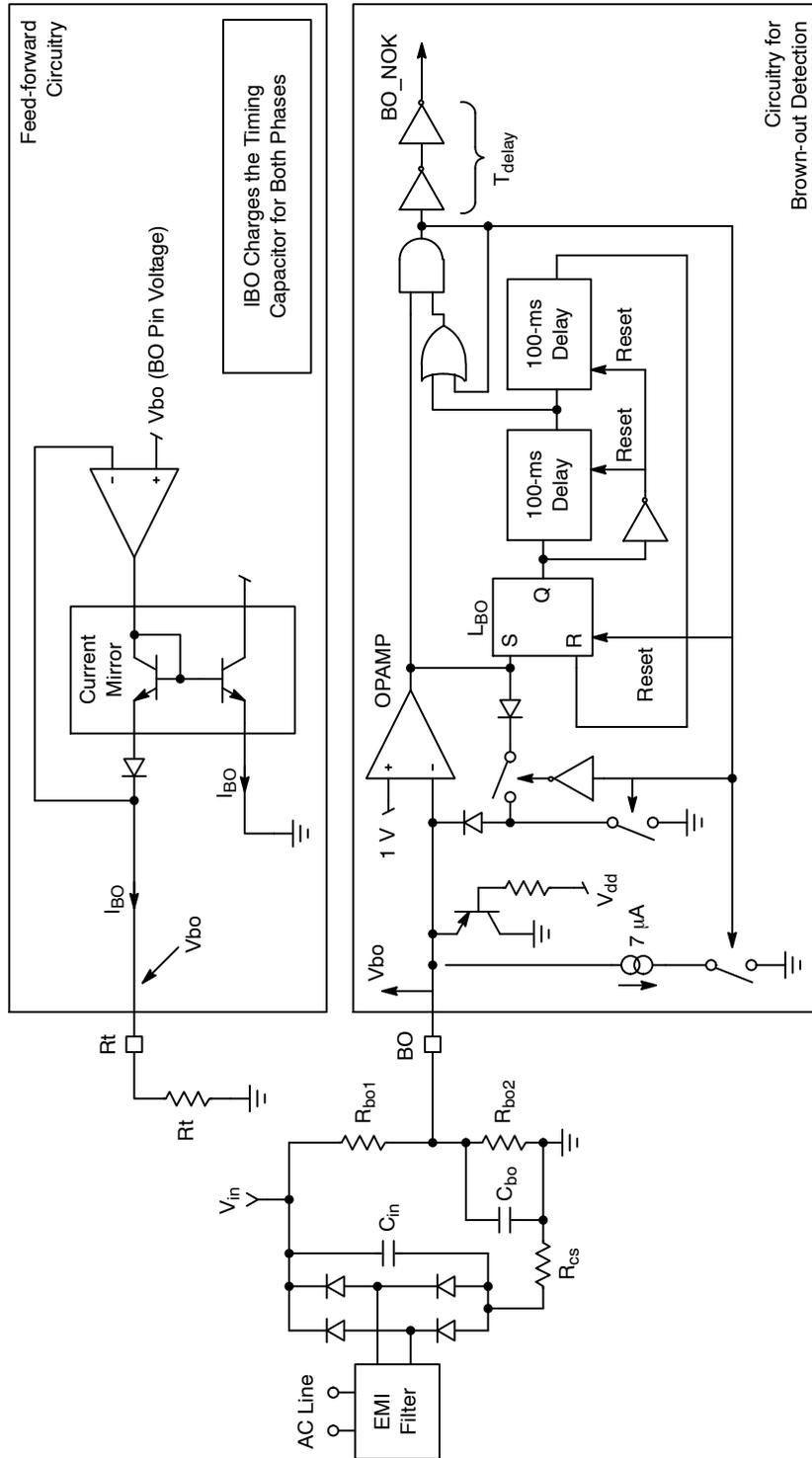


Figure 5. Brown-out Block

Figure 5に示すように、ブラウンアウト・ブロックには2つの機能があります。

1. フィードフォワード：ブラウンアウト・ピンの電圧はバッファされ、内部電流 I_{BO} を生成します。この電流は、入力電圧の平均値に比例し、ピン3の抵抗(R_f)と組み合わせられます。この電流は2乗され、2個の分岐のオン時間を制御する内部のタイミング・コンデンサを充電する電流を形成します。実際、オン時間は、ラインの大きさの2乗に反比例します。フィードフォワード機能により、伝達関数および電力供給はACライン・レベルから独立しています。
2. ライン振幅の検出が非常に小さくなります。ブラウンアウト状態が検出された場合、この機能で要求されるように、ヒステリシスの目的で、 $7\mu A$ の電流源がBOピンの電圧を低くします。従来型のアプリケーションでは、検知される電圧はPFCステージの状態に応じて大きく異なります。
 - B動作前、PFCステージはオフで、入力ブリッジはピーク検出器として動作します (Figure 6を参照)。その結果、入力電圧はおお

むね平坦であり、ACラインの振幅にほぼ等しくなります。

$$V_{IN} = \sqrt{2} \cdot V_{in,rms}$$

ここでは、 $V_{in,rms}$ はラインのrms電圧です。したがって、ピン7に印加される電圧は次のようになります。

$$V_{pin7} = \sqrt{2} \cdot V_{in,rms} \cdot \frac{R_{bo2}}{R_{bo1} + R_{bo2}}$$

- PFCステージの動作が開始された後、入力電圧は整流された正弦波になり、ピン7に印加される電圧は次のようになります。

$$V_{pin7} = \frac{2 \cdot \sqrt{2} \cdot V_{in,rms}}{\pi} \cdot \frac{R_{bo2}}{R_{bo1} + R_{bo2}}$$

つまり、前の値の約64%です。

したがって、従来型のアプリケーションでは、PFCが動作している場合は、同じライン振幅から、36%低いBOピン電圧を導くことになりました。この理由で、大きいヒステリシスが必要です。

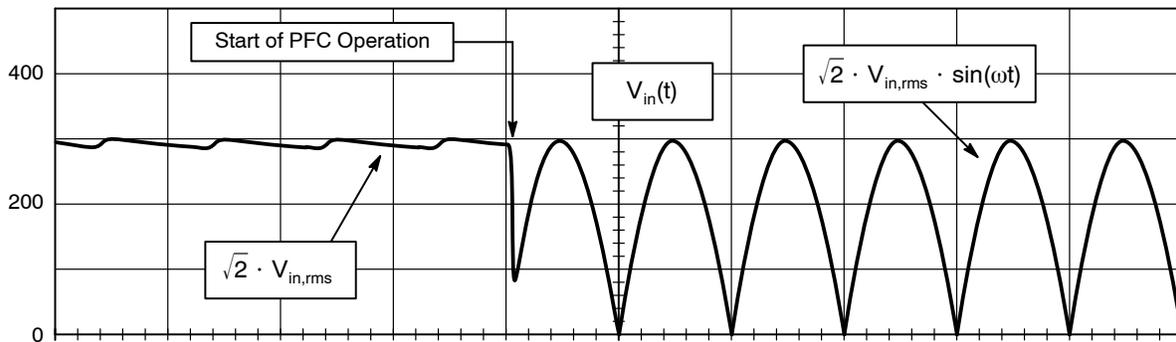


Figure 6. Typical Input Voltage of a PFC Stage

Figure 5の C_{bo} 、 R_{bo1} 、および R_{bo2} の計算

1. 回路がブラウンアウトを検出し、回復動作を実行することになるライン・レベルを定義します:

例示したアプリケーションでは、 $90 V_{rms}$ で動作するように規定しました。この値は、次のスレッショルドを選択するときに役立つ可能性があります。

- ライン電圧が $(V_{in,rms})_{boH} = 81 V$ ($90 V$ の90%)を上回ったときに、システムは動作を開始します。
- ライン電圧が $(V_{in,rms})_{boL} = 72 V$ ($90 V$ の80%)を下回ったときにシステムは障害を検出します。

2. V_{pin7} (BOピンの電圧)がBOのスレッショルドと交差するとき(V_{pin7} の立ち上がりと立ち下がり)の平均入力電圧を定義します:

ライン電圧がBOスレッショルド以下の場合、内部電流源($I_{HYST} = 7 \mu A$ 、標準)が起動されてある程度のヒステリシスが発生し、次の場合に回路が回復を実行します。

$$\frac{R_{bo2}}{R_{bo1} + R_{bo2}} \cdot (V_{in,avg})_{boH} - \left(\frac{R_{bo1} \cdot R_{bo2}}{R_{bo1} + R_{bo2}} \cdot I_{HYST} \right) = V_{bo(th)} \quad (eq. 17)$$

ここで、 $(V_{in,avg})_{boH}$ は平均入力電圧であり、この値を上回ると回路がオンになります。 $V_{bo(th)}$ はBOの内部スレッショルドです(標準で、 $1 V$)。

したがって、

$$(V_{in,avg})_{boH} = \left(\frac{R_{bo1} + R_{bo2}}{R_{bo2}} \cdot V_{bo(th)} \right) + (R_{bo1} \cdot I_{HYST}) \quad (eq. 18)$$

ライン電圧がBOスレッショルドを上回っている場合、内部電流源($I_{HYST} = 7 \mu A$ 、標準)はオフであり、BOピンの電圧は次のようになります。

$$V_{pin7} = k_{BO} \cdot V_{in,avg} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right) \quad (eq. 19)$$

ここで、

$(V_{in,avg})$ は平均入力電圧

f_{line} はライン周波数

f_{BO} は検出ネットワークの極周波数

$$\left(f_{BO} = \frac{R_{bo1} + R_{bo2}}{2\pi \cdot R_{bo1} \cdot R_{bo2} \cdot C_{bo}} \right)$$

k_{BO} はBO検出ネットワークの減少率

$$\left(k_{BO} = \frac{R_{bo2}}{R_{bo1} + R_{bo2}} \right)$$

項

$$\left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right)$$

はEquation 19の中にあり、BOピンの電圧リップル(第1高調波近似)を計算に含めることができます。

BOピンの電圧が $V_{bo(th)}$ (BOの内部スレッショルドであり、標準1 V)以下になった場合はブラウンアウト障害が検出されます。したがって、平均電圧が、次の式で表現される $(V_{in,avg})_{boL}$ レベル以下の場合、BO保護がトリガされます。

$$(V_{in,avg})_{boL} = \frac{V_{BO(th)}}{k_{BO} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right)} \quad (eq. 20)$$

ここで、 $(V_{in,avg})_{boL}$ は平均入力電圧であり、この値以下になると回路がオフになります。 f_{BO} は検出ネットワークの極周波数です。

$$\left(f_{BO} = \frac{R_{bo1} + R_{bo2}}{2\pi \cdot R_{bo1} \cdot R_{bo2} \cdot C_{bo}} \right)$$

また、 f_{line} はライン周波数です。

$$R_{bo1} = \frac{(V_{in,avg})_{boH} - \left[(V_{in,avg})_{boL} \cdot \left(1 - \frac{f_{line}}{3 \cdot f_{line}} \right) \right]}{I_{HYST}} \cong \frac{(V_{in,avg})_{boH} - (0.967 \cdot (V_{in,avg})_{boL})}{I_{HYST}} \quad (eq. 25)$$

$$R_{bo2} = \frac{R_{bo1}}{\left(\frac{(V_{in,avg})_{boL}}{V_{BO(th)}} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right) \right) - 1} \cong \frac{R_{bo1}}{\left(0.967 \cdot \frac{(V_{in,avg})_{boL}}{V_{BO(th)}} \right) - 1} \quad (eq. 26)$$

1つの例として、従来型のPFCステージを考慮します。このステージでは、回路の動作時に、入力電圧の平均値が36%低下します(Figure 6に図示したとおり)。

したがって、次の値を選択します。

- ライン電圧が次の値を上回ったときに、システムは動作を開始します。

$$(V_{in,rms})_{boH} = 81 \text{ V}$$

3. 計算:

Equation 20から、ブラウンアウト減少率に関する次の式を導出できます。

$$K_{BO} = \frac{R_{bo2}}{R_{bo1} + R_{bo2}} = \frac{V_{BO(th)}}{(V_{in,avg})_{boL} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right)} \quad (eq. 21)$$

Equation 21をEquation 18に代入すると、次の式が導かれます。

$$(V_{in,avg})_{boH} = \left((V_{in,avg})_{boL} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right) \right) + (R_{bo1} \cdot I_{HYST}) \quad (eq. 22)$$

その後、 R_{bo1} に関する次の式を導出できます。

$$R_{bo1} = \frac{(V_{in,avg})_{boH} - \left((V_{in,avg})_{boL} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right) \right)}{I_{HYST}} \quad (eq. 23)$$

R_{bo1} に関する上記の式を再使用すると、 R_{bo2} をEquation 21から導出できます。

$$R_{bo2} = \frac{R_{bo1}}{\left(\frac{(V_{in,avg})_{boL}}{V_{BO(th)}} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right) \right) - 1} \quad (eq. 24)$$

経験則として次の式を想定します。

$$\left(f_{BO} = \frac{f_{line}}{10} \right)$$

つまり、60 Hzラインの場合は6 Hzになり、次の式が得られます。

- ライン電圧が次の値以下になったときに、システムは障害を検出します。

$$(V_{in,rms})_{boL} = 72 \text{ V}$$

対応する平均入力電圧スレッショルドは、次の式で与えられます。

$$(V_{in,avg})_{boH} = \sqrt{2} \cdot (V_{in,rms})_{boH} = \sqrt{2} \cdot 81 \quad (eq. 27)$$

および

$$(V_{in,avg})_{boL} = \frac{2\sqrt{2}}{\pi} \cdot (V_{in,rms})_{boL} = \frac{2\sqrt{2}}{\pi} \cdot 72 \quad (\text{eq. 28})$$

ここで、次の式を解く必要があります。

$$R_{bo1} \cong \frac{(\sqrt{2} \cdot 81) - \left(0.967 \cdot \frac{2\sqrt{2}}{\pi} \cdot 72\right)}{7 \cdot 10^{-6}} \cong 7410 \text{ k}\Omega \quad (\text{eq. 29})$$

$$R_{bo2} \cong \frac{7410 \cdot 10^3}{\left[\frac{0.967 \cdot \frac{2\sqrt{2}}{\pi} \cdot 72}{1}\right] - 1} \cong 120 \text{ k}\Omega \quad (\text{eq. 30})$$

$$C_{bo} = \frac{R_{bo1} + R_{bo2}}{2\pi \cdot R_{bo1} \cdot R_{bo2} \cdot \frac{f_{line}}{10}} \cong \frac{7410 \text{ k} + 120 \text{ k}}{2\pi \cdot 7410 \text{ k} \cdot 120 \text{ k} \cdot \frac{60}{10}} \cong 225 \text{ nF} \quad (\text{eq. 31})$$

実際には、4個の1.8 MΩ抵抗をR_{bo1}として直列に配置し(7.2 MΩの合成抵抗)、120 kΩの抵抗をR_{bo2}として、220 nFのコンデンサをC_{bo}として使用します。

NCP1631のブラウンアウト回路には、ホールドアップ時間仕様を満たすための50 msブランキング遅延が内蔵されています(データシートを参照)。

最大電力の調整

瞬時ライン電流は、PFCステージの2個の分岐によって吸収された合計電流の(スイッチング周波数全体にわたって)平均化された値です。この値は次の式で与えられます。

$$I_{in}(t) = \frac{V_{in}(t)}{L} \cdot \frac{(R_t)^2 \cdot V_{REGUL}}{26.9 \cdot 10^{12} \cdot k_{BO}^2 \cdot V_{in,rms}^2} \quad (\text{eq. 32})$$

ここで、

$$\left(\frac{(R_t)^2 \cdot V_{REGUL}}{26.9 \cdot 10^{12} \cdot k_{BO}^2 \cdot V_{in,rms}^2} \right)$$

は各分岐のオン時間を表す式です。

- (V_{REGUL})は、内部信号であり、安定化ブロック(V_{CONTROL})の出力に直線的に依存します。(V_{REGUL})は、0~1.66 Vの範囲で変動します。
- I_{in}(t)およびV_{in}(t)は、瞬時ライン電流および瞬時ライン電圧です。
- V_{in,rms}はラインのrms電圧
- Lはコイルのインダクタンス
- k_{BO}はBO検出ネットワークの減少率

$$\left(k_{BO} = \frac{R_{bo2}}{R_{bo1} + R_{bo2}} \right)$$

I_{in}とV_{in}をかけると、瞬時電力を導出できます。

$$P_{in}(t) = \frac{(R_t)^2 \cdot V_{REGUL} \cdot V_{in}^2(t)}{26.9 \cdot 10^{12} \cdot L \cdot k_{BO}^2 \cdot V_{in,rms}^2} \quad (\text{eq. 33})$$

また、ライン期間全体にわたって瞬時電力を平均化すると、平均有効電力に関する次の式が与えられます。

$$P_{in,avg} = \frac{(R_t)^2 \cdot V_{REGUL}}{26.9 \cdot 10^{12} \cdot L \cdot k_{BO}^2} \quad (\text{eq. 34})$$

フィードフォワードの結果として、供給される電力はライン振幅に依存せず、(ブラウンアウト検出の目的で使用および制限設定される)入力電圧検出ネットワークのコイルのインダクタンスと、抵抗R_tのみの関数になります。この抵抗は、ピン3に接続されるタイミグ抵抗です。

V_{REGUL}は1.66 Vにクランプされるので、PFCステージから事実上供給できる最大電力((P_{in})_{HL})は、次の式で与えられます。

$$(P_{in})_{HL} = \frac{(R_t)^2 \cdot 1.66}{26.9 \cdot 10^{12} \cdot L \cdot k_{BO}^2} \cong \frac{(R_t)^2}{16.2 \cdot 10^{12} \cdot L \cdot k_{BO}^2} \quad (\text{eq. 35})$$

したがって、

$$R_t \cong 4025 \cdot 10^3 \cdot k_{BO} \cdot \sqrt{L \cdot (P_{in})_{HL}} \quad (\text{eq. 36})$$

突入時の余裕を見越して、((P_{in})_{HL})として、予期される最大入力電力をおよそ25%上回る値を選択する必要があります。つまり、例示したアプリケーションでは(125% × 325 W ≅ 400 W)になります。

例示したアプリケーションでは、

- L = 150 μH
- R_{bo1} = 7,200 kΩ、R_{bo2} = 120 kΩなので、

$$\left(k_{BO} = \frac{R_{bo2}}{R_{bo1} + R_{bo2}} = \frac{1}{61} \right)$$

したがって、

$$R_t \cong 4025 \cdot 10^3 \cdot \frac{1}{61} \cdot \sqrt{150 \cdot 10^{-6} \cdot 400} \cong 16 \cdot 2 \text{ k}\Omega \quad (\text{eq. 37})$$

18 kΩの抵抗を選択し、その結果、次の式が導かれます。

$$(P_{in})_{HL} = \frac{(18 \cdot 10^3)^2 \cdot 61^2}{16.2 \cdot 10^{12} \cdot 150 \cdot 10^{-6}} \cong 496 \text{ W}$$

フィードバックネットワーク

NCP1631はトランスコンダクタンス・エラー・アンプを組み込んでおり、標準で200 μ Sのトランスコンダクタンス・ゲインと ± 20 μ Aの最大能力を達成します(Figure 7を参照)。PFCステージの出力電圧は、抵抗分割によって外部で分圧され、フィードバック入力(ピン2)でモニタされます。バイアス電流は最小化され(500 nA未満)、ハイ・インピーダンス・フィードバック・ネットワークを使用できます。外部でループ補償を実行できるように、エラー・アンプの出力はピンから出力されます(ピン5)。

フィードバック/安定化外部素子の計算

R_{fb1} および R_{fb2} で構成されるFigure 7の抵抗分割は、PFC出力電圧が公称値に等しいときに、 V_{pin2} が内部リファレンス電圧($V_{REF} = 2.5$ V)に等しくなるように、PFC出力電圧に比例する電圧をピン2に供給する必要があります。言い換えると、

$$\frac{R_{fb2}}{R_{fb1} + R_{fb2}} \cdot V_{out,nom} = V_{REF} \quad (eq. 38)$$

または

$$\frac{R_{fb1}}{R_{fb2}} = \frac{V_{out,nom}}{V_{REF}} - 1 \quad (eq. 39)$$

フィードバック抵抗に関するもう1つの制限は、抵抗が消費する電力です。PFC出力の高電圧(標準で390 Vの範囲)によるバイアスを印加される R_{fb1} と R_{fb2} は、抵抗値が小さい場合でも容易に数百mWを消費する可能性があります。一般的に、バイアス電流を100 μ Aの範囲に設定することを目標にすると、損失とノイズ耐性の間で良好なトレードオフを達成できます。

この条件から、次の式が導かれます。

$$R_{fb2} = \frac{V_{REF}}{100 \mu A} = 25 \text{ k}\Omega \quad (eq. 40)$$

実際、例示したアプリケーションでは、($R_{fb2} = 27 \text{ k}\Omega$)を選択しました。Equation 39に従って、 R_{fb1} は次の式で与えられます。

$$R_{fb1} = R_{fb2} \cdot \left(\frac{V_{out,nom}}{V_{REF}} - 1 \right) \quad (eq. 41)$$

したがって、390 Vの安定化レベルをターゲットにします。

$$R_{fb1} = 27 \text{ k}\Omega \cdot \left(\frac{390}{2.5} - 1 \right) = 4185 \text{ k}\Omega \quad (eq. 42)$$

入力電圧検出ネットワークの場合と同様、単一の R_{fb1} 抵抗の代わりに、複数の抵抗を直列に配置する必要があります。例示したアプリケーションでは、(1,800 k Ω + 1,800 k Ω + 560 k Ω)のネットワークを選択します。この選択を、($R_{fb2} = 27 \text{ k}\Omega$)と組み合わせると、次の式が得られます。

$$\begin{aligned} V_{out,nom} &= \frac{R_{fb1} + R_{fb2}}{R_{fb2}} \cdot V_{REF} \quad (eq. 43) \\ &= \frac{1800 \text{ k} + 1800 \text{ k} + 560 \text{ k} + 27 \text{ k}}{27 \text{ k}} \cdot 2.5 \text{ V} \\ &\approx 388 \text{ V} \end{aligned}$$

補償

NCP1631はブラウンアウト入力電圧を使用して、ある程度のフィードフォワードを供給します。この結果、PFCステージの小信号の伝達関数をACライン振幅から独立させることができます。より具体的には、バルク・コンデンサのESRを無視できます。

$$\frac{\hat{V}_{out}}{\hat{V}_{REGUL}} = \frac{(R_t)^2 \cdot R_{out}}{53.8 \cdot 10^{12} \cdot L \cdot k_{BO}^2 \cdot V_{out,nom}} \cdot \frac{1}{1 + \left(s \cdot \frac{R_{out} \cdot C_{bulk}}{2} \right)} \quad (eq. 44)$$

ここで、

C_{bulk} はバルク・コンデンサです。

R_{out} は負荷の等価抵抗です。

R_t はピン3の外付け抵抗です。

L はPFCコイルのインダクタンスです。

k_{BO} はブラウンアウトの減少率です。

$V_{out,nom}$ はPFC出力の安定化レベルです。

ただし、高い力率比を実現するために、PFCステージは非常に低い制御帯域幅、つまり20 Hz以下の範囲を示す必要があります。したがって、負荷に先鋭な変動が発生した場合は、一般的に、過剰なオーバershootやアンダershootが生じます。NCP1631は過電圧保護(OVP)により、オーバershootを制限します(「過電圧保護」セクションを参照)。アンダershootを抑制するために、内部コンパレータはフィードバック(V_{pin2})を監視し、 V_{pin2} が公称値の95.5%を下回った場合は220 μ Aの電流源を接続し、補償コンデンサの充電を高速化します。最後に、コンパレータとエラー・アンプの積を求める場合、およそ10までの値になるのが普通です(Note 1)。

このダイナミック応答エンハンサを、高精度かつ設定可能な過電圧保護機能と組み合わせると、ライン/負荷の先鋭な過渡現象も含め、あらゆる条件下で出力電圧の拡散を提言できることが保証されます。

したがって、ほとんどのアプリケーションで、低い周波数の極を配置することで、帯域幅を大幅に制限できます。ただし、次の図で示すように、type2の補償を実装することが推奨されます。

1. The circuit disables this capability (dynamic response enhancer) until the PFC stage output voltage has reached its target level (that is when the "pfcOK" signal of the block diagram, is high). This is because, at the beginning of operation, the pin5 compensation network must charge slowly and gradually for a soft start-up.

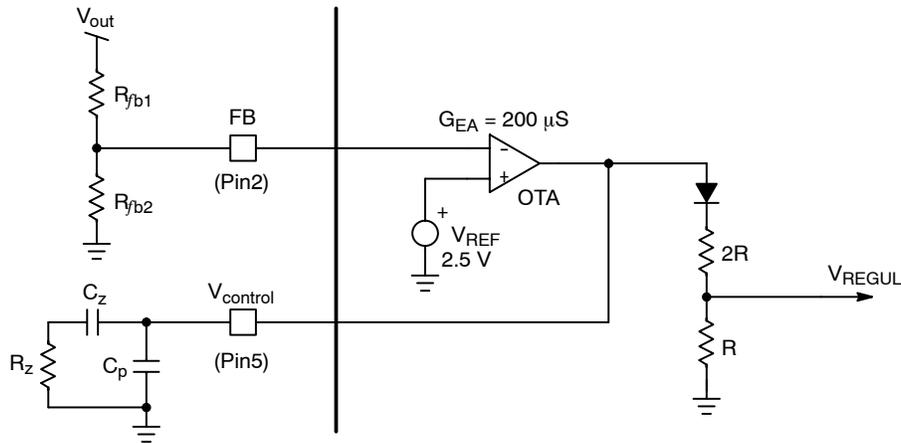


Figure 7. Regulation Trans-conductance Error Amplifier, Feed-back and Compensation Network

Type-2の補償器によって実現される伝達関数を制御するための出力は、次のようになります。

$$\frac{\hat{V}_{control}}{\hat{V}_{out}} = \frac{1 + sR_z C_z}{sR_o(C_z + C_p) \left(1 + sR_z \frac{C_z \cdot C_p}{C_z + C_p} \right)} \quad (eq. 45)$$

ここで、

$$R_o = \frac{V_{out,nom}}{V_{ref} \cdot G_{EA}}$$

G_{EA} はトランスコンダクタンス・エラー・アンプのゲイン(OTA)、 $V_{out,nom}$ は公称出力電圧(V_{out} 安定化レベル)、 V_{REF} はOTAの2.5 V電圧リファレンスです。

実際、NCP1631のPWMセクションは $V_{control}$ を直接使用することはなく、 V_{REGUL} を使用します。 $V_{control}$ と V_{REGUL} を連結する抵抗分割(5/9)を使用すると、次の式が導かれます。

$$\frac{\hat{V}_{REGUL}}{\hat{V}_{out}} = \frac{1 + sR_z C_z}{s \frac{9 \cdot R_o}{5} \cdot (C_z + C_p) \left(1 + sR_z \frac{C_z \cdot C_p}{C_z + C_p} \right)} \quad (eq. 46)$$

したがって、次の式が得られます。

$$\frac{\hat{V}_{REGUL}}{\hat{V}_{out}} = \frac{1 + \frac{s}{2\pi \cdot f_z}}{\frac{s}{2\pi \cdot f_{p0}} \left(1 + \frac{s}{2\pi \cdot f_{p1}} \right)} \quad (eq. 47)$$

ここで、

- f_z は、補償器の周波数0です。

$$f_z = \frac{1}{2\pi \cdot R_z \cdot C_z}$$

- f_{p1} は、補償器の高い周波数極の周波数です。

$$f_{p1} = \frac{1}{2\pi \cdot R_z \cdot \left(\frac{C_p \cdot C_z}{C_p + C_z} \right)}$$

- f_{p0} は、原点の極の周波数です。

$$f_{p0} = \frac{5}{18\pi \cdot R_o \cdot (C_p + C_z)}$$

- $R_o = \frac{V_{out,nom}}{V_{ref} \cdot G_{EA}}$

0と高い周波数極の配置:

60°の位相ブーストを達成することができ、したがって、60°の位相マージンを得るために、補償器の0を($f_c/4$)に配置し、高い周波数極を($4 \times f_c$)に配置することができます。ここで、 f_c は、選択したクロスオーバー周波数です。

この式から、次の式が導かれます。

$$f_{p1} = 4^2 \cdot f_z \quad (eq. 48)$$

f_{p1} と f_z をEquation 48に代入すると、次の式が導かれます。

$$\frac{C_p \cdot C_z}{C_p + C_z} = \frac{C_z}{16} \quad (eq. 49)$$

したがって、

$$C_z = 15 \cdot C_p \quad (eq. 50)$$

適切な帯域幅を達成するための原点への極の配置:

Equation 44は、PFCブーストの静的な原点を次のように規定します。

$$G_o = \frac{(R_{l1})^2 \cdot R_{out}}{53.8 \cdot 10^{12} \cdot L \cdot k_{BO}^2 \cdot V_{out,nom}} \quad (eq. 51)$$

f_c が望ましいクロスオーバー周波数である場合、昇圧コンバータの極が、補償器で選択した0の位置に設定されるように、負荷側で原点の極を配置する必要があります。

したがって、

$$-20 \cdot \log \left(\frac{f_c}{f_{p0}} \right) = -20 \cdot \log \left(G \left| \left(R_{out} = \frac{4}{\pi \cdot C_{bulk} \cdot f_c} \right) \right. \right) \quad (eq. 52)$$

または

$$f_{p0} = \frac{f_c}{G_0 \left| R_{out} = \frac{4}{\pi \cdot C_{bulk} \cdot f_c} \right.} \quad (\text{eq. 53})$$

ここから、次の式が導かれます。

$$f_{p0} = \frac{\frac{f_c}{4 \cdot R_t^2}}{\pi \cdot 53.8 \cdot 10^{12} \cdot L \cdot C_{bulk} \cdot k_{BO}^2 \cdot f_c \cdot V_{out,nom}} \quad (\text{eq. 54})$$

この式は次のように簡略化できます。

$$f_{p0} = \frac{\pi \cdot 53.8 \cdot 10^{12} \cdot L \cdot C_{bulk} \cdot k_{BO}^2 \cdot f_c^2 \cdot V_{out,nom}}{4 \cdot R_t^2} \quad (\text{eq. 55})$$

ここで、 k_{BO} はBO検出ネットワークの減少率

$$\left(k_{BO} = \frac{R_{bo2}}{R_{bo1} + R_{bo2}} \right)$$

f_{p0} を、Equation 55に示した表現で置き換えると、次の式が導かれます。

$$\begin{aligned} \frac{5}{18\pi \cdot R_0 \cdot (C_p + C_z)} &= \frac{5}{18\pi \cdot \left(\frac{V_{out,nom}}{V_{ref} \cdot G_{EA}} \right) \cdot (16 \cdot C_p)} \\ &= \frac{\pi \cdot 53.8 \cdot 10^{12} \cdot L \cdot C_{bulk} \cdot k_{BO}^2 \cdot f_c^2 \cdot V_{out,nom}}{4 \cdot R_t^2} \quad (\text{eq. 56}) \end{aligned}$$

G_{EA} と V_{ref} を標準値(それぞれ、200 μ Sと2.5 V)で置き換えると、 C_p を与える次の式が導かれます。

$$C_p \equiv \frac{V_{ref} \cdot G_{EA} \cdot R_t^2}{7646.2 \cdot 10^{12} \cdot L \cdot C_{bulk} \cdot k_{BO}^2 \cdot f_c^2 \cdot (V_{out,nom})^2} \quad (\text{eq. 57})$$

R_t をEquation 36に示した表現で置き換えると、前述の式が次のように簡略化されます。

$$C_p \equiv \frac{1.06 \cdot 10^{-6} \cdot (P_{in})_{HL}}{C_{bulk} \cdot f_c^2 \cdot (V_{out,nom})^2} \quad (\text{eq. 58})$$

R_z の計算

補償器の0を($f_c/4$)に配置すると、次の式が導かれます。

$$f_z = \frac{1}{2\pi \cdot R_z \cdot C_z} = \frac{f_c}{4} \quad (\text{eq. 59})$$

最後に、上記の式から、補償ネットワークを設計するための次の式を導出できます。

$$C_p \equiv \frac{1.06 \cdot 10^{-6} \cdot (P_{in})_{HL}}{C_{bulk} \cdot f_c^2 \cdot (V_{out,nom})^2} \quad (\text{eq. 60})$$

$$C_z = 15 \cdot C_p \quad (\text{eq. 61})$$

$$R_z = \frac{2}{\pi \cdot C_z \cdot f_c} \quad (\text{eq. 62})$$

例示したアプリケーションでは、

$$C_p = \frac{1.06 \cdot 10^{-6} \cdot 497}{100 \cdot 10^{-6} \cdot 20^2 \cdot 390^2} \equiv 86 \text{ nF} \quad (\text{eq. 63})$$

実際には、これに近い標準値である、68 nFのコンデンサを使用します。

$$C_z = 15 \cdot C_p = 1020 \text{ nF} \quad (\text{eq. 64})$$

実際には、1 μ Fの標準的なコンデンサを選択します。

最後に、

$$R_z = \frac{2}{\pi \cdot 1 \cdot 10^{-6} \cdot 20} \equiv 31.8 \text{ k}\Omega \quad (\text{eq. 65})$$

33 k Ω の抵抗を実装します。

60°の範囲の位相マージンを確保できるように、補償を計算します。高い周波数極を、より低い周波数に設定することもできます。実際には、 C_p を、推奨値の4倍まで大きくし(R_z と C_z のどちらも変更せずに)、 $V_{control}$ ピンのリップルを小さくし、THDをさらに改善することもできます。クロスオーバー周波数は変化しません。位相マージンの大きさを代償にすることで、この変更を実行できます。位相マージンは、最小30°まで狭めることができます。より具体的には、次のようになります。

$$\Phi_m = \arctan\left(\frac{f_c}{f_z}\right) - \arctan\left(\frac{f_c}{f_{p1}}\right) \quad (\text{eq. 66})$$

ここで、

- f_z は、補償器の周波数0です。

$$f_z = \frac{1}{2\pi \cdot R_z \cdot C_z}$$

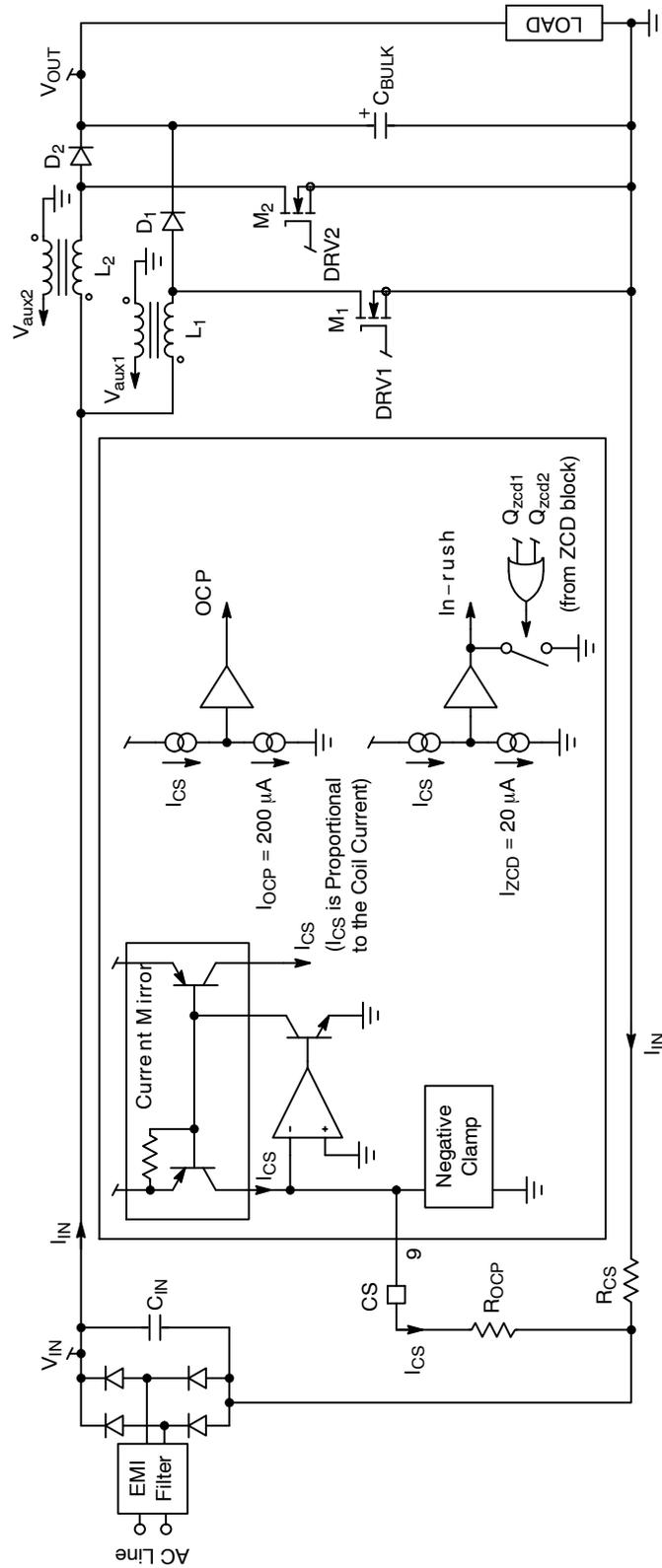
- f_{p1} は、補償器の高い周波数極の周波数です。

$$f_{p1} = \frac{1}{2\pi \cdot R_z \cdot \left(\frac{C_p \cdot C_z}{C_p + C_z} \right)}$$

C_p として150 nFのコンデンサを選択すると、次の式が導かれます。

$$(f_z \equiv 5 \text{ Hz}), (f_{p1} \equiv 37 \text{ Hz}), (\Phi_m \equiv 76^\circ - 28^\circ = 48^\circ)$$

CURRENT SENSE NETWORK



The CS block performs the over-current protection and detects the in-rush currents.

Figure 8. Current Sense Block

NCP1631は、コイルの電流に比例する負の電圧をモニタするように設計されています。実際には、電流センス抵抗(Figure 8のR_{CS})を帰還バスに挿入し、2個の分岐によって吸収された合計電流に比例する負の電圧を生成します。回路は、CSピンの電圧を0に維持するために必要とされる電流を供給するオペアンプを内蔵しています(Figure 8を参照)。抵抗R_{OCP}をCSピンとR_{CS}の間に挿入すると、次のようにピン9の電流を調整できます。

$$-(R_{CS} \cdot I_{in}) + (R_{OCP} \cdot I_{pin9}) = V_{pin9} \cong 0 \quad (\text{eq. 67})$$

ここから、次の式が導かれます。

$$I_{CS} = I_{pin9} = \frac{R_{CS}}{R_{OCP}} I_{in} \quad (\text{eq. 68})$$

ここで、**I_{in}**は、インタリーブ型PFCステージの2つの位相に吸い込まれた合計電流です。

$$I_{in,max} = 2\sqrt{2} \cdot \frac{(P_{in,avg})_{max}}{(V_{in,rms})_{LL}} \cdot \left[1 - \frac{V_{out,nom}}{4 \cdot (V_{out,nom} - (\sqrt{2} \cdot (V_{in,rms})_{LL}))} \right] \text{ if } (V_{in,rms})_{LL} \leq \frac{V_{out,nom}}{2\sqrt{2}} \quad (\text{eq. 71})$$

$$I_{in,max} = 2\sqrt{2} \cdot \frac{(P_{in,avg})_{max}}{(V_{in,rms})_{LL}} \cdot \left(1 - \frac{V_{out,nom}}{4 \cdot \sqrt{2} \cdot (V_{in,rms})_{LL}} \right) \text{ if } (V_{in,rms})_{LL} \geq \frac{V_{out,nom}}{2\sqrt{2}} \quad (\text{eq. 72})$$

ここで、

(**V_{in,rms}**)_{LL}は、rmsライン電圧の最小レベルです。

(**P_{in,avg}**)_{max}は入力平均電力の最大レベルです。

V_{out,nom}は出力電圧の公称レベル(または出力安定化電圧)です。

回路は、サイクルごとに電流を制限するために、**I_{CS}**を内蔵の210 μA電流リファレンスと比較します。したがって、コイルの最大電流は次のようになります。

$$I_{in,max} = \frac{R_{OCP}}{R_{CS}} \cdot 210 \mu A \quad (\text{eq. 69})$$

最終的に、比率(**R_{OCP}/R_{CS}**)は、次の式に従って過電流制限を設定します。

$$\frac{R_{OCP}}{R_{CS}} = \frac{I_{in,max}}{210 \mu A} \quad (\text{eq. 70})$$

この電流制限を設定するために2個の外付け素子(**R_{OCP}**と**R_{CS}**)を使用しているため、損失とノイズ耐性の最善のトレードオフを達成するために、電流センス抵抗を最適化することができます。

• 2個の分岐に吸い込まれる最大電流：

[1]に示したように、インタリーブ型PFCに吸い込まれる合計電流は、次の式で与えられます。

例示したアプリケーションでは、

$$\left((V_{in,rms})_{LL} = 90 \leq \frac{V_{out,nom}}{2\sqrt{2}} = \frac{390}{2\sqrt{2}} \cong 138 \right)$$

したがって、

$$I_{in,max} = 2\sqrt{2} \cdot \frac{(P_{in,avg})_{max}}{(V_{in,rms})_{LL}} \cdot \left[1 - \frac{V_{out,nom}}{4 \cdot (V_{out,nom} - (\sqrt{2} \cdot (V_{in,rms})_{LL}))} \right] \quad (\text{eq. 73})$$

$$I_{in,max} = 2\sqrt{2} \cdot \frac{325}{90} \cdot \left[1 - \frac{390}{4 \cdot (390 - (\sqrt{2} \cdot 90))} \right] \cong 6.4 A \quad (\text{eq. 74})$$

• **R_{OCP}**と**R_{CS}**の選択：

入力電流リップルを無視すると、**R_{CS}**による損失は、次の簡略化した式で与えられます。

$$P_{RCS} = R_{CS} \cdot \left(\frac{P_{in,avg}}{V_{in,rms}} \right)^2 \quad (\text{eq. 75})$$

ラインが低く、最大電力を供給する場合のPFCステージの効率に及ぼす相対的な影響の関数として、**R_{CS}**を選択することもできます。**α**を、**R_{CS}**が消費する可能性のある伝略の相対割合とする場合、この条件から次の式が導かれます。

$$\alpha \cdot (P_{in,avg})_{max} = R_{CS} \cdot \left(\frac{(P_{in,avg})_{max}}{(V_{in,rms})_{min}} \right)^2 \quad (\text{eq. 76})$$

最後に、

$$R_{CS} = \alpha \cdot \frac{(V_{in,rms})_{min}^2}{(P_{in,avg})_{max}} \quad (\text{eq. 77})$$

および

$$R_{OCP} = R_{CS} \cdot \frac{I_{in,max}}{210 \mu A} \quad (\text{eq. 78})$$

一般的に、(**α = 0.2%**)に設定すると、損失とノイズ耐性の間で良好なトレードオフを達成できます(つまり、ラインが低い場合に電力の0.2%が**R_{CS}**で失われます)。

この条件から、 R_{CS} の次の値が導かれます。

$$R_{CS} = 0.2\% \cdot \frac{90^2}{325} \cong 50 \text{ m}\Omega \quad (\text{eq. 79})$$

ゼロ電流検出(ZCD)

各位相で、ブースト・インダクタから得られた巻線に基づいて、ゼロ電流検出(ZCD)情報が与えられます。スイッチがオンになった時点で、ZCDピンの電圧は次の値に等しくなります。

$$V_{zcd} = -\frac{V_{in}}{N} \quad (\text{eq. 81})$$

ここで、 V_{in} は瞬時ACライン電圧、 N は巻数比(一次側巻線数とZCD補助巻線数の比)です。

スイッチがオフになった時点で、ZCDピンの電圧は次の値に等しくなります。

$$V_{zcd} = \frac{V_{out} - V_{in}}{N} \quad (\text{eq. 82})$$

NCP1631は2個のZCDコンパレータを内蔵しています。

1. 最初のコンパレータは、分岐2からZCD電圧を受け取るピン1を検出します。
2. 2番目のコンパレータは、分岐1からZCD電圧を受け取るピン16を監視します。

これらのZCDコンパレータには0.5 Vのスレッシュホールドがあります(立ち上がり時、250 mVのヒステリシス)。したがって、あらゆる動作条件で消磁を行う間に、ZCDピンで少なくとも0.5 Vが取得されるように N をサイズ設定する必要があります。ZCDピンで取得される電圧は、高いラインで、正弦波の上端に達したときに最小値になることから、次の式が導かれます。

$$N \leq \frac{V_{out} - (\sqrt{2} \cdot (V_{in,rms})_{HL})}{0.5}$$

($(V_{in,rms})_{HL} = 265 \text{ V}$)、および($V_{out} = 390 \text{ V}$)の場合、 N を30未満にする必要があります。例示した設計では、巻線比として10を選択しました。

抵抗 R_{ZCD1} を、位相1のZCD巻線と分岐1のピン16の間、もう1つの抵抗 R_{ZCD2} を位相2のZCD巻線と分岐2のピン1の間に追加します。 R_{ZCD1} と R_{ZCD2} は、ピン1とピン16に対する流入または流出電流を制限します。この電流は、2 mAの範囲に設定してください(シンクとソースの両方とも)。一般的に、これらのピンに最大のストレスが加えられるのは、高いラインからシンク電流が流入する場合です。したがって、 R_{ZCD1} と R_{ZCD2} は、次の式を満たす十分な大きさを選択する必要があります。

この選択から、 R_{OCP} 抵抗の次の値が導かれます。

$$R_{OCP} = 50 \text{ m} \cdot \frac{6.4 \text{ A}}{210 \mu\text{A}} \cong 1.5 \text{ k}\Omega \quad (\text{eq. 80})$$

$$\begin{aligned} R_{ZCD1} = R_{ZCD2} &\geq \frac{\sqrt{2} \cdot (V_{in,rms})_{HL}}{I_{ZCD} \cdot N} = \\ &= \frac{\sqrt{2} \cdot 265}{2 \text{ m} \cdot 10} \cong 19 \text{ k}\Omega \end{aligned} \quad (\text{eq. 83})$$

22 k Ω を選択しました。

ただし、この抵抗の値と、ZCDピンの小さい寄生容量の値によって、ZCD巻線の情報が検出されて次にパルスの駆動を開始するタイミングが決まります。理想的には、ZCD抵抗は、最も低下した谷の時点で駆動を開始します。この場合は、ドレイン電圧が最小の時点でMOSFETがオンに復帰することになり、スイッチング損失が最小限に抑えられます。この目標を達成する R_{ZCD1} と R_{ZCD2} の値は、実験によって最善のものを見つけます。値が大きすぎると、ZCDイベントを検出するまでの遅延時間が長くなります。その場合、コントローラは不連続導通モード(DCM)で動作し力率が影響を受けます。逆に、ZCD抵抗が小さすぎる場合は、電圧が高いうちに次のドライバー・パルスが開始され、スイッチング効率が影響を受けます。

過電圧保護

NCP1631は低電圧保護と過電圧保護の目的で専用のピンを1本割り当てています。NCP1631の構成では、2個の個別のフィードバック・ネットワークを実装できます(Figure 10を参照)。

- 1個はピン4(フィードバック入力)に適用される安定化を目的とします。
- もう1個はOVP機能を目的とします。

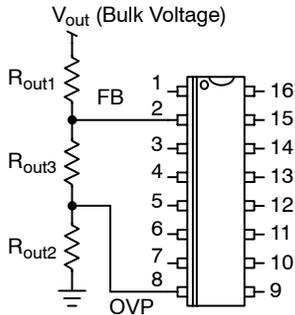


Figure 9. Configuration with One Feed-back Network for Both OVP and Regulation

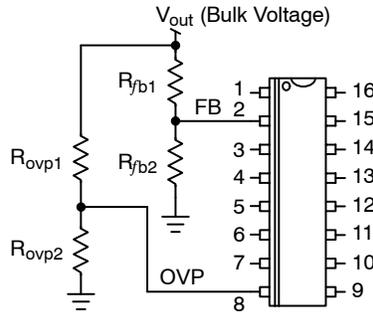


Figure 10. Configuration with Two Separate Feed-back Networks

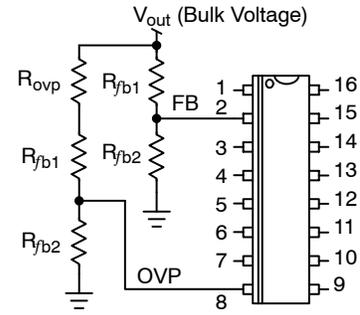


Figure 11. Another Configuration with Two Separate Feed-back Networks

二重フィードバック構成はある程度の冗長性を実現し、安全性レベルを向上させるので、2個のフィードバック編成のどちらかで障害が発生した場合でもPFCステージを保護できます。

ただし、安定化機能とOVP機能は同じリファレンス電圧($V_{REF} = 2.5 \text{ V}$)を使用するので、希望する場合は、Figure 9に示すように単一のフィードバック編成を使用することもできます。同じリファレンス電圧を使用している安定化ブロックとOVPブロックでは、 R_{out2} と R_{out3} の抵抗の比率でOVPスレッシュホールドを調整します。より具体的には、次のようになります。

- バルク安定化電圧は、次のようになります。

$$V_{out,nom} = \frac{R_{out1} + R_{out2} + R_{out3}}{R_{out2} + R_{out3}} \cdot V_{REF} \quad (\text{eq. 84})$$

- (バルク)OVPレベルは、次のようになります。

$$V_{out,ovp} = \frac{R_{out1} + R_{out2} + R_{out3}}{R_{out2}} \cdot V_{REF} \quad (\text{eq. 85})$$

- OVPレベルと安定化レベルの比は、次のようになります。

$$\frac{V_{out,ovp}}{V_{out,nom}} = 1 + \frac{R_{out3}}{R_{out2}} \quad (\text{eq. 86})$$

例えば、($R_{out3} = 5\% \times R_{out2}$)は、($V_{out,ovp} = 105\% \times V_{out,nom}$)より先行します。出力電圧がOVPレベルを上回っていることを回路が検出した直後、またOVPレベルを上回っている間は、電力スイッチはオフになり、電力の供給を停止します。

例示したアプリケーションでは、2個の個別の V_{out} 検出ネットワークを構成するオプションを選択しました(Figure 10の構成)。安定化ネットワークと同様、

モニタ抵抗のインピーダンスを次の値にする必要があります。

1. ほとんどの電源はスタンバイ要件を満たす必要がありますが、超過が発生してその要件に準拠できなくなる可能性が生じた場合に、損失を制限できる十分大きい値。
2. 良好なノイズ耐性を達成できる十分小さい値

ここでも、 $100 \mu\text{A}$ の範囲のバイアス電流を使用すると、一般的に良好なトレードオフを達成できます。

したがって、

$$R_{ovp2} = \frac{V_{ref}}{100 \mu\text{A}} = 25 \text{ k}\Omega \quad (\text{eq. 87})$$

実際、結果として($R_{ovp2} = 27 \text{ k}\Omega$)を選択しました。

$$R_{ovp1} = R_{ovp2} \cdot \left(\frac{V_{out,ovp}}{V_{REF}} - 1 \right) \quad (\text{eq. 88})$$

例示したアプリケーションでは、 410 V をターゲットとして、次の式が導かれます。

$$R_{ovp1} = 27 \text{ k}\Omega \cdot \left(\frac{410}{2.5} - 1 \right) = 4401 \text{ k}\Omega \quad (\text{eq. 89})$$

安全上の理由で、単一の R_{ovp1} の代わりに、複数の抵抗を直列に配置する必要があります。例示したアプリケーションでは、($1,800 \text{ k}\Omega + 1,800 \text{ k}\Omega + 820 \text{ k}\Omega$)のネットワークを選択します。

厳密なOVPレベルは、次のようになります。

$$\begin{aligned} V_{out,ovp} &= \frac{R_{ovp1} + R_{ovp2}}{R_{ovp2}} \cdot V_{REF} \quad (\text{eq. 90}) \\ &= \frac{1800 \text{ k} + 1800 \text{ k} + 820 \text{ k} + 27 \text{ k}}{27 \text{ k}} \cdot 2.5 \text{ V} \\ &\cong 412 \text{ V} \end{aligned}$$

備考:

Figure 11に示したように、OVP検出ネットワークの制限を設定する別の有効な手段は、次の選択を行うことです。

- $R_{ovp2} = R_{fb2}$
- $R_{ovp1} = R_{fb1} + R_{ovp}$ 、ここで、 R_{ovp} はOVP検出ネットワークの上側にある抵抗の一部です。

注:

$$V_{out,nom} = \frac{R_{fb1} + R_{fb2}}{R_{fb2}} \cdot V_{REF}$$

$$V_{out,ovp} = \frac{R_{ovp1} + R_{ovp2}}{R_{ovp2}} \cdot V_{REF} =$$

$$= \frac{R_{fb1} + R_{ovp} + R_{fb2}}{R_{fb2}} \cdot V_{REF}$$

上記の2つの式を結合すると、次の式が導かれます。

$$V_{out,ovp} = V_{out,nom} + \frac{R_{ovp}}{R_{fb2}} \cdot V_{REF}$$

つまり、オーバシュートが次の値を超過したときに、OVP保護がトリップします。

$$\left(\frac{R_{ovp}}{R_{fb2}} \cdot V_{REF} \right)$$

結論

このアプリケーション・ノートでは、インタリーブ型の2位相PFCの設計を容易にするための体系的なアプローチを推奨します。より具体的には、このペーパーでは、PFCステージの制限を設定するために必要とされる重要な式と設計基準を紹介しました。広範囲主電源に対応できる、300 Wの実際的な実装アプリケーションを使用して、このプロセスを図示しました。

推奨した方法に従って設計した300 Wのインタリーブ型PFCの性能に関する詳細は、NCP1631EVB/D [3]を参照してください。このアプリケーション・ノ

ートでは、比較的高いスイッチング周波数範囲(120 kHzの公称クランプ周波数)を選択したにもかかわらず、20%~100%の負荷範囲に対して、90 V_{rms}でほぼ95%という高い効率を維持できることを示しました。

以下の表で、NCP1631で駆動するインタリーブ型PFCを設計するときに役立つ主要な式を要約します。もう1つの表で、例示したアプリケーションの300 Wに関してこれらの式を計算した結果を示します。

Table 1. GENERAL EQUATIONS - SUMMARY

Power Components	Coil Selection	$L \geq \frac{(V_{in,rms})_{LL}^2 \cdot (V_{out,nom} - \sqrt{2} \cdot (V_{in,rms})_{LL})}{(P_{in,avg})_{max} \cdot V_{out,nom} \cdot f_{OSC(nom)}}$ $(I_{L,pk})_{max} = \sqrt{2} \cdot \frac{(P_{in,avg})_{max}}{(V_{in,rms})_{LL}}$ $(I_{L,rms})_{max} = \frac{1}{\sqrt{3}} \cdot \frac{(P_{in,avg})_{max}}{(V_{in,rms})_{LL}}$
	MOSFET Conduction Losses	$(P_{on})_{max} = \frac{1}{3} \cdot R_{DS(on)} \cdot \left(\frac{(P_{in,avg})_{max}}{(V_{in,rms})_{LL}} \right)^2 \cdot \left[1 - \frac{8\sqrt{2} \cdot (V_{in,rms})_{LL}}{3\pi \cdot V_{out,nom}} \right]$
	Bulk Capacitor	$(\delta V_{out})_{pk-pk} = \frac{P_{out,max}}{C_{bulk} \cdot \omega \cdot V_{out,nom}}$ $C_{bulk} \geq \frac{2 \cdot P_{out,max} \cdot t_{HOLD-UP}}{V_{out,nom}^2 - V_{out,min}^2}$ $(I_{C,rms})_{max} = \sqrt{\left(\frac{16\sqrt{2}}{9\pi} \cdot \frac{(P_{in,avg})_{max}^2}{(V_{in,rms})_{LL} \cdot V_{out,nom}} \right) - \left(\frac{(P_{out})_{max}}{V_{out,nom}} \right)^2}$

Table 1. GENERAL EQUATIONS – SUMMARY (continued)

Brown-out Block	BO Upper Resistor	$R_{bo1} = \frac{(V_{in,avg})_{boH} - \left((V_{in,avg})_{boL} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right) \right)}{I_{HYST}}$
	BO Bottom Resistor	$R_{bo2} = \frac{R_{bo1}}{\left(\frac{(V_{in,avg})_{boL}}{V_{BO(th)}} \cdot \left(1 - \frac{f_{BO}}{3 \cdot f_{line}} \right) \right) - 1}$
	BO Filtering Capacitor	$C_{bo} = \frac{R_{bo1} + R_{bo2}}{2\pi \cdot R_{bo1} \cdot R_{bo2} \cdot f_{BO}}$
Timing Resistor	Pin3 Resistor	$R_t = 4026 \cdot 10^3 \cdot k_{BO} \cdot \sqrt{L \cdot (P_{in})_{HL}}$
Oscillator	Oscillator Frequency (No Frequency Foldback)	$f_{OSC(nom)} \cong \frac{52 \cdot 10^{-6}}{C_{OSC}}$
	Clamp Frequency per Branch	$(f_{sw(max)})_{nom} = \frac{f_{OSC(nom)}}{2} \cong \frac{26 \cdot 10^{-6}}{C_{OSC}}$
	Fold-Forward Power Threshold	$(P_{in})_{FF} = \frac{R_{FF}}{15810 \Omega} \cdot (P_{in})_{HL}$
	Minimum Frequency (per Branch)	$(f_{sw(max)})_{min} = \frac{1}{2 \cdot R_{Fmin} \cdot C_{OSC} \cdot \left(0.22 + \ln \left(\frac{R_{Fmin} - 114000}{R_{Fmin} - 143000} \right) \right)}$
Feedback Resistors	Feedback Bottom Resistor	$R_{fb2} = \frac{V_{REF}}{I_{FB}}$
	Feedback Upper Resistor	$R_{fb1} = R_{fb2} \cdot \left(\frac{V_{out,nom}}{V_{REF}} - 1 \right)$
OVP Resistors	OVP Bottom Resistor	$R_{ovp2} = \frac{V_{REF}}{I_{FB}}$
	OVP Upper Resistor	$R_{ovp1} = R_{ovp2} \cdot \left(\frac{V_{out,ovp}}{V_{REF}} - 1 \right)$
Loop Compensation	C _p Capacitor of the Type2 Compensation	$C_p \cong \frac{1.06 \cdot 10^{-6} \cdot (P_{in})_{HL}}{C_{bulk} \cdot f_c^2 \cdot (V_{out,nom})^2}$
	C _z Capacitor of the Type2 Compensation	$C_z = 15 \cdot C_p$
	R _z Resistor of the Type2 Compensation	$R_z = \frac{2}{\pi \cdot C_z \cdot f_c}$

Table 1. GENERAL EQUATIONS – SUMMARY (continued)

Current Limitation	Maximum Level of the Input Current	$I_{in,max} = 2\sqrt{2} \cdot \frac{(P_{in,avg})_{max}}{(V_{in,rms})_{LL}} \cdot \left[1 - \frac{V_{out,nom}}{4 \cdot (V_{out,nom} - (\sqrt{2} \cdot (V_{in,rms})_{LL}))} \right]$ <p style="text-align: center;">if $(V_{in,rms})_{LL} \leq \frac{V_{out,nom}}{2\sqrt{2}}$</p> $I_{in,max} = 2\sqrt{2} \cdot \frac{(P_{in,avg})_{max}}{(V_{in,rms})_{LL}} \cdot \left(1 - \frac{V_{out,nom}}{4 \cdot \sqrt{2} \cdot (V_{in,rms})_{LL}} \right)$ <p style="text-align: center;">if $(V_{in,rms})_{LL} \geq \frac{V_{out,nom}}{2\sqrt{2}}$</p>
	Current Sense Resistor	$R_{CS} = \frac{P_{Rcs} \cdot (V_{in,rms})_{LL}^2}{(P_{in,avg})_{max}^2}$
	Over Current Resistor	$R_{OCP} = \frac{R_{CS} \cdot I_{in,max}}{210 \cdot 10^{-6}}$

- $f_{OSC(nom)}$ は周波数フォールドバックなしの発振器周波数です。
- $(f_{sw(max)})$ は(周波数フォールドバックなしの場合の)各分岐に関する公称クランプ周波数です。

$$\left(\frac{f_{OSC(nom)}}{2} \right)$$

- $(f_{sw(max)})_{min}$ は周波数フォールドバックの結果として生じた、各分岐に関する最小クランプ周波数です。
- $V_{out,nom}$ はPFCステージの公称出力電圧(安定化レベル)です。
- $(V_{in,rms})_{LL}$ はラインのrms電圧の最小レベルです。
- $(P_{in,avg})_{max}$ は入力平均電力の最大レベルです。
- $(I_{L,pk})_{max}$ は、インタリーブ型PFC(通常動作時)の1個の分岐に吸い込まれる最大ピーク電流です。
- $(I_{L,rms})_{max}$ は、インタリーブ型PFC(通常動作時)の1個の分岐に吸い込まれる最大rms電流です。
- P_{on} はMOSFETの導通損失です(1個の分岐)。
- $R_{DS(on)}$ はMOSFETのオン時抵抗です(1個の分岐)。
- $(\delta V_{out})_{pk-pk}$ は出力ピーク・ツー・ピーク・リップルです。
- ω はラインの角周波数です($\omega = 2\pi \times f_{line}$)。
- f_{line} はライン周波数です。
- C_{bulk} はバルク・コンデンサです。
- $t_{HOLD-UP}$ は指定のホールドアップ時間です。
- $(I_{C,rms})_{max}$ はバルク・コンデンサのrms電流です。与えられた計算は、抵抗負荷を想定しています。
- $V_{out,min}$ は下流コンバータで受け入れ可能な、出力電圧の最小レベルです。
- $(P_{in})_{HL}$ は、タイミング抵抗の選択によって許容される、PFCステージが供給できる事実上最大のレベル

です。突入時の余裕を見越して、 $((P_{in})_{HL})$ として、予期される最大入力電力をおよそ30%上回る値を選択する必要があります。つまり、

$$\left((P_{in})_{HL} = 130\% \cdot (P_{in,avg})_{max} \right)$$

- $(P_{in})_{FF}$ は、この値を下回っている場合は回路がスイッチング周波数の低下(周波数フォールドバック)を開始する入力電力レベルです。
- R_{FF} はピン6とグランドの間に配置し、周波数フォールドバックの特性を制御する抵抗です。
- R_{Fmin} は発振器ピンとグランドの間に配置し、最小周波数を調整する抵抗です。
 $f_{OSC(nom)}$ に関して与えられた計算式の中では、 $f_{OSC(nom)}$ の値に対する中程度の影響を考慮していません。
- R_{fb1} と R_{fb2} は、フィードバック検出抵抗です。
- R_{ovp1} と R_{ovp2} は、OVP検出抵抗です。
- $V_{out,ovp}$ はOVP出力電圧です。
- V_{REF} は内部の2.5 V電圧リファレンスです。
- R_{bo1} と R_{bo2} は、ブラウンアウト検出抵抗です。
- k_{BO} はブラウンアウトの減少率です。

$$\left(k_{BO} = \frac{R_{bo2}}{R_{bo1} + R_{bo2}} \right)$$

- f_{BO} は、BOピンの外付けコンデンサ(C_{bo})と、 R_{bo1} および R_{bo2} の組み合わせによって得られた周波数極です。
- I_{HYST} は、ヒステリシス目的で使用される、7 μ Aの内部電流源です。
- $(V_{in,avg})_{boH}$ は回路が動作を開始したときの、平均化された入力電圧です。

$$\left((V_{in,avg})_{boH} = \sqrt{2} \cdot V_{in,rms} \right)$$

これは従来型のPFCステージの場合です。

- $(V_{in,avg})_{boL}$ は、平均入力電圧で、この値を下回ると、ブラウンアウト保護がトリップします。

$$\left((V_{in,avg})_{boH} = \frac{2\sqrt{2}}{\pi} \cdot V_{in,rms} \right)$$

これは従来型のPFCステージの場合です。

- $V_{BO(th)}$ は内部の1Vブラウンアウト電圧リファレンスです。
- R_z , C_z と C_p は補償素子です。
- f_c はクロスオーバー周波数です。
- R_{CS} は電流センス抵抗です。
- P_{Rcs} は R_{sense} 全体の損失です。
一般的に、最大電力の0.2%に設定すると、ノイズ耐性と効率の間で良好なトレードオフを達成できます。
- R_{OCP} はCSピンと R_{CS} の間に配置する抵抗で、入力電流の最大レベル(2個の分岐によって吸収される合計電流)を設定します。

補償に関する備考:

60°の範囲の位相マージンを確保できるように、補償を計算します。高い周波数極を、より低い周波数に

設定することもできます。実際には、 C_p を、推奨値の4倍まで大きくし(R_z と C_z のどちらも変更せずに)、 $V_{control}$ ピンのリップルを小さくし、THDをさらに改善することもできます。位相マージンを小さくすることで、この変更を実行できます。位相マージンは、最小30°まで狭めることができます。

例1: 300 W、広範囲主電源アプリケーション

分岐ごとに、120 kHzの周波数クランプを選択します。最大出力電力が300 Wの場合、入力電力を最大およそ325 Wに設定できると想定します(ラインが最小の場合、92%の効率・これはある程度の余裕を見込んだ保守的な値です)。電力容量($(P_{in})_{HL}$)は、より大きい125%、つまり400 Wに設定しました。

最小入力電圧は90 V_{rms}であり、ラインvms電圧が81 Vを超えたときに回路が動作を開始し、ライン振幅が72 V以下になったときにブラウンアウト障害が検出されるようにブラウンアウト・ブロックの制限を設定しました。

安定化レベルを390 V ($V_{out,nom} = 390$ V)、OVPレベルを410 V ($V_{out,ovp} = 410$ V)に設定します。

100 μFのバルク・コンデンサを実装します。

消費電力が最大電力の0.2%を超えないように、電流抵抗を選択します($P_{Rsense} = 0.2\% \times (P_{in,avg})_{max}$)。

Table 2. EQUATIONS – SUMMARY

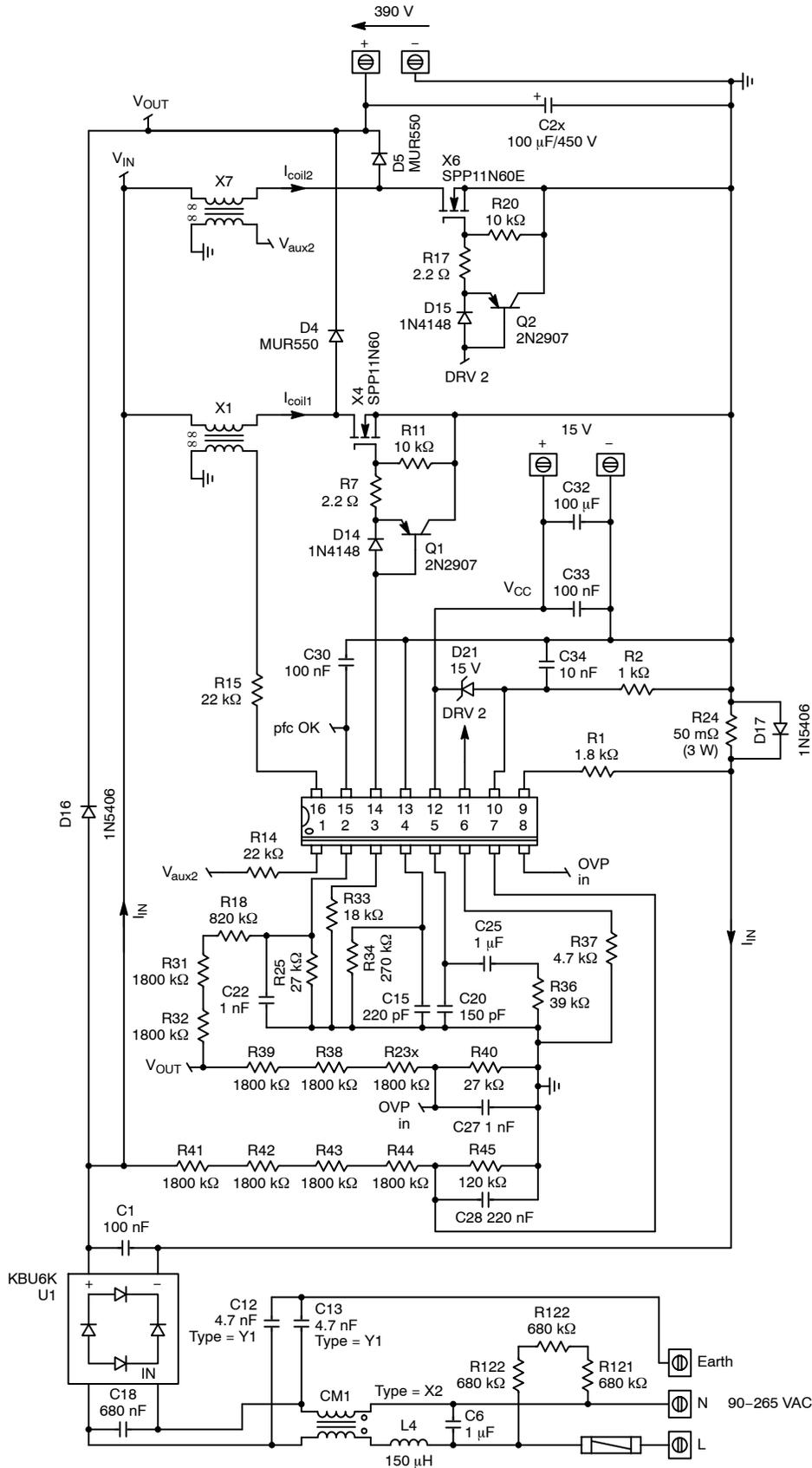
Power Components	Coil Selection	$L \geq \frac{90^2 \cdot (390 - \sqrt{2} \cdot 90)}{320 \cdot 390 \cdot 120 \text{ k}} \cong 140 \mu\text{H}$ $(I_{L,pk})_{max} = \sqrt{2} \cdot \frac{320}{90} \cong 5.0 \text{ A}$ $(I_{L,rms})_{max} = \frac{1}{\sqrt{3}} \cdot \frac{320}{90} \cong 2.1 \text{ A}$ <p>A 150-μH / 6 Apk / 2.5 A_{rms} coil was selected</p>
	MOSFET Conduction Losses	$(P_{on})_{max} = \frac{1}{3} \cdot R_{DS(on)} \cdot \left(\frac{320}{90}\right)^2 \cdot \left[1 - \frac{8\sqrt{2} \cdot 90}{3\pi \cdot 390}\right] \cong 3 \cdot R_{DS(on)}$
	Bulk Capacitor	$(\delta V_{out})_{pk-pk} = \frac{300}{100 \mu \cdot 2\pi \cdot 60 \cdot 390} \cong 20 \text{ V} \quad (f_{line} = 60 \text{ Hz})$ $C_{bulk} \geq \frac{2 \cdot 300 \cdot t_{HOLD-UP}}{390^2 - 330^2} \cong 0.014 \cdot t_{HOLD-UP}$ $(I_{C,rms})_{max} = \sqrt{\left(\frac{16\sqrt{2}}{9\pi} \cdot \frac{325^2}{90 \cdot 390}\right) - \left(\frac{300}{390}\right)^2} \cong 1.3 \text{ A}$
Brown-out Block	BO Upper Resistor	$R_{bo1} = \frac{115 - \left(65 \cdot \left(1 - \frac{10\%}{3}\right)\right)}{7 \cdot 10^{-6}} \cong 7450 \text{ k}\Omega \quad \Rightarrow 7200 \text{ k}\Omega$
	BO Bottom Resistor	$R_{bo2} = \frac{7200 \cdot 10^3}{\left(\frac{65}{1} \cdot \left(1 - \frac{10\%}{3}\right)\right) - 1} \cong 116 \text{ k}\Omega \quad \Rightarrow 120 \text{ k}\Omega$
	BO Filtering Capacitor	$C_{bo} = \frac{7200 \text{ k} + 120 \text{ k}}{2\pi \cdot 7200 \text{ k} \cdot 120 \text{ k} \cdot 10\% \cdot f_{line}} \cong \frac{13.5 \cdot 10^{-6}}{f_{line}} \cong 220 \text{ nF}$ <p>($f_{line} = 60 \text{ Hz}$)</p>

AND8407/D

Table 2. EQUATIONS – SUMMARY (continued)

Timing Resistor	Pin3 Resistor	$R_t = 4026 \cdot 10^3 \cdot \frac{120 \text{ k}}{7200 \text{ k} + 120 \text{ k}} \cdot \sqrt{150 \mu \cdot 400} \cong 16.2 \text{ k}\Omega \Rightarrow 18 \text{ k}\Omega$ $\Rightarrow (P_{in})_{HL} = 494 \text{ W}$
Oscillator	Oscillator Frequency (No Frequency Foldback)	$f_{OSC(nom)} \cong \frac{52 \cdot 10^{-6}}{220 \cdot 10^{-12}} \cong 236 \text{ kHz}$
	Clamp Frequency per Branch	$(f_{sw(max)})_{nom} = \frac{f_{OSC(nom)}}{2} \cong 118 \text{ kHz}$
	Fold-Forward Power Threshold	$(P_{in})_{FF} = \frac{R_{FF}}{15810 \Omega} \cdot (P_{in})_{HL} = \frac{4700 \Omega}{15810 \Omega} \cdot 494 \cong 147 \text{ W}$
	Minimum Frequency (per Branch)	$(f_{sw(max)})_{min} = \frac{1}{2 \cdot 270 \text{ k} \cdot 220 \text{ p} \cdot \left(0.22 + \ln\left(\frac{270 \text{ k} - 114 \text{ k}}{270 \text{ k} - 143 \text{ k}}\right)\right)} \cong 19.8 \text{ kHz}$
Feedback Resistors	Feedback Bottom Resistor	$R_{fb2} = \frac{2.5}{92 \mu} \cong 27 \text{ k}\Omega$
	Feedback Upper Resistor	$R_{fb1} = 27 \text{ k} \cdot \left(\frac{390}{2.5} - 1\right) = 4185 \text{ k}\Omega$
OVP Resistors	OVP Bottom Resistor	$R_{ovp2} = \frac{2.5}{92 \mu} \cong 27 \text{ k}\Omega$
	OVP Upper Resistor	$R_{ovp1} = 27 \text{ k} \cdot \left(\frac{410}{2.5} - 1\right) \cong 4400 \text{ k}\Omega$
Loop Compensation	C _p Capacitor of the Type2 Compensation	$C_p \cong \frac{1.06 \cdot 10^{-6} \cdot 494}{100 \cdot 10^{-6} \cdot 20^2 \cdot 390^2} \cong 86 \text{ nF} \Rightarrow 68 \text{ nF}$
	C _z Capacitor of the Type2 Compensation	$C_z = 15 \cdot 68 \text{ n} \cong 1.02 \mu\text{F} \Rightarrow 1.0 \mu\text{F}$
	R _z Resistor of the Type2 Compensation	$R_z = \frac{2}{\pi \cdot 1.0 \mu \cdot 20} \cong 31.8 \text{ k}\Omega \Rightarrow 33 \text{ k}\Omega$
Current Limitation	Maximum Level of the Input Current	$I_{in,max} = 2\sqrt{2} \cdot \frac{325}{90} \cdot \left[1 - \frac{390}{4 \cdot \left(390 - (\sqrt{2} \cdot 90)\right)}\right] \cong 6.4 \text{ A}$
	Current Sense Resistor	$R_{CS} = \frac{0.2\% \cdot 325 \cdot 90^2}{325^2} = 49.8 \text{ m}\Omega \Rightarrow 50 \text{ m}\Omega$
	Over Current Resistor	$R_{OCP} = \frac{50 \cdot 10^{-3} \cdot 6.4}{210 \cdot 10^{-6}} \cong 1.52 \text{ k}\Omega \Rightarrow 1.5 \text{ k}\Omega$

AND8407/D



Diodes **D16** and **D17** are implemented to derive the in-rush current that can take place during the start-up phase. **D17** is actually optional. It should be added only if the voltage across the current sense resistor can become so huge during the in-rush current, that it causes the current sense current (I_{pin9}) to exceed 10 mA. If placed, the **D17** forward voltage must be high enough not to clamp the current sense voltage (**R24** voltage) in normal operation. In our application, the **R24** voltage is lower than (50 mV × 6.4 A), i.e., 320 mV which is far below the **D17** forward voltage. **D21**, **R2** and **C34** are to latch off the part when V_{CC} exceeds 17.5 V (15 V of the Zener diode + the 2.5 V of the internal comparator threshold). When a fault is detected, the circuit is permanently shutdown until the part is reset. If such a protection is not necessary, these components can be removed and pin 10 can be grounded.

Figure 12. Application Schematic

参考文献

- [1] Joel Turchi, “Characteristics of Interleaved PFC Stages”, Application Note AND8355, <http://www.onsemi.com/pub/Collateral/AND8355-D.PDF>
- [2] Joel Turchi, “Designing a high-efficiency, 300-W, wide mains interleaved PFC”, Application Note AND8354, <http://www.onsemi.com/pub/Collateral/AND8354-D.PDF>
- [3] Stephanie Conseil, “Performance of a 300-W, wide mains interleaved PFC driven by the NCP1631”, NCP1631EV B/D, <http://www.onsemi.com/pub/Collateral/NCP1631EV B-D.PDF>

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標である。SCILLCは特許、商標、著作権、企業秘密と他の知的財産権に対する権利を所有するものとする。SCILLCの製品/特許の適用対象リストについては、以下でアクセスできる。www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしでこのリストにある製品の変更を行う権利を保有する。SCILLCは、特定目的のための製品の適合性に関して保証、表明をせず、SCILLCはまた、製品や回路の応用や使用から生じるいかなる責任も負わず、特に特別、結果的、付随的な損害を含むが、これらに限定されない全責任を否認するものとする。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、異なるアプリケーションでは変化する可能性があり実際に変化する可能性がある。「標準的」を含むすべての動作パラメータは、顧客の技術専門家によって顧客アプリケーションごとに確認されなければならない。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも譲渡しないものとする。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、SCILLC製品の故障により、怪我や死を引き起こす状況が起こり得るようなアプリケーションなどへの使用を目的に設計されておらず、また認可も受けていない。買手手が、そのような意図されたものではない、未許可のアプリケーション用にSCILLC製品を購入または使用した場合、たとえ申し立てにおいて、SCILLCがその部品の設計または製造に関して怠慢だったと主張されたとしても、買手手は、そのような意図せぬ使用、また未許可の使用に関連した怪我や死から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、また妥当な弁護士料のすべてを補償し、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、何らの損害も与えないものとする。SCILLCは雇用機会均等/差別撤廃雇用主である。この資料はあらゆる著作権法の対象となっており、いかなる方法によっても再販不可とする。

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative