

## 負荷スイッチ・アプリケーション でのMOSFETの使用



ON Semiconductor®

<http://onsemi.com>

### APPLICATION NOTE

#### はじめに

今日の市場において、消費電力の管理はかつてないほど重要です。携帯機器は、ますます高まる性能向上に対する要求を満たしながら、バッテリーの寿命を延長しようと日々開発が行われています。負荷スイッチは、システムが使用中の周辺機器やサブ回路に応じて適切な電力管理判断を下すための、単純でコストのかからない方法です。負荷スイッチはノートPC、携帯電話、携帯ゲーム機、その他多くの携帯機器に使用されています。

負荷スイッチは、システムによって制御され、電圧レールと特定の負荷の接続または切断を行います。未使用回路をオフにすると、システム全体の効率が向上する場合があります。負荷スイッチでは、必要なときに簡単に負荷に電力を供給するので、システムは性能を最大限に高めることができます。

#### 負荷スイッチの基本

負荷スイッチは、Figure 1に示すとおり、パス・トランジスタとオン/オフ制御ブロックの2つの主要素で構成されます。

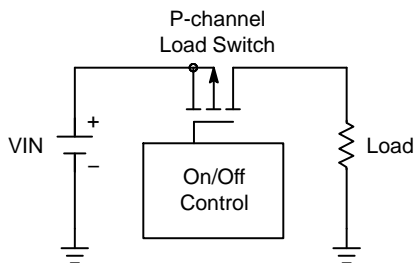


Figure 1. Example Load Switch Circuit

パス・トランジスタは、最も一般的にはMOSFET (NチャネルまたはPチャネル)で、オンのときに特定の負荷に電圧源を供給します。

#### NチャネルおよびPチャネルの検討事項

PチャネルまたはNチャネルの負荷スイッチの選択は、アプリケーションの具体的なニーズによります。NチャネルMOSFETには、PチャネルMOSFETよりも有利な点がいくつかあります。例えばNチャネルの多数キャリア(電子)のほうがPチャネルの多数キャリア(ホール)よりも移動度が高い性質があります。この理由から、ダイ面積が同じなら、 $R_{DS(on)}$ および

ゲート静電容量は、Nチャネル・トランジスタのほうが低くなります。したがって、大電流アプリケーションの場合はNチャネル・トランジスタのほうが好ましいと言えます。

負荷スイッチ回路にNチャネルMOSFETを使用するときは、ドレインを入力電圧レールに直接接続し、ソースを負荷に接続します。出力電圧は、負荷の両端の電圧と定義されるので、次のようになります。

$$V_S = V_{OUT} \quad (\text{eq. 1})$$

NチャネルMOSFETをターンオンさせるには、ゲート・ソース間電圧がデバイスのスレッショルド電圧よりも高くなければなりません。すなわち、次のようになります。

$$V_G \geq V_{OUT} + V_{th} \quad (\text{eq. 2})$$

式2を満たすには、ゲート制御用にもう1つ電圧レールが必要です。したがって、入力電圧レールはパス・トランジスタとは切り離して考えることができます。この理由から、ゲート・ソース間電圧 $V_{GS}$ がデバイスのスレッショルド電圧よりも高い限り、Nチャネル負荷スイッチを非常に低い入力電圧レール、またはより高い電圧レールに対して使用できます。MOSFETの最大定格および安全動作領域を超えないようにしなければなりません。

Figure 1のとおり、PチャネルMOSFETを負荷スイッチ回路に使用するときは、ソースを入力電圧レールに直接接続し、ドレインを負荷に接続します。Pチャネルの負荷スイッチをターンオンさせるには、ソース・ゲート間電圧がスレッショルド電圧よりも高くなければなりません。したがって、次のようになります。

$$V_{IN} \geq V_G + V_{th} \quad (\text{eq. 3})$$

最低でも、入力電圧レールは、選択したパス・トランジスタのスレッショルド電圧よりも高くなければなりません(負荷スイッチがターンオンするときのゲート電圧を0Vと仮定)。

PチャネルMOSFETには、NチャネルMOSFETよりも明らかに優れている点があります。それは、オン/オフ制御ブロックが単純であることです。Nチャネルの負荷スイッチにはゲート用の電圧レールが別途

必要ですが、Pチャンネルの負荷スイッチには不要です。NチャンネルMOSFETの場合と同様、PチャンネルMOSFETの最大定格および安全動作領域も遵守しなければなりません。

#### 負荷スイッチ制御回路の検討事項

負荷スイッチ回路にオン/オフ制御ブロックを実装する方法は複数あります。このセクションでは、NチャンネルとPチャンネルの負荷スイッチに対する制御回路の例を1つずつ示します。

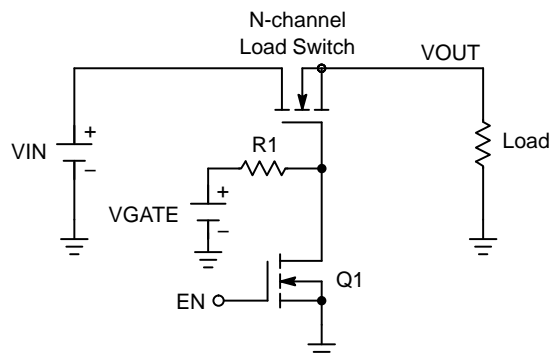


Figure 2. N-channel Example Control Circuit

Figure 2に、Nチャンネルのパス・トランジスタ用の負荷スイッチ制御回路の例を示します。負荷スイッチは、システムの電力管理制御回路からのロジック信号により、小信号NMOSトランジスタQ1を介してオン・オフされます。ENが“L”のときQ1はオフで、パス・トランジスタのゲートはVGATEにプルアップされてオン状態が維持されます。ENが“H”のときQ1はオンになり、パス・トランジスタのゲートはグランドにプルダウンされ、負荷スイッチはオフになります。抵抗R1は、Q1がオンのときにR1に流れる電流が数ミリ・アンペア以下になるような値にします。標準的な範囲は、1 k $\Omega$ ~10 k $\Omega$ です。

ゲート・ソース間に順方向バイアスを印加し続けるために、別の電圧源VGATEが必要です。式2で表すように、ゲート電圧は出力電圧とスレッショルド電圧との合計値よりも高くなければなりません。これは電圧レールを別途用意できないシステムには望ましくない場合があります。

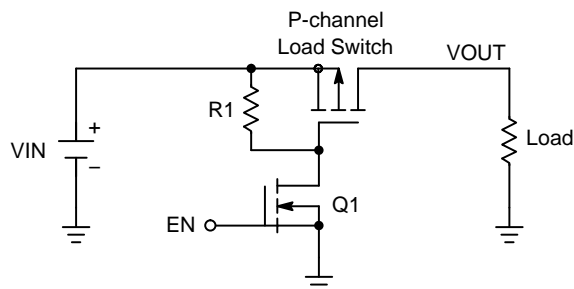


Figure 3. P-channel Example Control Circuit

Figure 3に、Pチャンネルのパス・トランジスタのための負荷スイッチ制御回路の例を示します。Nチャンネルの例と同様、負荷スイッチはシステムの電力管理制御回路からのロジック信号により、小信号

NMOSトランジスタQ1を介してオン・オフされます。ENが“L”のときQ1はオフで、ゲートはVINにプルアップされます。ENが“H”のときQ1はオンになり、パス・トランジスタのゲートはグランドにプルダウンされ、負荷スイッチはオンになります。入力電圧レールがPMOSトランジスタのスレッショルド電圧よりも高い限り、別途電圧源がなくても、ENが“H”のときPMOSトランジスタはオンになります。Nチャンネルの制御回路と同様、抵抗R1はQ1がオンのときにR1に流れる電流が数ミリ・アンペア以下になるような値にします。標準的な範囲は、1 k $\Omega$ ~10 k $\Omega$ です。

どちらの制御回路の場合も、小信号NMOSトランジスタQ1はパス・トランジスタと同じパッケージに集積できます。

#### 効率に関する検討事項

効率はシステム全体の電力管理を成功に導く鍵です。負荷スイッチ回路では、パス・トランジスタがターンオンするとパス・トランジスタの中を負荷電流が直接流れます。したがって、主な電力損失は伝導損失によるものです。

$$P_{\text{LOSS}} = I_{\text{LOAD}}^2 \cdot R_{\text{DS(on)}} \quad (\text{eq. 4})$$

式5に示すとおり、パス・トランジスタのR<sub>DS(ON)</sub>によって、入力電圧と出力電圧との間に電圧降下が生じます。大きな負荷電流または低い電圧レールが必要なアプリケーションの場合、この電圧降下が問題になります。この電圧降下は、負荷電流が増加すると大きくなるので、パス・トランジスタを選択するときは、最大負荷時の電圧降下を考慮しなければなりません。

$$V_{\text{OUT}} = V_{\text{IN}} - I_{\text{LOAD}} \cdot R_{\text{DS(on)}} \quad (\text{eq. 5})$$

先のセクションで説明したとおり、ダイ・サイズが同じなら、NチャンネルMOSFETのほうがPチャンネルMOSFETよりもR<sub>DS(on)</sub>の値は有利です。Nチャンネル・デバイスのR<sub>DS(on)</sub>は、同様なダイ面積のPチャンネル・デバイスのR<sub>DS(on)</sub>の半分になることがあります。この違いは、電流が大きいときに最も顕著ですが、電流が小さいときには、NチャンネルのR<sub>DS(on)</sub>の優位性は小さくなります。携帯電話や他の携帯用の低消費電力機器の場合は、Pチャンネルのパス・トランジスタを使用したほうが、制御回路が簡単で効率が高くなります。

これを説明するために、30 m $\Omega$ のNチャンネル・トランジスタと、50 m $\Omega$ のPチャンネル・トランジスタが同様なダイ・サイズを持っていると仮定しましょう。高電流アプリケーションと低電流アプリケーションについて、効率の影響を調べてみます。

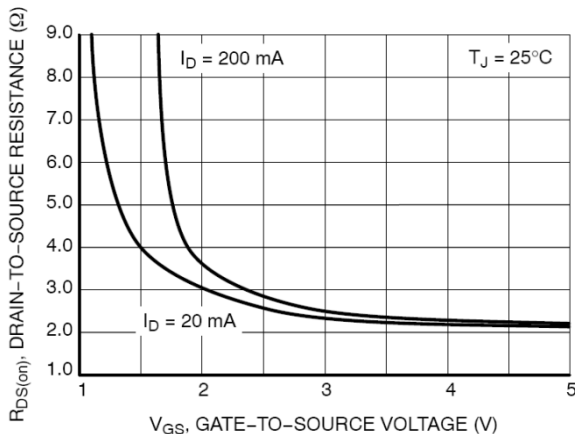
最初の例として、10 Aの最大負荷電流が必要なアプリケーションを検討します。式4および5を使用すると、Nチャンネル・トランジスタでは最大負荷時の電力損失が3 W、トランジスタ両端の電圧降下が300 mVと計算されます。Pチャンネル・トランジスタは、最大負荷時の電力損失が5 W、トランジスタ両端の電圧降下が500 mVです。

次に、最大電流が2 Aのアプリケーションを検討してみましょう。最大負荷時の電力損失は、Nチャンネル・デバイスの場合が120 mW、Pチャンネル・デバイスの場合が200 mWです。Nチャンネル・トランジスタの電圧降下は60 mV、Pチャンネル・トランジスタの場合は100 mVです。

最後の例として、最大負荷電流が850 mAのアプリケーションを検討します。30 mΩのNチャンネル・トランジスタの電力損失は21.7 mWで、同様のダイ・サイズで50 mΩのPチャンネル・トランジスタの電力損失は36.1 mWです。電流が少ないアプリケーションでは、NチャンネルのR<sub>DS(ON)</sub>の優位性はほとんどなくなります。Pチャンネルのパス・トランジスタは、R<sub>DS(ON)</sub>が8 mΩという小さい値になるように設計できます。負荷スイッチ回路の効率を最大にし、パス・トランジスタ両端の電圧降下を最小にするには、小さなR<sub>DS(ON)</sub>が不可欠です。負荷スイッチ・アプリケーションの具体的な条件を検討し、PMOSまたはNMOSパス・トランジスタを決定する必要があります。

**ゲート・ソース間電圧の検討事項**

パス・トランジスタのゲート・ソース間に印加される電圧は、R<sub>DS(ON)</sub>がゲート・ソース間の印加電圧に反比例するため、回路の効率に直接影響します。Figure 4に、V<sub>GS</sub>範囲でのR<sub>DS(ON)</sub>曲線の例を示します。



**Figure 4. Example R<sub>DS(ON)</sub> vs. V<sub>GS</sub> Curve**

パス・トランジスタを選択するときは、回路のV<sub>GS</sub>の電圧を検討する必要があります。動作領域がR<sub>DS(ON)</sub>曲線の屈曲部に近すぎると、伝導損失が増加し、ゲート・ソース間電圧が少し変化しただけでR<sub>DS(ON)</sub>が大きく変化することになります。

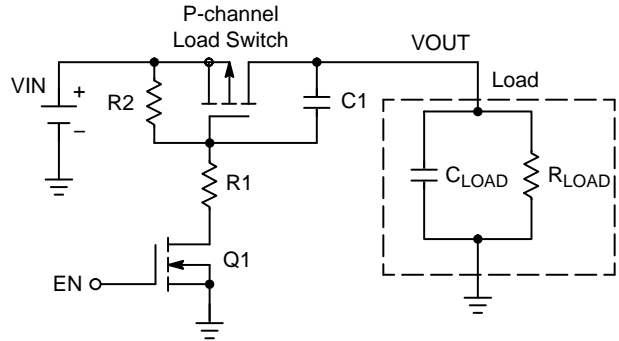
**ターンオンの検討事項**

回路の性能を最大化しながら個々の部品を安全に動作させるには、負荷スイッチのパス・トランジスタを適切にターンオンさせることが重要です。最適なターンオン速度は、具体的な用途と選択した負荷スイッチの特性によって異なります。ターンオン速度が速すぎると、入力電圧源に突入電流と呼ばれる過渡電流スパイクが発生します。

**突入電流**

突入電流が発生するのは、Figure 5に示すとおり、負荷スイッチが最初にターンオンし、容量性負荷に接続されたときです。容量性負荷の例としては、バッテリーやDC/DC回路、その他のサブ回路などがあります。パス・トランジスタのターンオン速度は、負荷スイッチの入力に現れる突入電流の大きさに直接影響します。

突入電流は、入力供給電圧を瞬間的に低下させるため、システム全体の機能に悪影響を及ぼすことがあります。さらに、突入電流スパイクは、負荷スイッチの回路部品に損傷を与えたり、部品の寿命を短縮するおそれがあります。



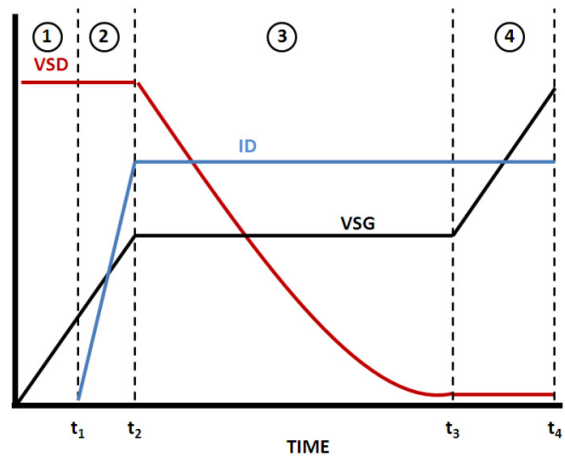
**Figure 5. Load Switch with Capacitive Load**

負荷スイッチが最初にターンオンすると、C<sub>LOAD</sub>の充電で負荷の入力に突入電流が発生します。これは式6から分かります。

$$I_{inrush} = C_{LOAD} \cdot \frac{dV}{dt} \quad (\text{eq. 6})$$

ターンオン速度が速いほど突入電流が大きくなります。この潜在的に危険な突入電流は、負荷スイッチのターンオン特性を制御すれば低減できます。

Figure 6に、簡略化したMOSFETターンオン時の伝達曲線を示します。ターンオンには主に4つの領域があり、それぞれを簡単に説明します。



**Figure 6. MOSFET Turn-on Waveforms**

領域1では、 $V_{SG}$ は $V_{TH}$ に到達するまで上昇します。MOSFETがオフのため、 $V_{SD}$ は $V_{DD}$ のままです。領域2では、 $V_{SG}$ が $V_{TH}$ を超えて上昇し、MOSFETがターンオンし始めます。また、 $I_D$ が最終的な負荷電流まで増加して、 $C_{GS}$ が充電されます。

領域3では、 $V_{SG}$ は一定のままですが、 $V_{SD}$ は飽和レベルまで低下し、 $C_{GD}$ が充電されます。領域4では、 $C_{GS}$ と $C_{GD}$ が両方ともフル充電され、MOSFETが完全にオンになり、 $V_{SG}$ が最終的な駆動電圧 $V_{DR}$ まで上昇します。プラトー電圧 $V_{PL}$ は次式のとおり定義されます。

$$V_{PL} = V_{th} + \frac{I_{LOAD}}{g_{fs}} \quad (\text{eq. 7})$$

Figure 7に示すとおり、負荷スイッチのターンオン速度を制御するために、外付け抵抗 $R1$ と外付けキャパシタ $C1$ を負荷スイッチ回路に追加します。

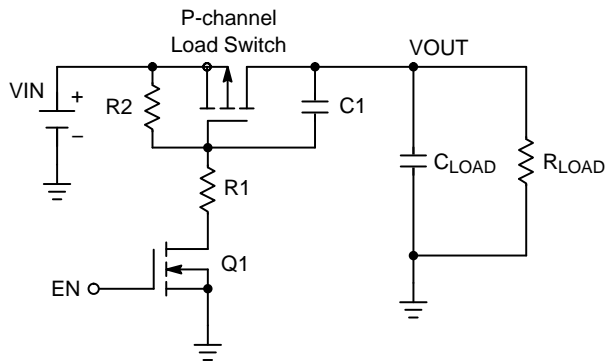


Figure 7. Inrush Current Limiting Circuit

$R1$ 、 $R2$ 、 $C1$ の値は、負荷スイッチ回路の性能にとって非常に重要です。 $C1$ は、負荷スイッチ・デバイスの $C_{GD}$ の存在を無視できるほど大きな値にしなければなりません。パス・トランジスタのドレインとソースとの間に $C1$ を配置することにより、 $V_{SD}$ 曲線の領域3が直線になり、MOSFETのスルーレート $dV_{SD}/dt$ を制御できます。

$R1$ と $R2$ は、パス・トランジスタのゲート電圧を決める分圧器を形成します。小信号Nチャネル・デバイスがオンのとき、 $R1$ と $R2$ の値は式8で求められます。

$$\frac{R_1}{R_1 + R_2} = 1 - \frac{V_{SG,MAX}}{V_{IN}} \quad (\text{eq. 8})$$

$V_{SG}$ がデバイスの最大定格を超えないようにするため、 $V_{SG,MAX}$ が使用されます。 $V_{SG,MAX}$ はデバイスのデータシートに記載されています(Figure 8を参照)。 $R2$ は、前記のセクションで説明したプルアップ抵抗であり、 $1\text{ k}\Omega \sim 10\text{ k}\Omega$ の範囲の値が推奨されます。

MAXIMUM RATINGS ( $T_J = 25^\circ\text{C}$  unless otherwise stated)

Parameter	Symbol	Value	Units
Drain-to-Source Voltage	$V_{DSS}$	-20	V
Gate-to-Source Voltage	$V_{GS}$	$\pm 8.0$	V

Figure 8. Maximum VGS Spec Example from Datasheet

$R1$ と $C1$ でパス・トランジスタのターンオン速度が決まります。 $C1$ は式9で求められます。ここで、 $I_{INRUSH}$ は、負荷スイッチ回路の望ましい最大突入電流です。

$$C_1 = \left( \frac{V_{IN} + V_{PL}}{R_1} + \frac{V_{PL}}{R_2} \right) \cdot \frac{C_{LOAD}}{I_{INRUSH}} \quad (\text{eq. 9})$$

式7を式9に代入すると、 $C1$ は次式のようにになります。

$$C_1 = \left[ \frac{V_{IN} + V_{th} - \left( \frac{I_{LOAD}}{g_{fs}} \right)}{R_1} + \frac{V_{th} - \left( \frac{I_{LOAD}}{g_{fs}} \right)}{R_2} \right] \cdot \frac{C_{LOAD}}{I_{INRUSH}} \quad (\text{eq. 10})$$

多くの設計で、等価 $C_{LOAD}$ の値は分からないと考えられます。分からない場合でも、 $C_{LOAD}$ の値は、 $R1$ と $C1$ を接続しない状態で負荷スイッチ回路の突入電流波形を測定すれば推定できます。Figure 9は、Figure 5に似た負荷スイッチ回路の突入電流波形の例です。

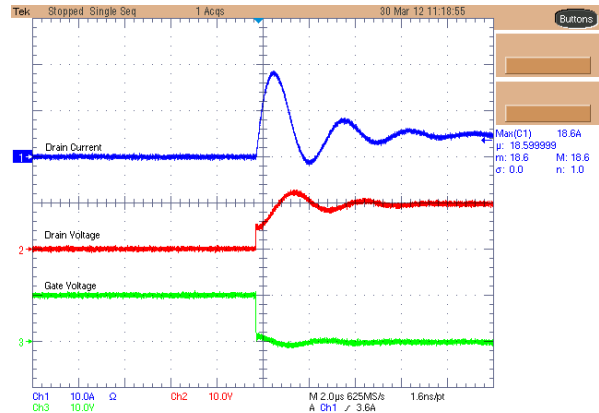


Figure 9. Example Inrush Current Without  $R1$  or  $C1$

負荷キャパシタンス $C_{LOAD}$ の値は、次式で推定できます。

$$C_{LOAD} = \frac{1}{2} \cdot \Delta t \cdot \Delta I \quad (\text{eq. 11})$$

Figure 9に示す電流波形の例では、 $C_{LOAD}$ は次のように推定されます。

$$C_{LOAD} = \frac{1}{2} \cdot 1.6\ \mu\text{s} \cdot 18\ \text{A} = 1.28\ \mu\text{F}$$

### 突入電流の例

Figure 7に示すPチャネル負荷スイッチ回路のパラメータを以下のとおりとします。

Table 1. LOAD SWITCH CIRCUIT EXAMPLE

Circuit Parameters	PMOS Parameters
$V_{IN} = 10\ \text{V}$	$V_{SD,MAX} = 20\ \text{V}$
$I_{LOAD,MAX} = 5\ \text{A}$	$V_{SG,MAX} = 8\ \text{V}$
$I_{IN,MAX} = 8\ \text{A}$	$V_{TH} = -0.67\ \text{V}$
$C_{LOAD} = 1\ \mu\text{F}$	$g_{fs} = 5.9\ \text{S}$

まずR1とR2を選択しなければなりません。この例では、R2に1 kΩの抵抗を選択しました。R1については、式8を変形してR1を解くことで計算しました。

$$R_1 = R_R \cdot \frac{V_{IN} - V_{SGMAX}}{V_{SGMAX}} = \frac{R_2}{4} = 250 \Omega$$

次に、式10とTable 1の各値を使用してC1を計算します。

$$C_1 = \left( \frac{10 - 0.67 - \left(\frac{5}{5.9}\right)}{250} + \frac{-0.67 - \left(\frac{5}{5.9}\right)}{1000} \right) \cdot \frac{1 \mu F}{3}$$

$$C_1 = 10.8 \text{ nF}$$

したがって、ここに示した回路例では、プルアップ抵抗(R1)を1 kΩ、R2を250 Ω、C1を10 nFとすれば、突入電流は3 Aに制限されます。

**ターンオン速度**

ターンオン速度は、負荷スイッチの挙動に重要な役割を果たします。先に述べたように、ターンオン速度が速いと突入電流が生じます。緩やかにターンオンさせれば、電流スパイクは減少します。しかしMOSFETのターンオン速度を遅くするときは注意が必要です。

Figure 10に、標準的な負荷スイッチのデータシートにある伝達曲線を示します。3つの異なる温度について、ゲート・ソース間電圧に対するドレイン電流の変化がプロットされています。

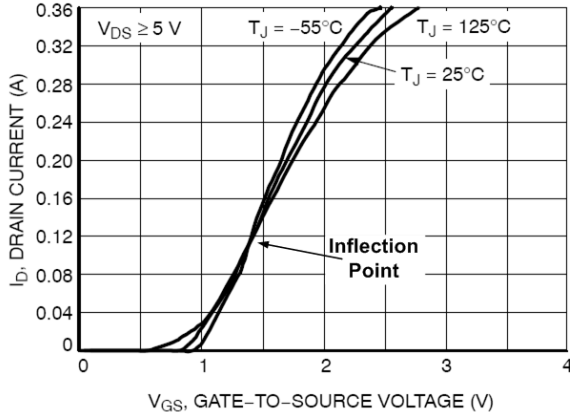


Figure 10. Example Transfer Curve for a Load Switch

3つの温度曲線すべてが、特定のVGSのところで交差しています。この交差点は「変曲点」と呼ばれます。VGSが変曲点よりも高い場合、RDS(on)は温度の上昇とともに増加します。したがって、デバイスの温度が高くなると、大きな電流を流しているセルの抵抗性が高くなり、電流は小さな電流を流しているセルとの間で分担されます。このようなMOSFETの特性によって、すべてのセルで電流が均等化されます。変曲点よりも低い場合、MOSFETはバイポーラ・トランジスタのような挙動をします。デバイスが高温になると、周囲のセルよりも大きな電流を流していたセルの電流は増え続けます。この動作領域

に長くどまったままの場合は、熱暴走が起こるおそれがあります。

負荷スイッチは、正しく機能させるために、VGSを変曲点よりも高く設定して動作させる必要があります。Figure 10に例として示したデバイスのスレッシュホールド電圧は約0.8 Vです。変曲点は1.75 Vの辺りです。例に示したデバイスの場合、VGSは1.8 V以上で動作させることが推奨されます。

**安全動作領域**

負荷スイッチの安全動作条件は、安全動作領域(SOA)によって規定されます。この領域を超えて動作させると、性能、信頼性、寿命が低下しかねないばかりか、システム内の他の部品に損傷を与えるおそれもあります。

負荷スイッチの連続電流定格は、アプリケーションでの最大負荷電流よりも高くなければなりません。同様に、MOSFETについても、VDSとVGSそれぞれの最大仕様を超えて動作させてはなりません。データシートには絶対最大定格が規定されており、安全動作領域(SOA)の図も記載されています。設計者はアプリケーションに対して、デバイスが規定されたSOAの範囲内で動作するかどうかを評価しなければなりません。

Figure 11に、Nチャネル・デバイスでのMOSFET SOAの例を示します。安全動作領域の外側境界は、デバイスの最大接合部温度時のRDS(on)、最大ドレイン電流IDM、定格降伏電圧VDSsによって決まります。IDMは、パッケージ、ソース端子ワイヤ、ゲート端子ワイヤ、ダイ特性によって上限が決まります。

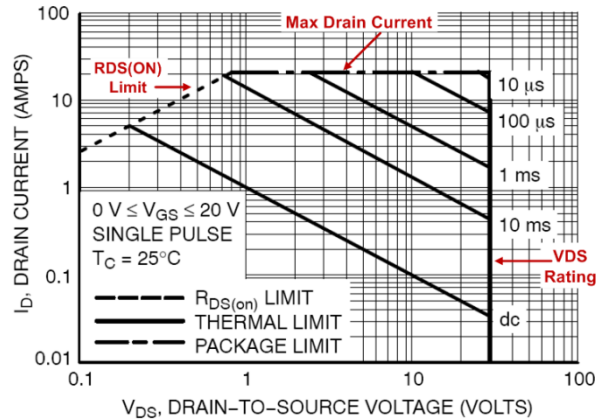


Figure 11. Example MOSFET SOA

SOA曲線を求めるのに使用される基本的な電力計算式および電流計算式は、以下のとおりです。

$$V_{DS} = \frac{P_D}{I_D} \quad \text{or} \quad I_D = \frac{P_D}{V_{DS}} \quad (\text{eq. 12})$$

$$I_D = \sqrt{\frac{R_D}{R_{DS(on)}, \text{ MAX@TJMAX}}} \quad (\text{eq. 13})$$

最初にSOAの境界線を描きます。IDとVDSそれぞれの最大値のところに線を引きます。次に、式12、13

を使用して $R_{DS(on)}$ の境界線を描いてエンドポイントを決めます。 $R_{DS(on)}$ の境界線の勾配は次の式から求められます。

$$\frac{R_D}{R_{DS(on)} \cdot \text{MAX@TJMAX}}$$

ドレイン電流の境界線は、デバイスの連続電力損失の最大値によって決まります。連続電力損失はデバイスのデータシートに規定されています。ドレイン電流の境界線は、 $R_{DS(on)}$ のリミット値と $V_{DS}$ のリミット値の2箇所でSOAの境界線と交差します。さらに、10 ms、1 ms、100  $\mu$ s、10  $\mu$ sという各パルス幅の単発パルスそれぞれについて線を引きます。安全動作領域は、 $I_{D,MAX}$ と $V_{DS,MAX}$ の各リミット値の内側で、かつ $R_{DS(on)}$ 、ドレイン電流、単発パルスのそれぞれに対応した直線の下側の領域です。

次にFigure 11の例に使用した、MOSFETデバイスのデータシート仕様を示します。

Table 2. EXAMPLE MOSFET DATASHEET SPECS

Datasheet Parameter	Datasheet Value
$BV_{DSS}$	30 V
$P_{D,CONTINUOUS}$	1 W
$I_{D,MAX}$	45 A
$R_{DS(ON)@TJMAX}$	33.5 m $\Omega$

Figure 11の例に使用したMOSFETの $R_{DS(on)}$ を表す直線は、式12、13とTable 2の値を使用して描くこと

ができます。最初のエンドポイントは、 $V_{DS}$ が0.1 Vのところ、2番目のエンドポイントは、 $I_D$ のリミット値である45 Aのところ、

同様に、式12、13を使用して、ドレイン電流を表す直線を描き、各エンドポイントを計算することができます。ドレイン電流を表す直線の最初のエンドポイントは、 $V_{DS}$ が30 Vのところ、式12と、Table 2の $P_D$ 値を使用すると、 $V_{DS}$ が30 Vのときの電流は0.03 Aと計算されます。2番目のエンドポイントは、ドレイン電流を表す直線が $R_{DS(on)}$ の境界線と交差するところ、したがって、式13を使用して計算したドレイン電流値を式12に代入すると、対応する電圧が求められます。この例のMOSFETの場合、ドレイン電流を表す直線は、0.18 Vと5.5 Aのところ、 $R_{DS(ON)}$ の境界線と交差します。 $V_{DS}$ および $I_D$ の計算値は、Figure 11で確認できます。

単発パルスに対応した各線は、ドレイン電流の線を描くのと同一方法および同じ式で計算されますが、10 ms、1 ms、100  $\mu$ s、10  $\mu$ sという各パルス幅に応じた電力損失が使用されます。

### オン・セミコンダクターの負荷スイッチ

オン・セミコンダクターは、様々なパッケージに封止したPチャネルおよびNチャネルの負荷スイッチを多数取り揃えています。構成としては、シングル、デュアル、およびコンプリメンタリを提供しています。Table 3は、現在オン・セミコンダクターが提供している膨大な種類の負荷スイッチのごく一部をリストしているにすぎません。全製品の一覧は、[www.onsemi.com](http://www.onsemi.com)をご覧ください。

Table 3. ON SEMICONDUCTOR LOAD SWITCHES

Package	Dimension (mm)	Part Number	Configuration	Pol	VDS (V)	VGS (V)	ID (A)	MAX $R_{DS(on)}$ ( $\Omega$ )			
								$V_{GS}$ 4.5 V	$V_{GS}$ 2.5 V	$V_{GS}$ 1.8 V	$V_{GS}$ 1.5 V
XLLGA-3	0.6 x 0.6 x 0.4	NTNS3A91PZ**	Single	P	-20	$\pm 8$	0.214	1.6	2.4	3.3	4.5
		NTNS3190NZ**	Single	N	-20	$\pm 8$	0.229	1.4	1.9	2.7	4.3
SOT-883	1.0 x 0.6 x 0.4	NTNS3A65PZ**	Single	P	-20	$\pm 8$	0.235	1.6	2.4	3.3	4.5
		NTNS3164NZ**	Single	N	-20	$\pm 8$	0.245	1.5	2.0	4.0	6.8
SOT-963	1.0 x 1.0 x 0.5	NTUD3170NZ	Dual	N	20	$\pm 8$	0.22	1.5	2.0	3.0	4.5
		NTUD3169CZ	Complimentary	N	-20	$\pm 8$	0.22	1.5	2.0	3.0	4.5
P	20			$\pm 8$	0.25	5.0	6.0	7.0	10.0		
SOT-723	1.2 x 1.2 x 0.5	NTK3139P**	Single	P	-20	$\pm 6$	0.78	0.48	0.67	0.95	2.2
		NTK3134N**	Single	N	20	$\pm 6$	0.89	0.35	0.45	0.65	1.2
UDFN	2.0 x 2.0 x 0.55	NTLUS3A18PZ**	Single	P	-20	$\pm 8$	8.2	0.018	0.028	0.050	0.090
		NTLUS3A39PZ**	Single	P	20	$\pm 8$	5.2	0.039	0.050	0.081	0.147
WDFN	3.3 x 3.3 x 0.8	NTTFS3A08PZ**	Single	P	20	$\pm 8$	14	0.0067	0.0090	--	--

\*\* New Products in Development. Samples Available Upon Request.

## AND9093/D

### 参考文献

- [1] C. S. Mitter. "Active Inrush Current Limiting Using MOSFETS." Application Note # AN1542. Motorola.
- [2] P. H. Wilson. "Controlling 'Inrush' Current for Load Switches in Battery Power Applications." EE Times Asia, July 2001.
- [3] Q. Deng. "A Primer on High-Side FET Load Switches." EE Times, May 2007.

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。[www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf)。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起り得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとして、SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

### PUBLICATION ORDERING INFORMATION

#### LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor  
P.O. Box 5163, Denver, Colorado 80217 USA  
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada  
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada  
Email: [orderlit@onsemi.com](mailto:orderlit@onsemi.com)

N. American Technical Support: 800-282-9855 Toll Free  
USA/Canada  
Europe, Middle East and Africa Technical Support:  
Phone: 421 33 790 2910  
Japan Customer Focus Center  
Phone: 81-3-5817-1050

ON Semiconductor Website: [www.onsemi.com](http://www.onsemi.com)

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative