



ON Semiconductor®

<http://onsemi.jp>

# ATP101

## P-Channel Power MOSFET -30V, -25A, 30mΩ, Single ATPAK

### 特長

- ・ 低オン抵抗
- ・ 薄型パッケージ
- ・ ハロゲンフリー対応
- ・ 大電流
- ・ 4.5V 駆動
- ・ 保護ダイオード入り

### 絶対最大定格 Absolute Maximum Ratings / Ta=25

| 項目                  | 記号               | 条件                     | 定格値          | unit |
|---------------------|------------------|------------------------|--------------|------|
| ドレイン・ソース電圧          | V <sub>DSS</sub> |                        | - 30         | V    |
| ゲート・ソース電圧           | V <sub>GSS</sub> |                        | ± 20         | V    |
| ドレイン電流 (DC)         | I <sub>D</sub>   |                        | - 25         | A    |
| ドレイン電流 (PW 10μs)    | I <sub>DP</sub>  | PW 10μs, duty cycle 1% | - 75         | A    |
| 許容損失                | PD               | T <sub>c</sub> =25     | 30           | W    |
| チャネル温度              | T <sub>ch</sub>  |                        | 150          |      |
| 保存周囲温度              | T <sub>stg</sub> |                        | - 55 ~ + 150 |      |
| アバランシェエネルギー (単発) *1 | E <sub>AS</sub>  |                        | 25           | mJ   |
| アバランシェ電流 *2         | I <sub>AV</sub>  |                        | - 13         | A    |

\*1. V<sub>DD</sub> = - 10V, L = 200μH, I<sub>AV</sub> = - 13A

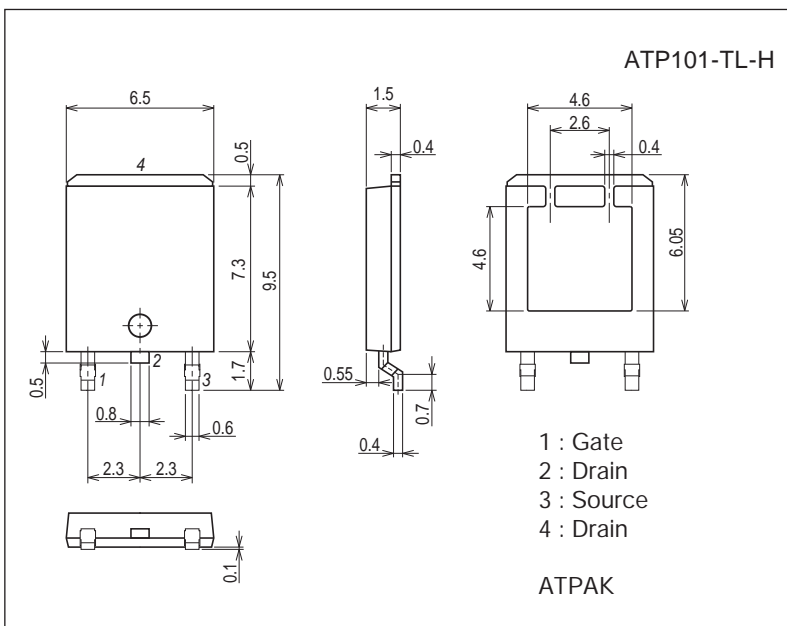
\*2. L 200μH, 1 パルス

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

### 外形図

unit : mm (typ)

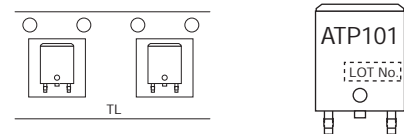
7057-001



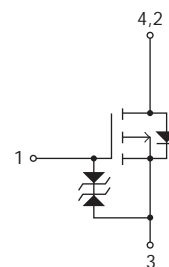
### 製品と外形に伴う情報

- ・ パッケージ名 : ATPAK
- ・ JEITA, JEDEC : -
- ・ 最小梱包単位 : 3,000 pcs./reel

パッキングタイプ : TL      マーキング



### 電気的接続図

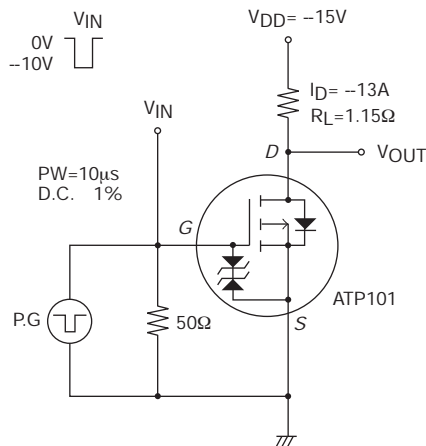


# ATP101

電気的特性 Electrical Characteristics / Ta=25

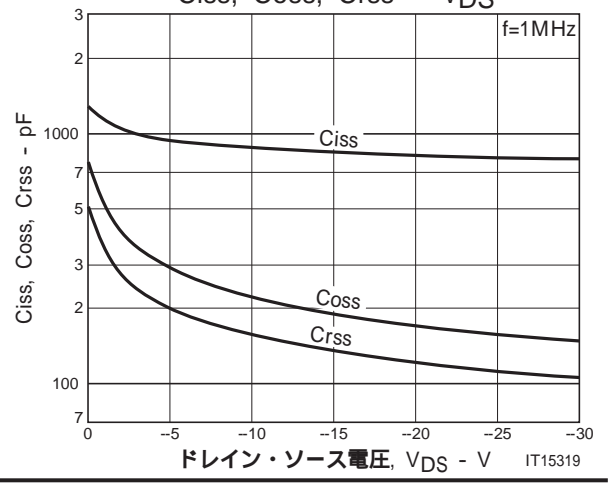
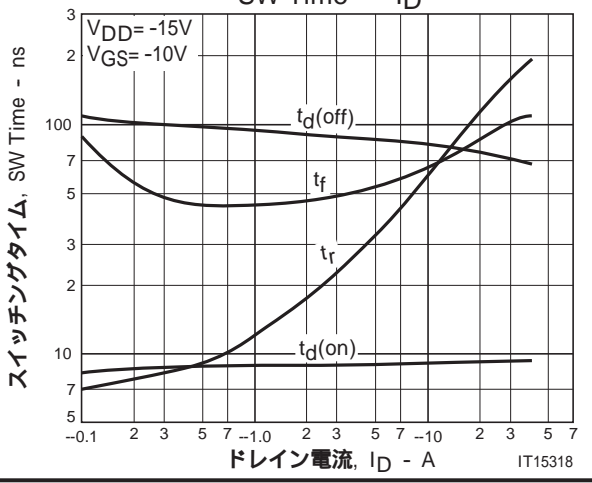
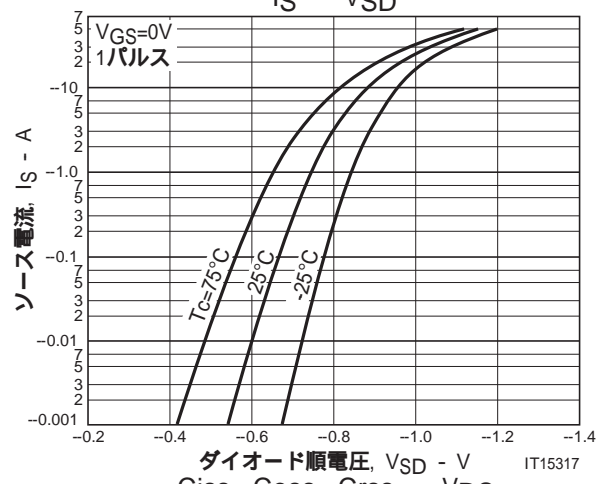
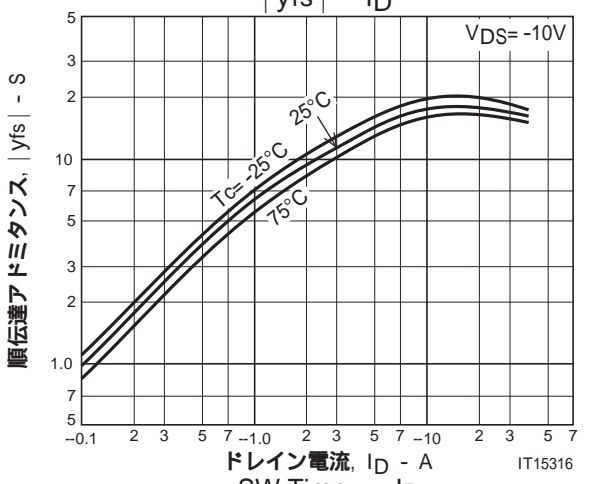
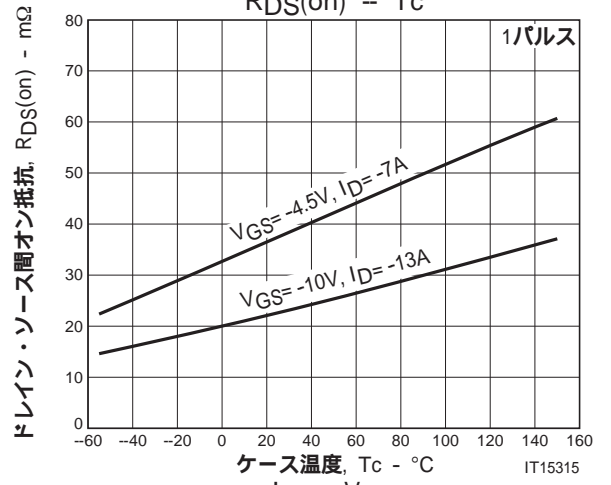
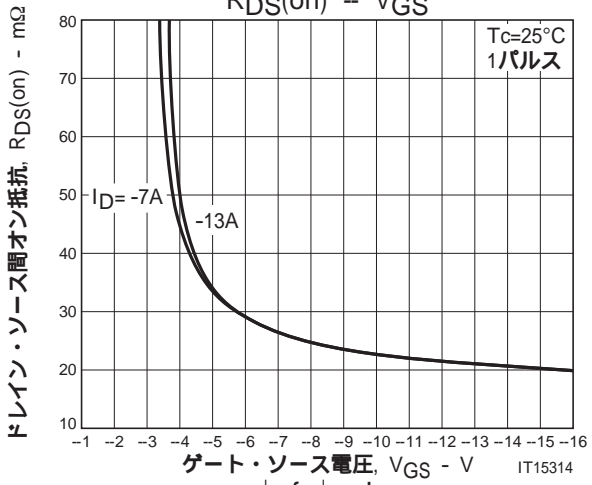
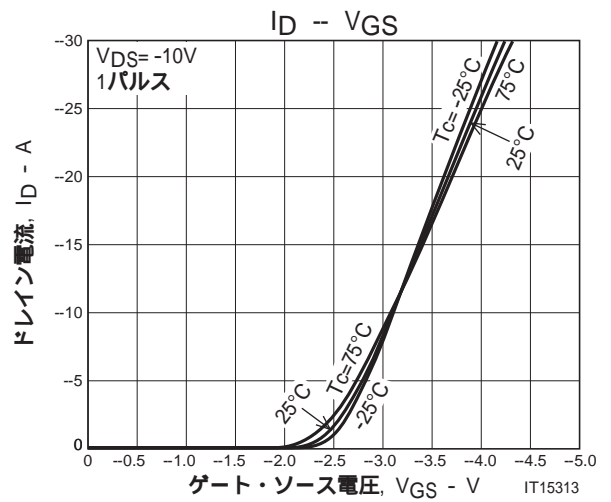
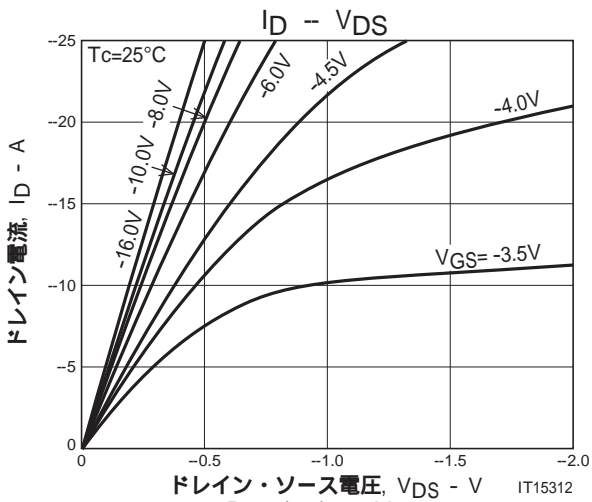
| 項目            | 記号            | 条件  | 定格値      |        |          | unit             |
|---------------|---------------|---|----------|--------|----------|------------------|
|               |               |   | min      | typ    | max      |                  |
| ドレイン・ソース降伏電圧  | $V_{(BR)DSS}$ | $I_D = -1\text{mA}, V_{GS} = 0\text{V}$                         | - 30     |        |          | V                |
| ドレイン・ソースシャ断電流 | $I_{DSS}$     | $V_{DS} = -30\text{V}, V_{GS} = 0\text{V}$                      |          |        | - 1      | $\mu\text{A}$    |
| ゲート・ソースもれ電流   | $I_{GSS}$     | $V_{GS} = \pm 16\text{V}, V_{DS} = 0\text{V}$                   |          |        | $\pm 10$ | $\mu\text{A}$    |
| ゲート・ソースシャ断電圧  | $V_{GS(off)}$ | $V_{DS} = -10\text{V}, I_D = -1\text{mA}$                       | - 1.2    |        | - 2.6    | V                |
| 順伝達アドミタンス     | $ y_{fs} $    | $V_{DS} = -10\text{V}, I_D = -13\text{A}$                       |          | 17     |          | S                |
| ドレイン・ソース間オン抵抗 | $R_{DS(on)1}$ | $I_D = -13\text{A}, V_{GS} = -10\text{V}$                       |          | 23     | 30       | $\text{m}\Omega$ |
|               | $R_{DS(on)2}$ | $I_D = -7\text{A}, V_{GS} = -4.5\text{V}$                       |          | 36     | 51       | $\text{m}\Omega$ |
| 入力容量          | $C_{iss}$     | $V_{DS} = -10\text{V}, f = 1\text{MHz}$                         |          | 875    |          | pF               |
| 出力容量          | $C_{oss}$     |   |          | 220    |          | pF               |
| 帰還容量          | $C_{rss}$     |   |          | 155    |          | pF               |
| ターンオン遅延時間     | $t_d(on)$     |   | 指定回路において |        | 9.2      |                  |
| 立ち上がり時間       | $t_r$         |   |          | 70     |          | ns               |
| ターンオフ遅延時間     | $t_d(off)$    |   |          | 80     |          | ns               |
| 下降時間          | $t_f$         |   |          | 70     |          | ns               |
| 総ゲート電荷量       | $Q_g$         | $V_{DS} = -15\text{V}, V_{GS} = -10\text{V}, I_D = -25\text{A}$ |          | 18.5   |          | nC               |
| ゲート・ソース電荷量    | $Q_{gs}$      |   |          | 3.2    |          | nC               |
| ゲート・ドレイン電荷量   | $Q_{gd}$      |   |          | 4.0    |          | nC               |
| ダイオード順電圧      | $V_{SD}$      | $I_S = -25\text{A}, V_{GS} = 0\text{V}$                         |          | - 0.99 | - 1.5    | V                |

## スイッチングタイム測定回路図

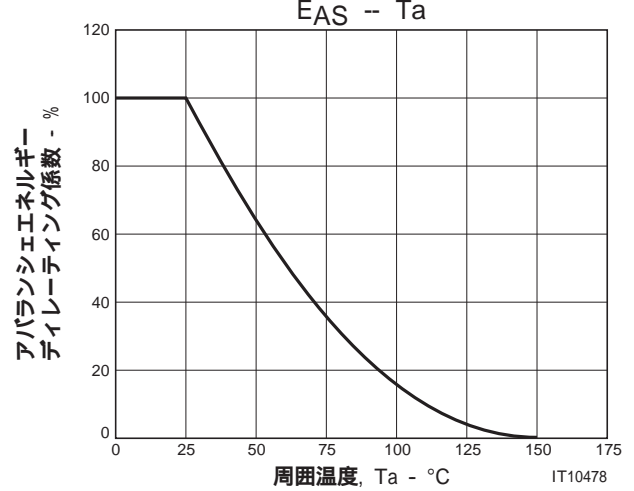
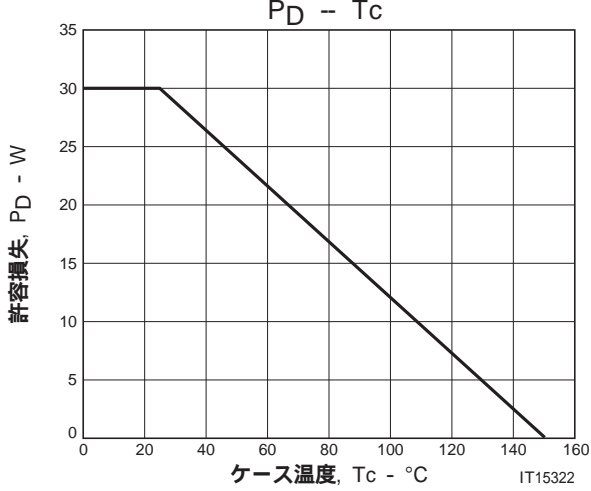
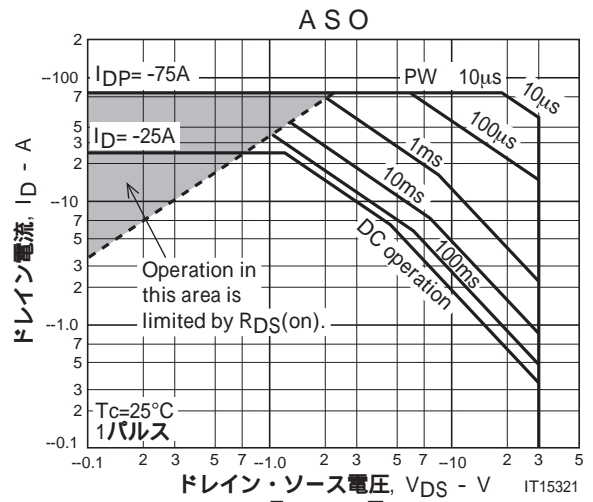
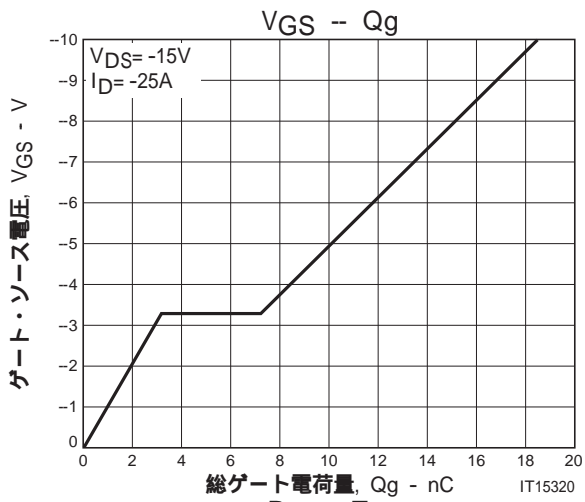


## Ordering Information

| Device      | パッケージ名 | 最小梱包単位         | memo                     |
|-------------|--------|----------------|--------------------------|
| ATP101-TL-H | ATPAK  | 3,000pcs./reel | Pb Free and Halogen Free |



# ATP101



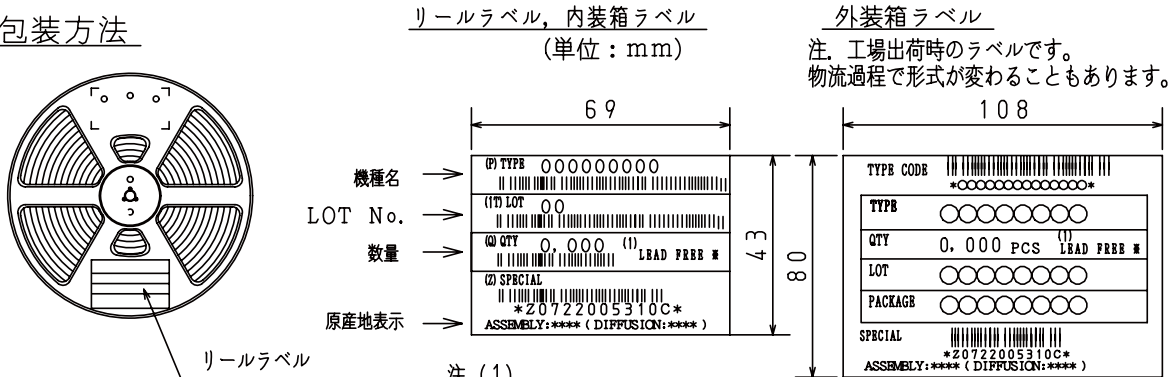
テーピングの情報

ATP101-TL-H

1. 包装形態 (TL)

| 収納パッケージ<br>外形名称 | キャリアテープ<br>型名 | 最大素子収納数 (個) |       |            | 包装形態                                 |                                       |
|-----------------|---------------|-------------|-------|------------|--------------------------------------|---------------------------------------|
|                 |               | リール内装箱      | 外装箱   | 内装箱SD-C-18 | 外装箱SD-A-18                           |                                       |
| ATPAK           | ATP           | 3,000       | 3,000 | 15,000     | リール1巻収納<br>寸法: mm (外寸)<br>340×340×28 | 内装箱5箱収納<br>寸法: mm (外寸)<br>355×355×165 |

包装方法

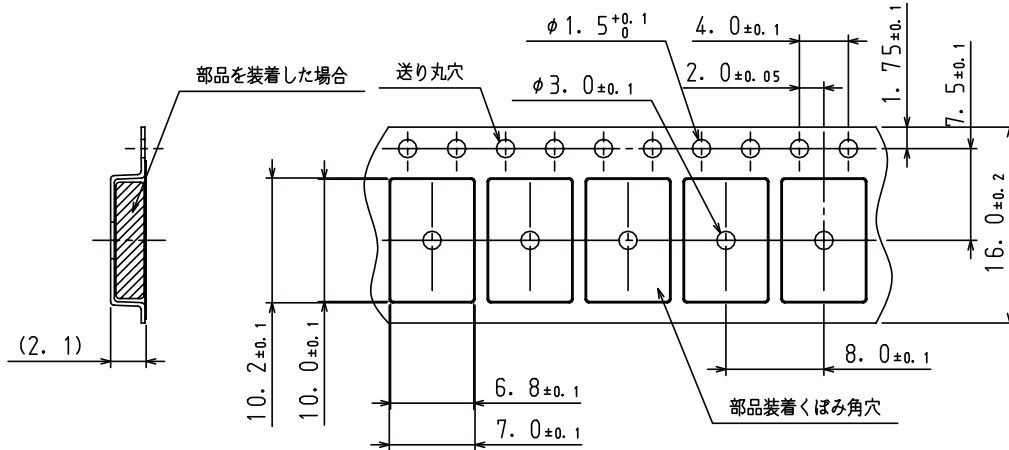


注 (1)  
LEAD FREE ※ 記載は  
端子部の表面処理がPbフリー対応品であることを表す。

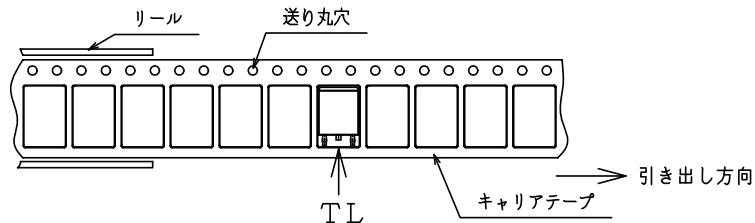
| ラベル表記       | JEITA Phase    |
|-------------|----------------|
| LEAD FREE 3 | JEITA Phase 3A |
| LEAD FREE 4 | JEITA Phase 3  |

2. テーピングの構造

2-1. キャリアテープ寸法 (単位: mm)



2-2. 部品の方向



送り穴側に、電極端子が1本あるもの・・・TL

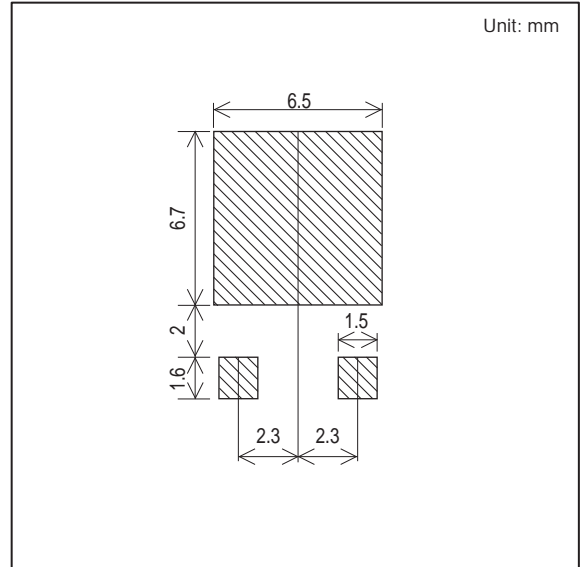
# ATP101

## Outline Drawing

ATP101-TL-H



## Land Pattern Example



**取り扱い上の注意：本製品は、MOSFET ですので、帯電性の大きな環境での取り扱いはご遠慮下さい。**

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor 及び ON のロゴは Semiconductor Components Industries, LLC (SCILLC) の登録商標です。SCILLC は特許、商標、著作権、トレードシークレット (営業秘密) と他の知的財産権に対する権利を保有します。SCILLC の製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。 [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf)。SCILLC は通告なしで、本書記載の製品の変更を行うことがあります。SCILLC は、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLC データシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLC は、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC 製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC 製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用に SCILLC 製品を購入または使用した場合、たとえ、SCILLC がその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLC とその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLC は雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。