

高性能 2 次側 LLC 共振コンバータコントローラ、同期整流制御機能付

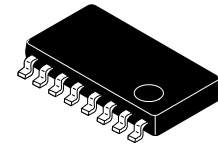
FAN7688

概要

FAN7688 は、LLC 共振コンバータ向けの同期整流 (SR) 制御付き高性能パルス周波数変調 (PFM) コントローラです。絶縁型 DC/DC コンバータに応用することでクラス最高の効率を実現できます。この製品には、チャージコントロールに基づく電流モード制御技術が採用され、発振器の三角波と内蔵スイッチ電流の積分値を組み合わせることでスイッチング周波数が決まります。これにより帰還ループ設計が容易になるのと同時に、真の入力電力制限が可能になり、パワーステージの制御系入出力間の伝達関数が向上します。閉ループソフトスタートにより、エラーアンプが飽和するのを防止し、負荷条件に左右されることなく出力電圧が単調に立ち上がることを可能にします。デュアルエッジトラッキングによるアダプティブデッドタイム制御がボディダイオード導通時間を最小に抑え、効率を最大化します。

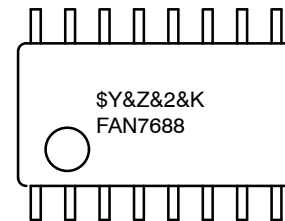
特長

- LLC 共振コンバータ向け同期整流制御機能付き 2 次側 PFM コントローラ
- 電荷電圧制御により、過渡応答を向上、フィードバックループの設計が容易
- デュアルエッジトラッキング機能付きアダプティブ同期整流制御
- クローズドループソフトスタートにより単調な立ち上がり出力
- 幅広い動作周波数 (39 kHz~690 kHz)
- グリーン機能により軽負荷時の効率を向上
 - ◆ 軽負荷時には対称 PWM 制御によりスイッチング周波数を制限しつつスイッチング損失を低減
 - ◆ 軽負荷時には同期整流動作を無効化
- オートリスタートモード保護機能
 - ◆ 過電流保護 (OCP)
 - ◆ 出力短絡保護 (OSP)
 - ◆ 補正量カット (周波数シフト) により非ゼロ電圧スイッチング (NZS) を防止
 - ◆ 補正量カット (周波数シフト) による電力制限
 - ◆ 過負荷保護 (OLP)、シャットダウン遅延時間はプログラム可能
 - ◆ 過熱保護 (OTP)
- 1 次側スイッチおよび 2 次側同期整流に対しプログラム可能なデッドタイム
- V_{DD} 低電圧誤動作防止回路 (UVLO)
- 幅広い動作温度範囲: $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$



SOP16
CASE 565BF

MARKING DIAGRAM



FAN7688 = Device Code
\$Y = Logo
&Z = Assembly Plant Code
&2 = 2-Digit Date Code
&K = 2-Digits Lot Run Traceability Code

ORDERING INFORMATION

See detailed ordering and shipping information on page 30 of this data sheet.

アプリケーション

- デスクトップ ATX、デスクトップサーバ、ブレードサーバ、通信機器用電源
- 100 W~2 kW 以上をカバーするインテリジェントなオフライン電源
- 高効率な絶縁型 DC/DC コンバータ
- 大画面ディスプレイ電源
- 産業機器用電源

FAN7688

ピン配置情報

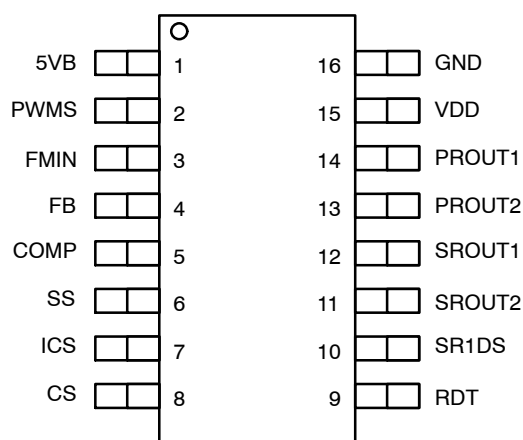


図 1. ピン配置

熱抵抗

記号	パラメータ	値	単位
Θ_{JA}	接合部-周囲間の熱抵抗	102	°C/W

ピン定義

ピン#	名前	ピンの概要
1	5VB	5 V REF
2	PWMS	PWM モードエントリーレベルの設定。
3	FMIN	最小周波数設定ピン。
4	FB	フィードバック制御用出力電圧検出。
5	COMP	エラーアンプの出力。
6	SS	ソフトスタート時間設定用ピン。
7	ICS	電流モード制御用電流情報積分値ピン。
8	CS	過電流保護用電流センス。
9	RDT	1 次側スイッチおよび 2 次側 SR スイッチ用デッドタイム設定用ピン。
10	SR1DS	SR1 ドレイン-ソース間電圧検出。
11	SROUT2	ゲートドライブ出力、2 次側 SR MOSFET 2。
12	SROUT1	ゲートドライブ出力、2 次側 SR MOSFET 1。
13	PROUT2	ゲートドライブ出力、1 次側スイッチ 2。
14	PROUT1	ゲートドライブ出力、1 次側スイッチ 1。
15	VDD	IC 電源電圧。
16	GND	グラウンド。

FAN7688

代表的アプリケーション

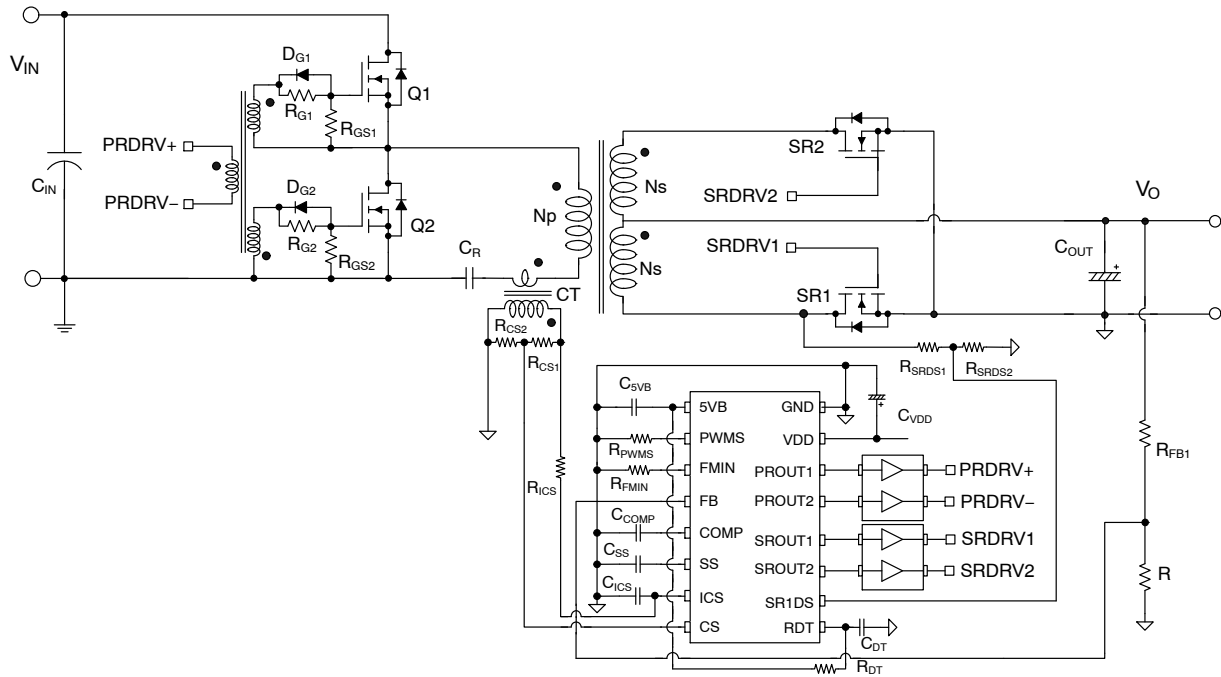


図 2. 代表的アプリケーション

ブロック図

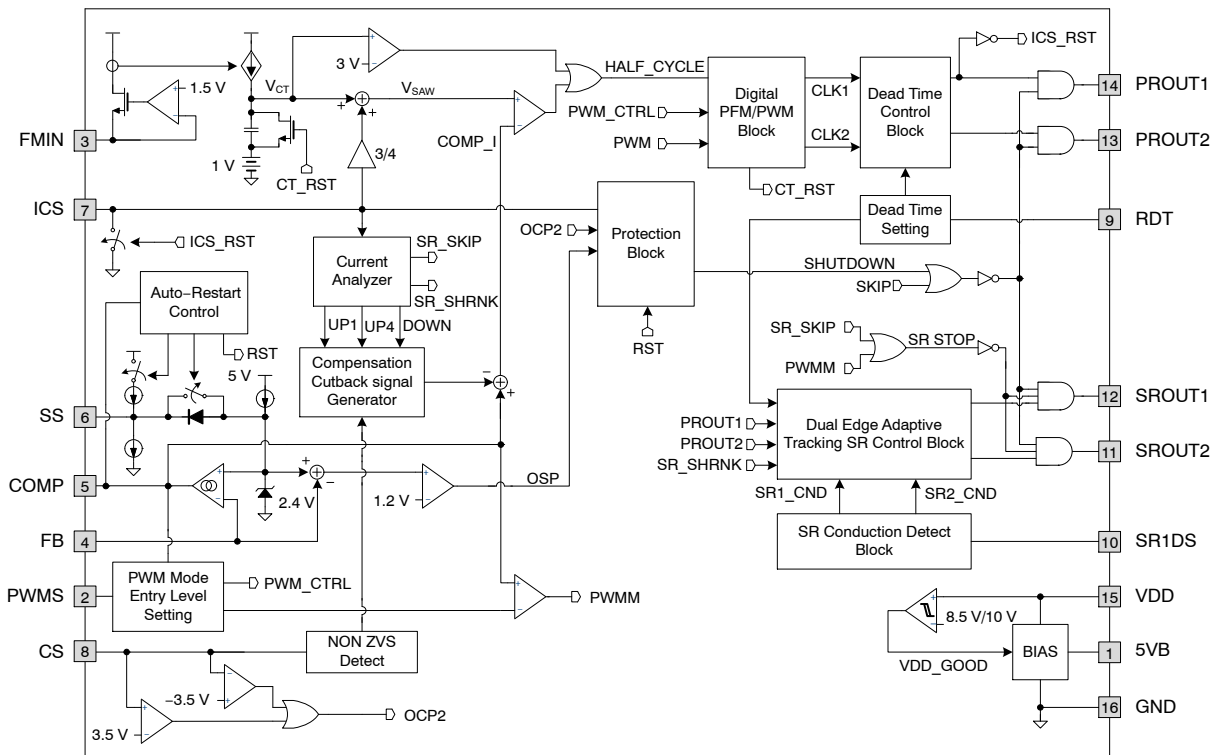


図 3. ブロック図

FAN7688

絶対最大定格

記号	パラメータ		最小	最大	単位
V _{DD}	VDD ピン電源電圧、対 GND		−0.3	20.0	V
V _{5VB}	5VB ピン電圧		−0.3	5.5	V
V _{PWMS}	PWMS ピン電圧		−0.3	5.0	V
V _{FMIN}	FMIN ピン電圧		−0.3	5.0	V
V _{FB}	FB ピン電圧		−0.3	5.0	V
V _{COMP}	COMP ピン電圧		−0.3	5.0	V
V _{SS}	SS ピン電圧		−0.3	5.0	V
V _{ICS}	ICS ピン電圧		−0.5	5.0	V
V _{CS}	CS ピン電圧		−5.0	5.0	V
V _{RDT}	RDT ピン電圧		−0.3	5.0	V
V _{SR1DS}	SR1DS ピン電圧		−0.3	5.0	V
V _{PROUT1}	PROUT1 ピン電圧		−0.3	V _{DD}	V
V _{PROUT2}	PROUT2 ピン電圧		−0.3	V _{DD}	V
V _{SROUT1}	SROUT1 ピン電圧		−0.3	V _{DD}	V
V _{SROUT2}	SROUT2 ピン電圧		−0.3	V _{DD}	V
T _J	接合部温度		−40	+150	°C
T _L	リードはんだ付け温度 (10 秒)			+260	°C
T _{STG}	保存温度		−65	+150	°C
ESD	静電気放電耐量	HBM, JEDEC JESD22−A114	−	3	kV
		CDM, JESD22−C101	−	2	

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考訳)

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

推奨動作条件

記号	パラメータ	最小	最大	単位
V _{DD}	VDD ピン電源電圧、対 GND	0	18	V
V _{5VB}	5VB ピン電圧	0	5	V
V _{INS}	信号入力電圧	0	5	V
T _A	動作周囲温度	-25	+105	°C

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考訳)

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

FAN7688

電氣的特性 (別途注記のない限り、 $V_{DD} = 12\text{ V}$ 、 $C_{5VB} = 33\text{ nF}$ 、および $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。)

記号	パラメータ	条件	最小	標準	最大	単位
----	-------	----	----	----	----	----

電源電圧 (VDD ピン)

I_{STARTUP}	スタートアップ供給電流	$V_{DD} = 9\text{ V}$	–	80	115	μA
I_{DD}	動作電流	$V_{\text{COMP}} = 0.1\text{ V}$	–	2.8	–	mA
I_{DD_DYM1}	ダイナミック動作電流	$f_{\text{SW}} = 100\text{ kHz}$; $C_L = 1\text{ nF}$, PR 動作のみ	–	10	–	mA
I_{DD_DYM2}	ダイナミック動作電流	$f_{\text{SW}} = 100\text{ kHz}$; $C_L = 1\text{ nF}$, PR および SR 動作	–	13	–	mA
V_{DD_ON}	VDD オン電圧 (VDD 立ち上がり)		9	10	11	V
V_{DD_OFF}	VDD オフ電圧 (VDD 立ち下がり)			8.5		V
V_{DD_HYS}	UVLO ヒステリシス		1	1.5	2	V

基準電圧

V_{5VB}	5 V 基準	$T_A = 25^\circ\text{C}$	4.94	5.00	5.06	V
		$-40^\circ\text{C} < T_A < 125^\circ\text{C}$	4.9	5.0	5.1	V

エラーアンプ (COMP ピン)

V_{SS_CLMP}	電圧フィードバック基準電圧	$T_J = 25^\circ\text{C}$	2.37	2.40	2.43	V
		$-40^\circ\text{C} < T_J < 125^\circ\text{C}$	2.35	2.40	2.45	V
g_M	エラーアンプ利得トランスコンダクタンス		210	300	390	μmho
I_{COMP1}	エラーアンプ最大出力電流 (ソース時)	$V_{FB} = 1.8\text{ V}$, $V_{\text{COMP}} = 2.5\text{ V}$	70	90	110	μA
I_{COMP2}	エラーアンプ最大出力電流 (シンク時)	$V_{FB} = 3.0\text{ V}$, $V_{\text{COMP}} = 2.5\text{ V}$	70	90	110	μA
$V_{\text{COMP_CLMP1}}$	エラーアンプ出力、ハイ側クランプ電圧	$V_{FB} = 1.8\text{ V}$	4.2	4.4	4.6	V
$V_{\text{COMP_PWM}}$	V_{COMP} 内部クランプ電圧 (PWM 動作用)	RPWM = Open	1.35	1.50	1.65	V
		RPWM = 200 k	1.45	1.60	1.75	V
		RPWM = 50 k	1.75	1.90	2.05	V
V_{PWMS}	PWMS ピン電圧	RPWM = 200 k	1.9	2.0	2.1	V
$V_{\text{COMP_SKP}}$	V_{COMP} しきい値 (スキップサイクル動作開始時)		1.15	1.25	1.35	V
$V_{\text{COMP_SKP_HYS}}$	V_{COMP} しきい値ヒステリシス (スキップサイ クル動作開始時)		–	50	–	mV

デッドタイム (DT ピン)

I_{DT}	デッドタイム設定電流	$V_{RDT} = 1.2\text{ V}$	140	150	160	μA
V_{THDT1}	デッドタイム検出 しきい値 1		0.9	1.0	1.1	V
V_{THDT2}	デッドタイム検出 しきい値 2		2.8	3.0	3.2	V
V_{RDT_ON}	V_{RDTON} 電圧 (V_{RDT} 立ち上がり)		1.2	1.4	1.6	V

ソフトスタート (SS ピン)

I_{SS_T}	全ソフトスタート電流 (I_{SS_UP} 含む)	$V_{SS} = 1\text{ V}$	32	40	48	μA
V_{OLP}	過負荷保護しきい値		3.45	3.60	3.75	V
I_{SS_UP}	ソフトスタートコンデンサ充電電流 (遅延シャットダウン用)	$V_{SS} = 3\text{ V}$	8.4	10.5	12.6	μA
I_{SS_DN}	ソフトスタートコンデンサ放電電流	$V_{SS} = 3\text{ V}$	8.4	10.5	12.6	μA
V_{SS_MAX}	SS コンデンサ最大充電電圧		4.5	4.7	4.9	V
V_{SS_INIT}	SS コンデンサ初期化電圧		0.05	0.10	0.20	V

FAN7688

電气的特性 (別途注記のない限り、 $V_{DD} = 12\text{ V}$ 、 $C_{5VB} = 33\text{ nF}$ 、および $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。) (continued)

記号	パラメータ	条件	最小	標準	最大	単位
----	-------	----	----	----	----	----

フィードバック (FB ピン)

$V_{FB.OVP1}$	VFB しきい値 (スキップサイクル動作開始時)	$V_{COMP} = 3\text{ V}$	2.53	2.65	2.77	V
$V_{FB.OVP2}$	VFB しきい値 (スキップサイクル動作終了時)	$V_{COMP} = 3\text{ V}$	2.18	2.30	2.42	V
$V_{ERR.OSP}$	出力短絡保護 (OSP) が動作する誤差電圧	$V_{SS} = 2.4\text{ V}$	1.0	1.2	1.4	V

発振回路

V_{FMIN}	FMIN ピン電圧	$R_{FIMN} = 10\text{ k}\Omega$	1.4	1.5	1.6	V
f_{OSC}	PROUT スイッチング周波数	$R_{MINF} = 10\text{ k}\Omega$, $V_{CS} = 1\text{ V}$ $V_{COMP} = 4.0\text{ V}$, $V_{ICS} = 0\text{ V}$	96	100	104	kHz
$f_{OSC.min}$	最小 PROUT スイッチング周波数 (40 MHz/1024)	$R_{MINF} = 40\text{ k}\Omega$, $V_{CS} = 1\text{ V}$ $V_{COMP} = 4.0\text{ V}$, $V_{ICS} = 0\text{ V}$	36	39	42	kHz
$f_{OSC.max}$	最大 PROUT スイッチング周波数 (40 MHz/58)	$R_{MINF} = 2\text{ k}\Omega$, $V_{CS} = 1\text{ V}$ $V_{COMP} = 2.0\text{ V}$, $V_{ICS} = 0\text{ V}$	635	690	735	kHz
D	PROUT デューティサイクル (PFM モード時)	$R_{MINF} = 20\text{ k}\Omega$, $V_{CS} = 1\text{ V}$ $V_{COMP} = 4.0\text{ V}$	–	50	–	%

積分電流検出回路 (ICS ピン)

$V_{ICS.CLMP}$	ICS ピン信号クランプ電圧	$I_{CS} = 400\text{ }\mu\text{A}$	–	10	50	mV
$R_{DS-ON.ICS}$	ICS ピン クランプ MOSFET R_{DS-ON}	$I_{CS} = 1.5\text{ mA}$	–	20	–	Ω
V_{TH1}	SR_SHRINK イネーブルしきい値	$V_{COMP} = 2.4\text{ V}$	0.15	0.20	0.25	V
$V_{TH1.HYS}$	SR_SHRINK ディセーブルヒステリシス	$V_{COMP} = 2.4\text{ V}$	–	50	–	mV
V_{TH2}	SR_SKIP ディセーブルしきい値	$V_{COMP} = 2.4\text{ V}$	0.10	0.15	0.20	V
V_{TH3}	SR_SKIP イネーブルしきい値	$V_{COMP} = 2.4\text{ V}$	0.025	0.075	0.125	V
V_{OCL1}	過電流制限1 しきい値	$V_{COMP} = 2.4\text{ V}$	1.12	1.20	1.28	V
V_{OCL2}	過電流制限2 しきい値	$V_{COMP} = 2.4\text{ V}$	1.34	1.45	1.56	V
$V_{OCL1.BR}$	過電流制限1 しきい値 (共振周波数以下で動作)	$V_{COMP} = 2.4\text{ V}$	1.34	1.45	1.56	V
$V_{OCL2.BR}$	過電流制限2 しきい値 (共振周波数以上で動作)	$V_{COMP} = 2.4\text{ V}$	1.59	1.70	1.81	V
V_{OCP1}	過電流保護1 しきい値	$V_{COMP} = 2.4\text{ V}$	1.77	1.90	2.03	V
$V_{OCP1.BR}$	過電流保護1 しきい値 (共振周波数以下で動作)	$V_{COMP} = 2.4\text{ V}$	2.02	2.15	2.28	V
$T_{OCP1.DLY}^1$	デバウンス時間 (過電流保護1)		–	150	–	ns

電流センス (CS ピン)

V_{OCP2P}	過電流保護2 しきい値		3.3	3.5	3.7	V
$T_{OCP2.DLY}^1$	デバウンス時間 (過電流保護2)		–	150	–	ns
V_{OCP2N}	過電流保護2 しきい値		–4.0	–3.5	–3.0	V
$V_{CS.NZVS}$	非 ZVS 検出、CS 信号しきい値	$V_{COMP} = 3.5\text{ V}$	0.24	0.30	0.36	V
$V_{COMP.NZVS}$	非 ZVS 検出、COMP しきい値	$V_{CS} = 0.1\text{ V}$	2.7	3.0	3.3	V

ゲートドライブ (PROUT1 および PROUT2)

I_{SINK}	PROUT シンク電流	V_{PROUT1} & $V_{PROUT2} = 6\text{ V}$	–	140	–	mA
I_{SOURCE}	PROUT ソース電流	V_{PROUT1} & $V_{PROUT2} = 6\text{ V}$	–	150	–	mA
$t_{PR.RISE}$	立上がり時間	$V_{DD} = 12\text{ V}$, $C_L = 1\text{ nF}$, 10%~90%	–	100	–	ns
$t_{PR.FALL}$	立下がり時間	$V_{DD} = 12\text{ V}$, $C_L = 1\text{ nF}$, 90%~10%	–	85	–	ns
TSD ¹	サーマルシャットダウン温度		120	135	150	$^\circ\text{C}$

FAN7688

電気的特性 (別途注記のない限り、 $V_{DD} = 12\text{ V}$ 、 $C_{5VB} = 33\text{ nF}$ 、および $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。) (continued)

記号	パラメータ	条件	最小	標準	最大	単位
----	-------	----	----	----	----	----

同期整流 (SR) 制御

$T_{RC, SRCD}$ (注記 1)	内部 RC 時定数 SR 導通検出		50	100	150	ns
$V_{SRCD, OFFSET1}$ (注記 1)	内部コンパレータオフセット電圧立ち上がりエッジ検出		0.15	0.25	0.35	V
$V_{SRCD, OFFSET2}$ (注記 1)	内部コンパレータオフセット電圧立ち下がりエッジ検出		0.10	0.20	0.30	V
$V_{SRCD, LOW}$	SR 導通検出しきい値		0.4	0.5	0.6	V
$T_{DLY, CMP, SR}$	SR 導通検出コンパレータ遅延		–	65	–	ns
$V_{FB, SR, ON}$	SR イネーブル FB 電圧		1.6	1.8	2.0	V
$V_{FB, SR, OFF}$	SR ディセーブル FB 電圧		1.0	1.2	1.4	V

SR 出力 (SROUT1 および SROUT2)

$I_{SR, SINK}$	PROUT シンク電流	$V_{SROUT1} \text{ \& } V_{SROUT2} = 6\text{ V}$	–	140	–	mA
$I_{SR, SOURCE}$	PROUT ソース電流	$V_{SROUT1} \text{ \& } V_{SROUT2} = 6\text{ V}$	–	150	–	mA
$t_{SR, RISE}$	立ち上がり時間	$V_{DD} = 12\text{ V}$, $C_L = 1\text{ nF}$, 10%~90%	–	100	–	ns
$t_{SR, FALL}$	立ち下がり時間	$V_{DD} = 12\text{ V}$, $C_L = 1\text{ nF}$, 90%~10%	–	85	–	ns

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

1. これらのパラメータは、設計保証値であり、量産テストは行っておりません

標準性能特性

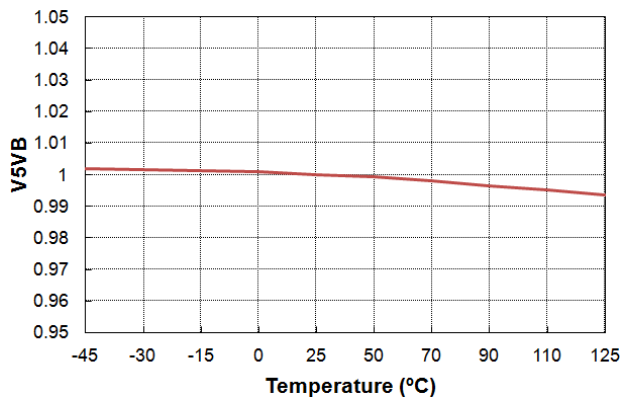


图 4. V5VB 对温度

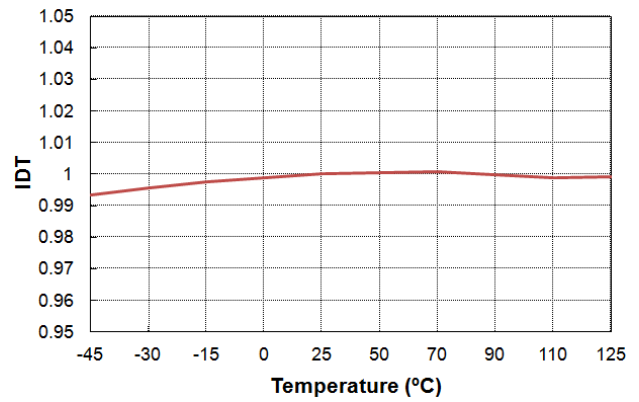


图 5. IDT 对温度

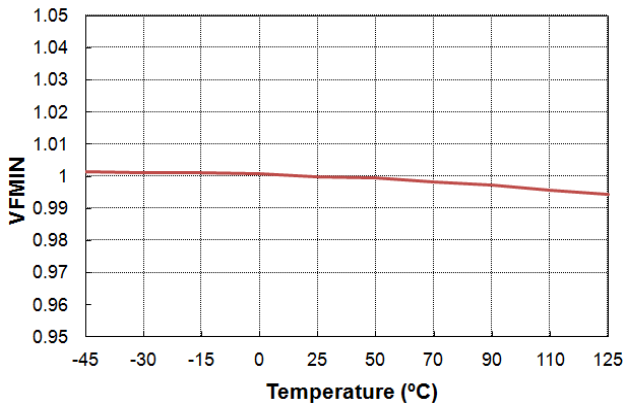


图 6. VFMIN 对温度

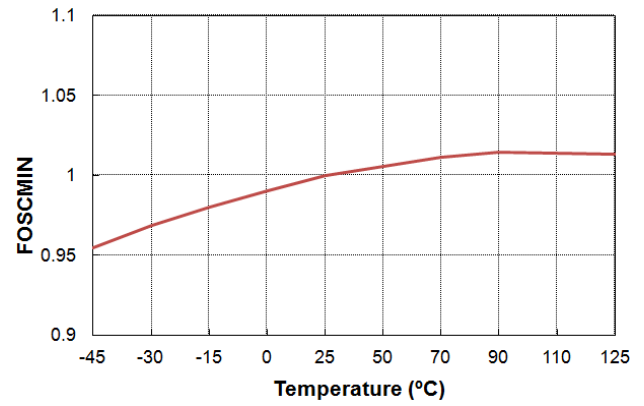


图 7. FOSCMIN 对温度

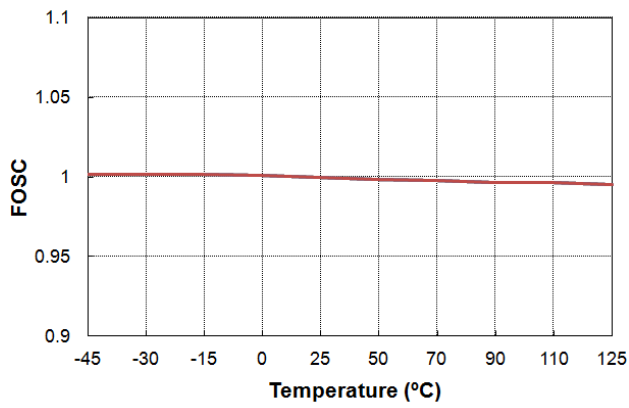


图 8. FOCS 对温度

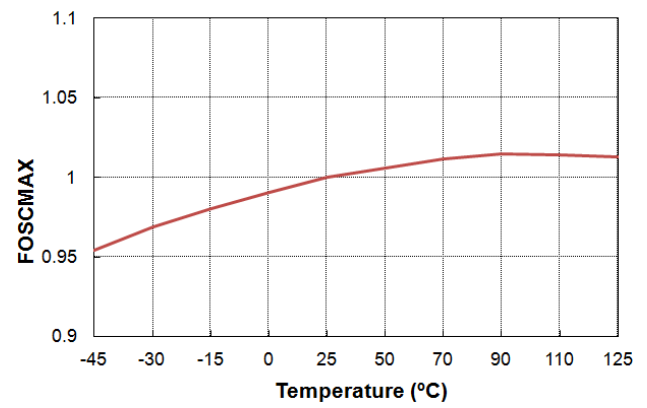


图 9. FOSCMAX 对温度

FAN7688

標準性能特性

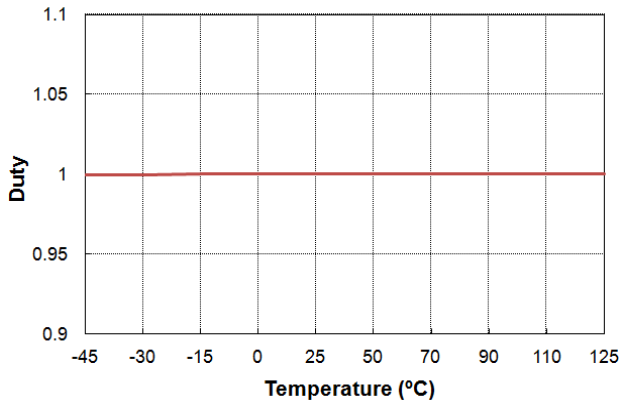


図 10. デューティサイクル対温度

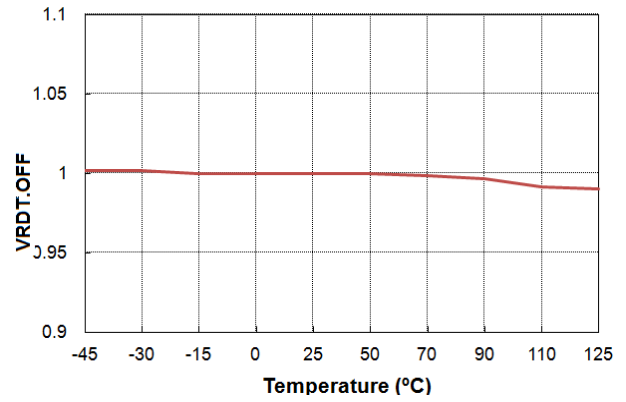


図 11. VRDT.OFF 対温度

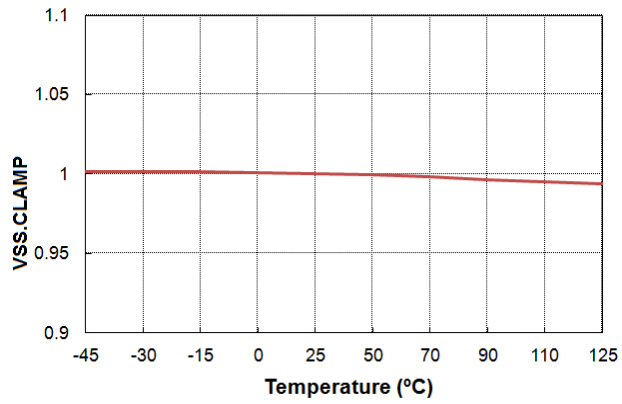


図 12. VSS.CLAMP 対温度

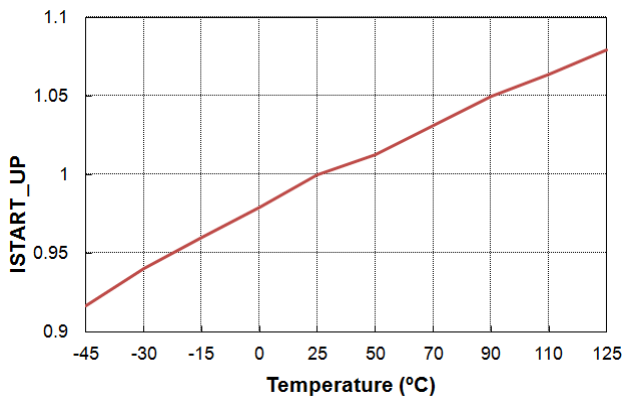


図 13. ISTART_UP 対温度

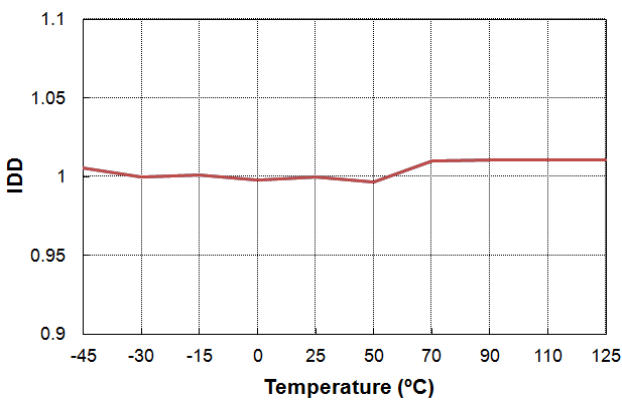


図 14. IDD 対温度

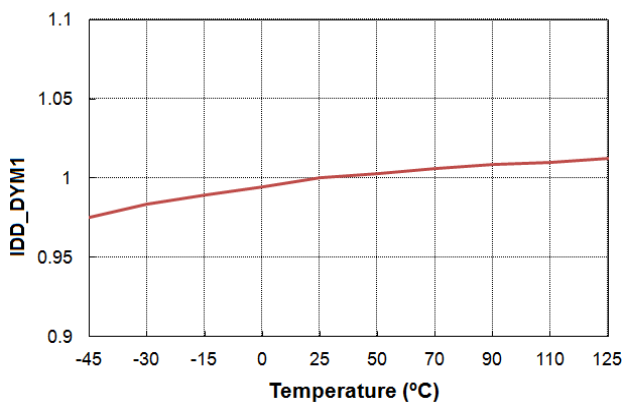


図 15. IDD_DYM1 対温度

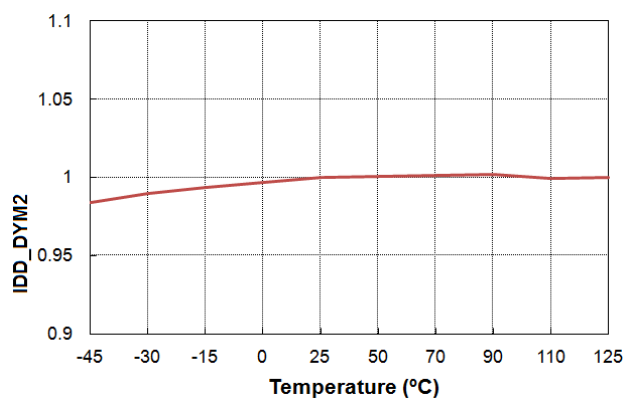


图 16. IDD_DYM2 对温度

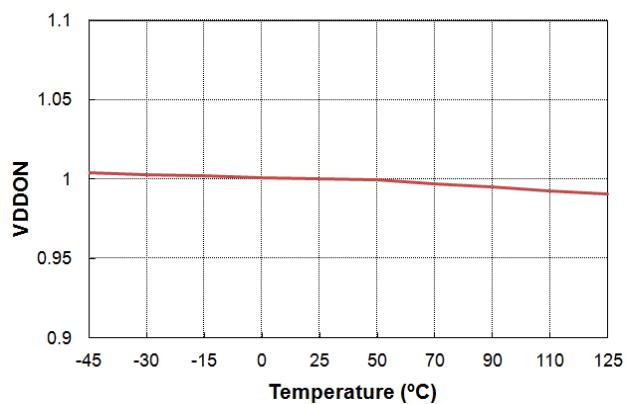


图 17. VDDON 对温度

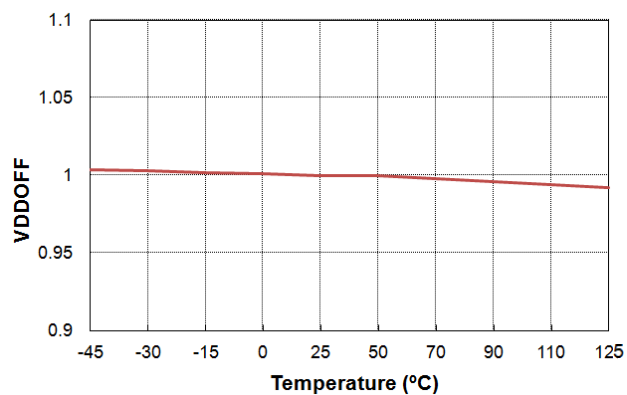


图 18. VDDOFF 对温度

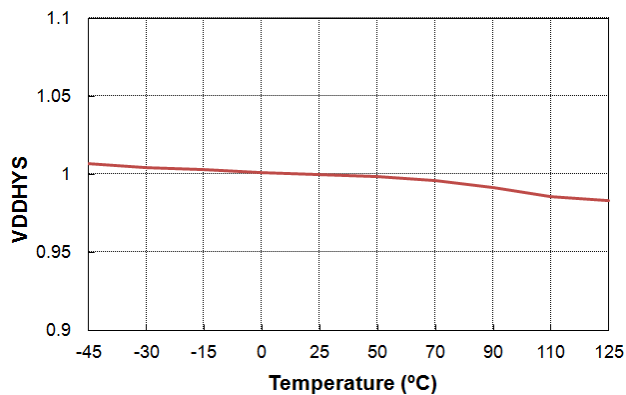


图 19. VDDHYS 对温度

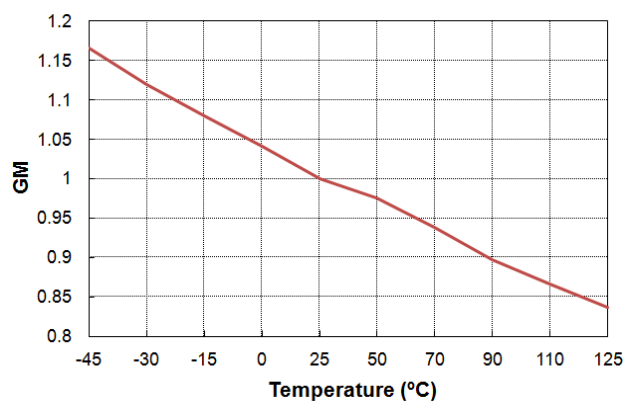


图 20. GM 对温度

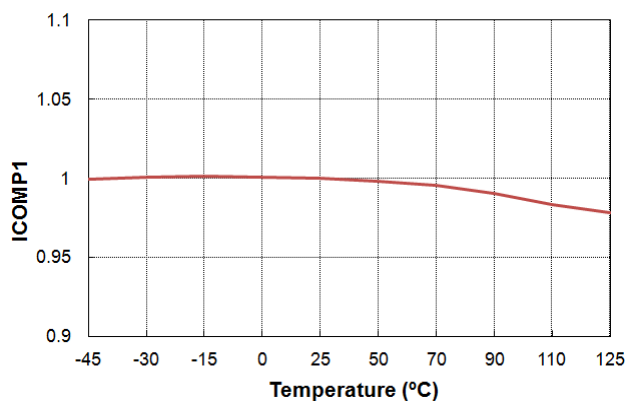


图 21. ICOMP1 对温度

標準性能特性对温度

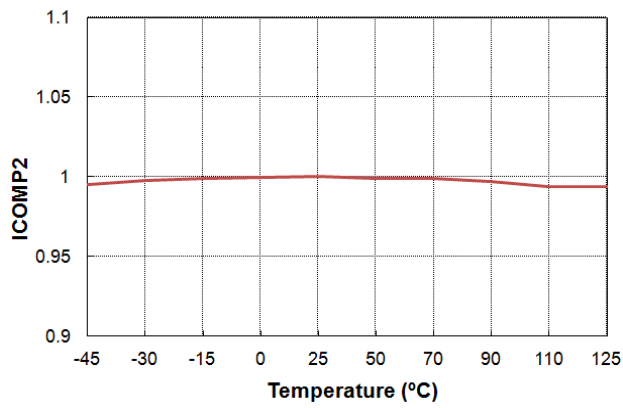


图 22. ICOMP2 对温度

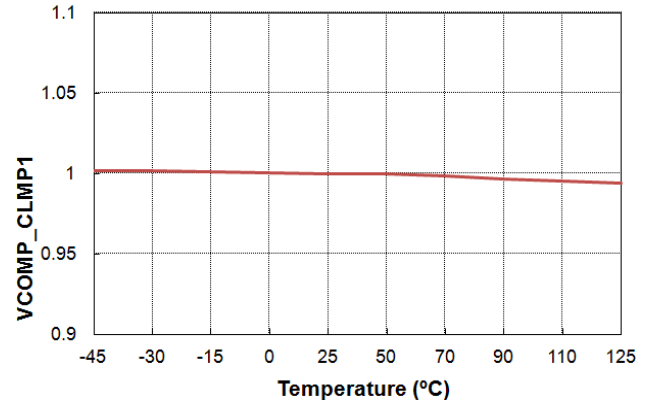


图 23. VCOMP_CLMP1 对温度

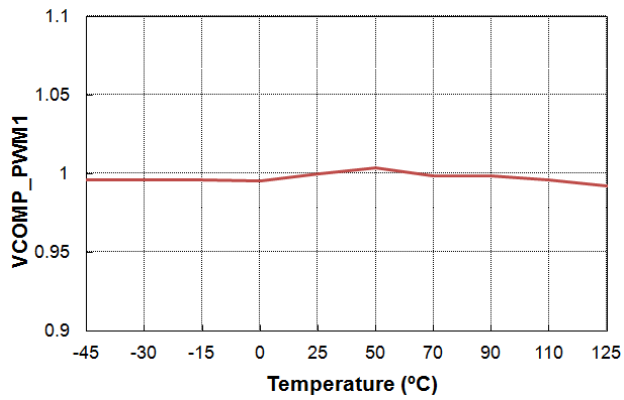


图 24. VCOMP_PWM 对温度

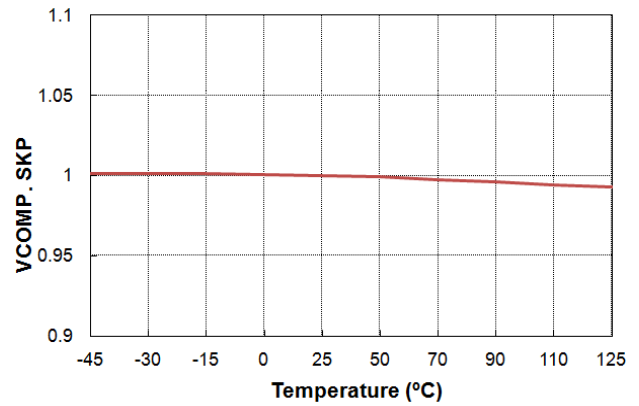


图 25. VCOMP.SKIP 对温度

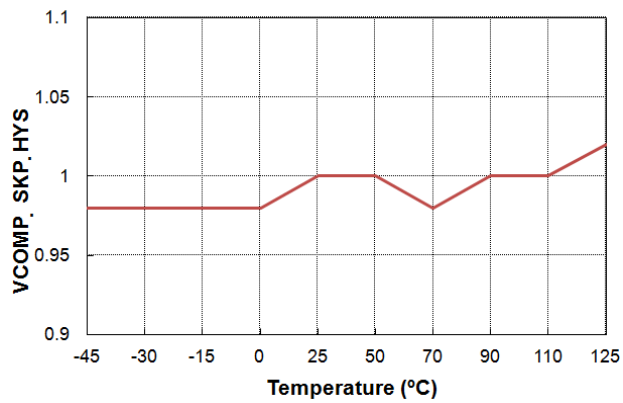


图 26. VCOMP.SKIP.HYS 对温度

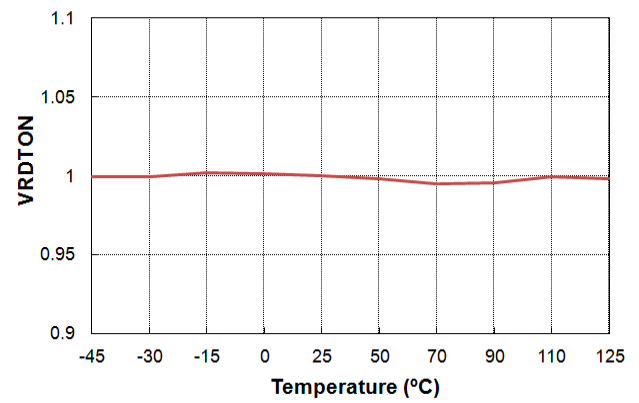


图 27. VRDTON 对温度

標準性能特性对温度

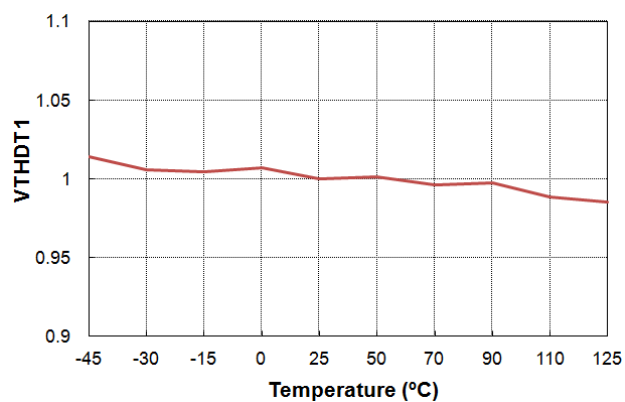


图 28. VTHDT1 对温度

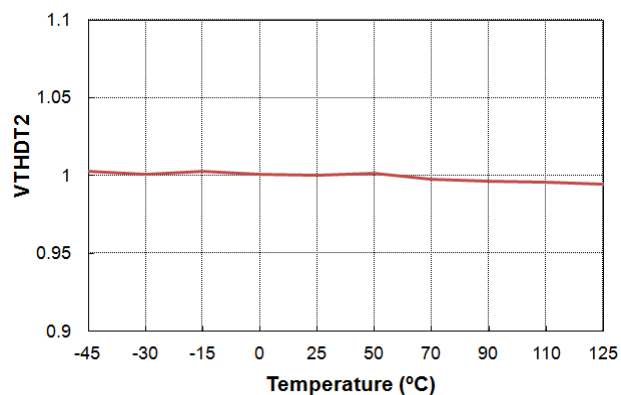


图 29. VTHDT2 对温度

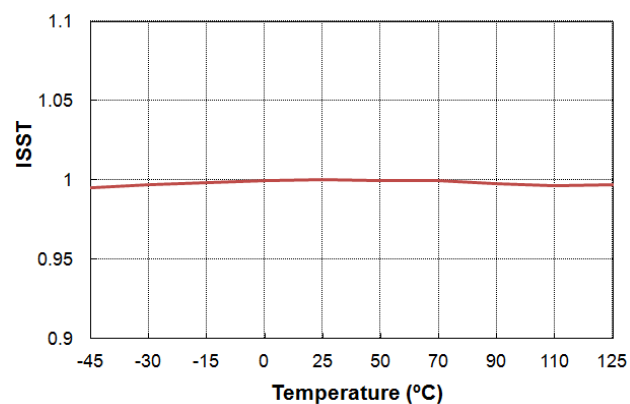


图 30. ISST 对温度

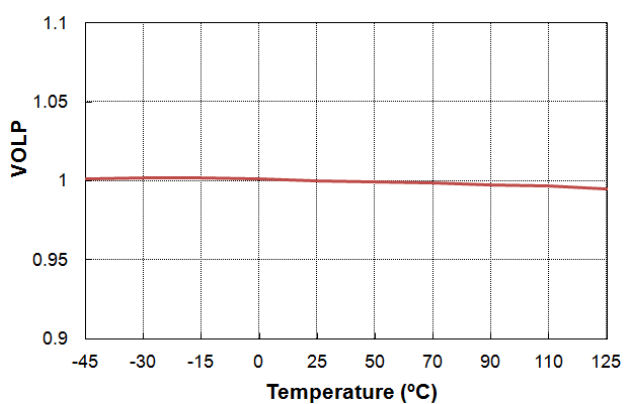


图 31. VOLP 对温度

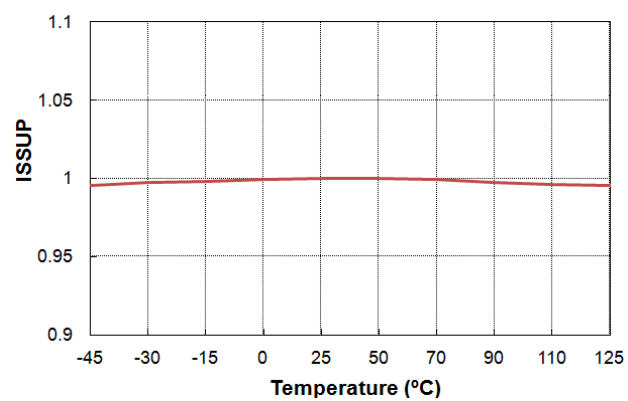


图 32. ISSUP 对温度

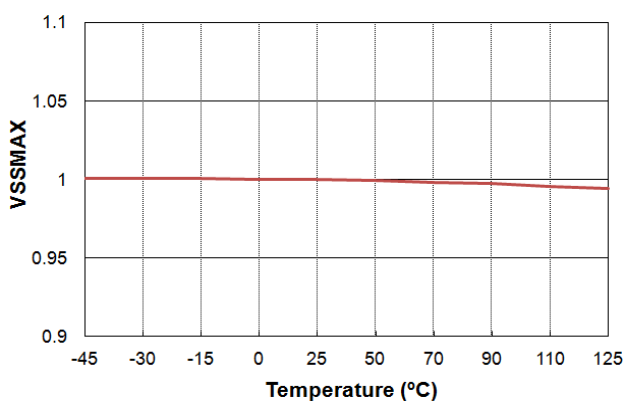


图 33. VSSMAX 对温度

標準性能特性对温度

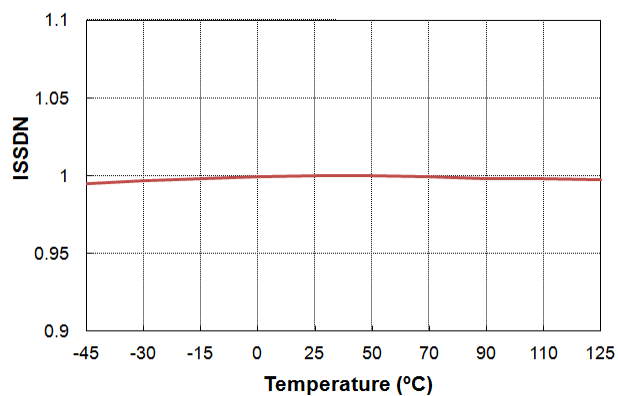


图 34. ISSDN 对温度

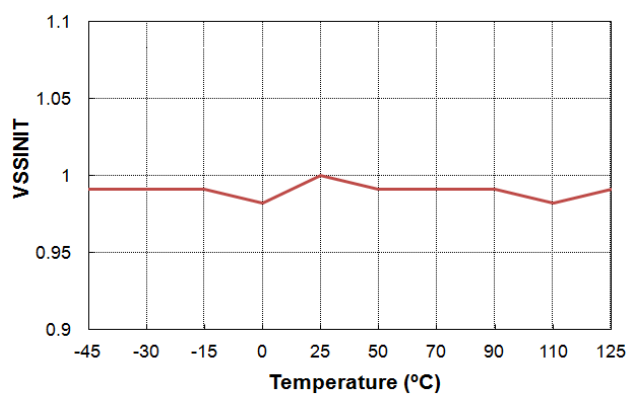


图 35. VSSINIT 对温度

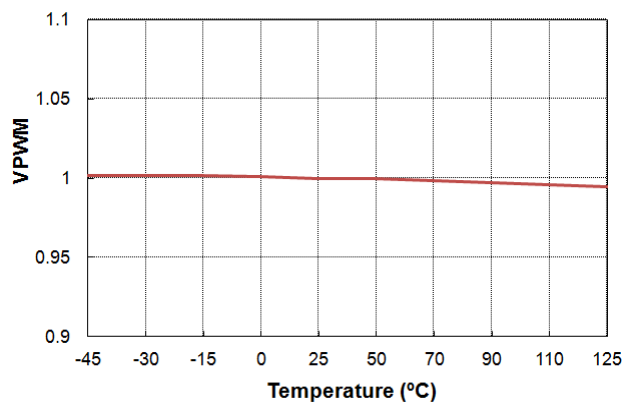


图 36. VPWM 对温度

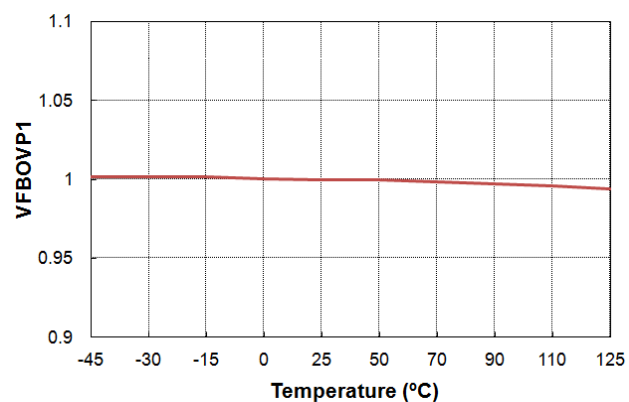


图 37. VFBOVP1 对温度

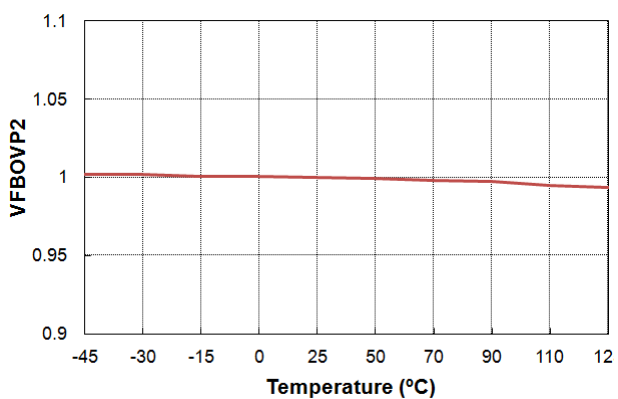


图 38. VFBOVP2 对温度

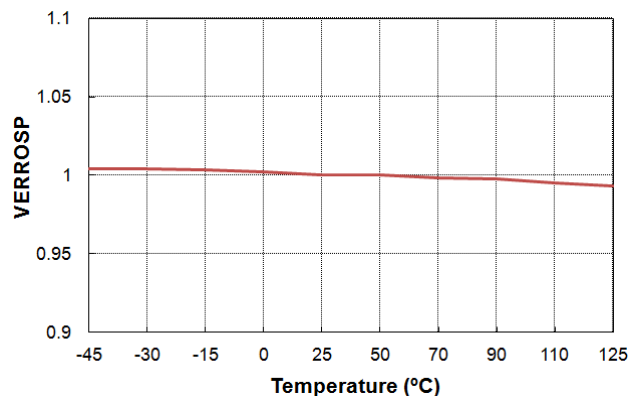


图 39. VERROSP 对温度

標準性能特性对温度

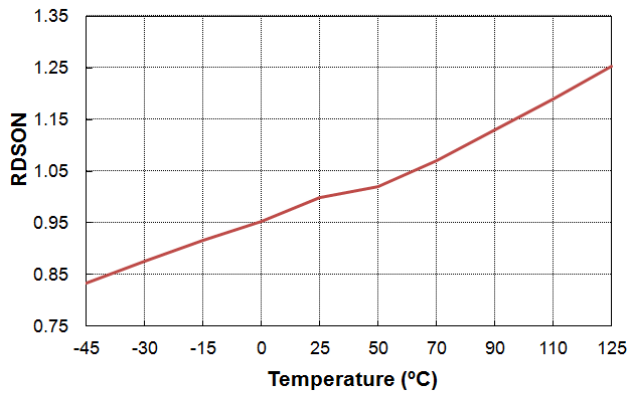


图 40. RDSON 对温度

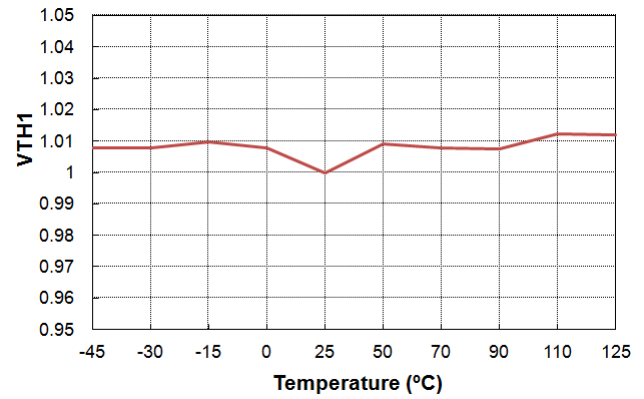


图 41. VTH1 对温度

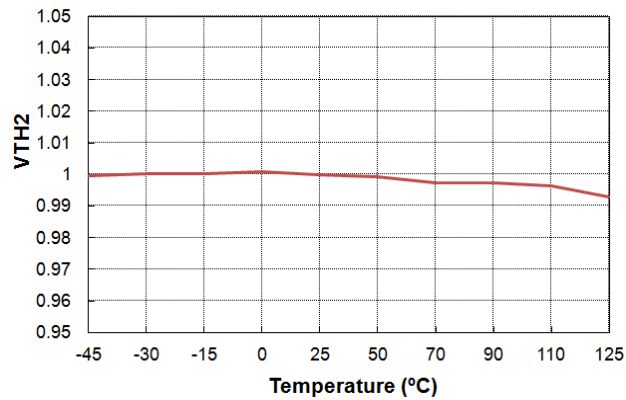


图 42. VTH2 对温度

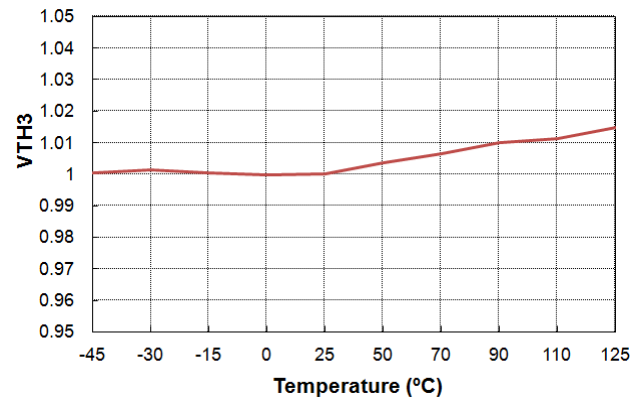


图 43. VTH3 对温度

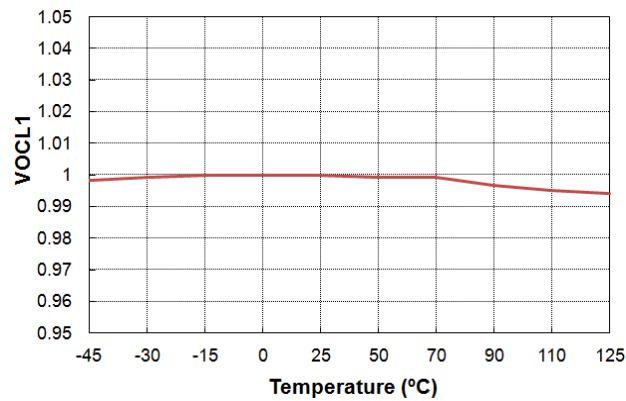


图 44. VOCL1 对温度

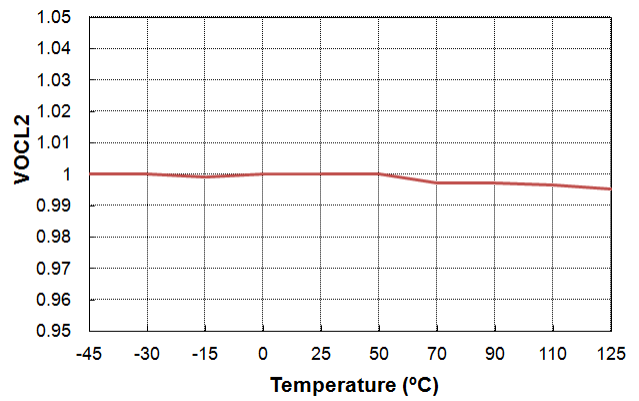


图 45. VOCL2 对温度

標準性能特性对温度

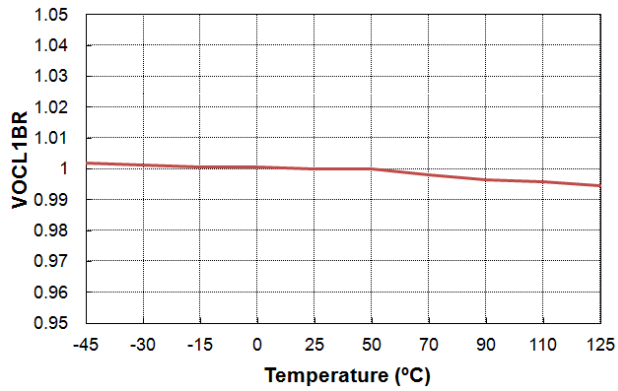


图 46. VOCL1BR 对温度

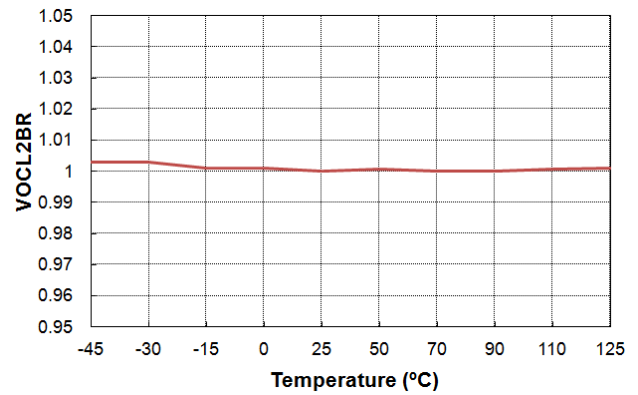


图 47. VOCL2BR 对温度

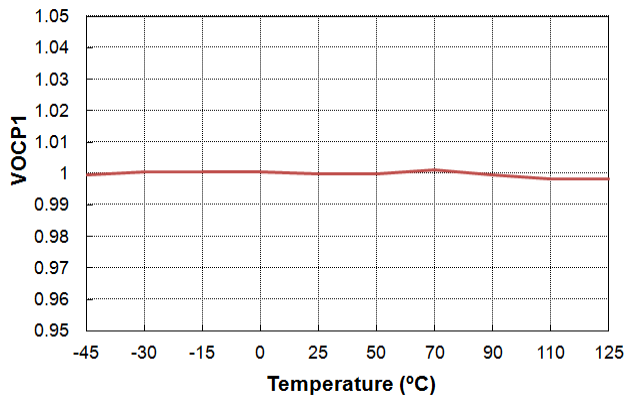


图 48. VOCPI 对温度

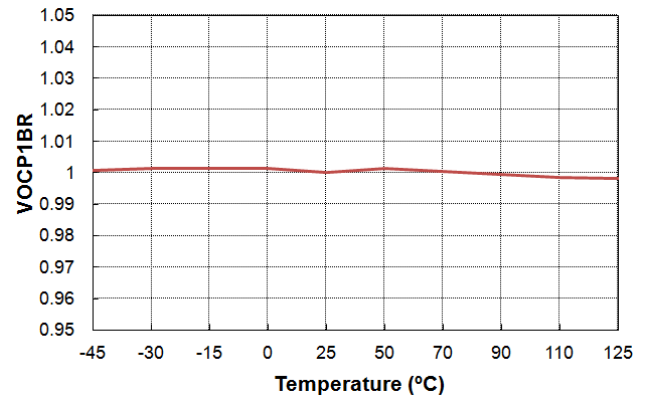


图 49. VOCPIBR 对温度

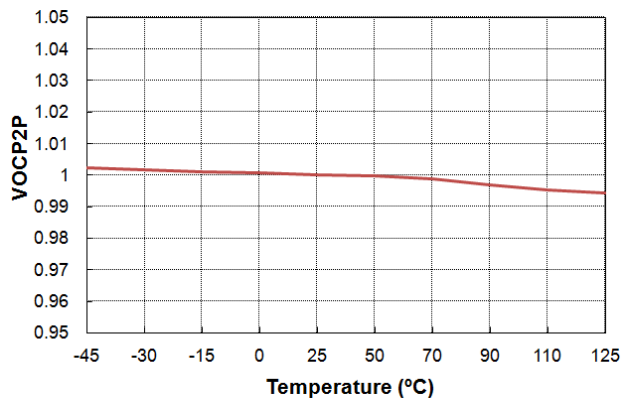


图 50. VOCPIBR 对温度

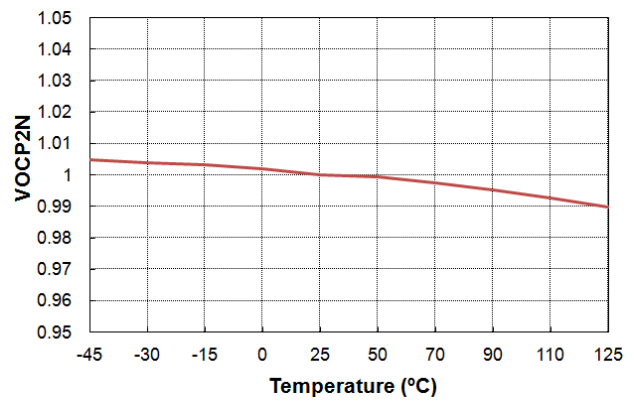


图 51. VOCPIBR 对温度

標準性能特性对温度

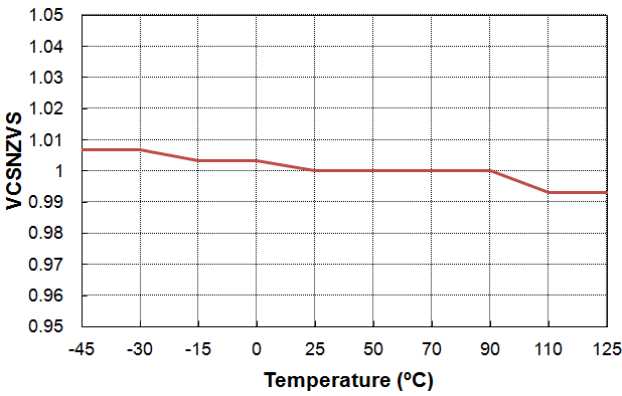


图 52. VCSNZVS 对温度

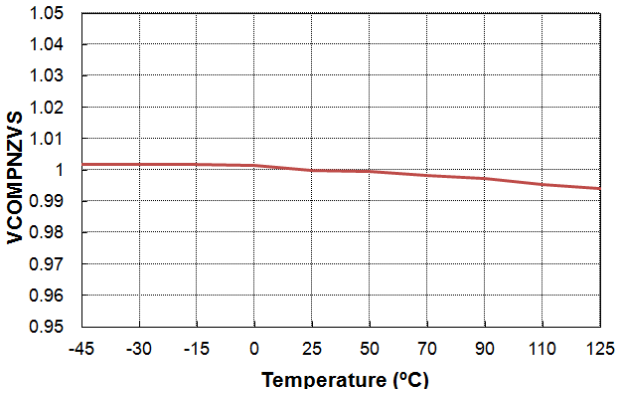


图 53. VCOMPNZVS 对温度

電荷電流制御の動作原理

LLC 共振コンバータは、多数のメリットを持つことから、幅広く多数の用途に使用されています。負荷の変動全域にわたり出力を制御でき、しかもスイッチング周波数の変動幅を比較的小さく抑えることができます。動作範囲全体で、1 次側スイッチではゼロ電圧スイッチング (ZVS)、2 次側整流器ではゼロ電流スイッチング (ZCS) を実現できます。また、共振インダクタンスをトランスと一体化して 1 つの磁気コンポーネントに組み込むことができます。図 54 は電圧モード制御を採用した LLC 共振コンバータの概略図です。一般的に、電圧モード制御は LLC 共振コンバータに使用され、エラーアンプの出力電圧が直接スイッチング周波数を制御します。ただし、電圧モード制御の周波数特性はポールを 4 個持ち、それらは入力電圧および負荷の変動とともに位置が変わるため、LLC 共振コンバータの位相補正回路設計は比較的難しくなります。

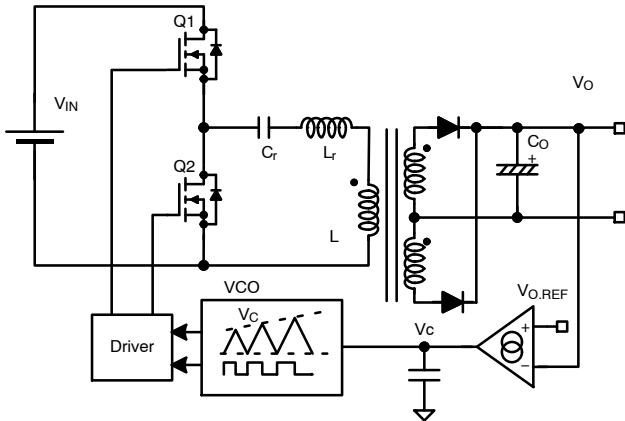


図 54. 電圧モード制御 LLC 共振コンバータ

FAN7688 には、LLC 共振コンバータのダイナミック応答を向上させるため、電荷電流モード制御が採用されています。図 55 は、FAN7688 を使用したハーフブリッジ LLC 共振コンバータの概略図です。ここで、 L_m は磁化インダクタンス、 L_r は共振インダクタ、 C_r は共振コンデンサです。重負荷および軽負荷条件における LLC 共振コンバータの標準的な主要動作波形を、それぞれ図 56、図 57 に示します。動作周波数は、 L_r と C_r の共振で決まる共振周波数と同じであるとし、1 次側スイッチ電流は単調増加とはならないため、スイッチ電流をそのままパルス周波数変調 (PFM) に使用しても、出力電圧を制御できません。また、1 次側スイッチ電流には大きい還流 (磁化電流) が含まれるため、1 次側電流のピー

ク値は負荷条件を適切に反映し I_{CS} は単調に増加し、ピーク電流モード制御におけるピーク値と同様のピーク値となります (図 56、図 57 参照)。

このため、FAN7688 は、スイッチ電流の総電荷 (スイッチ電流の積分値) を制御電圧と比較してスイッチング周波数を変調する電荷電流制御方式を採用しています。スイッチ電流の電荷は 1 スwitch サイクルにおける平均入力電流に比例するため、電荷制御は高速のインナーループを形成し、固有のラインフィードフォワードを含む優れた過渡応答を実現します。PFM ブロックには、タイミングコンデンサ (CT) が内蔵されており、その充電電流は FMIN ピンからの出力電流の値で決まります。FMIN ピンの電圧は 1.5 V に制御されます。タイミングコンデンサの電圧は最大 3 V に制限され、その時に FMIN ピンに接続された所定の抵抗器に対してスイッチング周波数は最小となります。こののこぎり波形 (V_{SAW}) は、Q1 スwitch 電流の積分値 (V_{ICS}) と発振器のタイミングコンデンサの電圧 (V_{CT}) を足し合わせることで生成されます。こののこぎり波形 (V_{SAW}) はさらに補正電圧 (V_{COMP}) と比較され、スイッチング周波数の決定に利用されます。

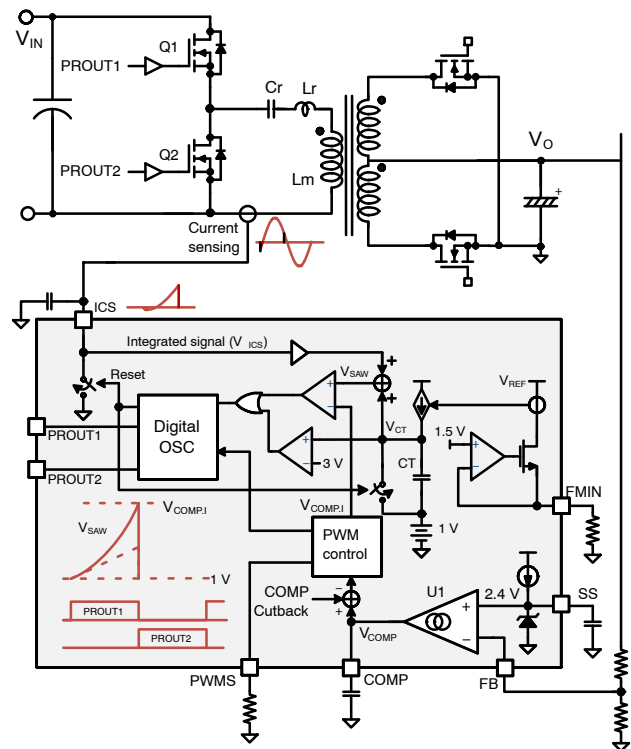


図 55. LLC 共振コンバータ回路図及びパワーステージ構成図

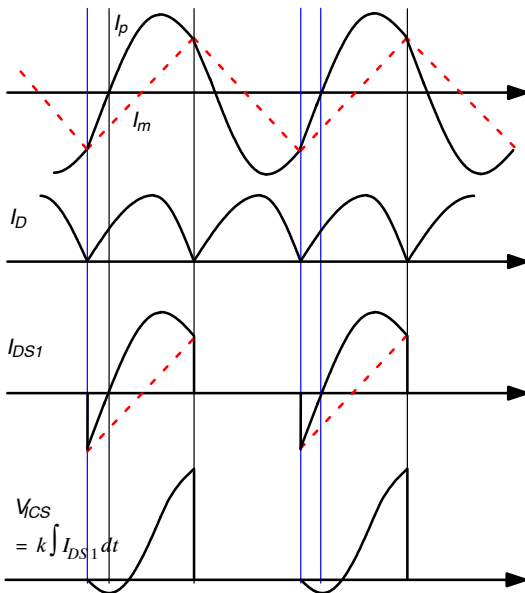


図 56. LLC 共振コンバータの標準波形 (重負荷時)

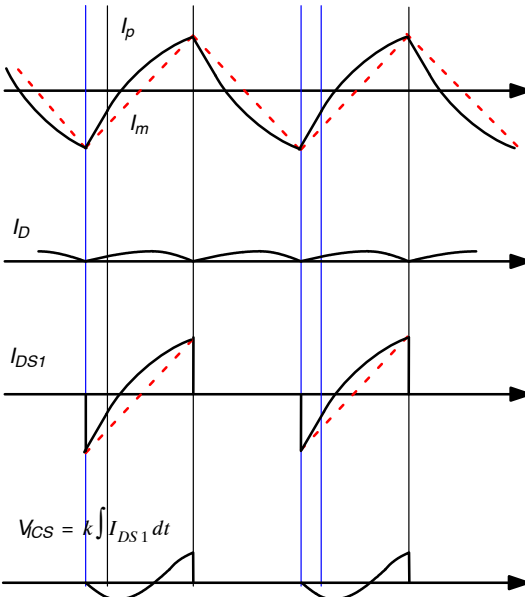


図 57. LLC 共振コンバータの標準波形 (軽負荷時)

ハイブリッド制御 (PWM + PFM)

従来の PFM 制御方式では、デューティサイクルを 50% に固定し、スイッチング周波数のみで変調するため、一般的に軽負荷時には 1 次側の還流が大きく、相対的に低効率となります。軽負荷時の効率を改善するため、FAN7688 は、軽負荷時には PFM がパルス幅変調 (PWM) モードに切り替えられるハイブリッド制御を採用しています (図 58 参照)。PFM モードと PWM モードでの標準波形を、それぞれ図 59、図 60 に示します。エラーアンプの電圧 (VCOMP) が PWM モードのしきい値を下回った場合、内部の COMP 信号はしきい値レベルにクランプ

され、PFM 動作が PWM モードに切り替わります。PWM モードでは、スイッチング周波数は内部でクランプされた COMP 電圧 (VCOMP1) により固定され、デューティサイクルが COMP 電圧と PWM モードしきい値電圧の差に従って決定されます。従って、図 58 に示すように、軽負荷時には、VCOMP が PWM モードのしきい値を下回るとデューティサイクルが低減し、スイッチング周波数は制限されます。PWM モードのしきい値は、PWMS ピンに接続する抵抗値を変えることで 1.5 V~1.9 V の間に設定することができます。

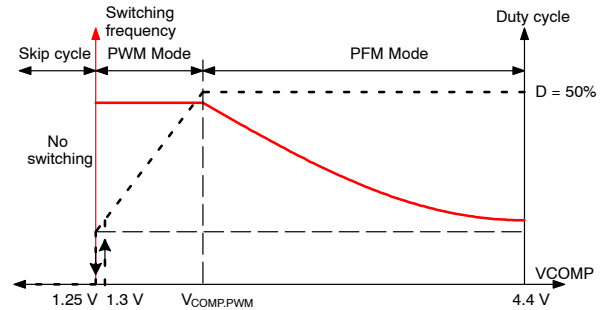


図 58. モード変更と COMP 電圧

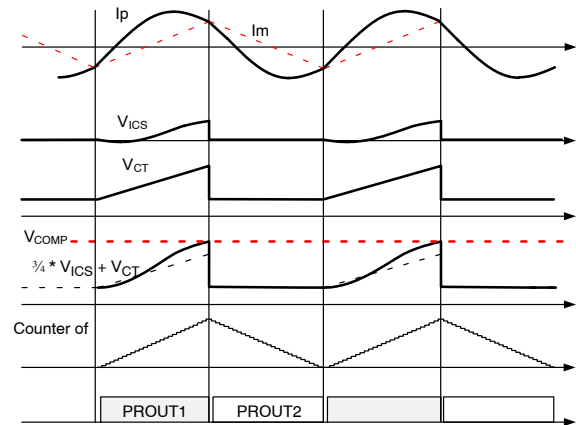


図 59. PFM 動作の主要波

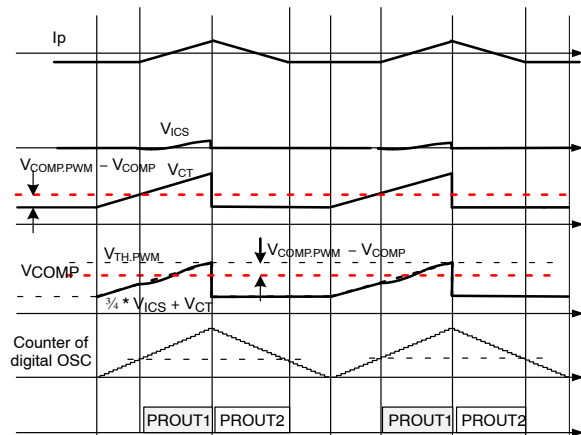


図 60. PWM 動作の主要波形

電流センス

FAN7688 は瞬時のスイッチ電流とスイッチ電流の積分値を検出します(図 61 参照)。FAN7688 は 2 次側に配置されるため、1 次側電流検出には電流トランスを使用するのが一般的です。PROUT1 が Low の場合、ICS ピンは内部リセット MOSFET により 0 V にクランプされます。これに対し、PROUT1 が High の場合は、ICS ピンはクランプされず、積分コンデンサ (C_{ICS}) は、センス抵抗の電圧 (V_{SENSE}) と ICS ピンの電圧との差によって充電および放電されます。正常動作中は、電力制限しきい値が 1.2 V であるため、ICS ピンの電圧は 1.2 V 以下です。電流センス抵抗、および電流トランスの巻線比は、電流センス抵抗両端の電圧 (V_{SENSE}) が全負荷時で 4 V を上回るように設計する必要があります。従って、 C_{ICS} の充電および放電電流は電流センス抵抗両端の電圧 (V_{SENSE}) にほぼ比例するはずで、図 62 に、 V_{SENSE} の振幅が 4 V の時の理想的な積分信号と VICS 信号とを比較したものを示します。図から判るように、理想的な積分信号と VICS 信号を比較すると、約 10% の誤差がありますが、ほとんどの設計で許容範囲内です。更に VICS の精度が必要な場合は、 V_{SENSE} の振幅を増大させます。

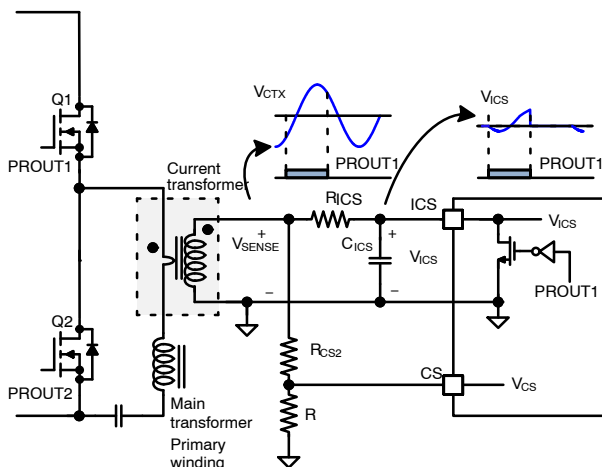
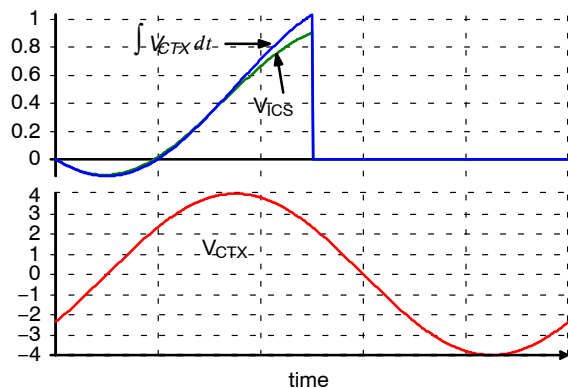


図 61. FAN7688 の電流センス

図 62. V_{SENSE} からの積分信号 (V_{ICS}) の生成

電流センス電圧 (VICS) の積分値のピークは、LLC 共振コンバータの平均入力電流に比例するため、以下リストおよび、図 63 に示すように、4 つの主要機能に使用されます。

1. **SR ゲートシュリンク**：軽負荷時の SR の安定動作を保証するため、SR デッドタイム (ターンオン、ターンオフ、両方のトランジションにおいて) が増加します。その結果、 V_{ICS} のピーク値が V_{TH1} (0.2 V) より低くなると SR ゲートシュリンクが発生します。SR デッドタイムは、 V_{ICS} のピーク値が 0.25 V を上回るまで上昇すると、プログラム値まで減少します。
2. **SR のイネーブルとディセーブル**：負荷が極めて軽い条件では、 V_{ICS} のピーク値が V_{TH3} (0.075 V) を下回った場合、SR はディセーブルされます。 V_{ICS} のピーク値が V_{TH2} (0.15 V) を上回ると、SR はイネーブルされます。
3. **過電流制限**： V_{ICS} のピーク値は入力電流制限にも使用されます。図 63 で示すように、異なる 2 種類 (高速、低速) の電流制限があります。軽度の過負荷状態により V_{ICS} のピーク値が上昇し、低速電流制限レベル (V_{OCL1}) を上回ると、内部フィードバック補正電圧がゆっくりと引き下げられ、入力電力に制限がかかります。この制限は、 V_{ICS} のピーク値が V_{OCL1} を下回るまで維持されます。より重度の過負荷状態では、図 64 に示すように、 V_{ICS} のピーク値が高速電流制限しきい値 (V_{OCL2}) を超え、内部フィードバック補正電圧は急速に引き下げられて、入力電力に制限がかかります。この制限は、 V_{ICS} のピーク値が V_{OCL2} を下回るまで維持されます。 V_{ICS} のピーク値での電流制限しきい値は、出力電圧センス信号 (V_{FB}) の減少に伴い、図 65 に示すように、過負荷条件下で出力電流を制限するように変化します。これらの制限しきい値は、コンバータが長期のホールドアップ時間のため大幅に共振点以下となる周波数で動作をした場合、高い値 ($V_{OCL1.BR}$ と $V_{OCL2.BR}$) に変化します (ホールドアップ時間ブースト機能を参照)。
4. **過電流保護 (OCP1)**： V_{ICS} のピーク値が V_{OCP1} (1.9 V) を上回ると、過電流保護がトリガされます。過電流保護には 150 ns のデバウンス時間が追加されます。これらの OCP しきい値は、コンバータが長期のホールドアップ時間のため大幅に共振点以下となる周波数で動作した場合、高い値 ($V_{OCP1.BR}$) に変化します (ホールドアップ時間ブースト機能を参照)。

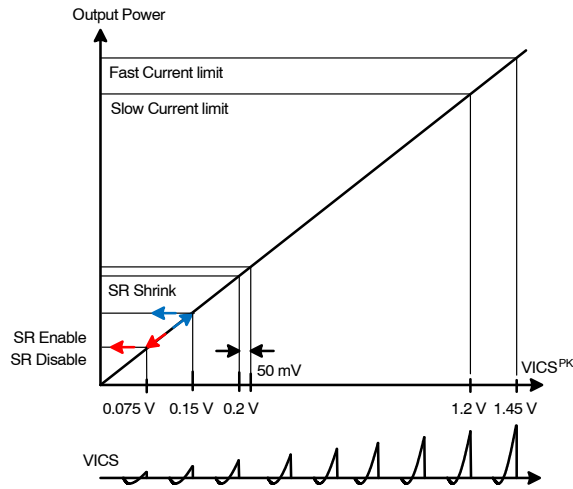


図 63. VICS ピーク電圧に関連した機能

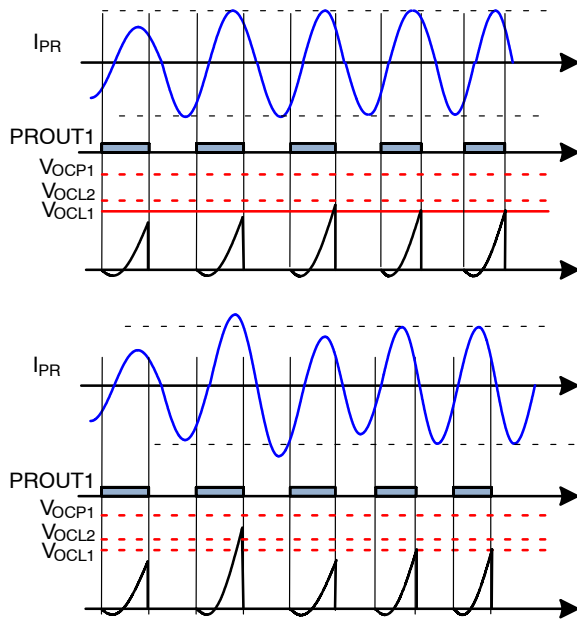


図 64. 周波数シフト (補正電圧カットバック) による ICS ピンの電流制限

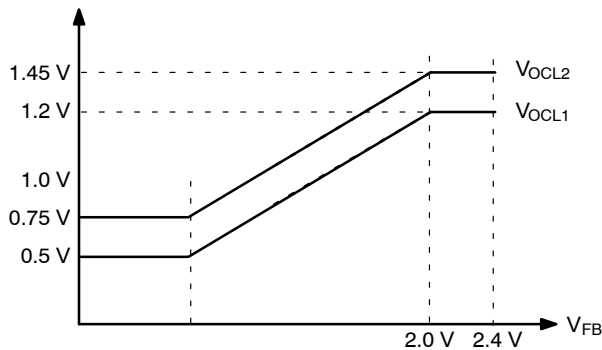


図 65. フィードバック電圧による電流制限しきい値の変調

ピンにおけるスイッチ電流の瞬時値検出は、以下の機能にも使用されます。

1. 非 ZVS 防止：補正電圧 (V_{COMP}) が 3 V より高く、 V_{CS} のピーク値が 0.3 V より低い場合、非 ZVS 条件が検出されます。これにより、内部補正信号が減少し、スイッチング周波数が高くなります。
2. 過電流保護 (OCP2)： V_{CS} が 3.5 V より高いか -3.5 V より低い場合、過電流保護 (OCP) がトリガされます。瞬間的な 1 次側電流も CS ピンで検出されます。図 66 に示すように、CS ピンの OCP しきい値は 3.5 V と -3.5 V であるため、通常、図 61 にあるように、分圧回路を使用して V_{SENSE} から CS 信号を得ます。OCP には 150 ns のデバウンス時間が追加されます。

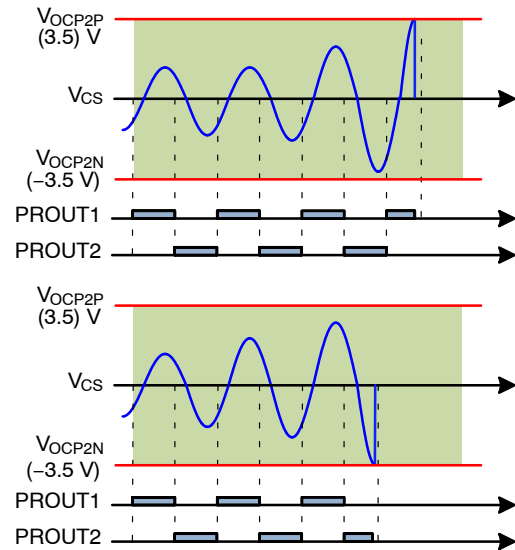


図 66. CS ピンの過電流保護

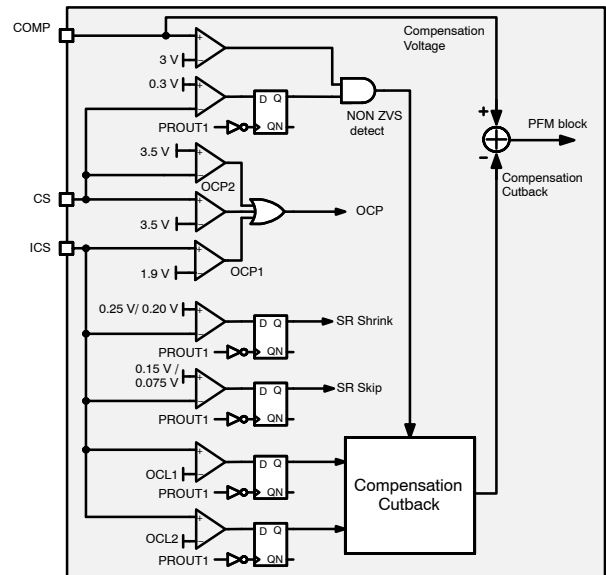


図 67. 電流検出信号の利用

ソフトスタートと出力電圧の制御

図 68 は、フィードバック制御および閉ループソフトスタートの概略回路図です。通常の定常動作中、ソフトスタート (SS) ピンは、2.4 V にクランプされているエラーアンプの非反転入力に接続されています。帰還ループは、エラーアンプ出力電圧が SS ピンの電圧と同じになるように動作します。スタートアップ期間では、内部電流源 ($I_{SS,T}$) により SS コンデンサが充電され、SS ピンの電圧が徐々に増加します。従って、閉ループ SS 制御の結果、出力電圧も単調増加を示します。

SS コンデンサは過負荷保護 (OLP) 中のシャットダウン遅延時間にも使用されます。図 68 に OLP 波形を示します。通常動作中は、SS コンデンサの電圧が 2.4 V にクランプされます。出力が過負荷状態となると、 V_{COMP} が High 側で飽和し、SS コンデンサは SS 制御ブロックによりクランプ回路から切り離されます。 I_{SS} は D_{BLCK} でブロックされ、SS コンデンサは電流源 $I_{SS,UP}$ により徐々に充電されます。SS コンデンサの電圧が 3.6 V に達すると、OLP がトリガされます。ソフトスタートコンデンサが、2.4 V から 3.6 V まで充電されるのに必要な時間で、過負荷保護のシャットダウン遅延時間が決まります。

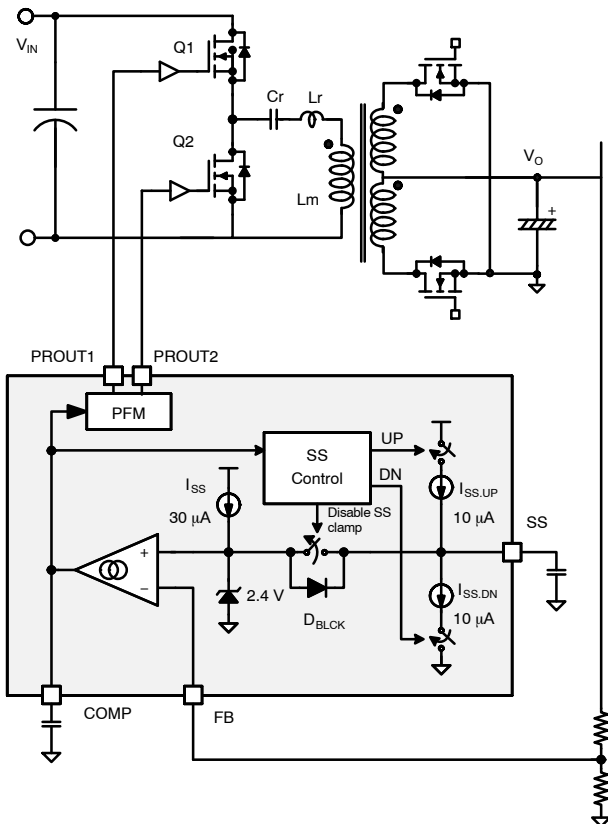


図 68. 閉ループソフトスタート回路図

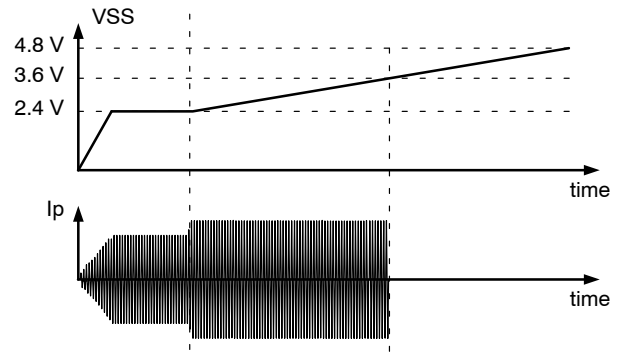


図 69. ソフトスタート電圧とシャットダウン遅延

オートリスタート保護回路

FAN7688 のすべての保護機能は非ラッチタイプ、オートリスタートタイプであり、図 70 に示すように、SS コンデンサを充放電することにより、リスタート遅延時間を発生させます。通常動作中、SS コンデンサの電圧は 2.4 V にクランプされています。いったん何らかの保護回路がトリガされると、SS クランプ回路がディセーブルされます。その後、内部電流源 ($I_{SS,UP}$) により SS コンデンサが 4.7 V まで充電されます。すると、別の内部電流 ($I_{SS,DN}$) により SS コンデンサが放電し、電圧が 0.1 V まで下がります。さらに 3 回、SS コンデンサの充放電を繰り返した後、オートリカバリが有効になります。

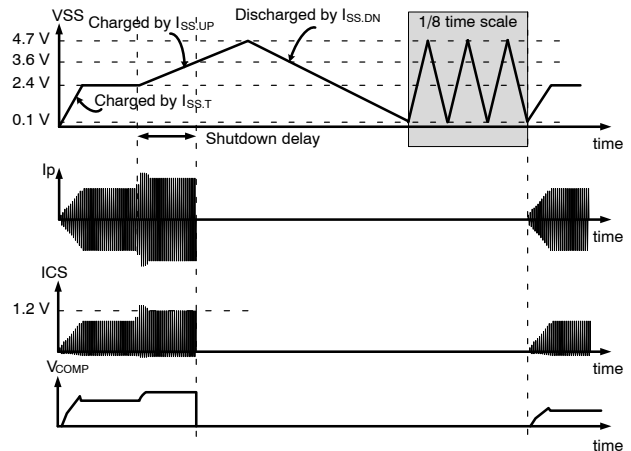


図 70. 保護回路がトリガされた後のオートリスタート

出力短絡保護

重度のフォルト状態において、パワーステージでの電力消費を最小限に抑えるために、FAN7688 は出力短絡保護回路 (OSP) を備えています。出力が重度の過負荷または短絡状態に陥ると、フィードバック電圧 (出力電圧検出) がエラーアンプの基準電圧 (2.4 V) に従わなくなります。エラーアンプの基準電圧と FB 電圧の差が 1.2 V を超えると、図 71 に示すように、OLP がトリガされるのを待たずに OSP がトリガされます。

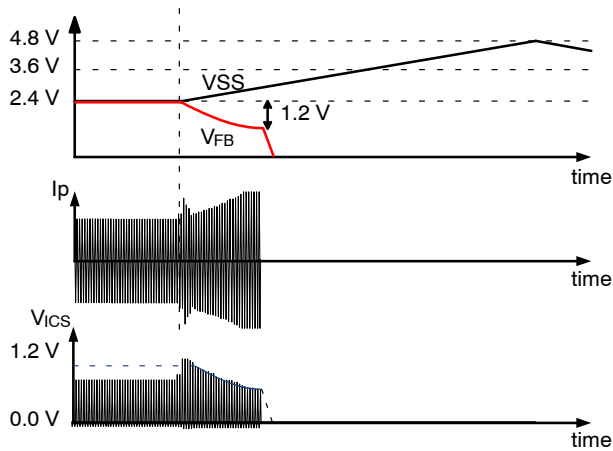


図 71. 出力短絡保護

デッドタイムの設定

図 72 及び図 73 に示すように、単一ピン (RDT ピン) により、スイッチ付き電流源を使用して 1 次側ゲートドライブ信号 (PROUT1 と PROUT2) と 2 次側 SR ゲートドライブ信号 (SROUT1 と SROUT2) 間のデッドタイムが設定されます。5 V バイアスが有効になると、RDT ピンの電圧がプルアップされます。RDT ピンの電圧が 1.4 V に達すると、CDT の電圧は 1 V になるまで内部電流源 I_{DT} により放電されます。その後、 I_{DT} がディセーブルされ、RDT ピンの電圧は RDT 抵抗により充電され上昇します。図 73 に示すように、RDT ピンの電圧を 1 V から 3 V に上昇させるのに必要な時間 (T_{SET1}) の $1/64$ によって、2 次側 SR ゲートドライブ信号間のデッドタイムが決まります。

ここで、スイッチ付き電流源 I_{DT} がイネーブルされ、RDT ピン電圧は放電されます。に示すように、RDT ピン電圧が 1 V から 3 V に上昇するのに必要な時間 (T_{SET2}) の $1/32$ によって、1 次側ゲートドライブ信号間のデッドタイムが決まります。RDT 電圧が 1 V まで低下した後、電流源 I_{DT} が再びディセーブルされ、RDT 電圧は最大 5 V まで充電されます。

表 1 に、推奨する RDT および CDT の値で設定される SROUT と PROUT のデッドタイムを示します。この時間は 40 MHz の内部クロック信号で測定されるため、デッドタイム設定の分解能は 25 ns です。そのため、デッドタイムの最小値と最大値は、それぞれ 75 ns と 375 ns に制限されます。回路パラメータの許容差を考慮しつつ、安定した SR 動作を確保するため、75 ns のデッドタイムは、特に SR デッドタイムの場合、推奨していません。

FAN7688 が軽負荷時に PWM モードで動作する場合は、デッドタイムを 2 倍に延長してスイッチング損失を低減します。

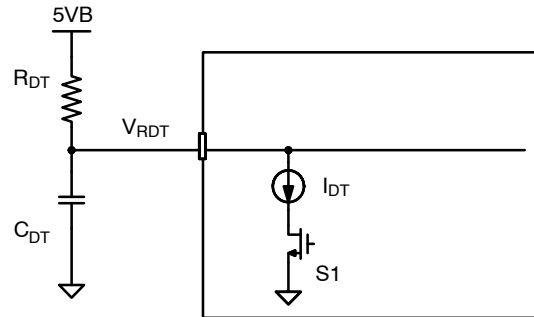


図 72. RDT ピンの内部電流源

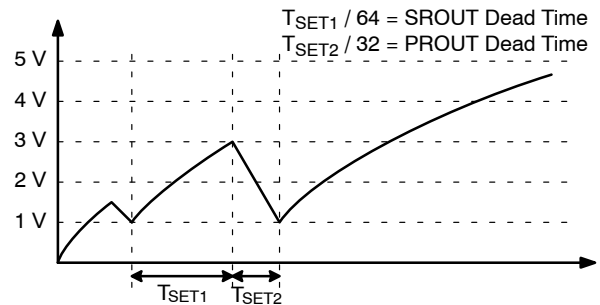


図 73. RDT ピンの多機能動作

表 1. PROUT、SROUT のデッドタイム設定

	C _{DT} = 180 pF		C _{DT} = 220 pF		C _{DT} = 270pF		C _{DT} = 330 pF		C _{DT} = 390 pF		C _{DT} = 470 pF		C _{DT} = 560 pF	
R _{DT}	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)
28 k	75	375	75	375	75	375	100	375	125	375	150	375	175	375
30 k	75	250	75	325	100	375	100	375	125	375	150	375	175	375
33 k	75	200	75	250	100	300	125	375	150	375	175	375	200	375
36 k	75	175	75	200	100	250	125	325	150	375	175	375	225	375
40 k	75	150	100	175	125	225	150	275	175	325	200	375	250	375
44 k	75	125	100	150	125	200	150	250	175	300	225	350	275	375
48 k	100	125	125	150	150	175	175	225	200	275	250	325	300	375
53 k	100	100	125	125	150	175	200	200	225	250	275	300	325	375
58 k	125	100	150	125	175	150	200	200	250	250	300	300	350	350
64 k	125	100	150	125	175	150	225	200	275	225	325	275	375	325
71 k	150	100	175	125	200	150	250	175	300	225	350	250	375	325
78 k	150	100	175	100	225	150	275	175	325	200	375	250	375	300
86 k	175	75	200	100	250	125	300	175	375	200	375	250	375	300
94 k	175	75	225	100	275	125	325	175	375	200	375	225	375	275
104 k	200	75	250	100	300	125	375	150	375	200	375	225	375	275
114 k	250	75	275	100	325	125	375	150	375	175	375	225	375	275
126 k	250	75	300	100	375	125	375	150	375	175	375	225	375	275
138 k	275	75	325	100	375	125	375	150	375	175	375	225	375	250
152 k	300	75	350	100	375	125	375	150	375	175	375	225	375	250

最小周波数の設定

最小スイッチング周波数は、図 74 に示すように、タイミングコンデンサ電圧 (V_{CT}) を 3 V の内部基準と比較することにより制限されます。タイミングコンデンサの電圧上昇の傾きは、FMIN ピンに接続された抵抗 (R_{FMIN}) で決まるため、最小スイッチング周波数は次の式により与えられます。

$$f_{\text{SW.MIN}} = 100 \text{ kHz} \times \frac{10\text{k}\Omega}{R_{\text{FMIN}}} \quad (\text{eq. 1})$$

設定可能最小スイッチング周波数は、40 MHz の内部クロックで動作するデジタルカウンタにより制限されます。10 ビットカウンタが使用されるため、デジタル発振器による最小スイッチング周波数は 39 kHz ($40 \text{ MHz} / 1024 = 39 \text{ kHz}$) となります。このため、使用できる RFMIN の最大値は 25.5 kΩ となります。

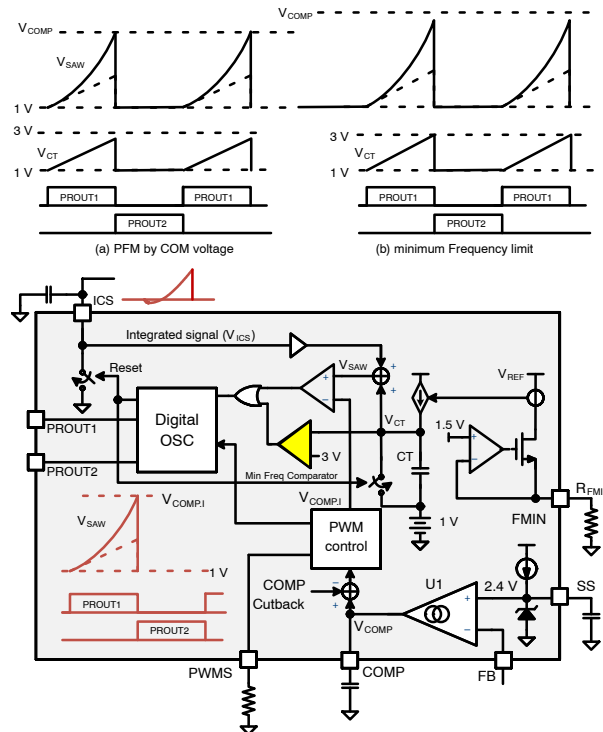


図 74. 最小スイッチング周波数設定

負荷が軽くなった結果、COMP 電圧が $V_{COMP.PWM}$ を下回った場合、内部の COMP 信号がしきい値レベルにクランプされ、PFM 動作が PWM モードに切り替わります。PWM エントリーレベルのしきい値は、図 75 に示すように、PWMS ピンに接続される抵抗を使用し、1.5 V と 1.9 V の間になるよう設定します。FAN7688 が PWM モードになると、SR ゲートドライブはディセーブルされます。

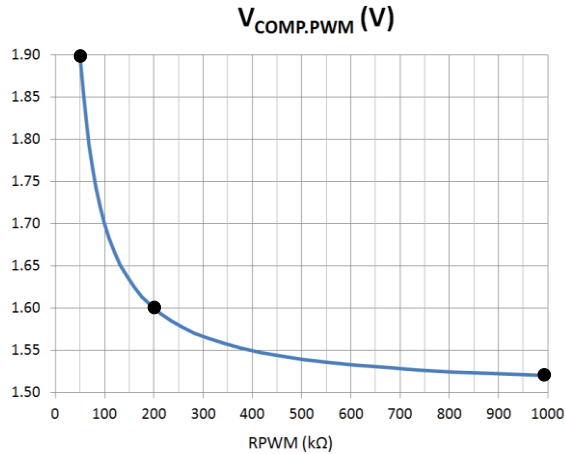


図 75. PWM モードエントリーレベルの設定

スキップサイクル動作

図 76 に示すように、負荷が軽くなった結果、COMP 電圧が $V_{COMP.SKIP}$ (1.25 V) を下回ると、スキップサイクル動作に移行しスイッチング損失を低減させます。COMP 電圧が 1.3 V を上回ると、スイッチング動作が再開されます。FB 電圧が $V_{FB.OVP1}$ (2.65 V) を上回った場合も、出力電圧の急速な立ち上がりを抑えるため、スキップサイクル動作がイネーブルされます。FB 電圧が $V_{FB.OVP2}$ (2.3 V) を下回ると、スイッチング動作が再開されます。

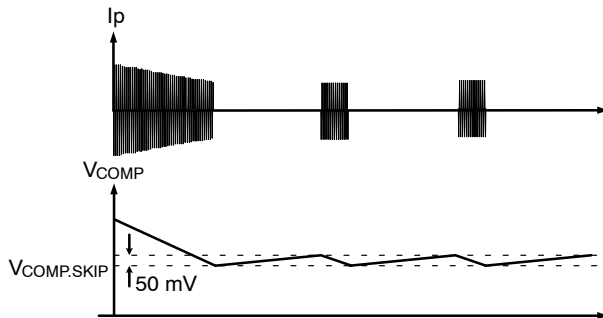


図 76. スキップサイクル動作

同期整流

FAN7688 はデュアルエッジトラッキングアダプティブゲートドライブ方式を使用しています。この方式では2つの異なる時間基準により、SR 電流のゼロクロスの瞬間を予想します。図 77、図 78 には、共振周波数以下および以上で動作するデュアルエッジトラッキングアダプティブ SR ドライブ方式の動作波形が示されています。説明を簡単にするために、ここでは SR デッドタイムはゼロと見なします。1 つ目のトラッキング回路は、SR 導通時間 ($T_{SR_CONDCTN}$) を測定し、この情報に基づいて、前回のスイッチングサイクルの SR 導通時間と持続時間が同じになるように次のスイッチングサイクルで 1 つ目のアダプティブドライブ信号 (V_{PRD_DRV1}) を生成します。2 つ目のトラッキング回路は、1 次側ドライブの立ち下がりエッジから対応する SR ターンオフの瞬間 (T_{EXT}) までの期間として定義されるターンオフ延長時間を測定します。この後、この情報を使用して、次のスイッチングサイクルに対応する 2 つ目のアダプティブドライブ信号 (V_{PRD_DRV2}) が生成されます。1 次側ドライブ信号のターンオフが、共振周波数以下での動作に対応する SR のターンオフより後に起こる場合、2 つ目のアダプティブ SR ドライブ信号は対応する 1 次側ゲートドライブ信号と同じになります。一方、1 次側ドライブ信号のターンオフが、共振周波数以上での動作に対応する SR のターンオフの瞬間より前に起こる場合、2 つ目のアダプティブ SR ドライブ信号は対応する 1 次側ゲートドライブ信号を前回のスイッチングサイクルの T_{EXT} の分だけ、延長して生成されます。

2 つ目のアダプティブゲートドライブ信号のターンオフの瞬間が、1 次側ゲートドライブ信号の立ち下がりエッジに応じて T_{EXT} の分だけ延長されるので、その結果、この信号の持続時間はスイッチング周波数とともに変動することになります。この 2 つの信号 (V_{PRD_DRV1} と V_{PRD_DRV2}) を AND ゲートと組み合わせると、最適なアダプティブゲートドライブ信号が得られます。

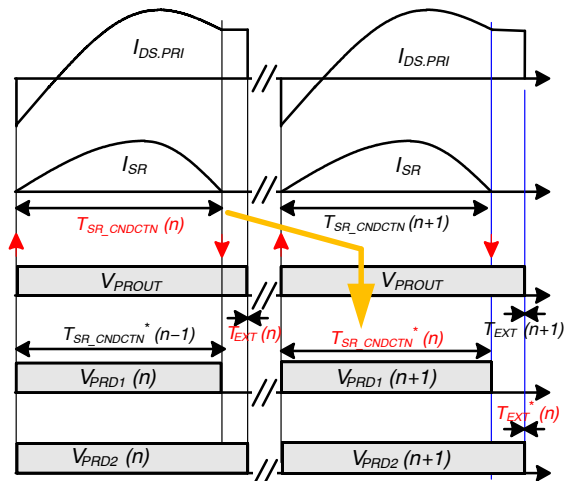


図 77. デュアルエッジトラッキングアダプティブ SR 制御動作 (共振周波数以下での動作)

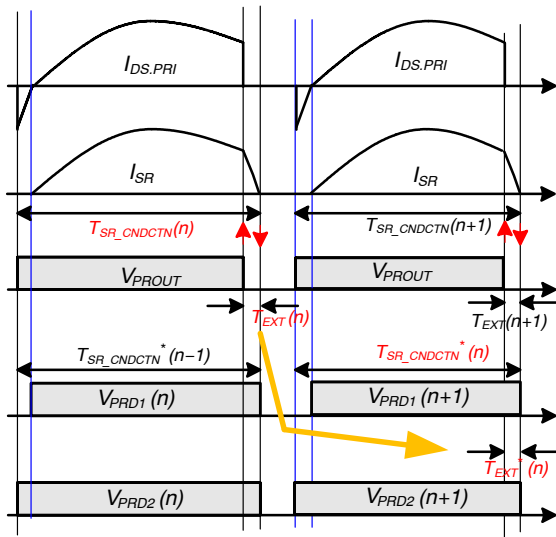


図 78. デュアルエッジトラッキングアダプティブ SR 制御動作 (共振周波数以上の動作)

各スイッチングサイクルの SR1、SR2 に対応する SR 導通時間は、単一ピン (SR1DS ピン) で測定されます。SR1DS 電圧とその遅延信号、RC 時定数で算出される 100 ns、は図 79 のように比較されます。SR の導通期間では、図 80 に示すように、SR1DS 電圧はグラウンドまたは高電圧レール (出力電圧の 2 倍) にクランプされます。一方、スイッチング遷移期間では、SR1DS 電圧は急速に変化します。両方の SR MOSFET がターンオフする時、SR1DS 電圧は発振します。SR1DS 電圧が立ち上がりエッジで 0.25 V/100 ns、立ち下がりエッジで 0.2 V/100 ns より急速に変化する時、SR 導通状態のスイッチング遷移を検出します。FAN7688 は、検出したスイッチング遷移に基づき、次のスイッチングサイクルで SR 電流のゼロクロスのタイミングを予測します。RC 時定数による 100 ns の検出遅延は、SR を正しくゲートドライブするよう内部時間検出回路で補正されます。

図 80 と図 81 に、SR1DS ピン電圧の標準波形と、他の主要波形を示します。SR1DS ピンの電圧定格は 4 V であるため、このピンに過剰な電圧が印加されないように、分圧回路を適切に設計する必要があります。更に、バイパスコンデンサ (C_{DS}) を SR1DS ピンに接続すると、ノイズ耐性を向上できます。ただ

し、適切な SR 電流ゼロクロス検出をするため、バイパスコンデンサと分圧回路の抵抗により生成される等価的な時定数は、検出回路の内部 RC 時定数 (100 ns) より小さく抑える必要があります。

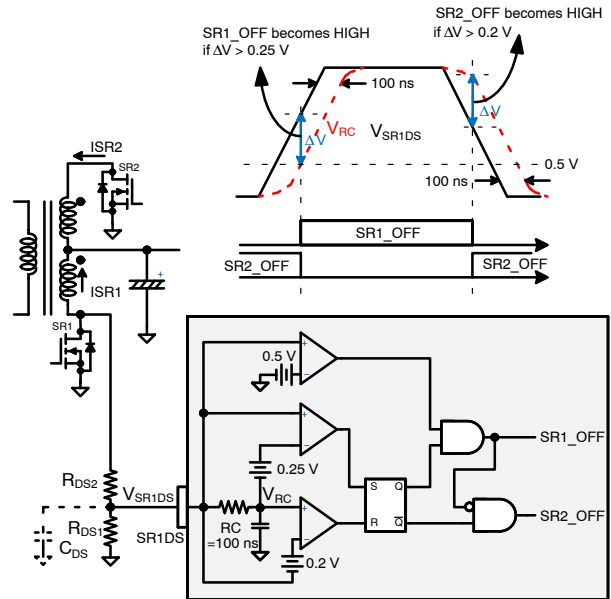


図 79. 単一ピン (SR1DS ピン) による SR 導通検出

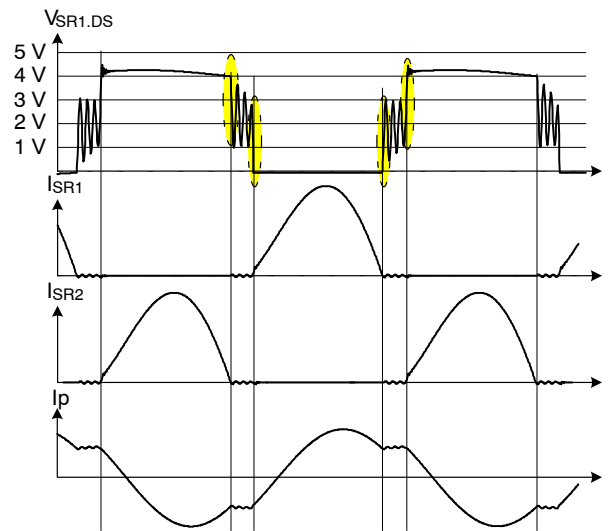


図 80. 共振周波数以下での動作における SR 導通検出波形

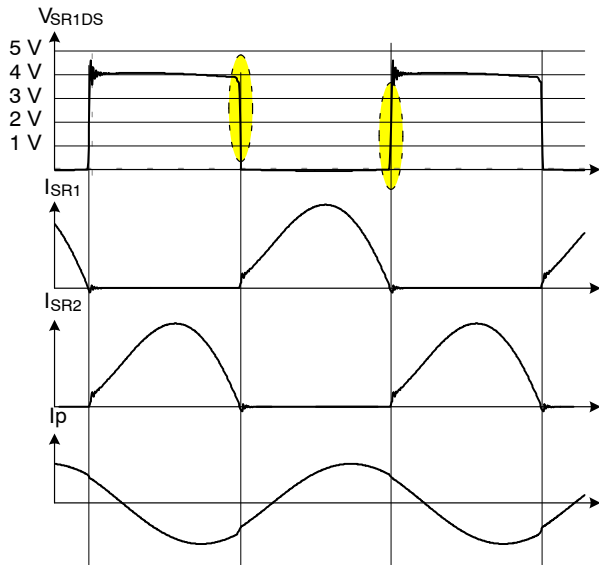


図 81. 共振周波数以上での動作におけるSR導通検出波形

ホールドアップ期間ブースト機能

オフライン電源のホールドアップ期間は、AC 入力電圧がなくなった後、出力電圧の制御が維持されている時間と定義されています。ホールドアップ期間中に入力バルクコンデンサの電圧が低下するため、同じ電力をバルクコンデンサから負荷に提供しようとすると、より多くの電流が引き出されます。公称入力電圧に対して設計された電源の既定電力制限レベルにより、電源の入力電流が増大することで、ホールドアップ期間に制限が加わりやすくなります。

FAN7688 はホールドアップ期間ブースト機能を備えており、ホールドアップ期間中に LLC 共振コンバ

ータの動作が共振周波数を大幅に下回った場合、ICS ピン電圧の電流制限しきい値を上昇させます。このホールドアップ期間ブースト動作は、SR 導通時間がスイッチングサイクル半期間の 94% を下回って 1.6 ms 以上継続した場合にイネーブルされます。SR 導通時間が、長いスイッチングサイクル半期間の 98% を上回って 3.2 ms 以上継続した場合、ICS ピンの電流制限レベルが通常値に戻ります。

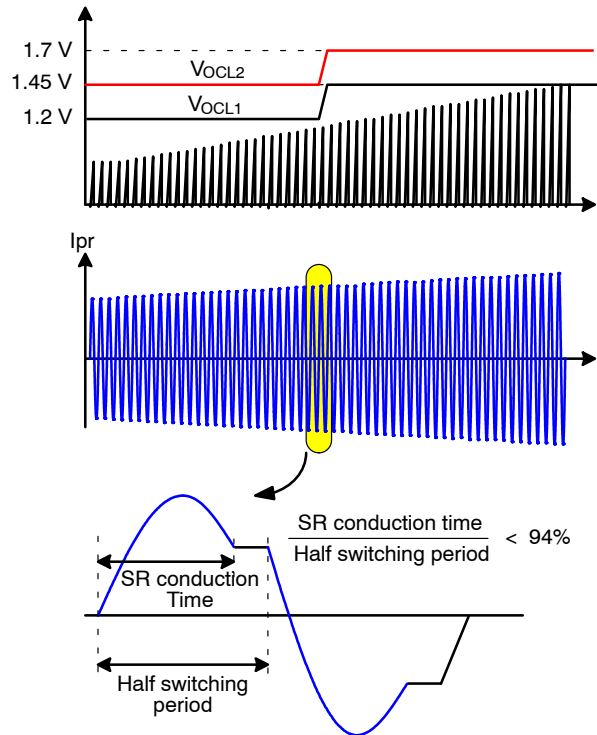


図 82. ホールドアップ期間ブースト機能動作

電流センスとソフトスタートの簡単セットアップガイド

スイッチング周波数を共振周波数と同じとした場合、電流トランスの2次側電圧 (V_{SENSE}) のピーク電圧は、次式のようにになります。

$$V_{\text{SENSE}}^{\text{PK}} = I_{\text{O}} \cdot \frac{\pi}{2} \cdot \frac{N_{\text{S}}}{N_{\text{P}}} \cdot \frac{1}{n_{\text{CT}}} \times (R_{\text{CS1}} + R_{\text{CS2}}) \quad (\text{eq. 2})$$

[例] $I_0 = 20 \text{ A}$, $N_P = 35$, $N_S = 2$, $n_{CT} = 50$, $R_{CS1} + R_{CS2} = 100 \text{ } \Omega \rightarrow V_{SENSE}^{PK} = 3.59 \text{ V}$ (公称負荷条件時)。
CS ピンの分圧回路は、通常動作時に OCP がトリガされないように選択する必要があります。

$$V_{CS}^{PK} = I_O \cdot \frac{\pi}{2} \cdot \frac{N_S}{N_P} \cdot \frac{1}{n_{CT}} \times \frac{R_{CS1}}{R_{CS1} + R_{CS2}} < 3.5 \text{ V} \quad (\text{eq. 3})$$

[例] $I_0 = 21 \text{ A}$, $N_P = 35$, $N_S = 2$, $n_{CT} = 50$, $R_{CS1} = 30 \Omega$, $R_{CS2} = 70 \Omega \rightarrow V_{CS}^{PK} = 1.07 \text{ V}$ (公称負荷条件時)。
ICS ピンの抵抗とコンデンサは、通常動作時に電流制限がトリガされないように選択する必要があります。

$$V_{\text{ICS}}^{\text{PK}} = I_{\text{O}} \cdot \frac{N_{\text{S}}}{N_{\text{P}}} \cdot \frac{1}{n_{\text{CT}}} \times \frac{R_{\text{CS1}} + R_{\text{CS2}}}{R_{\text{CIS}}} \cdot \frac{1}{C_{\text{ICS}}} \cdot \frac{1}{2f_{\text{SW}}} < 1.2 \text{ V} \quad (\text{eq. 4})$$

[例] $I_o = 20 \text{ A}$, $N_p = 35$, $N_s = 2$, $n_{CT} = 50$, $R_{CS1} = 30 \Omega$, $R_{CS2} = 70 \Omega$, $R_{ICS} = 10 \text{ k}\Omega$, $C_{ICS} = 1 \text{ nF}$, $f_s = 100 \text{ kHz}$ 。
 $\rightarrow V_{ICS}^{PK} = 1.14 \text{ V}$ (公称負荷条件時) (実際の V_{ICS}^{PK} は、図 62 で示すとおり、疑似積分の影響により約 10% 低下します)。

実際の V_{ICS}^{PK} (V_{ICS}^{PKA}) を 1 V とすると、全負荷状態でのスタートアップ中に過負荷保護がトリガされないようにソフトスタートコンデンサを選択する必要があります。

$$T_{SS} = \frac{C_{SS} \times 2.4 V}{I_{SS}} > \frac{C_{OUT} \times V_O}{\frac{1.2 - V_{ICS}^{PKA}}{V_{ICS}^{PKA}} I_O} \quad (\text{eq. 5})$$

[例] $I_O = 20 \text{ A}$, $C_{SS} = 680 \text{ nF}$, $I_{SS} = 40 \text{ }\mu\text{A}$,
 $C_{OUT} = 7,200 \text{ }\mu\text{F}$, $V_{ICS}^{PKA} = 1 \text{ V}$, $V_O = 12.5 \text{ V}$.

$$T_{SS} = \frac{C_{SS} \times 2.4 V}{I_{SS}} = 40.8 \text{ ms} > \frac{C_{OUT} \times V_O}{\frac{1.2 - V_{ICS_PK}}{V_{ICS_PK}} I_O} = 22.5 \text{ ms} \quad (\text{eq. 6})$$

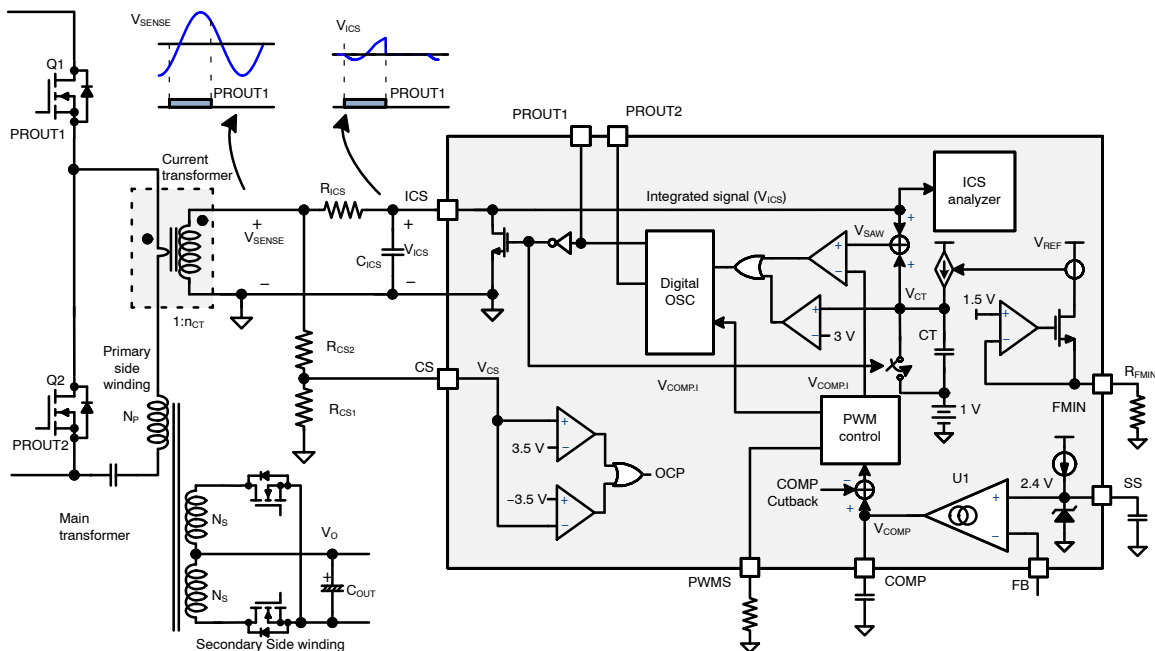


図 83. 電流センス、ソフトスタートの基本的アプリケーション回路

FAN7688

標準アプリケーション回路 (LLC 共振コンバータ)

表 2. 標準アプリケーション回路 (LLC 共振コンバータ)

アプリケーション	onsemi-製品	入力電圧範囲	出力
PC 電源	FAN7688	350~400 V _{DC}	12 V/21 A (252 W)

特長

- 4% の効率改善 (ショットキダイオード整流器と比較)。
- ピーク効率 96.7% (50% 負荷時)。
- ピーク効率 96.0% (100% 負荷時)。
- 効率 95% (20% 負荷時)。
- 効率 89.7% (10% 負荷時)。
- 軽負荷時効率 (負荷 15% 未満) は、低 VF ショットキダイオードを各 SR と並列に接続することで向上可能です。

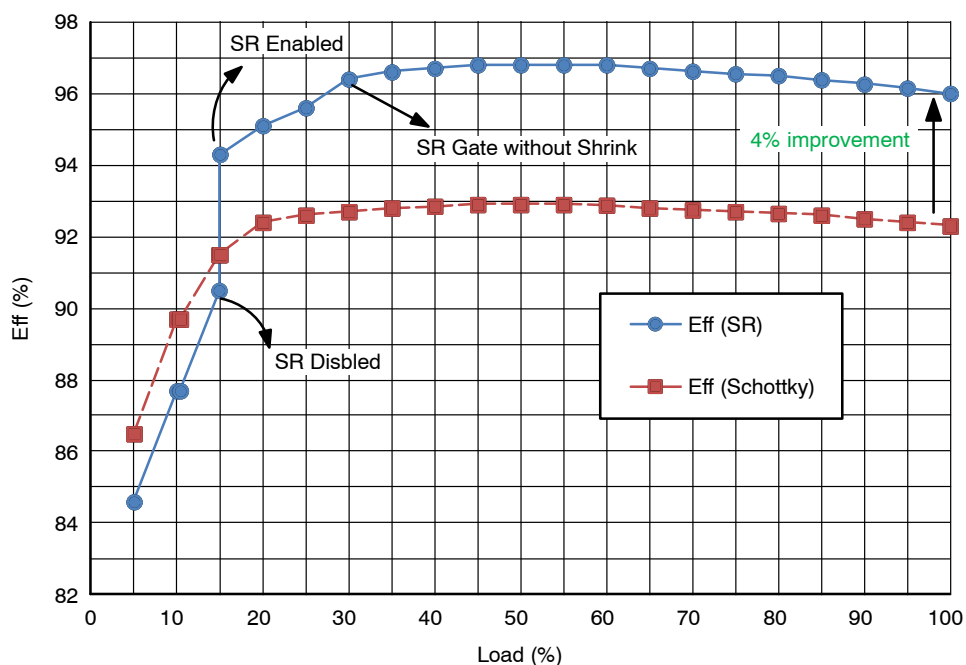


図 84. 評価ボード (EVB) 測定効率

FAN7688

オーダー情報

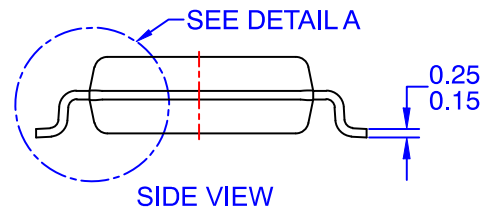
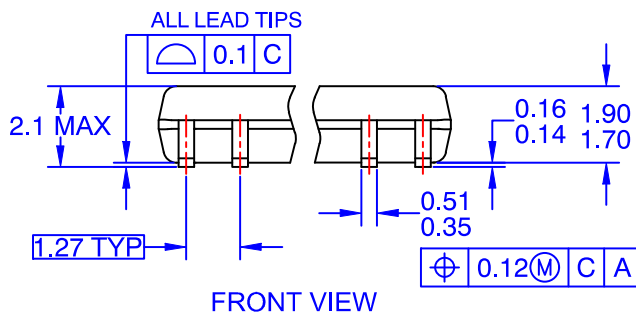
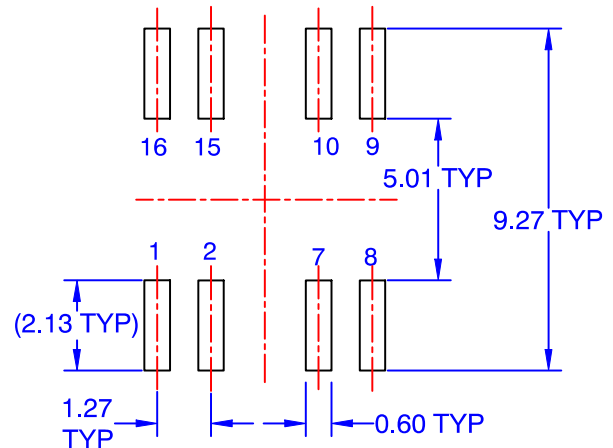
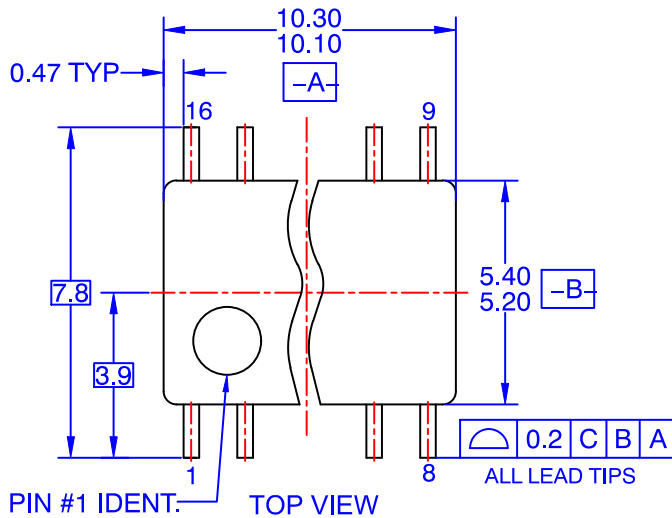
製品名	動作温度範囲	パッケージ	梱包方法 [†]
FAN7688SJX	-40° to 125°C	16 リード小型パッケージ	2000 / テープ & リール

[†]For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

2. 全てのパッケージは、JEDEC 規格 : J-STD-020B に準拠し、鉛フリー。

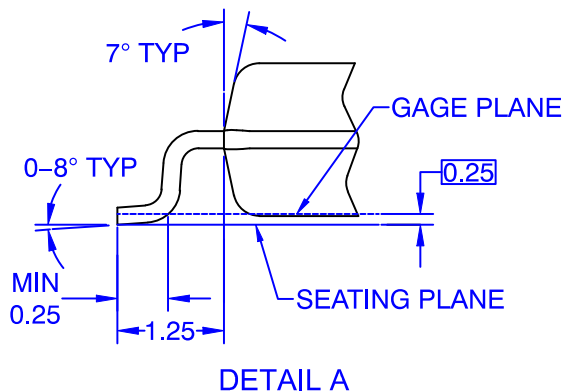
SOP16
CASE 565BF
ISSUE O

DATE 31 DEC 2016



NOTES:

- A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.
- B. DIMENSIONS ARE IN MILLIMETERS.
- C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.



DOCUMENT NUMBER:	98AON13763G	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	SOP16	PAGE 1 OF 1

onsemi and onsemi are trademarks of Semiconductor Components Industries, LLC dba onsemi or its subsidiaries in the United States and/or other countries. onsemi reserves the right to make changes without further notice to any products herein. onsemi makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does onsemi assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. onsemi does not convey any license under its patent rights nor the rights of others.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at
www.onsemi.com/support/sales