

LC78616PE

RFアンプ内蔵 コンパクトディスクプレーヤ用 信号処理LSI

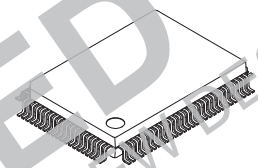


ON Semiconductor®

www.onsemi.jp

概要

LC78616PE は 8bit-CPU を内蔵し、CD-DA/R/RW 用の RF 信号処理、サーボ制御、EFM 信号処理、CD アンチショック制御を内蔵 CPU の制御により 1chip で実現する LSI である。制御マイコン、ドライバ IC、SDRAM、オーディオ IC とのチップセットで少ない周辺部品により CD プレーヤのシステムを構成できる。



特長

- ・ CD-DA/R/RW用のRF信号処理, サーボ処理, EFM信号処理を内蔵
- ・ CDDA, CDROMデータ出力対応
- ・ CDDAアンチショック機能を内蔵し、64M-bit SDRAM 使用時で最大約40秒の音飛び防止
- ・ CD-TEXT機能を内蔵し、デコード結果はSDRAMに展開
- ・ 8-bit CPUを内蔵し、簡単なコマンド制御によりCD再生制御を容易に実現
- ・ 動作電源電圧 : 3.3V単一電源
- ・ 動作保証温度 : -40°C ~ +85°C
- ・ パッケージ : QIP100E (14×20 mm)

PQFP100 14x20 / QIP100E

ORDERING INFORMATION

See detailed ordering and shipping information on page 28 of this data sheet.

LC78616PE

機能詳細

【CD-DSP 機能】

<再生機能>

- ・ CLV 再生 / ジッタフリー再生 (VCEC)
- ・ 再生スピード : 1 倍速, 2 倍速, 4 倍速 (CLV 再生 / ジッタフリー再生)

<RF 処理部>

- ・ RF 系 : AGC, CD-R, R/W 再生対応, ピークホールド, ボトムホールド
- ・ エラー系 : TE 信号生成, FE 信号生成
- ・ 検出 : トラックカウント用信号, ジッタ, 傷 (ブラック, ミラー)
- ・ レーザパワー制御
- ・ DC オフセット電圧キャンセル

<サーボ制御部>

- ・ トラッキング, フォーカス, スレッド, スピンドルの全てのサーボをデジタル処理
- ・ 自動調整機能 : フォーカスゲイン, フォーカスパイアス, フォーカスオフセット
トラッキングゲイン, トラッキングオフセット, トラッキングバランス
- ・ ショック検出 / インターラプション検出

<CD 信号処理部>

- ・ EFM 信号の同期検出, 保護, 内挿
- ・ 誤り検出, 訂正 (C1=2 重, C2=4 重/2 重)
- ・ ジッターマージン±19 フレーム

<CD-TEXT 処理部>

- ・ CDTEXT データのバッファリング対応
- ・ CDTEXT の任意の ID3/ID4 からのバッファリング開始対応

<CDDA アンチショック処理部>

- ・ 外付け SDRAM 16 Mbit で最大約 10 秒, 64 Mbit で最大約 40 秒のアンチショック対応

【CD データ処理機能】

<CDDA データ処理部>

- ・ 補間(2 補間)、ミュート ($-\infty$ / -12 dB)、アッパネータ、ディエンファシス処理に対応

<CDROM データ処理部>

- ・ CLV(1 倍速・2 倍速)または VCEC(可変速: Max4 倍速)でのデータ出力に対応
※CDROM データは SDRAM にバッファリングせず、ダイレクト出力

<出力フォーマット>

- ・ デジタル 3 線 (LRCK, BCK, DATA) での出力対応
- ・ 各フォーマットでの出力に対応
LFS (48 fs), MSB ファースト右詰/左詰 (32fs / 48fs), 有効データ長 16-bit
- ・ 出力のスリープ動作対応
外部からのクロック入力(LRCK/BCK)に同期したデータ出力が可能
- ・ デジタルアウト出力対応可能 (CLV-1 倍速, 2 倍速)

【内蔵マイコン機能】

<シーケンサ制御>

- ・ CD 再生制御 : サーボ制御, CD-TEXT, CD アンチショック制御, デジタル信号出力制御等

<メインマイコン通信制御>

- ・ 通信フォーマットは、シリアル 4 線 (CE, CL, DI, DO) 通信 + BUSYB 信号。
- ・ 内部レジスタ開放モードにより、メインマイコンでの発振停止・復帰等の直接制御が可能
- ・ 発振停止時でも、汎用ポート制御の一部専用コマンドが使用可能

<周辺インターフェース部>

- ・ 汎用入出力ポート 8 本 (他の機能と兼用、一部端子はクロック停止中の動作対応)

<プログラムメモリ部>

- ・ マスク ROM 搭載
- ・ ROM コレクト機能を搭載し、メインマイコンによるプログラムの部分変更に対応

<その他>

- ・ ウォッチドッグタイマ
外部通知 (端子出力) もしくは 内部リセット
- ・ パワーマネージメント
2 種類のスリープモード
①各種モジュールクロック停止と、CPU コアのみクロック動作
②メインマイコン制御によるクロック全停止

<内部電源>

- ・ 内部電源 (1.5V) 用レギュレータ内蔵

LC78616PE

絶対最大定格 / Ta = 25°C, DVSS = AVSS = XVSS = VVSS1 = 0 V

項目	記号	端子名	条件	定格値	Unit
最大電源電圧	VDD max	DVDD, AVDD, XVDD, VVDD1		-0.3 ~ +3.95	V
入力電圧1	VIN1			-0.3 ~ DVDD+0.3	
出力電圧	VOOUT			-0.3 ~ DVDD+0.3	
許容消費電力	Pd max		Ta ≤ 85°C 標準基板装着時 (※参照)	300	mW
動作周囲温度	Topr			-40 ~ +85	°C
保存周囲温度	Tstg			-40 ~ +125	

(※) 標準基板 : 114.3 mm × 76.1 mm × 1.6 mm, 材質 : ガラスエポキシ樹脂

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

許容動作範囲 / Ta = -40~85°C, DVSS = AVSS = XVSS = VVSS1 = 0 V

項目	記号	端子名	条件	MIN	TYP	MAX	Unit
電源電圧	VDD	DVDD, AVDD, XVDD, VVDD1		3.00		3.60	V
入力「H」レベル電圧	VIH	XIN, RESB, MODE, SMODE, CE, CL, DI, CONT00, CONT01, CONT02, CONT03, CONT04, CONT05, CONT08, CONT09, CONT10, DO, SDDAT00~15, SDADRS11, SDADRS12	Schmitt	2.00		VDD	
入力「L」レベル電圧	VIL	XIN, RESB, TEST, SMODE, CE, CL, DI, CONT00, CONT01, CONT02, CONT03, CONT04, CONT05, CONT08, CONT09, CONT10, DO, SDDAT00~15, SDADRS11, SDADRS12	Schmitt	0.00		0.80	
発振周波数範囲	FX	XIN XOUT	発振回路		16.9344		MHz
外部クロック入力	EXCK	XIN	Schmitt		16.9344	18.0	

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

LC78616PE

電気的特性 / Ta = -40~85°C, V_{DD} = 3.0~3.6 V, DV_{SS} = AV_{SS} = XV_{SS} = VV_{SS}1 = 0 V

項目	記号	端子名	条件	MIN	TYP	MAX	Unit
消費電流	IDD1	DVDD, AVDD, XVDD, VVDD1			40	60	mA
入力 「H」レベル 電流	I _{IH}	RESB, MODE, SMODE, CE, CL, DI, CONT00, CONT01, CONT02, CONT03, CONT04, CONT05, CONT08, CONT09, CONT10, DO, SDDAT00~15, SDADRS11, SDADRS12	Schmitt VIN=VDD 内蔵抵抗 (プルダウン) OFF			10.00	μA
入力 「L」レベル 電流	I _{IL}	RESB, TEST, SMODE, CE, CL, DI, CONT00, CONT01, CONT02, CONT03, CONT04, CONT05, CONT08, CONT09, CONT10, SDDAT00~15, SDADRS11, SDADRS12	Schmitt VIN=0.0V 内蔵抵抗 (プルダウン) OFF	-10.00			
出力 「H」レベル 電圧	V _{OH} (1)	DO, BUSYB, CONT00, CONT01, CONT02, CONT03, CONT05, CONT08, CONT09, CONT10, SDDAT00~15, SDADRS00~12, SDBA, SDCKE, SDCSB, SDRASB, SDCASB, SDWEB, SDDQM	CMOS I _{OH} = -2 mA	V _{DD} -0.6			V
	V _{OH} (2)	CL, DI, CONT04, SDCLK	CMOS I _{OH} = -4 mA				
出力 「L」レベル 電圧	V _{OL} (1)	DO, BUSYB, CONT00, CONT01, CONT02, CONT03, CONT05, CONT08, CONT09, CONT10, SDDAT00~15, SDADRS00~12, SDBA, SDCKE, SDCSB, SDRASB, SDCASB, SDWEB, SDDQM	CMOS I _{OL} = 2 mA			0.40	V
	V _{OL} (2)	CL, DI, CONT04, SDCLK	CMOS I _{OL} = 4 mA				
内蔵 プルダウン 抵抗値	RPD	CE, CONT00, CONT01, CONT02, CONT03, CONT04, CONT05, CONT08, CONT09, CONT10, SDDAT00~15, SDADRS11, SDADRS12		50	100	200	kΩ
出力 リーク 電流	IOFF (1)	PDOUT0, PDOUT1	Hi-Z Out	-10.00		10.00	μA
	IOFF (2)	DO	Hi-Z Out	-10.00		10.00	
チャージ ポンプ 出力電流	IPDOH	PDOUT1, PDOUT0	PCKIST = 100 kΩ 電流値設定1倍	35	50	65	μA
	IPDOL	PDOUT1, PDOUT0		-65	-50	-35	

(注意)

- ・DO端子は3-State出力(初期状態)であるため、シリアル通信使用時は外付のプルアップ又はプルダウン抵抗を接続して使用すること。

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

LC78616PE

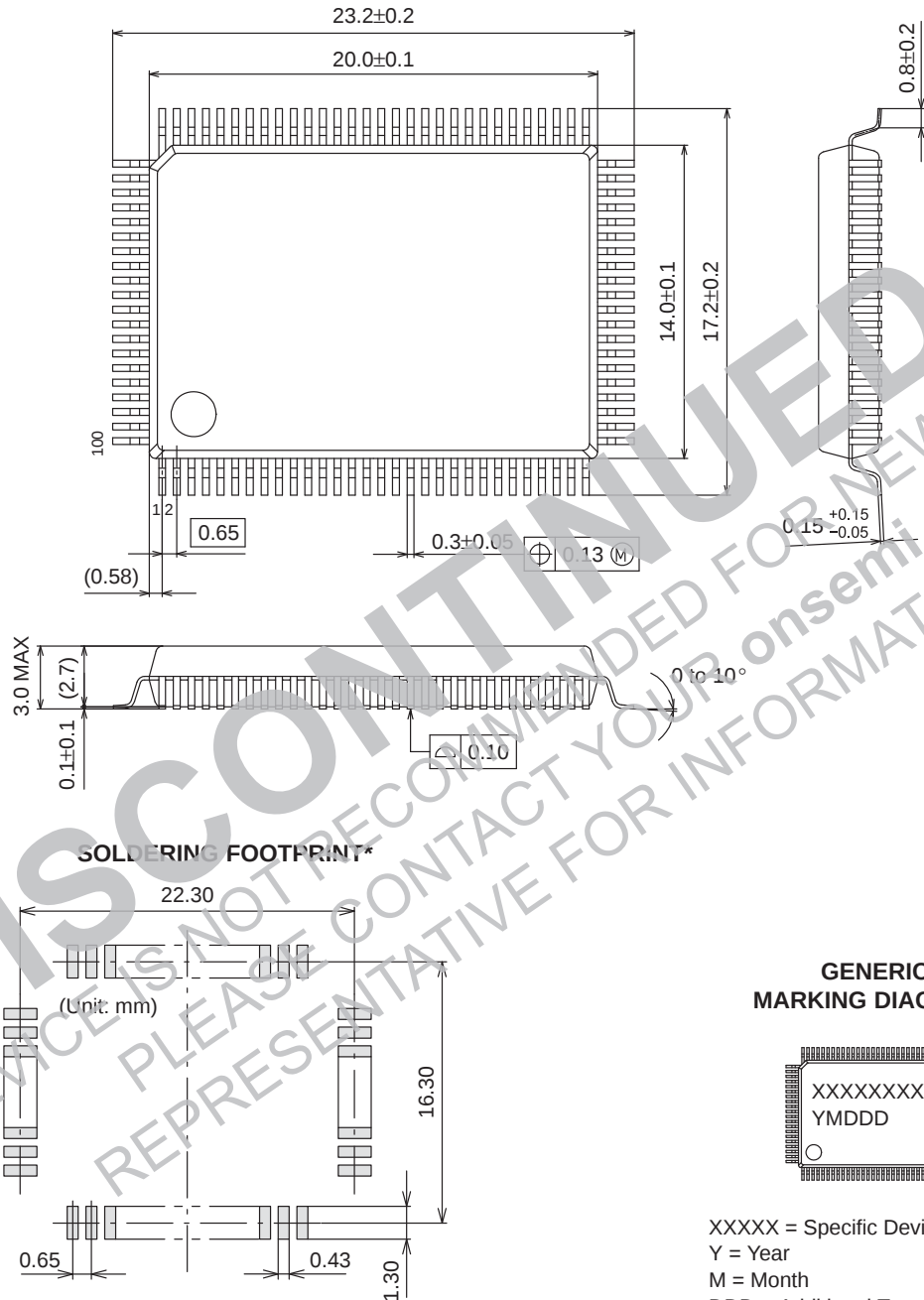
外形図

unit : mm

PQFP100 14x20 / QIP100E

CASE 122BV

ISSUE A



NOTE: The measurements are not to guarantee but for reference only.

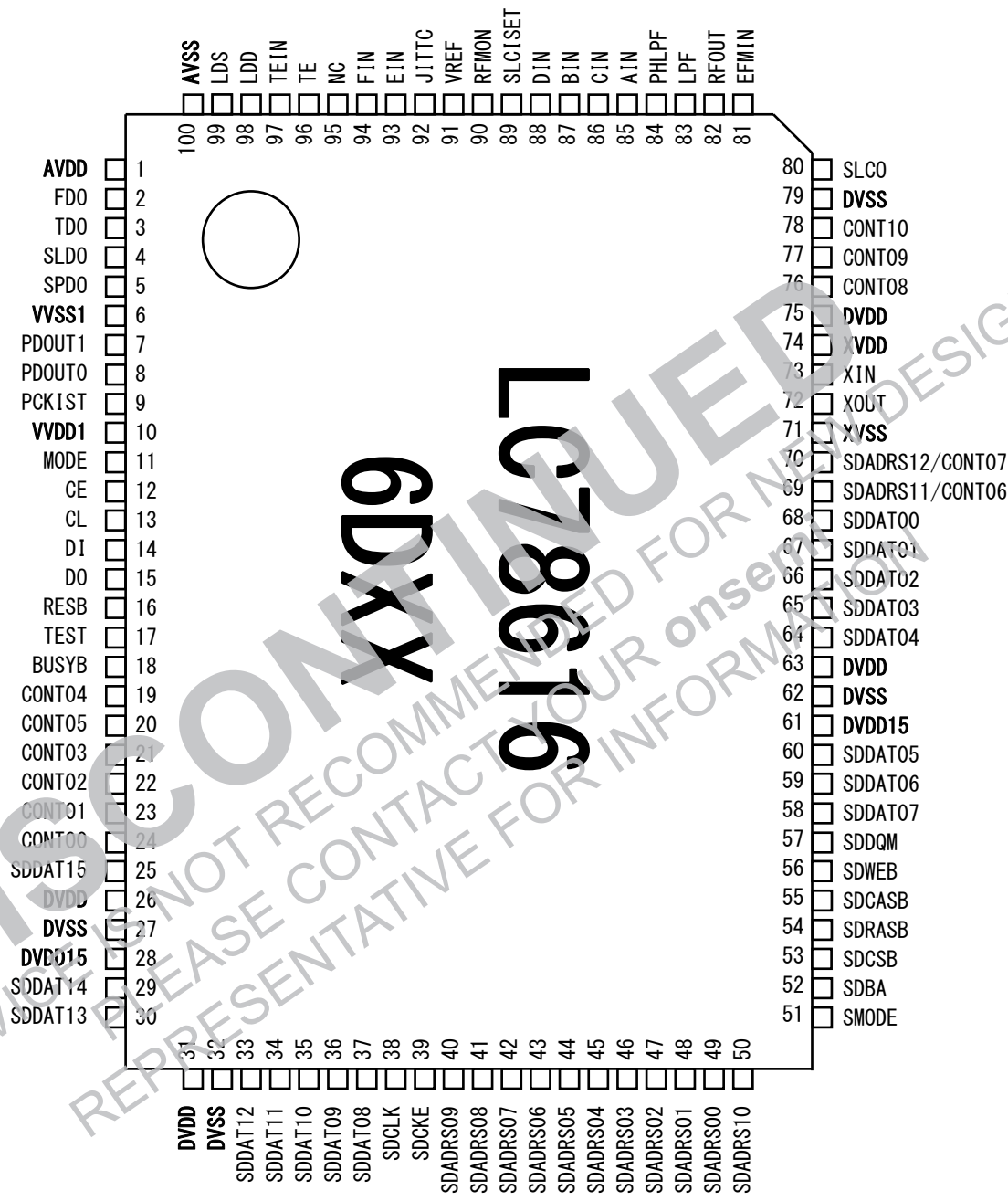
*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

XXXXX = Specific Device Code
Y = Year
M = Month
DDD = Additional Traceability Data

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present.

LC78616PE

ピン配置図



LC78616PE

端子説明

端子 No.	端子名	I/O 形式	リセット 状態	機 能 説 明
1	AVDD	—	—	アナログ用電源端子
2	FDO	AO	AVDD/2	フォーカス制御信号出力
3	TDO	AO	AVDD/2	トラッキング制御信号出力
4	SLDO	AO	AVDD/2	スレッド制御信号出力
5	SPDO	AO	AVDD/2	スピンドル制御信号出力
6	VVSS1	—	—	EFMPLL用接地端子 (必ず0Vに接続する事)
7	PDOUT1	AO	不定	EFMPLL用チャージポンプ出力1
8	PDOUT0	AO	不定	EFMPLL用チャージポンプ出力0
9	PCKIST	AI	入力	EFMPLL用チャージポンプ電流量設定用抵抗接続
10	VVDD1	—	—	EFMPLL用電源端子
11	MODE	I	入力	LSI動作モード設定端子 (必ず DVDD に接続する事)
12	CE	I	入力	ホストIF シリアル通信イネーブル信号入力端子
13	CL	I/O	入力	ホストIF シリアル通信データ転送クロック入力端子
14	DI	I/O	入力	ホストIF シリアル通信データ入力端子
15	DO	I/O	入力	ホストIF シリアル通信データ出力端子
16	RESB	I	入力	リセット入力 ("L"-active) 電源投入時、必ず"L"にすること
17	TEST	I	入力	テスト用入力端子 (必ず 0V に接続する事)
18	BUSYB	O	L	ホストIF BUSYB出力 (H: 通信許可)
19	CONT04	I/O	入力	プルダウン付き汎用入出力ポート デジタルOUT(EIAJフォーマット)出力 オーディオDAC用クロック(Fs384)出力 CDTEXTデータ用クロック入出力 (CONT01,09と排他) ウォッチドッグタイマ状態モニタ出力
20	CONT05	I/O	入力	プルダウン付き汎用入出力ポート CDTEXTデータシリアル出力
21	CONT03	I/O	入力	プルダウン付き汎用入出力ポート デジタルOUT(EIAJフォーマット)出力 オーディオDAC用クロック(Fs384)出力 CDサブコードデータ用クロック(SBCK)入力 CDTEXTデータ要求信号入力 (CONT00,08と排他) ウォッチドッグタイマ状態モニタ出力
22	CONT02	I/O	入力	プルダウン付き汎用入出力ポート オーディオ3線用データ出力 CDサブコードPWデータ出力 CDTEXTデータシリアル出力
23	CONT01	I/O	入力	プルダウン付き汎用入出力ポート CDデータ用ビットクロック出力 CDデータ用ビットクロック入力 (CONT09と排他) CDサブコードフレーム同期(SFSY)出力 CDTEXTデータ用クロック入出力 (CONT04,09と排他)
24	CONT00	I/O	入力	汎用入出力ポート CDデータ用LRクロック出力 CDデータ用LRクロック入力 (CONT08と排他) CDサブコードブロック同期(SBSY)出力 CDTEXTデータ要求信号入力 (CONT03,08と排他)

次ページへ続く

LC78616PE

前ページより続く

端子 No.	端子名	I/O 形式	リセット 状態	機 能 説 明
25	SDDAT15	I/O	入力(L)	SDRAM データ入出力15
26	DVDD	—	—	デジタル系電源端子
27	DVSS	—	—	デジタル系接地端子 (必ず0Vに接続する事)
28	DVDD15	AO	H	内蔵レギュレータ用コンデンサ接続端子
29	SDDAT14	I/O	入力(L)	SDRAM データ入出力14
30	SDDAT13	I/O	入力(L)	SDRAM データ入出力13
31	DVDD	—	—	デジタル系電源端子
32	DVSS	—	—	デジタル系接地端子 (必ず0Vに接続する事)
33	SDDAT12	I/O	入力(L)	SDRAM データ入出力12
34	SDDAT11	I/O	入力(L)	SDRAM データ入出力11
35	SDDAT10	I/O	入力(L)	SDRAM データ入出力10
36	SDDAT09	I/O	入力(L)	SDRAM データ入出力 9
37	SDDAT08	I/O	入力(L)	SDRAM データ入出力 8
38	SDCLK	O	L	SDRAM クロック出力
39	SDCKE	O	L	SDRAM クロックイネーブル出力
40	SDADRS09	O	L	SDRAM アドレス出力 9
41	SDADRS08	O	L	SDRAM アドレス出力 8
42	SDADRS07	O	L	SDRAM アドレス出力 7
43	SDADRS06	O	L	SDRAM アドレス出力 6
44	SDADRS05	O	L	SDRAM アドレス出力 5
45	SDADRS04	O	L	SDRAM アドレス出力 4
46	SDADRS03	O	L	SDRAM アドレス出力 3
47	SDADRS02	O	L	SDRAM アドレス出力 2
48	SDADRS01	O	L	SDRAM アドレス出力 1
49	SDADRS00	O	L	SDRAM アドレス出力 0
50	SDADRS10	O	L	SDRAM アドレス出力10
51	SMODE	I	入力	LSI動作モード設定端子 (必ず DVDD に接続する事)
52	SDBA	O	L	SDRAM バンク選択アドレス出力 16Mbit-SDRAM使用時: SDRAM-BANK端子接続 64Mbit-SDRAM使用時: SDRAM-BANK1端子接続
53	SDCSB	O	L	SDRAM チップセレクト出力
54	SDRASB	O	L	SDRAM ロウアドレスストロープ出力
55	SDCASB	O	L	SDRAM カラムアドレスストロープ出力
56	SDWEB	O	L	SDRAM ライトイネーブル出力
57	SDDQM	O	L	SDRAM データマスク制御出力 16M/64Mbit-SDRAM共通: SDRAM-DQMH(UDQM),DQML(LDQM)の 両端子接続
58	SDDAT07	I/O	入力(L)	SDRAM データ入出力 7
59	SDDAT06	I/O	入力(L)	SDRAM データ入出力 6
60	SDDAT05	I/O	入力(L)	SDRAM データ入出力 5
61	DVDD15	AO	H	内蔵レギュレータ用コンデンサ接続端子
62	DVSS	—	—	デジタル系接地端子 (必ず0Vに接続する事)
63	DVDD	—	—	デジタル系電源端子
64	SDDAT04	I/O	入力(L)	SDRAM データ入出力 4
65	SDDAT03	I/O	入力(L)	SDRAM データ入出力 3
66	SDDAT02	I/O	入力(L)	SDRAM データ入出力 2
67	SDDAT01	I/O	入力(L)	SDRAM データ入出力 1
68	SDDAT00	I/O	入力(L)	SDRAM データ入出力 0
69	SDADRS11	I/O	入力(L)	SDRAM アドレス出力11 64Mbit-SDRAM使用時: SDRAM-ADRS11端子接続 16Mbit-SDRAM使用時: 汎用端子(CONT06) プルダウン付き汎用入出力ポート

次ページへ続く

LC78616PE

前ページより続く

端子 No.	端子名	I/O 形式	リセット 状態	機 能 説 明
70	SDADRS12	I/O	入力(L)	SDRAM アドレス出力12 64Mbit-SDRAM使用時：SDRAM-BANK0端子接続 16Mbit-SDRAM使用時：汎用端子(CONT07) プルダウン付き汎用入出力ポート
71	XVSS	—	—	発振回路用接地端子 (必ず0Vに接続する事)
72	XOUT	O	発振	16.9344MHz発振子接続
73	XIN	I	発振	16.9344MHz発振子接続
74	XVDD	—	—	発振回路用電源端子
75	DVDD	—	—	デジタル系電源端子
76	CONT08	I/O	入力	汎用入出力ポート CDデータ用LRクロック出力 CDデータ用LRクロック入力 (CONT00と排他) CDTEXTデータ要求信号入力 (CONT00,03と排他)
77	CONT09	I/O	入力	プルダウン付き汎用入出力ポート CDデータ用ビットクロック出力 CDデータ用ビットクロック入力 (CONT01と排他) CDTEXTデータ用クロック入出力 (CONT00,04と排他)
78	CONT10	I/O	入力	プルダウン付き汎用入出力ポート オーディオ3線用データ出力 デジタルOUT(EIAJフォーマット)出力 CDTEXTデータシリアル出力 ウォッチドッグタイマ状態モニタ出力
79	DVSS	—	—	デジタル系接地端子 (必ず0Vに接続する事)
80	SLCO	AO	不定	スライスレベル制御出力端子
81	EFMIN	AI	入力	RF信号入力
82	RFOUT	AO	不定	RF信号出力
83	LPF	AO	不定	RF信号DCレベル検出用LPFコンデンサ接続
84	PHLPF	AO	不定	傷検出用LPFコンデンサ接続
85	AIN	AI	入力	A信号入力
86	CIN	AI	入力	C信号入力
87	BIN	AI	入力	B信号入力
88	DIN	AI	入力	D信号入力
89	SLCISSET	AI	入力	SLCO出力の電流設定用抵抗接続
90	RFMON	AO	不定	LSI内部アナログ信号モニタ
91	VREF	AO	AVDD/2	RF用リファレンス電圧出力
92	JTTC	AO	不定	ジッタ検出用コンデンサ接続
93	EIN	AI	入力	E信号入力
94	FIN	AI	入力	F信号入力
95	NC	—	—	NCピン (オープン処理)
96	TE	AO	不定	TE信号出力
97	TEIN	AI	入力	TES信号生成用TE信号入力
98	LDD	AO	不定	レーザパワー制御信号出力
99	LDS	AI	入力	レーザパワー検出信号入力
100	AVSS	—	—	アナログ用接地端子 (必ず0Vに接続する事)

LC78616PE

(注意)

①未使用端子に関して

- ・未使用入力端子は、上記リストに対処指定の無いものについては、必ずGND(0V)に接地すること。
- ・未使用出力端子は、上記リストに対処指定の無いものについては、オープン処理(何も接続しない)とすること。
- ・未使用入出力端子は、上記リストに対処指定の無いものについては、以下の処理を行うこと。
 - 入力設定
 - 内蔵プルダウン抵抗、または内蔵プルアップ抵抗をONとし、オープン処理すること。
 - 内蔵抵抗をOFFとする場合は、GND(0V)に接地、またはI/O用電源端子に接続すること。
 - 但し、フェイルセーフの点から、個別に抵抗を介してプルアップ/ダウン処理する事を推奨する。
 - 出力設定
 - オープン処理すること。

②電源端子に関して

- ・DVDD, AVDD, XVDD, VVDD1 端子には、必ず同電位を供給すること。

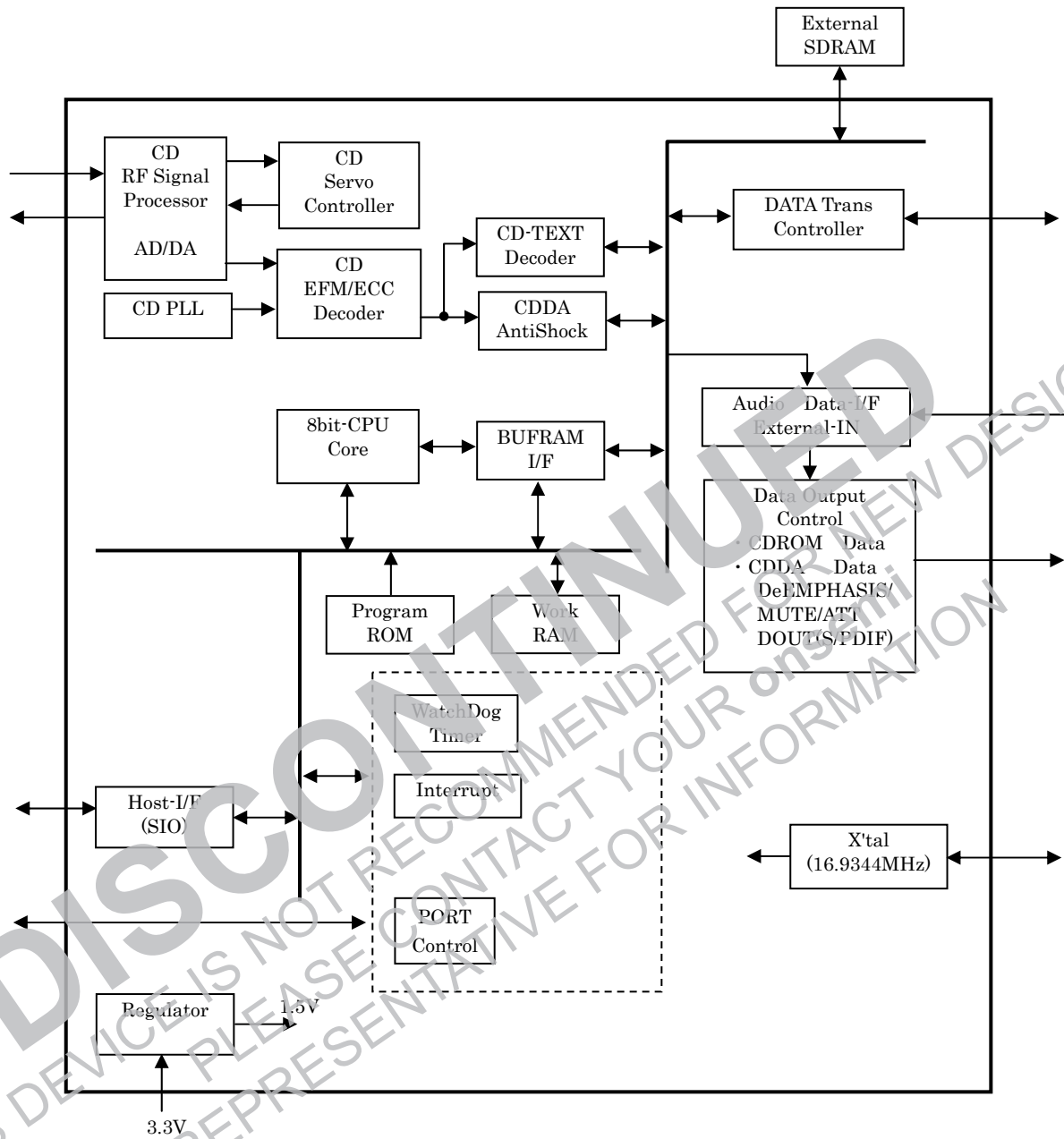
③リセット状態に関して

- ・本LSIは、RESB端子を"L"にただけでは内部リセットされないので、注意が必要。
リセットの詳細に関しては、「電源投入・リセット制御」を参照のこと。

DISCONTINUED
THIS DEVICE IS NOT RECOMMENDED FOR NEW DESIGN
PLEASE CONTACT YOUR onsemi
REPRESENTATIVE FOR INFORMATION

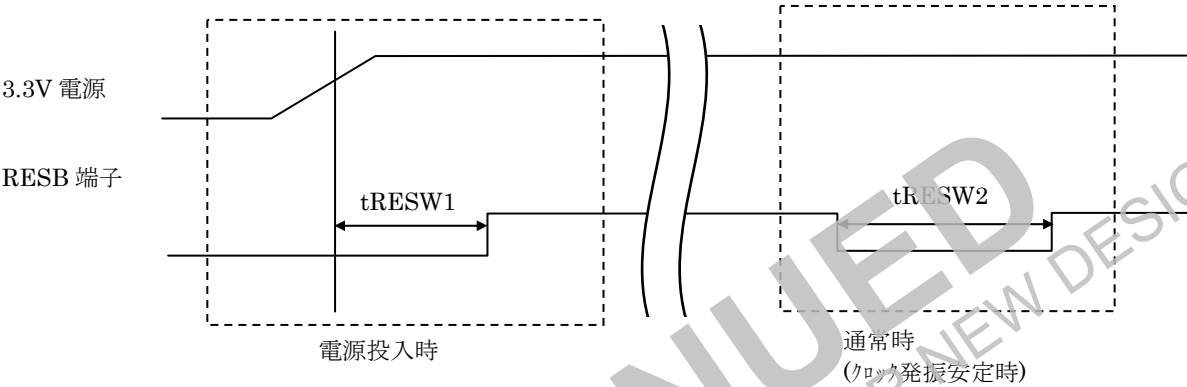
LC78616PE

ブロック図



電源投入・リセット制御

- 電源投入時の注意点
 - 電源投入時、RESB 端子は必ず"L"とすること。
 - 但し、RESB 端子を"L"にだけでは LSI 内部はリセットされず、RESB="L"期間に安定したクロックを印加した状態で、下記の規定に従うこと。
 - また、各入力端子には電源オフ状態でも VDD 以下の電圧を印加して問題ない。



Parameter	Symbol	Min	Typ	Max	Unit
リセット期間(電源投入時)	tRESW1	20			ms
リセット期間(通常時) (※1)	tRESW2	1			ms

※1：通常時のリセット期間は、クロック(発振子)が安定して発振した状態での期間である。
コマンド等によりクロック(発振子)を OFF 状態にした場合は、発振安定時間を考慮する必要がある。

LC78616PE

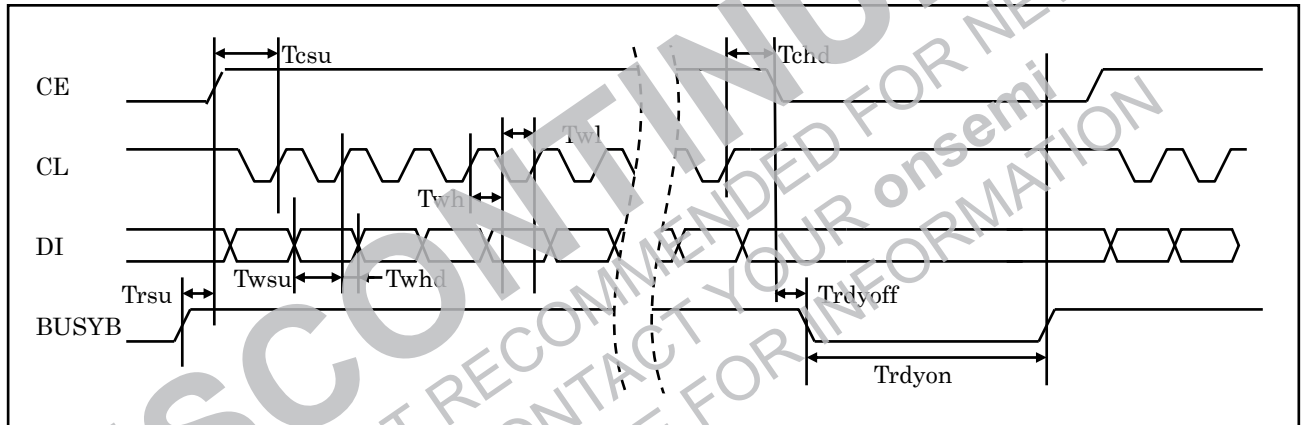
マイコンインタフェース

ホストマイコンからの送受信はシリアル通信(4線 : CE, CL, DI, DO)。
BUSYB 端子により、内蔵マイコンでのコマンド受信可能状態を通知する事が可能である。

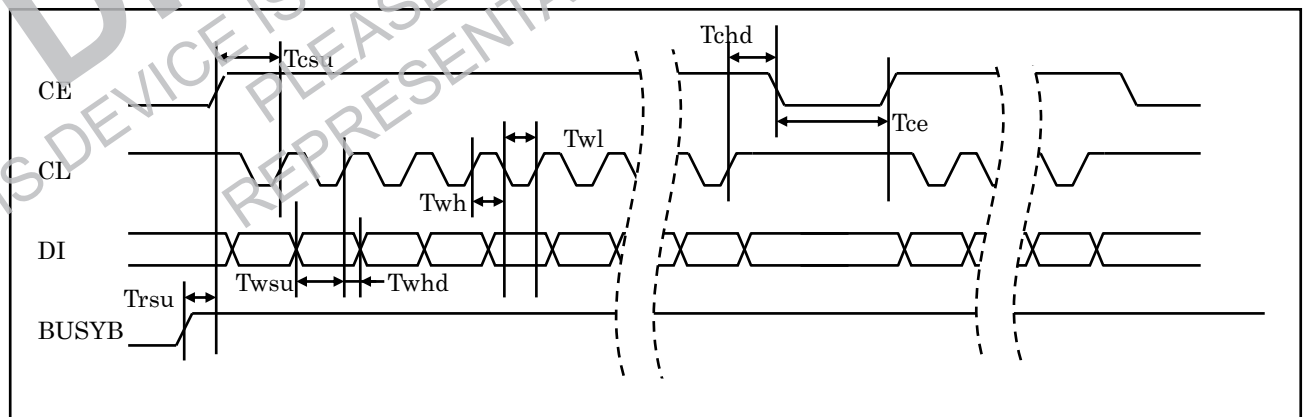
BUSYB 端子状態	コマンドの受信可否
L	コマンドアクセス禁止
H	アドレス A0~A7h へのアクセスを許可 アドレス A5h にコマンド送信を行なうと、BUSYB 端子 は"L"となる。 アドレス A0~A7h 以外へのコマンドアクセスは無効となる。

また、REG_READY 状態(コマンド制御)を設定する事で、本 LSI は内部レジスタ開放モードとなる。
このモードを設定すると、内蔵シーケンサでの CDDSP 制御は不可、ホストマイコンから本 LSI の
コマンドレジスタのダイレクトアクセスが可能で、発振の ON/OFF、発振停止時の PORT 設定や状態
読み出し、といった制御が可能になる。
アドレス A5h にコマンド送信を行う事で BUSYB 端子が"L"となり、内部レジスタ開放モードを終了する。

・コマンド送信タイミング 1 : (通常状態 : BUSYB = "H" → "L")

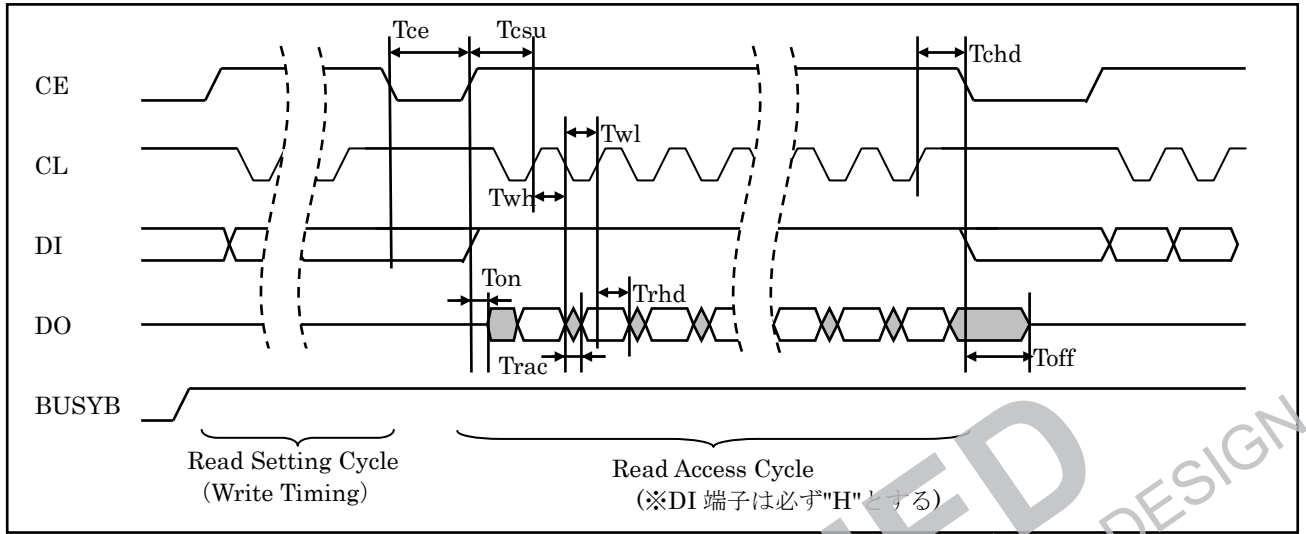


・コマンド送信タイミング 2 : (内部レジスタ開放モード : BUSYB = "H")

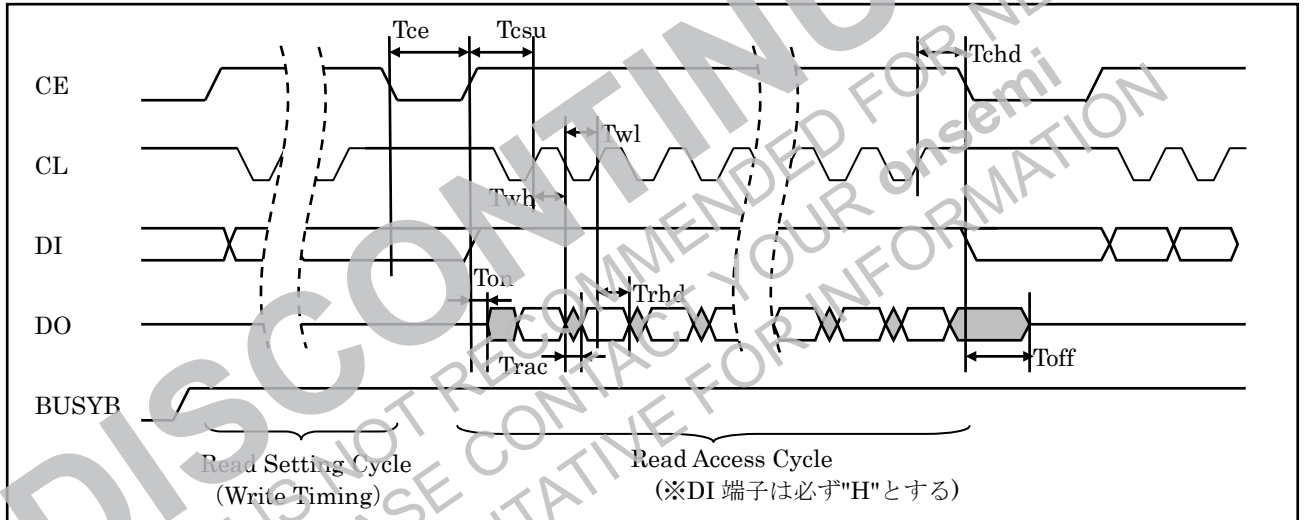


LC78616PE

・コマンド受信タイミング 1 : (通常状態 : BUSYB = "H")



・コマンド受信タイミング 2 : (内部レジスタ開放モード : BUSYB = "H")



Parameter	Symbol	Pin Names	Min	Typ	Max	Unit
通信セットアップ時間	Trsu	CE, BUSYB	60			ns
CEセットアップ時間	Tcsu	CE, CL	400			
CEホールド時間	Tchd	CE, CL	200			
転送データセットアップ時間	Twsu	DI, CL	100			
転送データホールド時間	Twhd	DI, CL	100			
CL "H" 期間	Twh	CL	200			
CL "L" 期間	Twl	CL	200			
データ出力確定時間	Trac	CL, DO	0		100	
データ出力ホールド時間	Trhd	CL, DO	120			
データ出力開始時間	Ton	CE, DO	150			
データ出力終了時間	Toff	CE, DO	0		300	
コマンド転送待ち時間	Tce	CE	1			us
通信待ち確定時間	Trdyoff	CE, BUSYB	0		200	ns
通信許可確定時間	Trdyon	CE, BUSYB	0.175		50000	us

LC78616PE

CDデータ出力機能

CD データ出力については、2 通りの選択が可能である。

①通常動作モード

LRCK、BCK、DATA の3線を出力するモード。

出力は CLV 再生/可変速再生(Max : 4 倍速)に対応。

CDDA(オーディオ)再生時、オーディオ DAC 等の仕様に合わせて、Fs384 クロックの出力にも対応。

②スレーブ動作モード

外部から入力される LRCK、BCK に同期して、DATA 出力を行うモード。

Fs384 クロック接続無しでも、オーディオ DAC 等のクロックに同期した CD データの出力が可能。

但し、外部から入力する LRCK の周期は、CD ノーマル再生に必要な Fs=44.1kHz とする事。

①通常動作モード

・対応フォーマット

モード : IIS / MSB ファースト右詰 / MSB ファースト左詰
スロット長 : 32fs / 48fs
ビット長 : 16bit

・適用端子

LRCKO : CONT00、CONT08
BCKO : CONT01、CONT09
DATAO : CONT02、CONT10

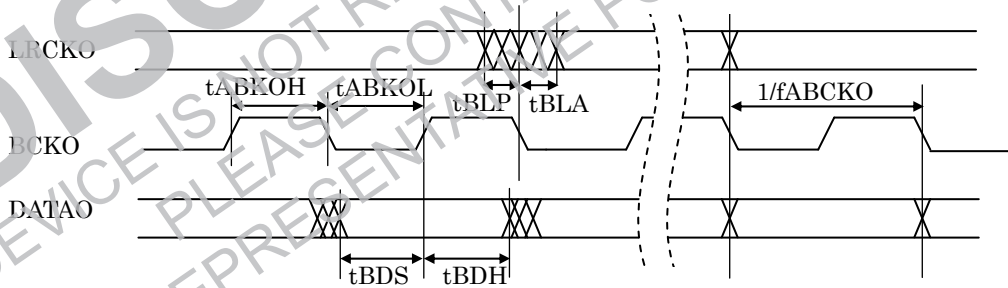
・その他

CDDA 再生時、必要に応じて Fs384 クロック出力に対応可能。

適用端子 : CONT04、CONT05

XIN 端子に入力されるクロック(発振子 or 外部印加)が、そのまま出力される。

・CD データ出力タイミング特性



Parameter	Symbol	Pin Names	Min	Typ	Max	unit
ビットクロック周期	fABCKO	BCKO			10.5	MHz
ビットクロック "H"期間	tABKOH	BCKO	47.5			ns
ビットクロック "L"期間	tABKOL	BCKO	47.5			ns
LRクロック確定時間(前)	tBLP	BCKO,LRCKO	0		15	ns
LRクロック確定時間(後)	tBLA	BCKO,LRCKO	0		15	ns
データセットアップ時間	tBDS	BCKO,DATAO	30			ns
データホールド時間	tBDH	BCKO,DATAO	30			ns

※4 倍可変速再生時で、出力フォーマットのスロット長を 48fs に設定した場合。

LC78616PE

②スレーブ動作モード

外部から LRCK(Fs=44.1kHz)/BCK を入力し、このクロックに同期したデータを入力する動作モード。外部入力するクロックに同期したデータを入力する事で、CDDA 再生時に、Fs384 クロック出力やサンプリングレートコンバータ等を使用しなくても、正常にオーディオ再生する事が可能である。

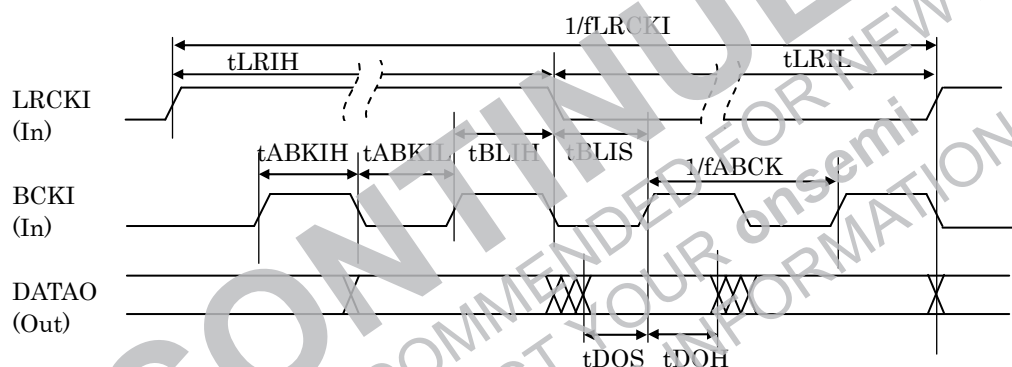
・対応フォーマット

モード : IIS / MSB ファースト右詰 / MSB ファースト左詰
 スロット長 : 32 fs / 48 fs / 64 fs
 ビット長 : 16-bit

• 適用端子

LRCKI	:	CONT00, CONT08
BCKI	:	CONT01, CONT09
DATAO	:	CONT02, CONT10

・スレーブ動作モード タイミング特性



Parameter	Symbol	Pin Names	Min	Typ	Max	unit
LRクロック周期	tLRCKI	LRCKI		44.1	48.5	kHz
LRクロック "H"期間	tLRIH	LRCKI	10.3	11.34		μs
LRクロック "L"期間	tLRIL	LRCKI	10.3	11.34		μs
ビットクロック周期	tABCKI	BCKI		2.1168 ※1	3.10	MHz
ビットクロック "H"期間	tABKIH	BCKI	160	236.2 ※1		ns
ビットクロック "L"期間	tABKIL	BCKI	160	236.2 ※1		ns
LRCK入力セットアップ時間	tBRIS	LRCKI,BCKI	50			ns
LRCK入力ホールド時間	tBLIH	LRCKI,BCKI	50			ns
DATA出力セットアップ時間	tDOS	DATAO,BCKI	50			ns
DATA出力ホールド時間	tDOH	DATAO,BCKI	50			ns

※1：入力フォーマットのスロット長を 48fs に設定した場合。

LC78616PE

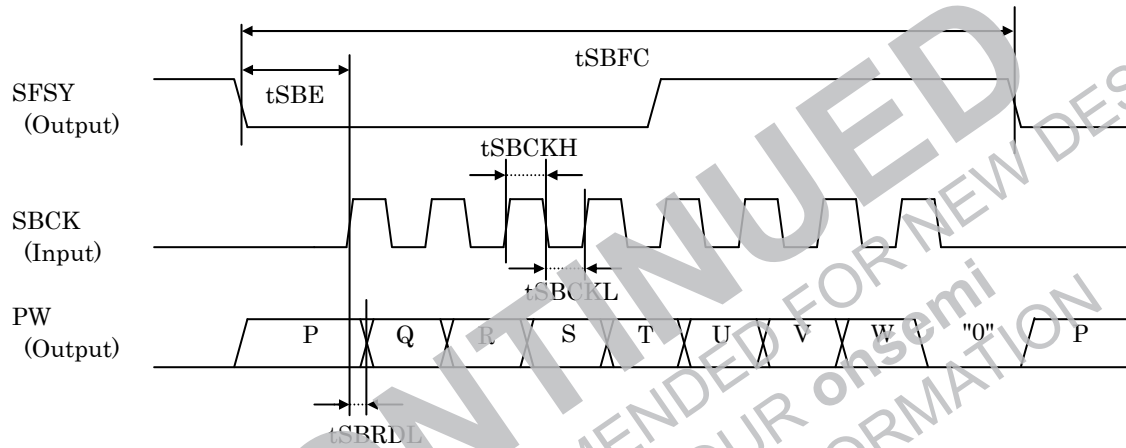
CDサブコードデータ出力機能

CD再生時、端子設定によりサブコードデータ(PW データ)を外部出力する事が可能である。
SBCK(クロック)を入力する事で、SBCK の立上がりエッジに同期して PW データを出力する。
なお、CDTEXT 機能と CD サブコードデータ出力機能は排他となっており、同時に使用する事はできない。

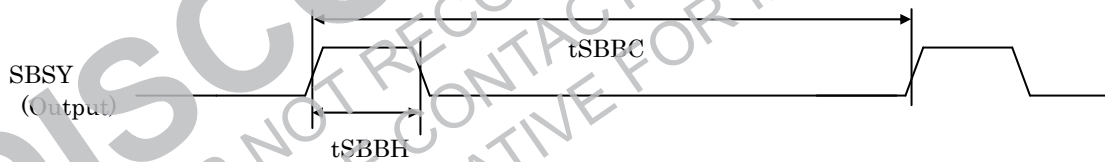
・適用端子

SBSY (サブコードブロック同期信号)	: CONT00
SFSY (サブコードフレーム同期信号)	: CONT01
PW (サブコード PW データ)	: CONT02
SBCK (サブコード読出し用クロック)	: CONT03

・サブコードデータ出力タイミング特性



・サブコードブロック同期信号タイミング特性



Parameter	Symbol	Pin Names	Min	Typ	Max	unit
サブコード読出しサイクル	tSBFC	SFSY		136 ※1		μs
サブコード読出しイネーブル	tSBE	SFSY, SBCK	400			ns
SBCK入力 "H"期間	tSBCKH	SBCK	250			ns
SBCK入力 "L"期間	tSBCKL	SBCK	250			ns
PWデータ出力遅延時間	tSBRDL	SBCK, PW	0		100	ns
SBSY出力サイクル	tSBBC	SBSY		13.3 ※2		ms
SBSY "H"期間	tSBBH	SBSY		272 ※2		μs

<注意>

- CD 再生を 1 倍速(CLV 再生)とした場合。
再生速度に応じて可変する。
- CD 再生を 1 倍速(CLV 再生)とした場合。
SBSY 出力は、サブコードの 1 ブロックの同期信号(S0, S1)の時に"H"となる信号である。

LC78616PE

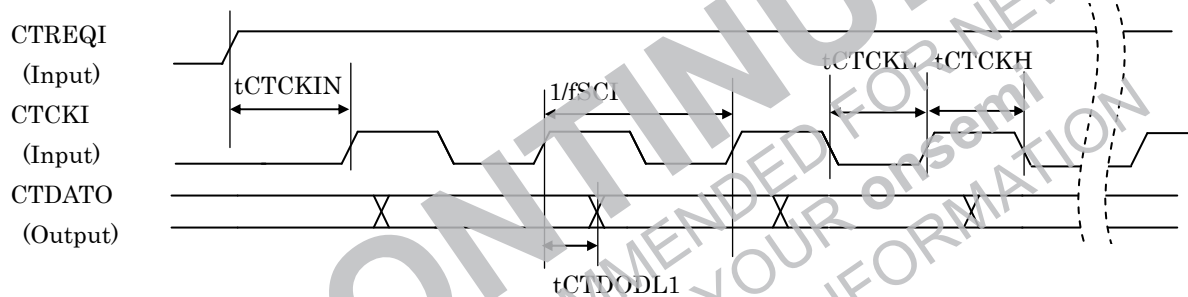
CDTEXTデータ出力機能

CDTEXT データは外付け SDRAM 上にデコード・展開される。
データの取得については、以下の 2 つの方法がある。

- (1) コマンド送受信によるデータ出力
ホストマイコンとのコマンド通信により、通信ラインを使用しての CDTEXT データ出力。
- (2) ハード機能を使用しての、ハンドシェイク出力方式
 - ① データ要求信号とクロックを入力し、CDTEXT データを取得
CTREQI="H"とし、CTCKI を入力することで、CTCKI のエッジに同期して CTDATO を出力
 - ② データ要求信号を入力し、CDTEXT データとそれに同期したクロックを受信
CTREQI="H"とすると、CTCKO,CTDATO を出力する (CTDATAO は CTCKO に同期して出力)

どちらの動作モードを使用しても、データの転送単位は 2 byte (16-bit)である。
なお、CDTEXT 機能と CD サブコードデータ出力機能は排他となっており、同時に使用する事はできない。

・ CDTEXT データ出力タイミング特性 1 : CTCK 入力モード



・ 補足

クロック入力モードは、2 種類に対応する。

- ① CTCKI="L"から開始する場合

CTDATO は、クロックの立上がりエッジに同期して出力される。

データ受信側は、クロックの立下りエッジでデータをラッチすること。

- ② CTCKI="H"から開始する場合

CTDATO は、クロックの立下りエッジに同期して出力される。

データ受信側は、クロックの立上がりエッジでデータをラッチすること。

※信号名と端子との関係

CTREQI : CONT00、CONT03、CONT08

CTCKI : CONT01、CONT04、CONT09

CTDATO : CONT02、CONT05、CONT10

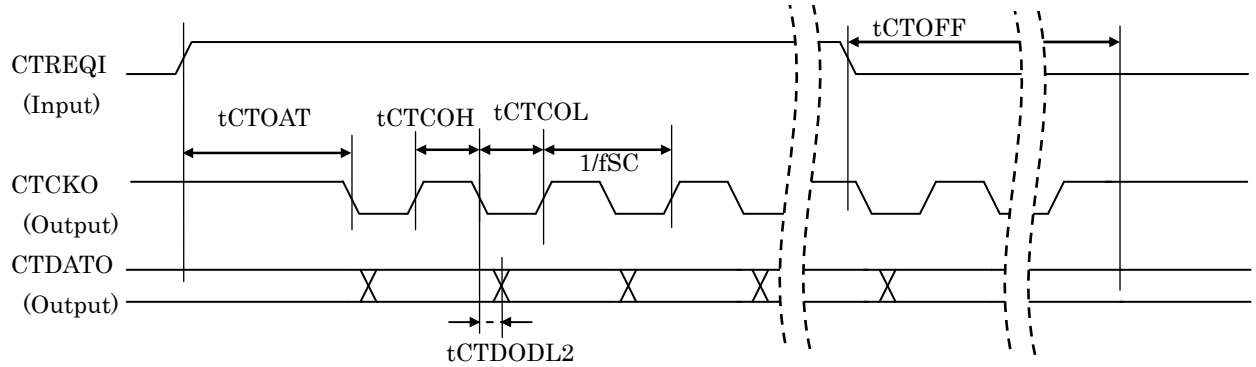
Parameter	Symbol	Pin Names	Min	Typ	Max	unit
CTCKIクロック周期	fSCI	CTCKI			1.25	MHz
CTCKI入力開始時間	tCTCKIN	CTREQI, CTCKI	1000			ns
CTCKI "H"期間	tCTCKH	CTCKI	400			ns
CTCKI "L"期間	tCTCKL	CTCKI	400			ns
CTDATO出力遅延時間	tCTDODL1	CTCKI, CTDATO			250	ns

注：上図は、CTCKI="L"からクロック入力する場合。

CTCKI="H"から開始する場合でも、タイミングは共通である。

LC78616PE

・ CDTEXT データ出力タイミング特性 2 : CTCK 出力モード



・ 補足

クロック出力モードは、以下の通り。

CTCKO は"H"出力から開始し、CTDATO は CTCKO の立下りエッジに同期してデータ出力する。

データ受信側は、クロックの立上がりエッジでデータをラッチすること。

※信号名と端子との関係

CTREQUI : CONT00, CONT03, CONT08

CTCKO : CONT01, CONT04, CONT09

CTDATO : CONT02, CONT05, CONT10

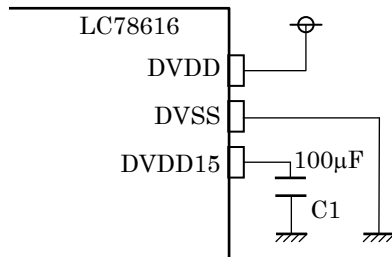
Parameter	Symbol	Pin Names	Min	Typ	Max	unit
CTCKOクロック周期	f_{SCO}	CTCKO	1.05		4.2	MHz
CDTEXT出力開始時間	t_{CTOAT}	CTREQUI, CTCKO			$(1/f_{SCO}) \times 32$	ns
CDTEXT出力停止時間	t_{CTOFF}	CTREQUI, CTCKO			$(1/f_{SCO}) \times 32$	ns
CTCKO "H"期間	t_{CTCOH}	CTCKO	400		100	ns
CTCKO "L"期間	t_{CTCOL}	CTCKO	400		100	ns
CTDATO出力遅延時間	$t_{CTDODL2}$	CTDATO, CTCKO	0		50	ns

LC78616PE

内蔵レギュレータ特性 / $T_a = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$, $\text{DVSS} = \text{AVSS} = \text{XVSS} = \text{VVSS1} = 0\text{V}$

Parameter	Symbol	Condition	Min	Typ	Max	Unit
出力電圧	DVDD15	$\text{VDD} = 3.0 \sim 3.6\text{V}$	1.35	1.50	1.65	V
負荷電流	Iope	$\text{VDD} = 3.3\text{V}$			50	mA

・レギュレータ周辺部参考回路



※レギュレータ端子 2箇所(No. 28, 61)で同じ処理をすること

※C1は発振止めコンデンサである。

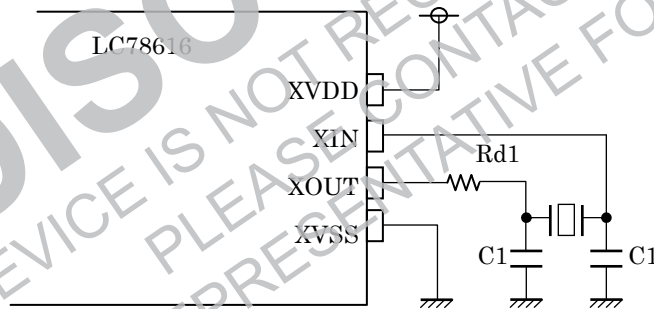
温度変化などにより容量値が変化すると発振の可能性があるため、動作温度範囲においては、低 ESR、かつ、容量値は $30\mu\text{F}$ 以上を確保すること。(推奨は $100\mu\text{F}$)

サーボAD/DA部アナログ特性 / $T_a = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$, $\text{VDD} = 3.3\text{V}$, $\text{DVSS} = \text{AVSS} = \text{XVSS} = \text{VVSS1} = 0\text{V}$

Parameter	Symbol	Min	Typ	Max	Unit
分解能	Res		8		bit
変換最大入出力レンジ	Vaio1		$4/5 \cdot \text{VDD}$		V
変換最小入出力レンジ	Vaio2		$1/5 \cdot \text{VDD}$		V

発振回路

・発振回路参考例



XIN/XOUT 接続発振子 : 16.9344 MHz

・システム制御(内蔵マイコン, CD 制御, オーディオ制御)用

・推奨発振子

(株)村田製作所

SMD : CSTCE16M9V53-R0 <C 内蔵>

: CSTCW16M9X51008-R0 <C 内蔵>

リード : CSTLS16M9X53-B0 <C 内蔵>

<注意>

・発振回路特性はセット基板によって変わる可能性があるため、使用する発振子メーカーに問い合わせの上、上記各定数を決定すること。

・XIN/XOUT の内部構成については、「アナログ端子内部等価回路」の章を参照のこと。

XIN 端子には、発振子を接続するのではなく外部からのクロックを印可する事も可能である。

この場合、XOUT 端子は OPEN とすること。

SDRAM インターフェース

①使用可能な SDRAM に関して

本 LSI で接続可能な SDRAM は、以下のとおり。

メモリサイズ	: 16M-bit or 64M-bit
データ幅	: 16-bit
CAS レイテンシ	: 2
バースト長	: フル

②SDRAM との接続端子

本 LSI は外部 SDRAM との接続の為、以下の端子を使用する。

端子名	16M-bit SDRAM 使用時 端子内容	64M-bit SDRAM 使用時 端子内容	図中信号名
SDDAT15 ~ SDDAT00	データ入出力端子 (16bit)	データ入出力端子 (16bit)	DDAT[15:0] DDAT[15:0]
SDADRS10 ~ SDADRS00	アドレス出力端子 (11bit)	アドレス出力端子 (11bit)	DADD[10:0] DADD[10:0]
SDADRS11	未使用 ※1	アドレス(A11)出力端子	— DADD[11]
SDADRS12	未使用 ※2	アドレス(A12) or Bank0 出力端子	— DADD[12]
SDBA	Bank 出力端子	Bank or Bank1 出力端子	DADD[11] DADD[13]
SDDQM	DQMH/DQML(UDQM/LDQM) 出力端子 ※3	DQMH/DQML(UDQM/LDQM) 出力端子 ※3	SDDQM SDDQM
SDCSB	チップセレクト出力端子	チップセレクト出力端子	SDCSB SDCSB
SDRASB	RAS 出力端子	RAS 出力端子	SDRASB SDRASB
SDCASB	CAS 出力端子	CAS 出力端子	SDCASB SDCASB
SDWEB	WE 出力端子	WE 出力端子	SDWEB SDWEB
SDCKE	クロックイネーブル出力端子	クロックイネーブル出力端子	SDCKE SDCKE
SDCLK	クロック出力端子	クロック出力端子	SDCLK SDCLK

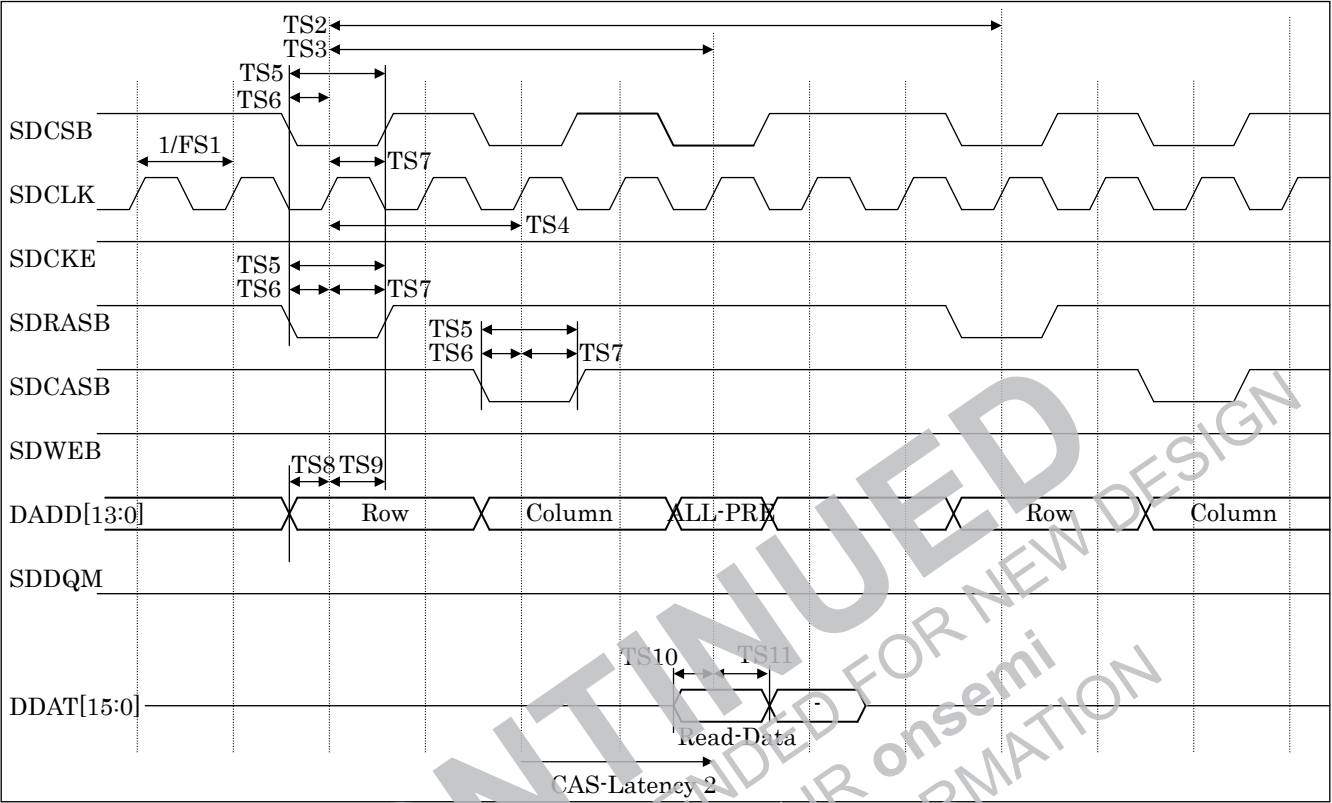
<注意>

1. 未使用時は、CONT06 端子として使用可能。
2. 未使用時は、CONT07 端子として使用可能。
3. 本 LSI での SDRAM アクセスは、全て Word(16bit)アクセスとなっている。
従って、SDDQM 端子は、SDRAM のバイトアクセス制御信号 2 箇所(DQMH/DQML 等)に接続すること。
4. SDRAM に使用する全ての信号は、初期状態で 入力・内蔵プルダウン抵抗 ON 状態 となっている。
SDRAM を使用するためのコマンド設定を行う事で、全てのプルダウン抵抗は OFF される。
5. 図中信号名とは、次ページ以降の各図中での信号名を示す。
上段 : 16M-bit SDRAM 接続時の信号名
下段 : 64M-bit SDRAM 接続時の信号名

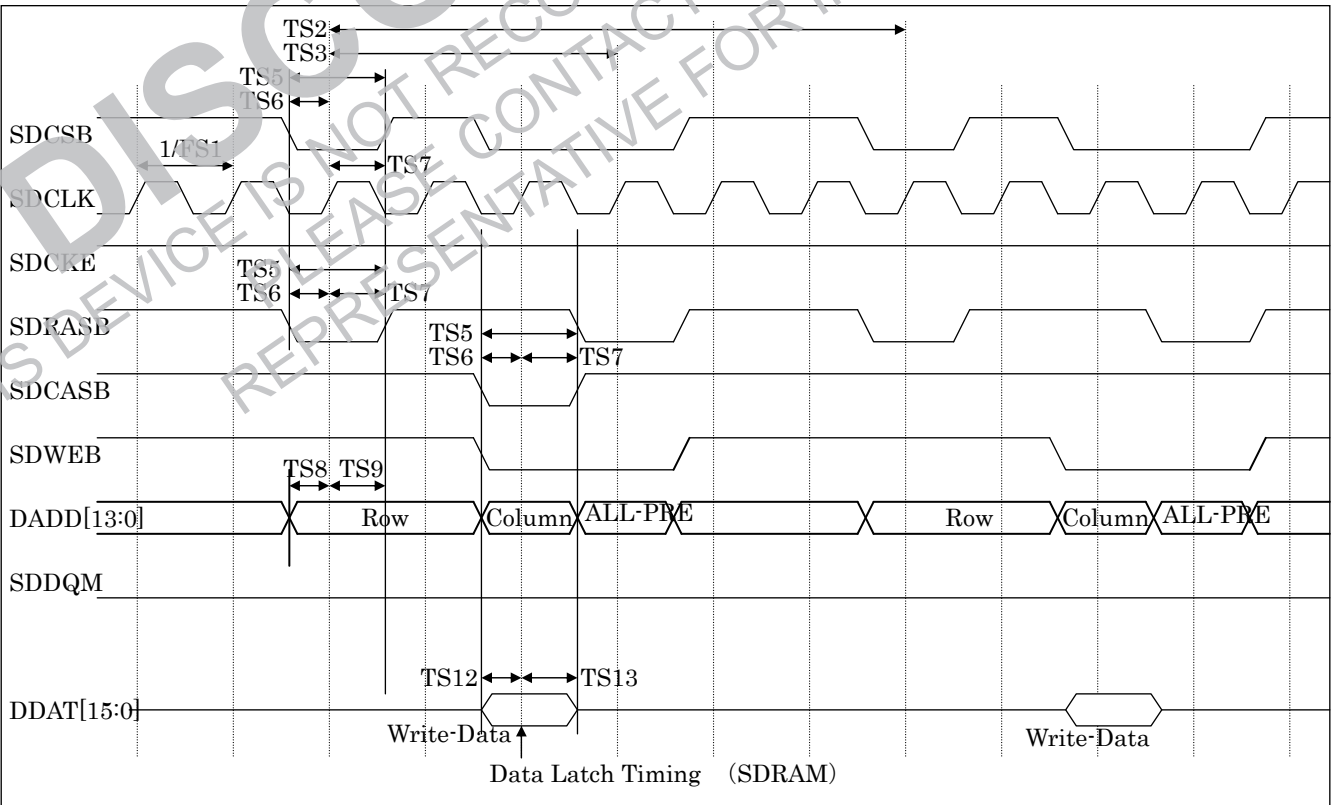
LC78616PE

SDRAM アクセスタイミング特性

・SDRAM Read Timing

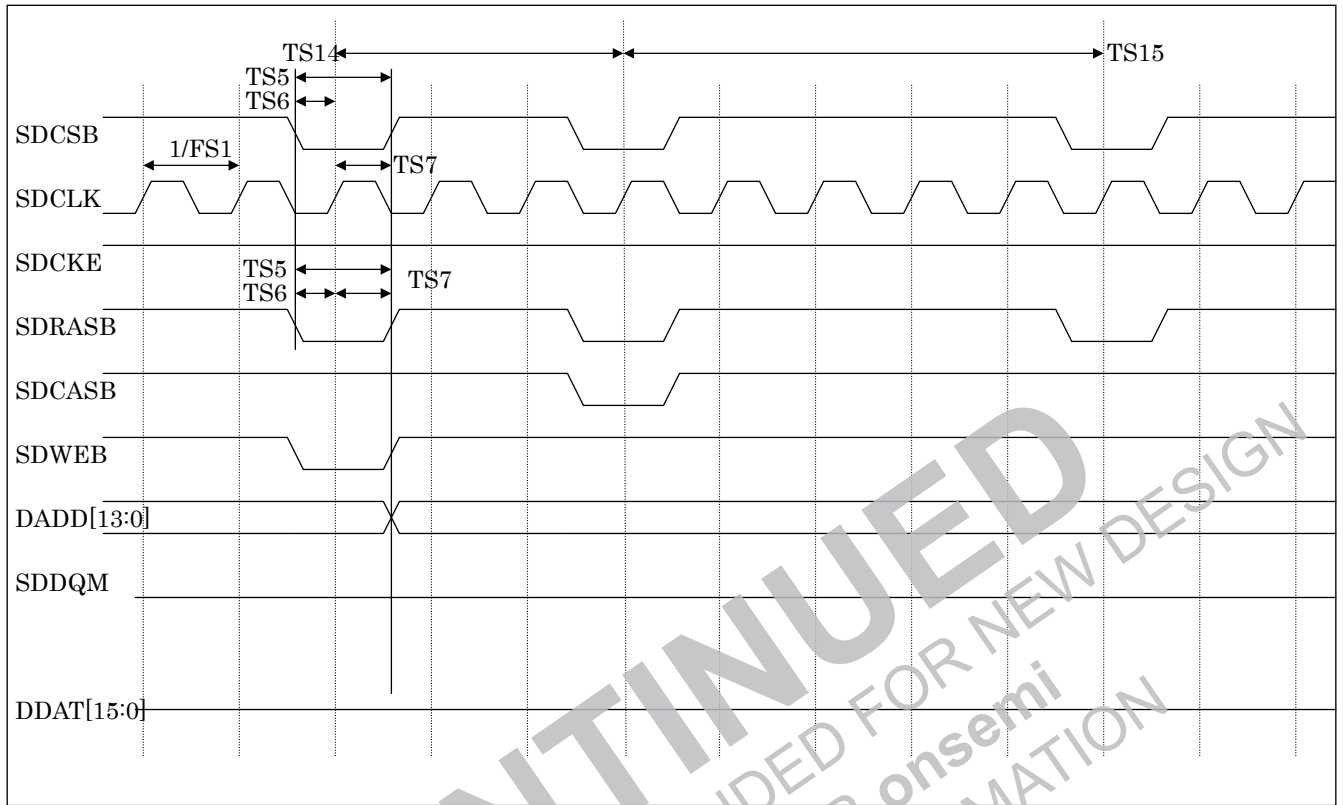


・SDRAM Write Timing



LC78616PE

・SDRAM Refresh Timing (Auto Refresh)



symbol	parameter	Min	typ	max	unit
FS1	SDRAMクロック (SDCLK) 周期		16.9344		MHz
TS2	ロウ (SDRASB) サイクル時間	$(1/FS1) \times 5$	—	—	ns
TS3	ロウ (SDRASB) アクティブ時間	$(1/FS1) \times 3$	—	—	ns
TS4	RASB-CASB 遅れ時間 (SDRASB-SDCASB)	$(1/FS1) \times 2$	—	—	ns
TS5	コマンド信号 "L" 期間 (SDCSB, SDCKE, SDRASB, SDCASB, SDWEB)	40	—	—	ns
TS6	コマンド信号セットアップ時間 (SDCSB, SDCKE, SDRASB, SDCASB, SDWEB, SDDQMU, SDDQML)	10	—	—	ns
TS7	コマンド信号ホールド時間 (SDCSB, SDCKE, SDRASB, SDCASB, SDWEB, SDDQMU, SDDQML)	10	—	—	ns
TS8	アドレス (DADD) セットアップ時間	10	—	—	ns
TS9	アドレス (DADD) ホールド時間	10	—	—	ns
TS10	SDRAM 読出しデータ セットアップ時間	20	—	—	ns
TS11	SDRAM 読出しデータ ホールド時間	0	—	—	ns
TS12	SDRAM 書込みデータ SDCLK 立上がり前ホールド時間	10	—	—	ns
TS13	SDRAM 書込みデータ SDCLK 立上がり後ホールド時間	10	—	—	ns
TS14	ロウ (SDRASB) プリチャージ時間	$(1/FS1) \times 3$	—	—	ns
TS15	リフレッシュ後のロウ (SDRASB) アクティブ時間	$(1/FS1) \times 5$	—	—	ns

注1 : 上記タイミングにおけるセットアップ時間 / ホールド時間は、SDCLKの立上がりに対する時間。

注2 : Read / Write / Refresh動作のいずれのモードにおいても、上記のタイミングは共通。

LC78616PE

アナログ端子内部等価回路

端子名 () 内端子番号	内部等価回路
EFMIN (81)	
RFOUT (82)	
LPF (83)	
PHLPF (84)	
AIN (85) CIN (86) BIN (87) DIN (88)	
SLCISSET (89)	
RFMON (90)	

LC78616PE

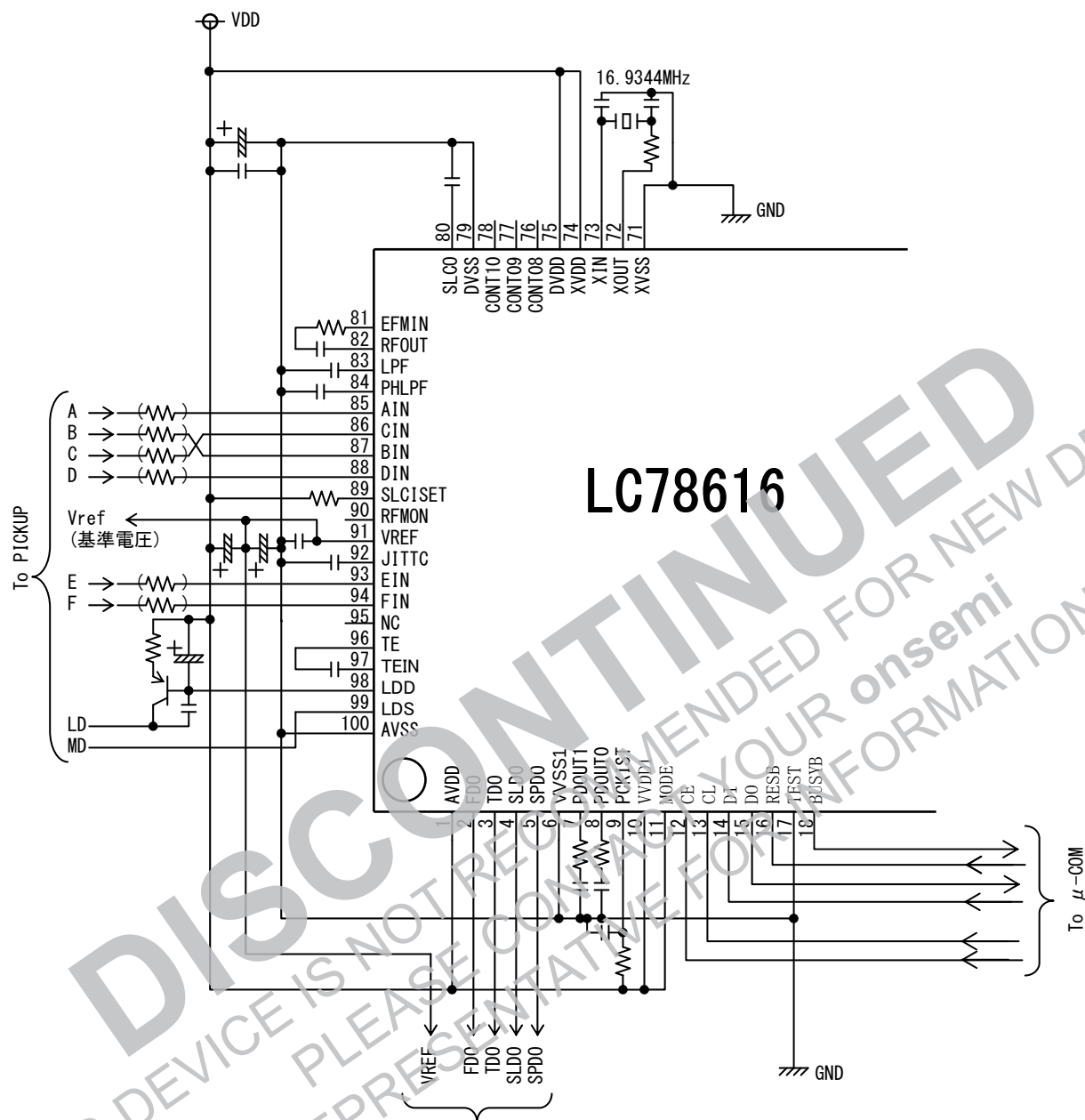
端子名 () 内端子番号	内部等価回路
VREF (91)	
JITTC (92)	
EIN (93) FIN (94)	
TE (96)	
TEIN (97)	
LDD (98)	
LDS (99)	

LC78616PE

端子名 () 内端子番号	内部等価回路
FDO (2) TDO (3) SLDO (4) SPDO (5)	
PDOUT1 (7)	
PDOUT0 (8)	
PCKIST (9)	
XOUT (72) XIN (75)	
SLCO (80)	

LC78616PE

参考回路例



※ CD サーボ周辺、各種 PLL についての参考回路例である。
各部品の数値に関しては、組み合わせによる調整が必要である。
CD サーボ周辺回路に関しては、使用する CD メカとの組み合わせにより
回路構成が変更となる場合がある。

LC78616PE

ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LC78616PE-6D02-H	PQFP100 14x20 / QIP100E (Pb-Free / Halogen Free)	250 / Tray Foam

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor 及び ON Semiconductor のロゴは ON Semiconductor という商号を使う Semiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductor は特許、商標、著作権、トレードシークレット (営業秘密) と他の知的所有権に対する権利を保有します。ON Semiconductor の製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。ON Semiconductor は通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductor は、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductor によって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor 製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとします。ON Semiconductor データシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductor は、その特許権やその他の権利の下、いかなるライセンスも許諾しません。ON Semiconductor 製品は、生命維持装置や、いかなる FDA (米国食品医薬品局) クラス3の医療機器、FDA が管轄しない地域において同一もしくは類似のものと分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用に ON Semiconductor 製品を購入または使用した場合、たとえ、ON Semiconductor がその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁済料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductor とその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。ON Semiconductor は雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。