

集積型高電圧ドライバ内蔵 高性能共振モード・コントローラ

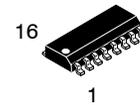
NCP1397A/B, NCV1397A/B

NCP1397は、直列共振、並列共振、LLC共振コンバータなどのハーフ・ブリッジ共振トポロジで使用可能な高性能コントローラです。このコントローラは600 Vのゲート・ドライバを搭載し、レイアウトの簡易化と外付け部品数の削減を実現します。NCP1397は、論理OR機能が必要な場合に柔軟性を発揮するコントロール・モードを持つ500 kHz電圧制御発振器などの独自アーキテクチャにより、信頼性が高く堅牢な共振モード電源を構築するのに必要なすべての要素を備えています。

NCP1397は、アプリケーション最適化のために設定を変更可能な保護機能を提供します。これには、自動リカバリ、障害ラッチオフ、ブラウンアウト、オープン・オプトカプラ、ソフトスタート、短絡保護などがあります。デッドタイムもシュートスルー電流を抑えるために調整できます。

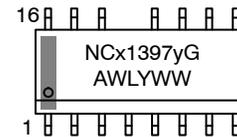
特長

- 50 kHzから最大500 kHzまでの高周波動作
- 600 V高電圧フローティング・ドライバ
- 精度±3%の調整可能な最小スイッチング周波数
- 100 nsから2 μsまで調整可能なデッドタイム
- 外部調整可能なソフトスタートによる起動シーケンス
- より単純なPFC関連付けのためのブラウンアウト保護
- 過熱や過電圧などの厳しいフォールト条件のためのラッチ型入力
- 遅延イベント反応に対する自動リカバリ動作を伴うタイム・ベース入力
- ラッチ型過電流保護
- 即時イベント反応または単純なON/OFF制御のためのディセーブル入力
- 最大20 VのV_{CC}動作
- 300 μAの低起動電流
- 11 A/0.5 Aのピーク電流シンク/ソース・ドライブ能力
- 論理OR接続をより簡単にする共通コレクタ・オプトカプラ接続
- オプションの共通エミッタ・オプトカプラ接続
- 内部温度シャットダウン
- NCVで始まる製品番号は特有の工場および変更管理を必要とする車載およびその他の用途に対応; AEC-Q100認定, PPAP対応可
- これらのデバイスはPbフリー、ハロゲン・フリー/BFRフリーで、RoHSに適合



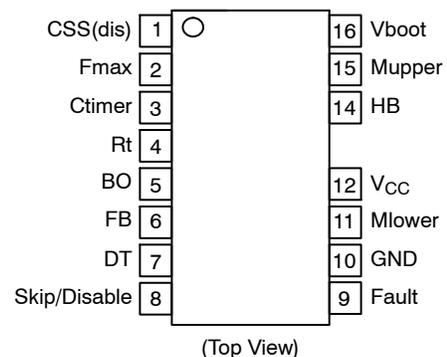
SO-16, LESS PIN 13
D SUFFIX
CASE 751AM

MARKING DIAGRAMS



- x = P (standard) or V (automotive)
- y = A or B
- A = Assembly Location
- WL = Wafer Lot
- Y = Year
- WW = Work Week
- G = Pb-Free Package

PIN CONNECTIONS



ORDERING INFORMATION

See detailed ordering and shipping information on page 26 of this data sheet.

代表的アプリケーション

- フラットパネル・ディスプレイ電源コンバータ
- ノートブックPC用大電力AC-DCアダプタ
- コンピュータ電源
- 産業用および医療機器電源
- オフライン・バッテリー・チャージャ

NCP1397A/B, NCV1397A/B

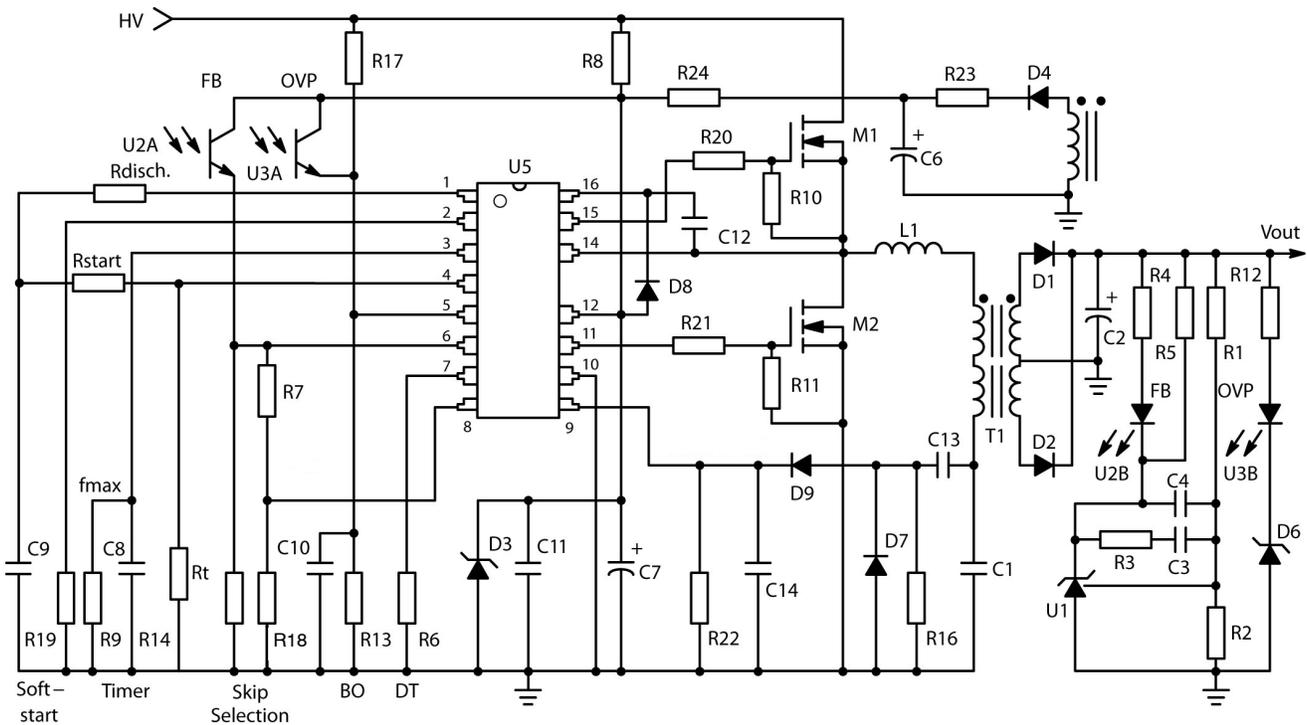


Figure 1. Typical Application Example

PIN FUNCTION DESCRIPTION

Pin #	Pin Name	Function	Pin Description
1	CSS(dis)	Soft-Start Discharge	Soft-start capacitor discharge pin. Connect to the soft-start capacitor to reset it before startup or during overload conditions.
2	Fmax	Maximum frequency clamp	A resistor sets the maximum frequency excursion
3	Ctimer	Timer duration	Sets the timer duration in presence of a fault
4	Rt	Minimum frequency clamp	Connecting a resistor to this pin, sets the minimum oscillator frequency reached for $V_{FB} = 1\text{ V}$.
5	BO	Brown-Out	Detects low input voltage conditions. When brought above V_{latch} (4 V typically), it fully latches off the controller.
6	FB	Feedback	Injecting current into this pin increases the oscillation frequency up to F_{max} .
7	DT	Deadtime	A simple resistor adjusts the dead-time width
8	Skip/Disable	Skip or Disable input	Upon release, a clean startup sequence occurs if $V_{FB} < 0.3\text{ V}$. During the skip mode, when FB doesn't drop below 0.3 V, the IC restarts without soft-start sequence.
9	Fault	Fault detection input	When asserted, the external timer starts to countdown and shuts down the controller at the end of its time duration. Simultaneously the Soft-Start discharge switch is activated so the converter operating frequency goes up to protect application power stage. This input features also second fault comparator with higher threshold (1.5 V typically) that: A) Speeds up the timer capacitor charging current 8 times – NCP1397A B) latches off the IC permanently – NCP1397B In both versions the second fault comparator helps to protect application in case of short circuit on the output or transformer secondary winding.
10	GND	Analog ground	-
11	Mlower	Low side output	Drives the lower side MOSFET
12	V _{CC}	Supplies the controller	The controller accepts up to 20 V
13	NC	Not connected	Increases the creepage distance
14	HB	Half-bridge connection	Connects to the half-bridge output
15	Mupper	High side output	Drives the higher side MOSFET
16	Vboot	Bootstrap pin	The floating V _{CC} supply for the upper stage

NCP1397A/B, NCV1397A/B

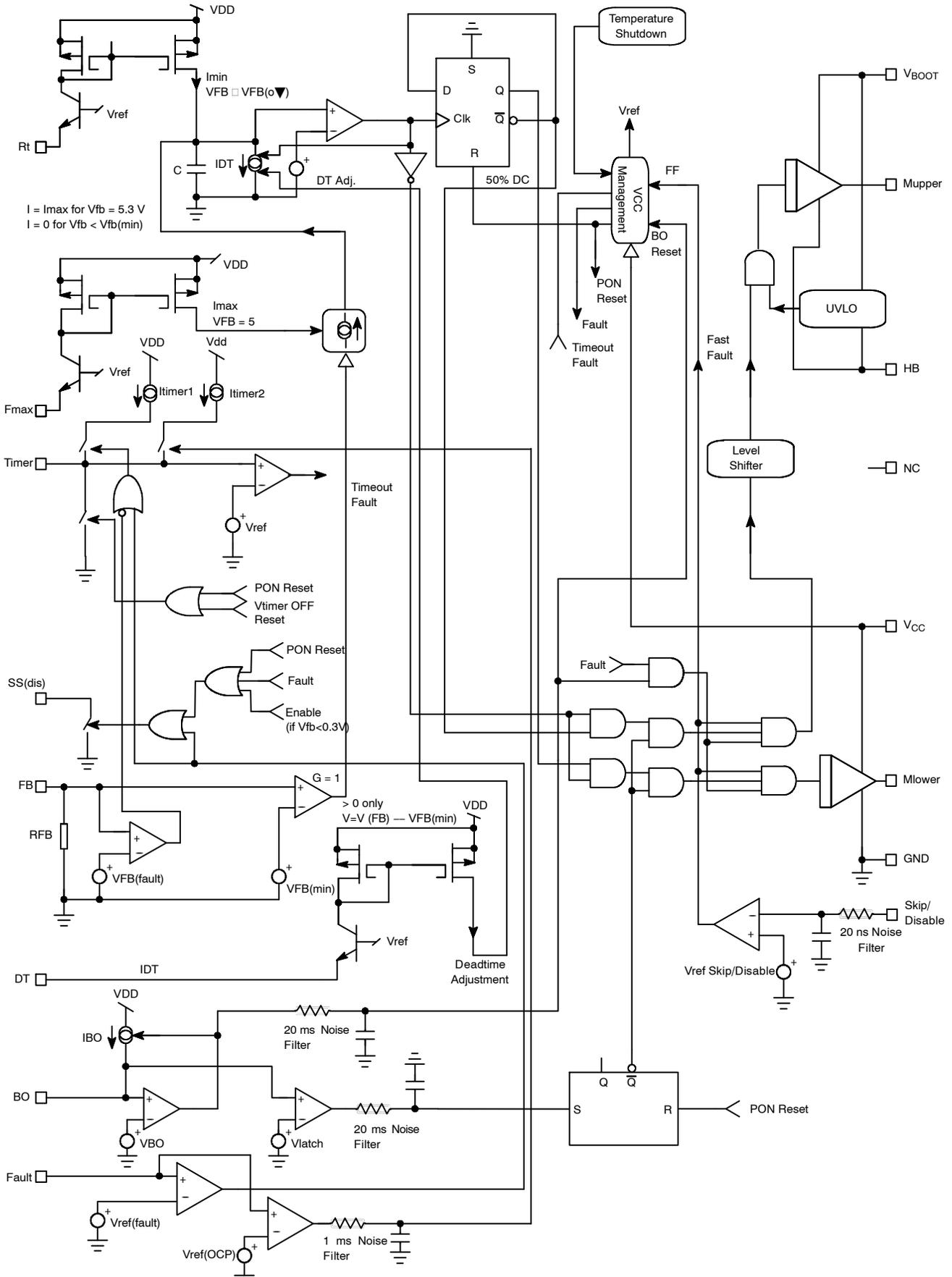


Figure 2. Internal Circuit Architecture (NCP1397A)

NCP1397A/B, NCV1397A/B

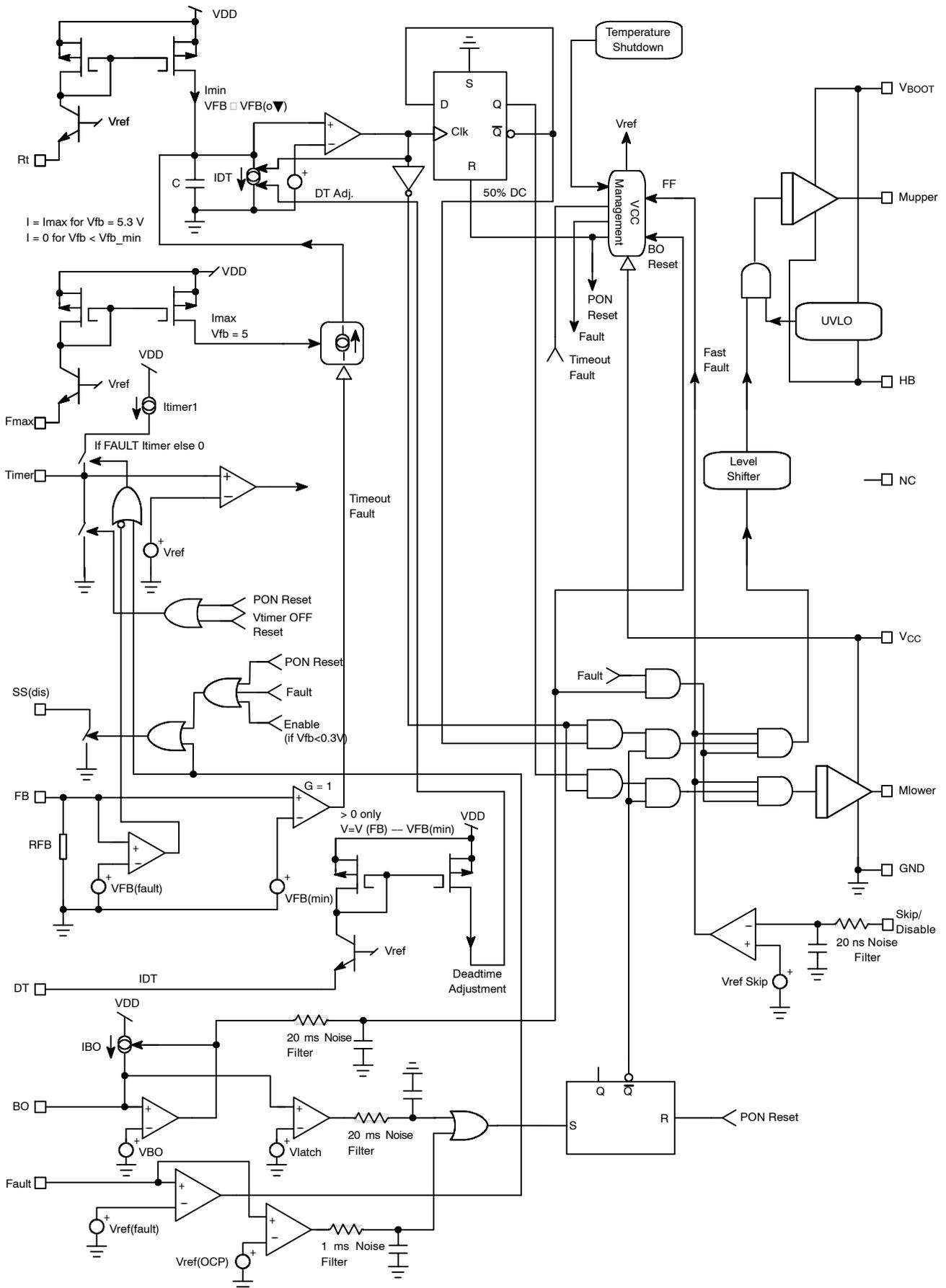


Figure 3. Internal Circuit Architecture (NCP1397B)

NCP1397A/B, NCV1397A/B

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
High Voltage bridge pin, pin 14	V_{BRIDGE}	-1 to 600	V
Floating supply voltage, ground referenced	$V_{\text{BOOT}} - V_{\text{BRIDGE}}$	0 to 20	V
High side output voltage	$V_{\text{DRV(HI)}}$	$V_{\text{BRIDGE}} - 0.3$ to $V_{\text{BOOT}} + 0.3$	V
Low side output voltage	$V_{\text{DRV(LO)}}$	-0.3 to $V_{\text{CC}} + 0.3$	V
Allowable output slew rate	dV_{BRIDGE}/dt	50	V/ns
Power Supply voltage, pin 12	V_{CC}	20	V
Maximum voltage, all pins (except pin 11 and 10)	-	-0.3 to 10	V
Thermal Resistance Junction-to-Air, SOIC version	$R_{\theta\text{JA}}$	130	°C/W
Storage Temperature Range	-	-60 to +150	°C
ESD Capability, Human Body Model (HBM) (All pins except HV pins)	-	2	kV
ESD Capability, Machine Model (MM)	-	200	V

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考訳)

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じたり、信頼性に影響を及ぼす危険性があります。

1. This device(s) contains ESD protection and exceeds the following tests:
 Human Body Model 2000 V per JEDEC Standard JESD22-A114E
 Machine Model 200 V per JEDEC Standard JESD22-A115-A
2. This device meets latchup tests defined by JEDEC Standard JESD78.

NCP1397A/B, NCV1397A/B

ELECTRICAL CHARACTERISTICS

(For typical values $T_J = 25^\circ\text{C}$, for min/max values $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$, Max $T_J = 150^\circ\text{C}$, $V_{CC} = 12\text{ V}$ unless otherwise noted)

Symbol	Rating	Pin	Min	Typ	Max	Unit
--------	--------	-----	-----	-----	-----	------

SUPPLY SECTION

$V_{CC(on)}$	Turn-on threshold level, V_{CC} going up	12	9.7	10.5	11.3	V
$V_{CC(min)}$	Minimum operating voltage after turn-on	12	8.7	9.5	10.3	V
$V_{boot(on)}$	Startup voltage on the floating section	16-14	8	9	10	V
$V_{boot(min)}$	Cutoff voltage on the floating section	16-14	7.4	8.4	9.4	V
$I_{startup}$	Startup current, $V_{CC} < V_{CC(on)}$	12	-	-	300	μA
$V_{CC(reset)}$	V_{CC} level at which the internal logic gets reset	12	-	6.6	-	V
I_{CC1}	Internal IC consumption, no output load on pin 15/14 – 11/10, $F_{SW} = 300\text{ kHz}$	12	-	4	-	mA
I_{CC2}	Internal IC consumption, 1 nF output load on pin 15/14 – 11/10, $F_{SW} = 300\text{ kHz}$	12	-	11	-	mA
I_{CC3}	Consumption in fault or disable mode (All drivers disabled, $R_t = 34\text{ k}\Omega$, $R_{DT} = 10\text{ k}\Omega$)	12	-	1.5	-	mA

VOLTAGE CONTROL OSCILLATOR (VCO)

$F_{SW(min)}$	Minimum switching frequency, $R_t = 34\text{ k}\Omega$ on pin 4, $V_{pin6} = 0.8\text{ V}$, $DT = 300\text{ ns}$	4	58.2	60	61.8	kHz
$F_{SW(max)}$	Maximum switching frequency, $R_{f(max)} = 1.9\text{ k}\Omega$ on pin 2, $V_{pin6} > 5.3\text{ V}$, $R_t = 34\text{ k}\Omega$, $DT = 300\text{ ns}$	2	440	500	560	kHz
FB_{SW}	Feedback pin swing above which $\Delta f = 0$	6	-	5.3	-	V
DC	Operating duty-cycle symmetry	11-15	48	50	52	%
T_{del1}	Delay before driver restart from fault or disable mode	-	-	700	-	ns
T_{del2}	Delay before driver restart after $V_{CC(on)}$ event (Note 4)	-	-	11	-	μs
$V_{ref(Rt)}$	Reference voltage for R_t pin	4	2.18	2.3	2.42	V

FEEDBACK SECTION

R_{FB}	Internal pulldown resistor	6	-	20	-	$\text{k}\Omega$
$V_{FB(min)}$	Voltage on pin 6 below which the FB level has no VCO action	6	-	1.1	-	V
$V_{FB(off)}$	Voltage on pin 6 below which the controller considers the FB fault	6	240	280	320	mV
$V_{FB(off)(hyste)}$	Feedback fault comparator hysteresis	6	-	45	-	mV

DRIVE OUTPUT

T_r	Output voltage risetime @ $C_L = 1\text{ nF}$, 10-90% of output signal	15-14/11-10	-	40	-	ns
T_f	Output voltage falltime @ $C_L = 1\text{ nF}$, 10-90% of output signal	15-14/11-10	-	20	-	ns
R_{OH}	Source resistance	15-14/11-10	-	13	-	Ω
R_{OL}	Sink resistance	15-14/11-10	-	5.5	-	Ω
T_{dead}	Deadtime with $R_{DT} = 10\text{ k}\Omega$ from pin 7 to GND	7	250	290	340	ns
$T_{dead(max)}$	Maximum deadtime with $R_{DT} = 82\text{ k}\Omega$ from pin 7 to GND	7	-	2	-	μs
$T_{dead(min)}$	Minimum deadtime, $R_{DT} = 3\text{ k}\Omega$ from pin 7 to GND	7	-	100	-	ns
$I_{HV(LEAK)}$	Leakage current on high voltage pins to GND	14, 15, 16	-	-	5	μA

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

- The IC does not activate soft-start (unless the feedback pin voltage is below 0.3 V) when the skip/disable input is released, this is for skip cycle implementation.
- Guaranteed by design.

NCP1397A/B, NCV1397A/B

ELECTRICAL CHARACTERISTICS (continued)

(For typical values $T_J = 25^\circ\text{C}$, for min/max values $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$, Max $T_J = 150^\circ\text{C}$, $V_{CC} = 12\text{ V}$ unless otherwise noted)

Symbol	Rating	Pin	Min	Typ	Max	Unit
TIMERS						
I_{timer1}	Timer capacitor charge current during feedback fault or when $V_{\text{ref(fault)}} < V_{\text{pin9}} < V_{\text{ref(OCP)}}$	3	150	175	190	μA
I_{timer2}	Timer capacitor charge current when $V_{\text{pin9}} > V_{\text{ref(OCP)}}$ ($I_{\text{charge1}} + I_{\text{charge2}}$) – A version only	3	1.1	1.3	1.5	mA
T_{timer}	Timer duration with a $1\ \mu\text{F}$ capacitor and a $1\ \text{M}\Omega$ resistor, I_{timer1} current applied	3	–	24	–	ms
T_{timerR}	Timer recurrence in permanent fault, same values as above	3	–	1.4	–	s
$V_{\text{timer(on)}}$	Voltage at which pin 3 stops output pulses	3	3.8	4	4.2	V
$V_{\text{timer(off)}}$	Voltage at which pin 3 restarts output pulses	3	0.95	1	1.05	V
$R_{\text{SS(dis)}}$	Soft-start discharge switch channel resistance	1	–	100	–	Ω

PROTECTION

$V_{\text{ref(Skip)}}$	Reference voltage for Skip/Disable input (Note 4)	8	630	660	690	mV
$\text{Hyste}_{\text{(Skip)}}$	Hysteresis for Skip/Disable (Note 4)	8	–	45	–	mV
$V_{\text{ref(Fault)}}$	Reference voltage for Fault comparator	9	0.99	1.04	1.09	V
$\text{Hyste}_{\text{(Fault)}}$	Hysteresis for fault comparator input	9	–	60	–	mV
$V_{\text{ref(OCP)}}$	Reference voltage for OCP comparator	9	1.47	1.55	1.63	V
$\text{Hyste}_{\text{(OCP)}}$	Hysteresis for OCP comparator input	9	–	90	–	mV
$T_{\text{p(Disable)}}$	Propagation delay from disable input to the drive shutdown	8	–	60	100	ns
$\text{IBO}_{\text{(bias)}}$	Brown-Out input bias current	5	–	0.02	–	μA
VBO	Brown-Out level	5	0.99	1.04	1.09	V
IBO	Hysteresis current, $V_{\text{pin5}} > \text{VBO}$	5	25	28	31	μA
V_{latch}	Latching voltage	5	3.7	4	4.3	V
T_{SD}	Temperature shutdown	–	140	–	–	$^\circ\text{C}$
$T_{\text{SD(hyste)}}$	Hysteresis	–	–	30	–	$^\circ\text{C}$

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

- The IC does not activate soft-start (unless the feedback pin voltage is below 0.3 V) when the skip/disable input is released, this is for skip cycle implementation.
- Guaranteed by design.

NCP1397A/B, NCV1397A/B

TYPICAL CHARACTERISTICS

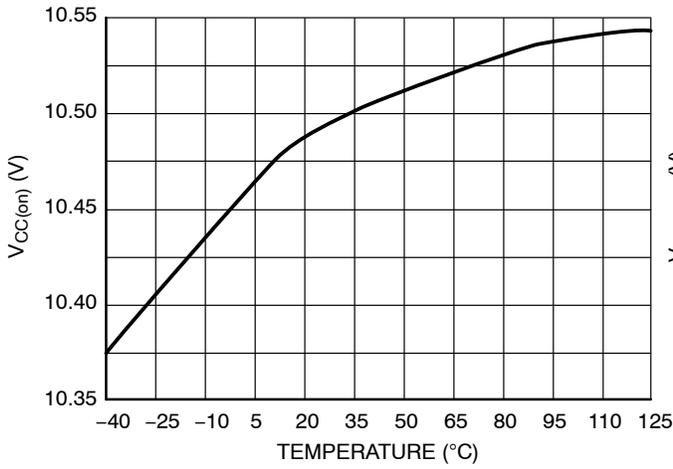


Figure 4. $V_{CC(on)}$ Threshold

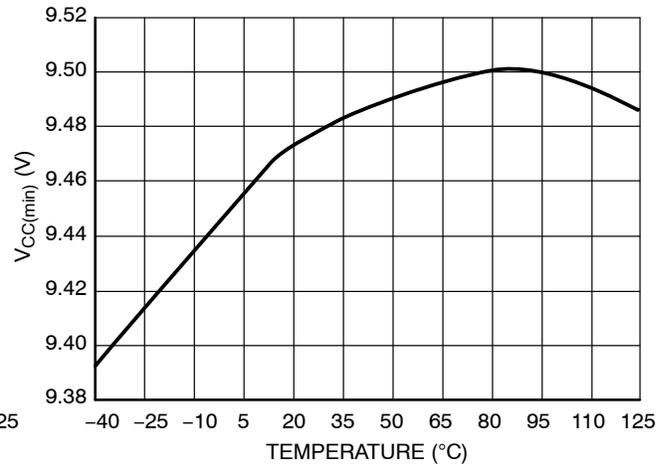


Figure 5. $V_{CC(min)}$ Threshold

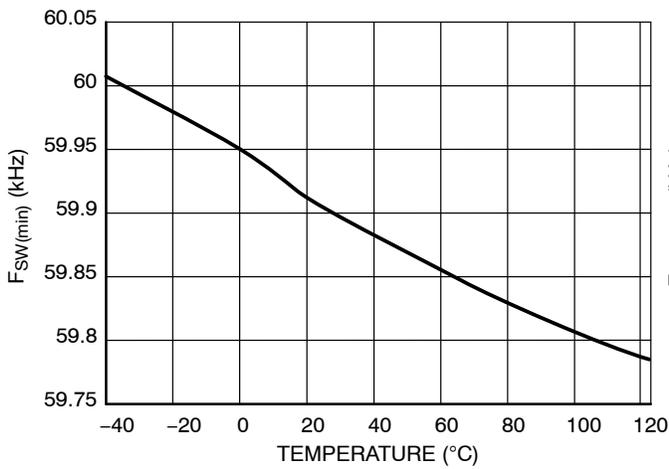


Figure 6. $F_{SW(min)}$ Frequency Clamp

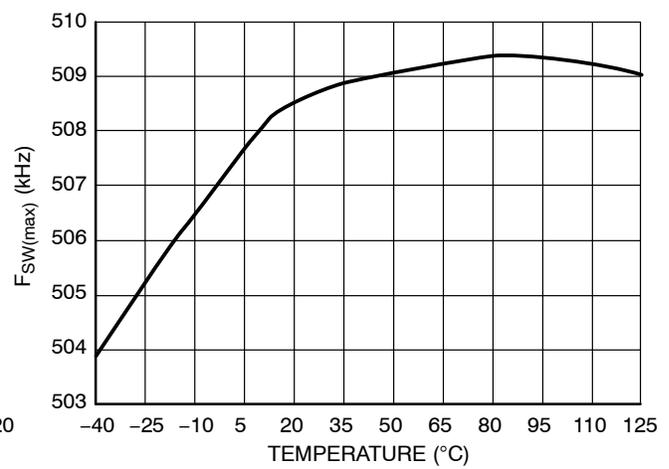


Figure 7. $F_{SW(max)}$ Frequency Clamp

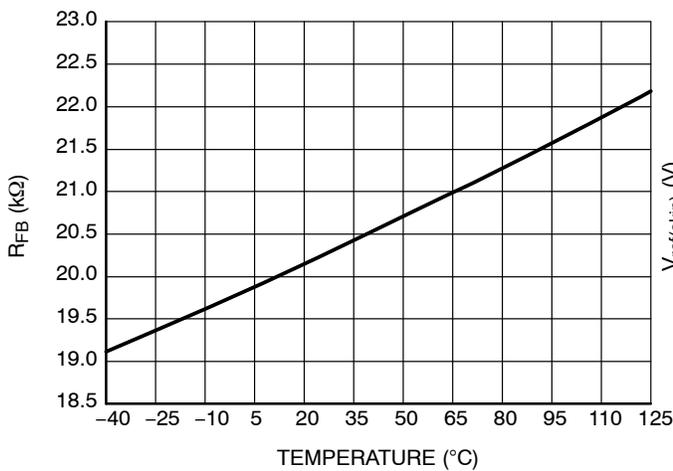


Figure 8. Pulldown Resistor (R_{FB})

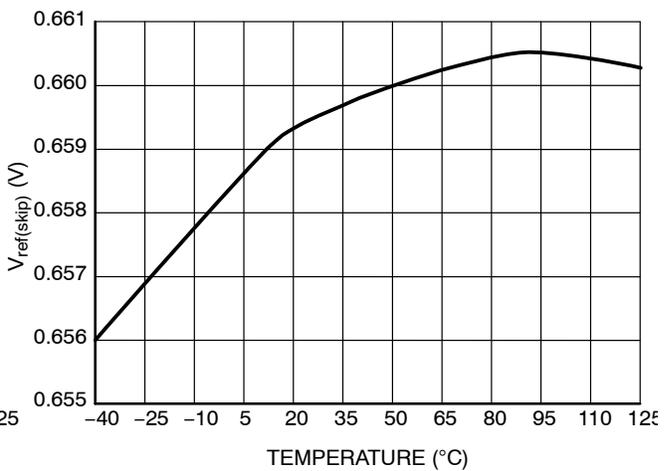


Figure 9. Skip/Disable Threshold ($V_{ref(skip)}$)

NCP1397A/B, NCV1397A/B

TYPICAL CHARACTERISTICS

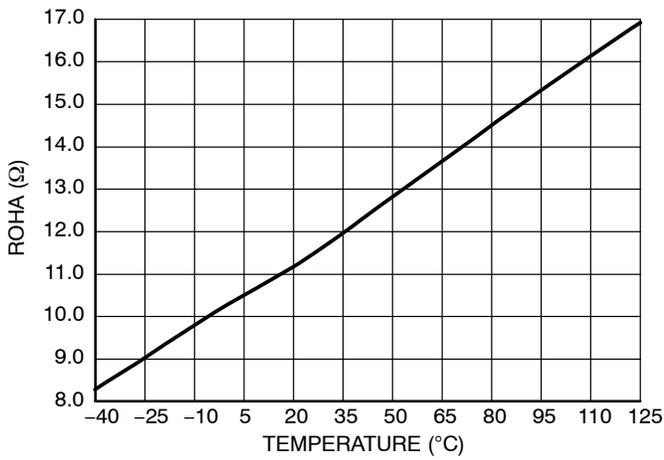


Figure 10. Source Resistance (ROH)

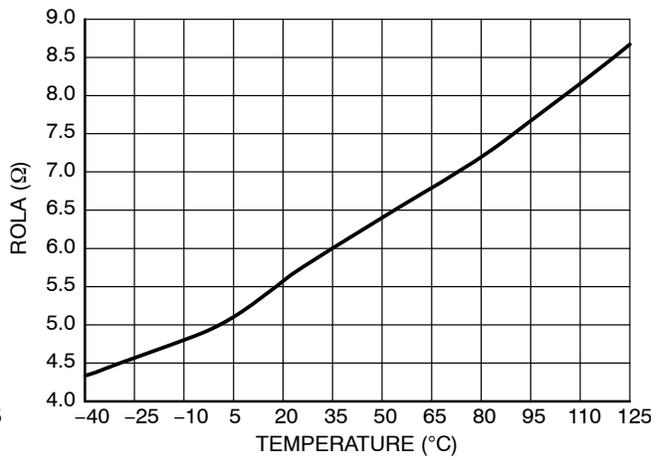


Figure 11. Sink Resistance (ROL)

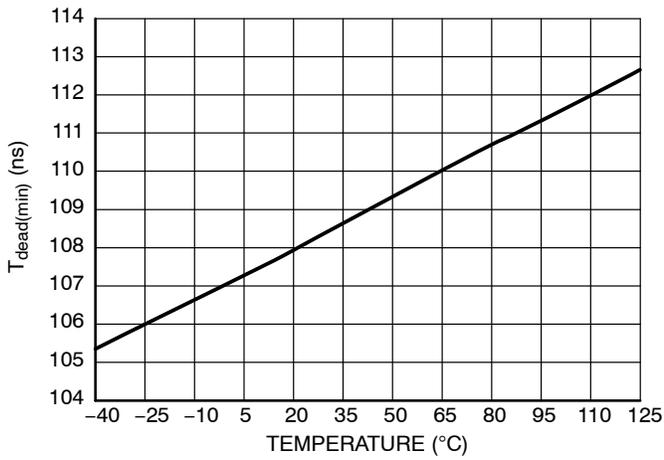


Figure 12. T_{dead(min)}

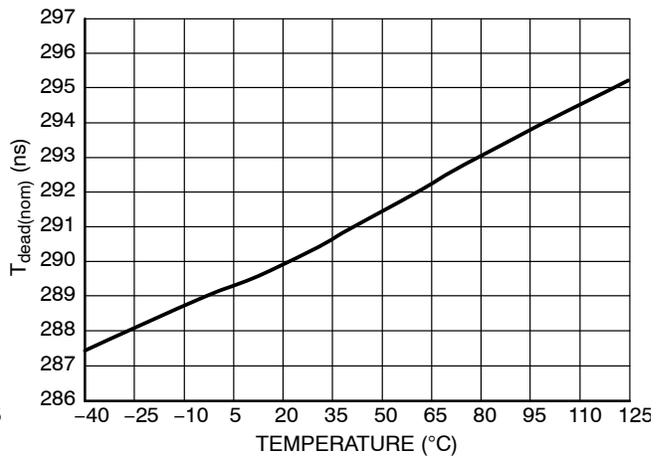


Figure 13. T_{dead(nom)}

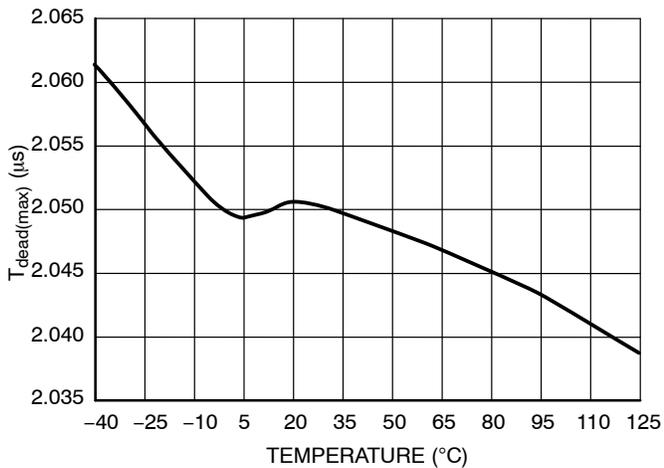


Figure 14. T_{dead(max)}

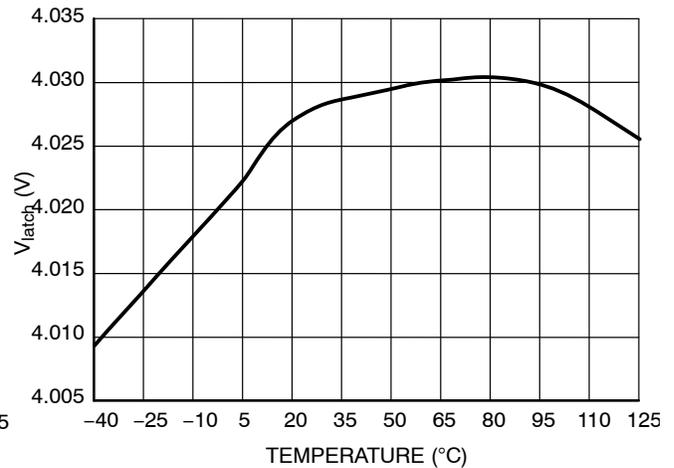


Figure 15. Latch Level (V_{latch})

NCP1397A/B, NCV1397A/B

TYPICAL CHARACTERISTICS

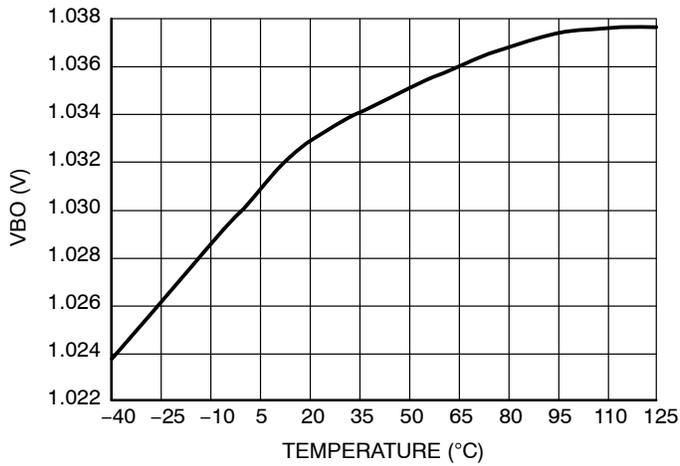


Figure 16. Brown-Out Reference (VBO)

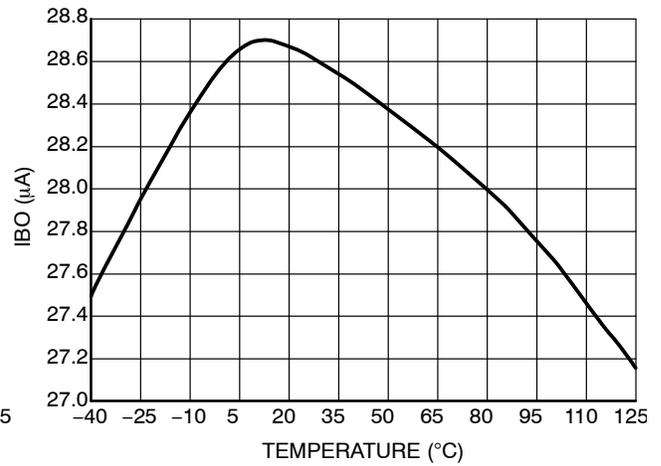


Figure 17. Brown-Out Hysteresis Current (IBO)

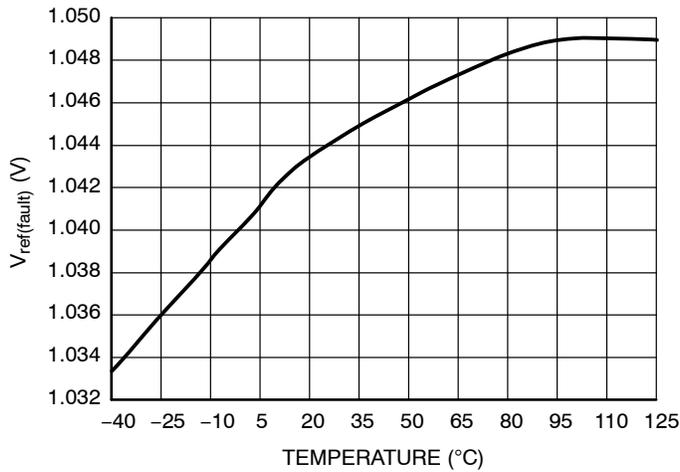


Figure 18. Fault Input Reference (V_{ref(fault)})

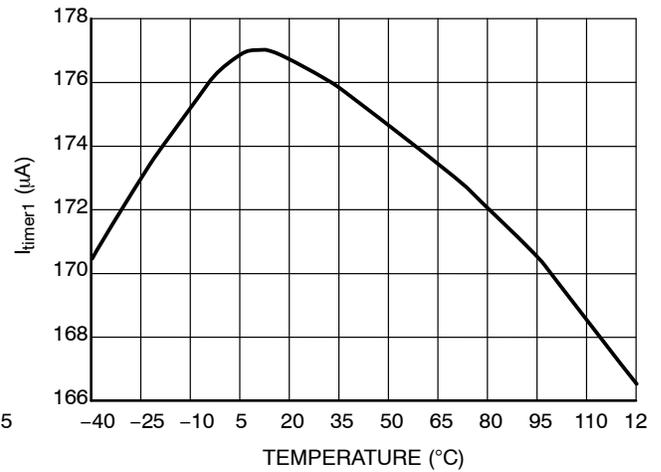


Figure 19. C_{timer} 1st Current (I_{timer1})

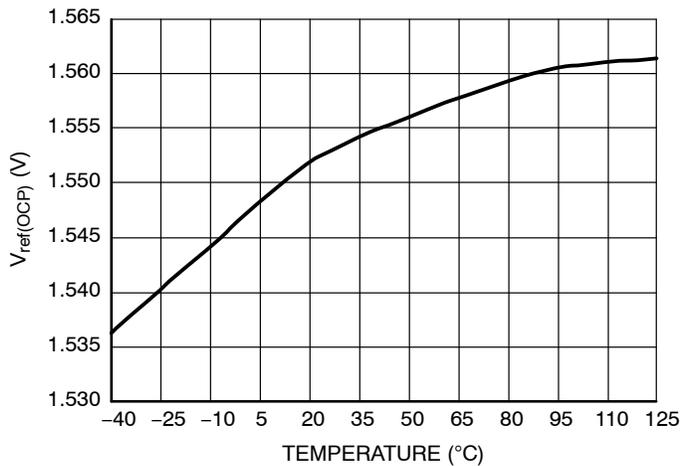


Figure 20. OCP reference (V_{ref(OCP)})

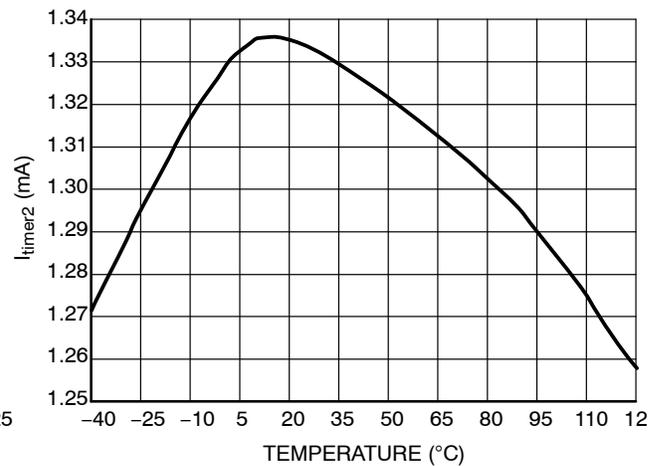


Figure 21. C_{timer} 2nd Current (I_{timer2})

NCP1397A/B, NCV1397A/B

TYPICAL CHARACTERISTICS

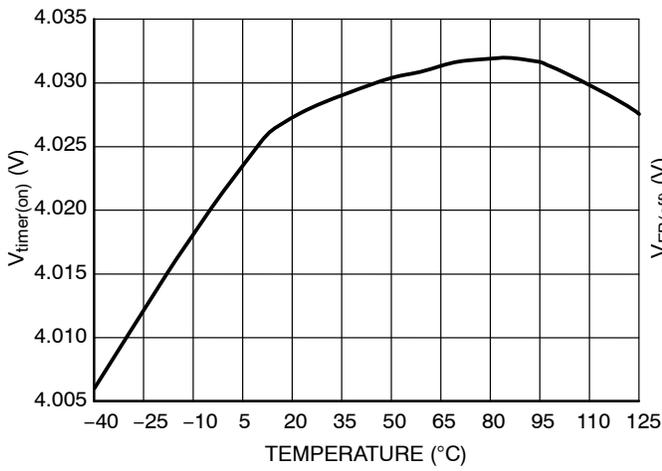


Figure 22. Fault Timer Ending Voltage (V_{timer(on)})

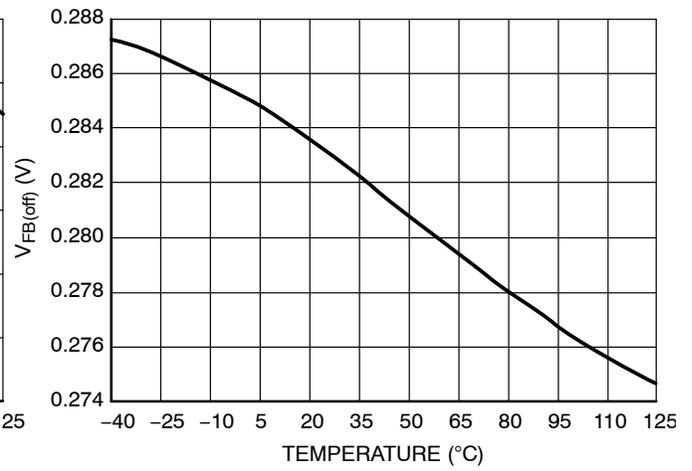


Figure 23. FB Fault Detection Threshold (V_{FB(fault)})

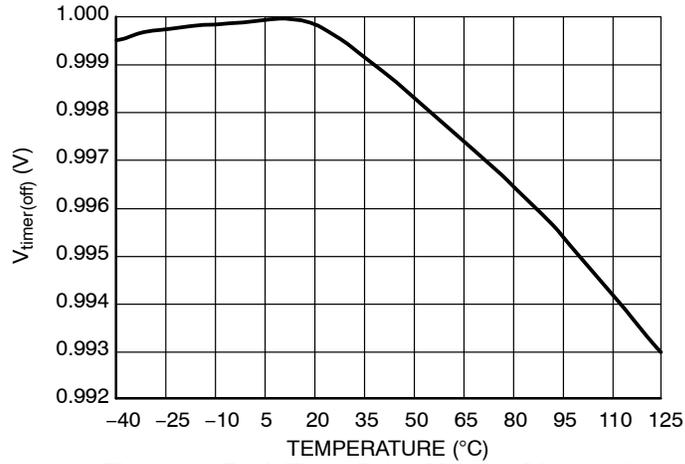


Figure 24. Fault Timer Reset Voltage (V_{timer(off)})

アプリケーション情報

NCP1397A/Bは、スタンバイ消費電力がきわめて小さく、堅牢で安全なスイッチモード電源の構築を支援するのに必要なすべての機能を備えています。以下は、NCP1397A/Bコントローラを導入して得られる利点の詳細です。

- **広い周波数範囲**：高速電圧制御発振器が、 M_{lower} および M_{upper} 出力で50 kHzから500 kHzまでの出力周波数の変化を可能にします。
- **調整可能なデッドタイム**：1本の抵抗がグラウンドに接続されるため、ユーザはデッドタイムを挿入して上側トランジスタと下側トランジスタ間の交差導通の防止に役立てることができます。
- **調整可能なソフトスタート**：コントローラが動作を開始する（電源オン）たびに、スイッチング周波数は外付け部品 (R_{Fmin}/R_{Fstart}) によって、いったんプログラムされた初期値に戻った後、フィードバック・ループが閉じるまで最小周波数に向かって徐々に低下します。ソフトスタート放電入力 (SS(dis)) は、ディセーブルが解除された後でFB電圧が0.3 Vより高い場合の再起動を除き、ICを再起動する前にSoft-Startコンデンサを放電します。Soft-Start放電スイッチは、Fault入力が過負荷状態を検出した場合にも起動されます。
- **調整可能な最低および最高周波数の変動幅**：共振アプリケーションでは、コンバータを適切な動作範囲に維持するために、周波数を共振ピーク位置から離しておくことが重要です。設計者は、1本の外付け抵抗により、フィードバック電圧のない状態（起動シーケンス中や短絡状態）で得られる最低周波数ポイントをプログラムできます。内部でコンデンサをトリミングすると、最低スイッチング周波数を $\pm 3\%$ の精度で選択できます。調整可能な上限周波数の選択精度は $\pm 12\%$ 以下とやや低くなっています。
- **低い起動電流**：高電圧DCレールから直接電源が供給される場合、デバイスは起動にわずか300 μA の電流しか必要としません。
- **ブラウンアウト検出**：低入力電圧での動作を避けるために、高電圧レールが正しい電圧範囲内に入っていない場合にコントローラのスイッチング動作を停止させる方法があります。また、PFCフロントエンド回路と組み合わせた場合、ブラウンアウト検出でソフトスタートによるクリーンな起動シーケンスが実現され、共振タンクにエネルギーが供給される前にPFCが安定することが保証されます。BO入力は、消費電力を抑えるために28 μA のヒステリシス電流特性を備えています。
- **調整可能なフォールト・タイマ時間**：Fault入力で障害が検出されるかまたはFBパスが分断されると、タイマ・ピンが外付けコンデンサの充電を開始します。障害が取り除かれると、タイマが充電

パスを開放し、その後は何も生じません。タイマが選択された時間に達すると（ピン3のコンデンサを通じて）、すべてのパルスが停止します。するとコントローラはピン3に接続された外付け抵抗を通じて放電の進行を待ち、新たにソフトスタートによるクリーンな起動シーケンスを開始します。

- **蓄積される障害イベント**：NCP1397A/Bでは、タイマ用コンデンサは障害がなくなってもリセットされません。タイマ用コンデンサは、実際に障害イベント情報と発生回数を蓄積します。コンデンサと並列に接続された抵抗によって、放電速度が上がって自動リカバリ・リトライ速度を簡単に調整することができます。
- **Fault入力を用いた過電流検出**：Fault入力は、短絡や過負荷状態が発生した場合にLLCアプリケーションを保護するように設計されています。この入力の電圧が第1スレッシュホールドより高くなった場合、 I_{timer} 電流源が起動し、Faultタイマ・コンデンサの充電が開始されます。同時に、Soft-Start放電スイッチが起動し、コンバータの動作周波数が上昇します。ICはフォールト・タイマが時間切れになると動作を停止します。Fault入力には第2のフォールト・コンパレータも含まれています。
 - I_{timer1} の電流を I_{timer2} 電流に増やすことによって、フォールト・タイマ・コンデンサの充電速度を速めます - **NCP1397A**
 - デバイスをラッチオフします - **NCP1397B**

このように第2フォールト・コンパレータは、ハード的な短絡（トランス巻線短絡など）が生じた場合に、電力ステージを保護するのに役立ちます。

- **スキップ・サイクルの可能性**：Skip/Disable入力がソフトスタート信号がない場合（ $V_{FB} > 0.3 V$ のとき）は、電力節減機能が必要なときにスキップ・サイクルを簡単に実装できます。フィードバック・ピンからSkip/Disable入力で簡単な抵抗分割器を接続することによって、スキップを実行できます。
- **フィードバック・ループ分断の検出**：起動時または動作中にFB信号がなくなった場合、タイマはタイマ・コンデンサの充電を開始します。ループが実際に分断されている場合、タイマが充電を終了するまでFBレベルが上昇することはありません。次にコントローラはすべてのパルスの発生を停止し、タイマ・ピンの電圧が1 Vに低下するまで、通常はソフトスタートにより新しい再起動が試行されるまで待機します。オプトカプラが永久的に破壊されている場合は、ヒカップが発生します。
- **共通コレクタまたは共通エミッタ・オプトカプラ接続オプション**：このICでは、可能な2つのオプトカプラ構成方法を選択することができます。

電圧制御発振器

VCOセクションは、100 kHzから1 MHzまでのスイッチング動作を可能にする高速回路です。しかし、2分周回路が内部で2つのQおよび/Q出力を生成するため、出力M_{lower}およびM_{upper}上の最終実効信号は、

50 kHzから500 kHzまでの周波数になります。VCOは、フィードバック・ピンの電圧が上昇するとスイッチング周波数も上昇するように構成されています。Figure 25にVCO発振器の構造を示します。

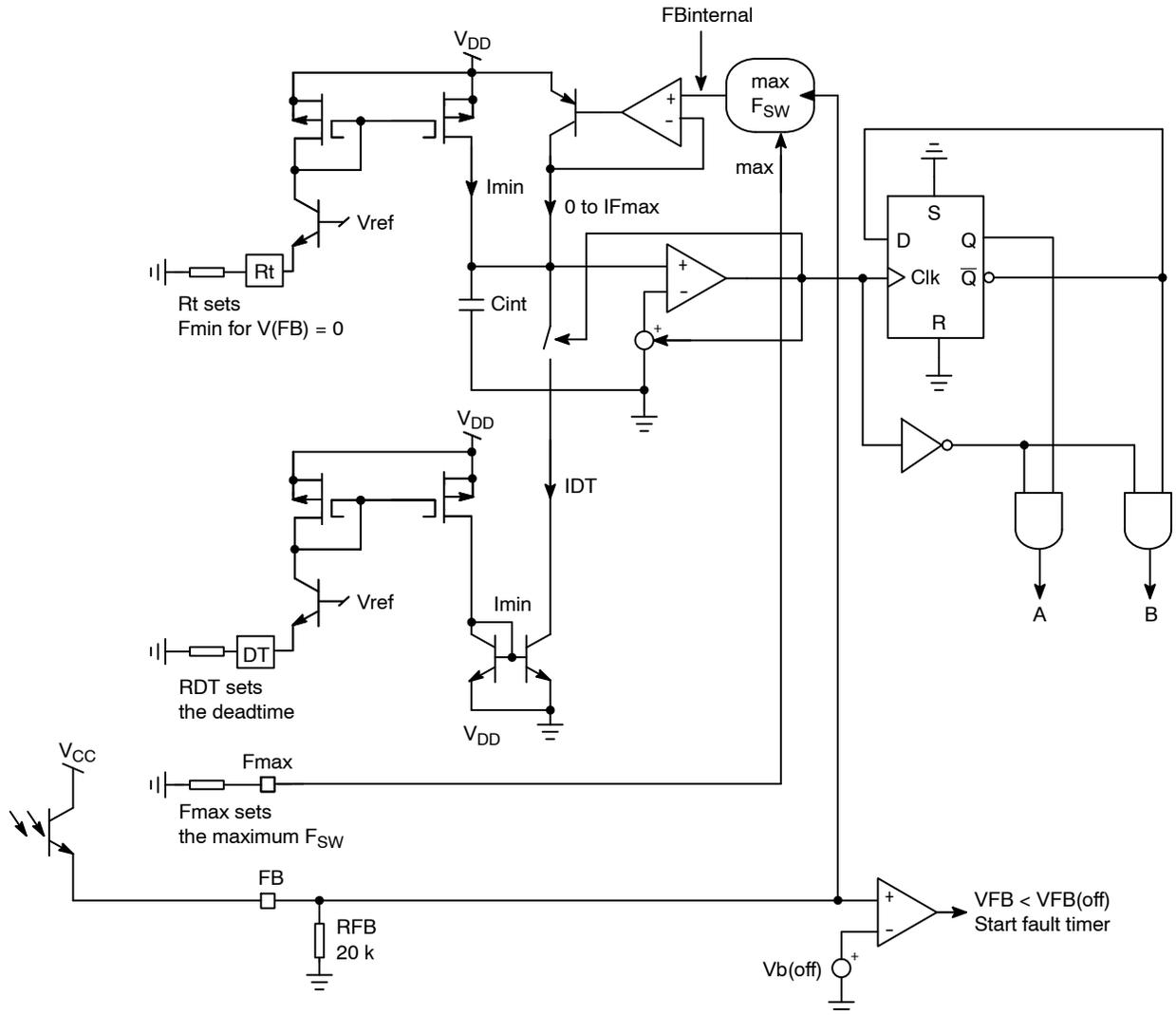


Figure 25. The Simplified VCO Architecture

設計者は最高スイッチング周波数と最低スイッチング周波数をプログラムする必要があります。LLC構成において、共振周波数より上で動作する回路の最低周波数には高い精度が要求され、精度 $\pm 3\%$ で規定されています。この最低スイッチング周波数に実際に到達するのは、フィードバック・ループが形成されていない場合です。これは、起動シーケンス中、強い出力過渡負荷時、または短絡状態時に発生する可能性があります。最低周波数は、ピン4とGND間に抵抗を挿入して設定されます。同様の考え

方で、ピン2とGND間に抵抗を接続することにより、最大周波数変動幅が設定されます。回路保護機能を改善するために、ここでは意図的にフィードバック・ループが無効になるデッド・ゾーンを設けています。これは一般に1.1 V以下です。Figure 26に内部電圧(VCOを駆動)が0~2.3 Vで変動する回路構成の詳細を示します。ただし、この変動幅を発生するには、フィードバック・ピン(オプトカプラのエミッタが接続される)が通常1.1~5.3 Vで変動する必要があります。

NCP1397A/B, NCV1397A/B

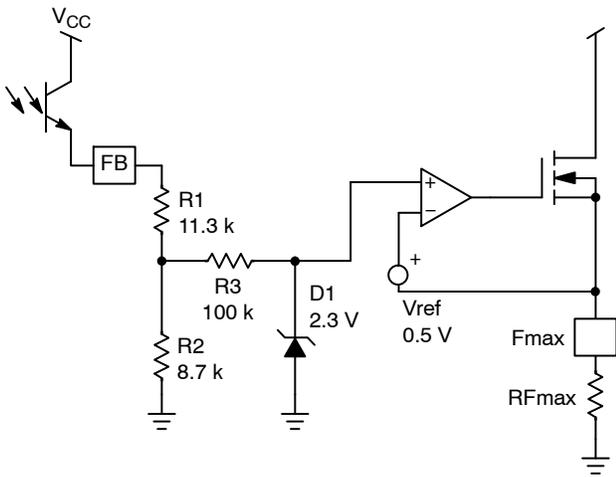


Figure 26. The OPAMP Arrangement Limits the VCO Modulation Signal between 0.5 and 2.3 V

この手法により、FBピンがプログラマブル・タイマで定められる時間内に0.3 V以上に上昇（実際にループを閉じる）できない場合は、コンバータの障害を検出することができます。このモードの詳細な動作については、フォルトのセクションを参照してください。

Figure 26に示すとおり、VCO制御電圧の内部ダイナミクスは0.5 V～2.3 Vに制限されます。他方、フィードバック・ループはピン6(FB)を1.1 V～5.3 Vに駆動します。デフォルトのFBピン振幅数をとる場合、1.1 V = 50 kHz、5.3 V = 500 kHzとなり、VCOの最大傾斜は次の式で与えられます。

$$\frac{500 \text{ k} - 50 \text{ k}}{4.2} = 107 \text{ kHz/V}$$

Figure 27とFigure 28は、異なる周波数クランプの組み合わせでのフィードバック・ピン電圧に依存する周波数の変化を表しています。

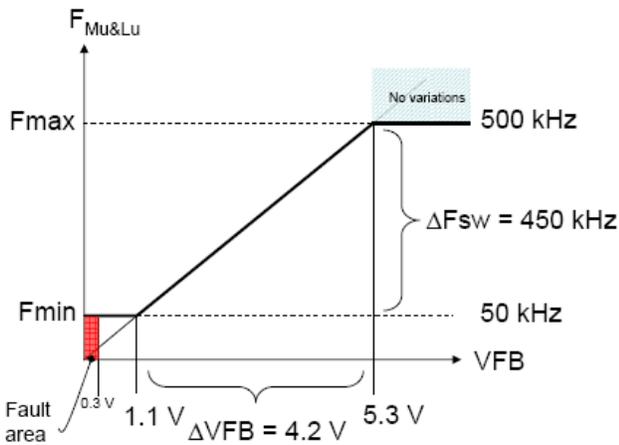


Figure 27. Maximal Default Excursion, $R_t = 41 \text{ k}\Omega$ on Pin 4 and $R_{F(\text{max})} = 1.9 \text{ k}\Omega$ on Pin 2

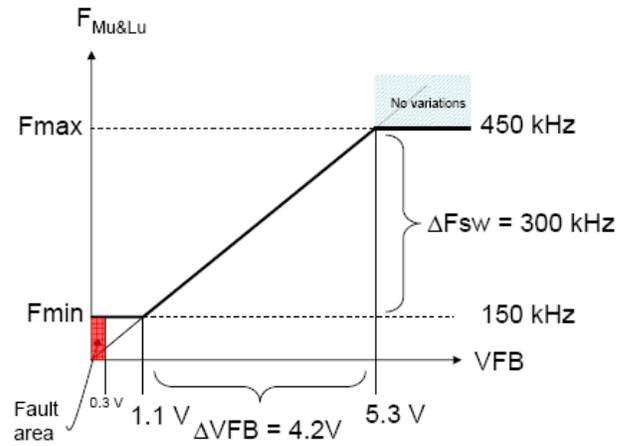


Figure 28. Here a Different Minimum Frequency was Programmed as well as a Maximum Frequency Excursion

M_{upper} および M_{lower} 出力で、以前の小信号VCO傾斜がここでは $300 \text{ k}/4.1 = 71 \text{ kHz/V}$ に減少していることに注意してください。これは、負荷変動によってスイッチング周波数が大幅に変動しないシステムにおいて、フィードバック変動幅を増幅する手段を提供します。このオプションにより、フィードバック・レベルを観測して軽負荷時のスキップ・サイクルの実行がどの程度可能であるかを確認することができます。周波数の変化がフィードバック電圧と本質的な直線関係を持っていないことを認識することが重要です。これはスイッチング周期が変化しても一定値を維持するデッドタイムの存在によるものです。

3本の設定抵抗（ F_{max} 、 F_{min} 、デッドタイム）を選択するには、以下に示す選択チャートを使用する必要があります。

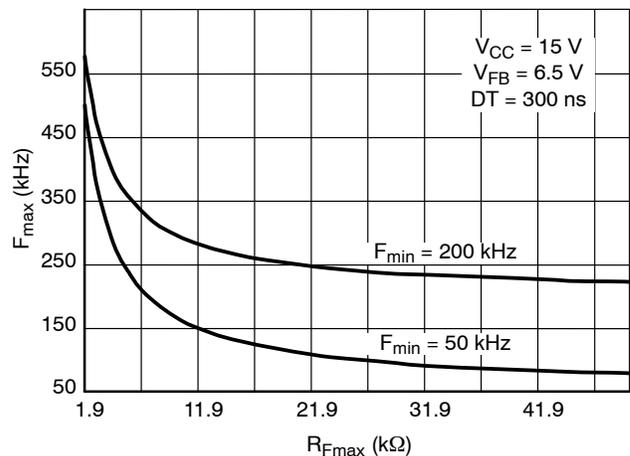


Figure 29. Maximum Switching Frequency Resistor Selection Depending on the Adopted Minimum Switching Frequency

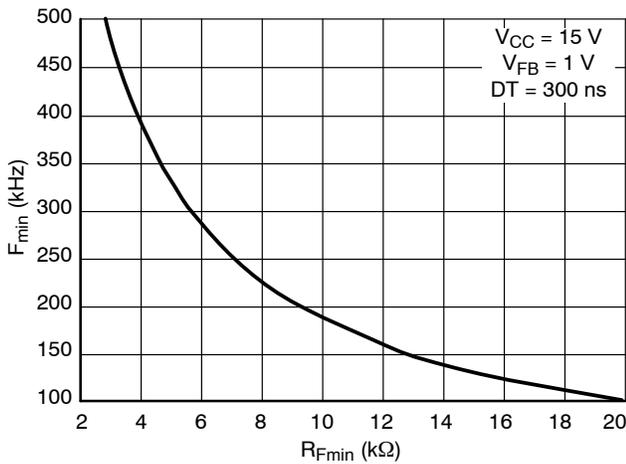


Figure 30. Minimum Switching Frequency Resistor Selection ($F_{min} = 100$ kHz to 500 kHz)

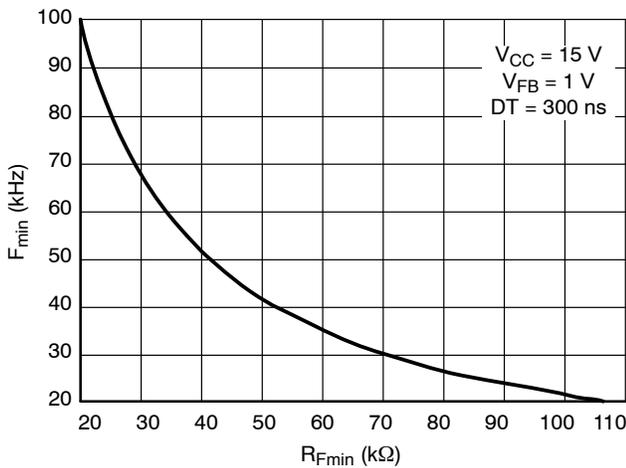


Figure 31. Minimum Switching Frequency Resistor Selection ($F_{min} = 20$ kHz to 100 kHz)

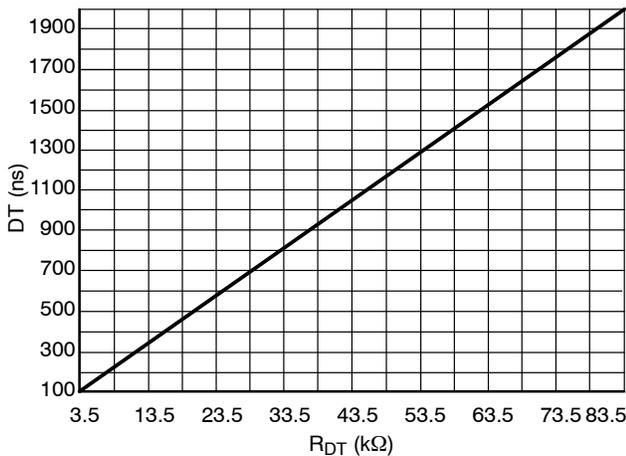


Figure 32. Deadtime Resistor Selection

論理OR機能とオプトカプラ接続の設定

何らかの理由により、イベントの発生にリンクして周波数を変化させる(突然パルスを停止させないで)必要がある場合、FBピンは他の掃引ループの追加に非常に役立ちます。数個のダイオードを使用すれば、容易に障害イベントに対応する作業を実行したり、出力電流を安定化させる(CC動作)ことができます。Figure 33にその方法を示します。

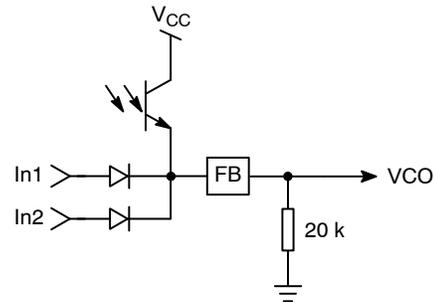


Figure 33. Thanks to the FB Configuration, Loop ORing is Easy to Implement

このICで使用されてるVCO構成は、オプトカプラ(またはプルダウン・バイポーラ)をFBピンの代わりに直接Rtピンに接続する簡単な方法も提供します(Figures 34および 35を参照)。この場合、オプトカプラは「共通エミッタ」として構成され、動作周波数はRtピンから引き出される電流で制御されます。すなわち、電流制御発振器(CCO)となります。この構成を使用する場合、FBピンの電圧を0.3 V~1 Vに維持する必要があります。そうしないとFB障害が検出されます。FBピンは、アプリケーションによってはオープンFBループ検出に使用できます。そのためには、オプトカプラのエミッタ電圧を公称負荷条件に対して0.3 V以上に維持することが必要です。この構成を使用する場合、プルダウン抵抗 R_{FB} を考慮に入れる必要があります。Skip/Disable入力とエミッタ抵抗 R_{skip1} および R_{skip2} を使用して、スキップ・モードを実装することができます。

NCP1397A/B, NCV1397A/B

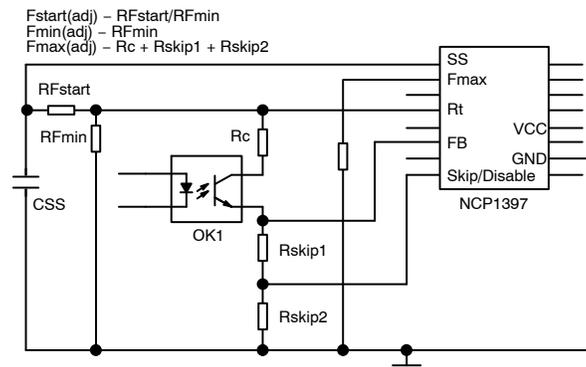


Figure 34. Feedback Configuration Using Direct Connection to the Rt Pin

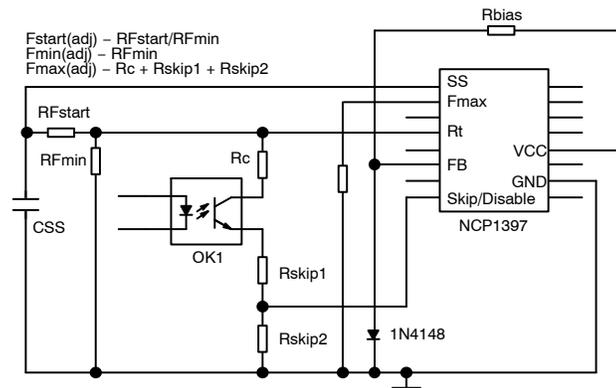


Figure 35. Feedback Configuration Using Direct Connection to the Rt Pin – No Open FB Loop Detection

デッドタイム制御

デッドタイム制御は、ハーフブリッジ構成が有効になったときに必ず必要になります。デッドタイム手法では、上側と下側の両方のスイッチがオフの間に一定時間を挿入します。もちろん、デッドタイムの長さはスイッチング周波数によって異なるため、コントローラでのデッドタイム調整機能も異なります。オプションの範囲は100 ns～2 μsです。デッドタイムは、実際には発振器の放電電流を制御して調整されます。Figure 36は、Figure 25に基づく簡略化されたVCO回路を示しています。放電期間中、クロック

ク・コンパレータはハイで、ANDゲートを無効にします。出力は両方ともローです。タイミング・コンデンサ C_t の再充電時間中にコンパレータがロー・レベルに戻ると、出力AおよびBは有効になります。抵抗 R_{DT} をグラウンドに接続することによって、イメージが C_t コンデンサを放電する電流が生成されます。これによりデッドタイムが制御されます。標準的なデッドタイムの範囲は、100 ns ($R_{DT} = 3.5 \text{ k}\Omega$)～2 μs ($R_{DT} = 83.5 \text{ k}\Omega$)です。Figure 39に標準的な波形を示します。

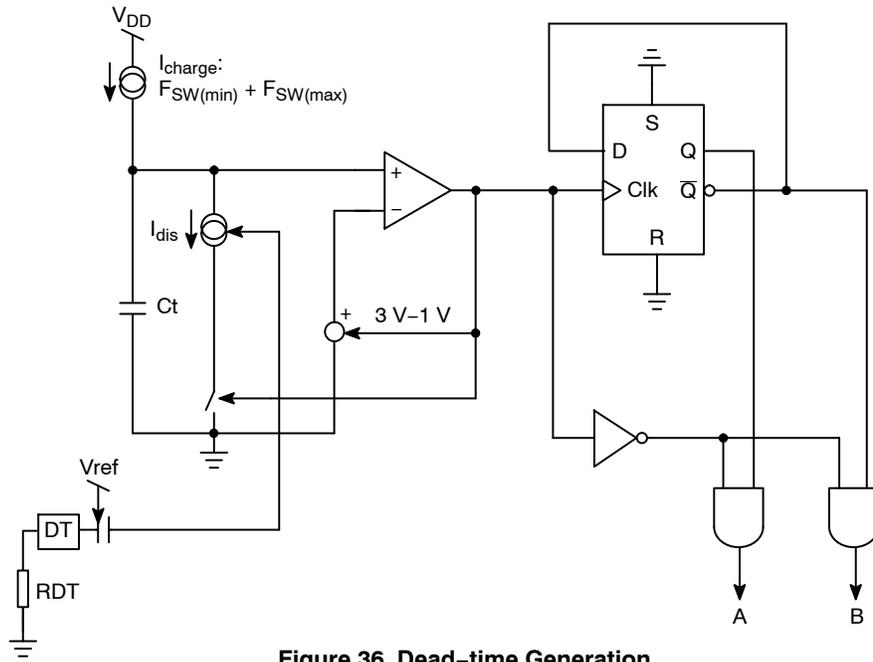


Figure 36. Dead-time Generation

ソフトスタート・シーケンス

共振コントローラでは、共振回路に最大電流が突然流入するのを防止するためにソフトスタート機能が必要です。このコントローラでは、ソフトスタートの期間は外付け部品を使用して完全に調整できます。Soft-Startピンの目的は、ICの再起動前またはFault入力でフォールト条件が検出された場合に、Soft-Startコンデンサを放電することです。

コントローラが動作を開始すると、Soft-Startコンデンサ(Figure 37参照)が完全に放電され、ついでRtピンからの充電が始まります。この充電電流によってコントローラの動作周波数がF_{min}以上に上昇します。Soft-Startコンデンサが充電されるに伴って、周波数はF_{min}まで滑らかに低下します。もちろん、実際には出力電圧が目標値に達するとすぐに、フィードバック・ループがVCOのリードにとって代わることが想定されます。そうでない場合は、最低スイッチング周波数に達し、フィードバック・ピンで障害が検出されます(通常は300 mV以下)。Figure 38は、NCP1397A/Bコントローラを用いた代表的なLLCコンバータの起動シーケンスを示します。

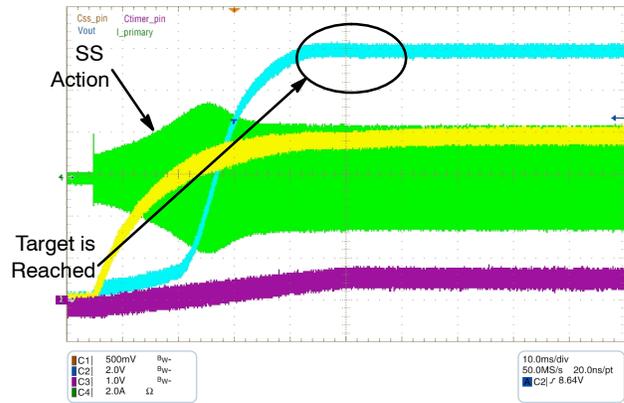


Figure 38. A Typical Startup Sequence on a LLC Converter Using NCP1397

ソフトスタート・コンデンサは、以下の条件で放電されることに注意してください。

- 起動シーケンス
- 自動リカバリ・バースト・モード中
- ブラウンアウト・リカバリ
- 温度シャットダウン・リカバリ

Skip/Disable入力では特殊な処理が行われます。この入力を使用してスキップ・サイクルを**実行**したので、フィードバック・ピンが低消費電力モードで動作を停止するたびにソフトスタートを起動することはできません。したがって、Skip/Enableピンが解放されたとき、ソフトスタートは起動されず、最善のスキップ・サイクル動作が**実行**されます。しかし、例えばピン8を駆動しているダイオードを

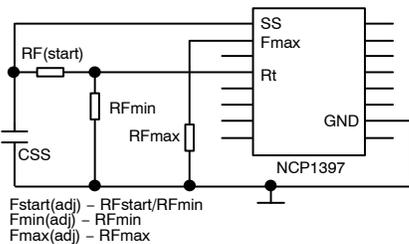


Figure 37. Soft-Start Components Arrangement

NCP1397A/B, NCV1397A/B

OR結合して、スキップ・サイクルと真のディセーブルを組み合わせたことはよくあり得ることで、その場合、出力電圧が下降し始めてからフィードバック

ク・レベルを低下させる(0.3 V以下に)のに十分な時間、信号がSkip/Disable入力をハイに維持する場合は、Soft-Start放電スイッチが起動されます。

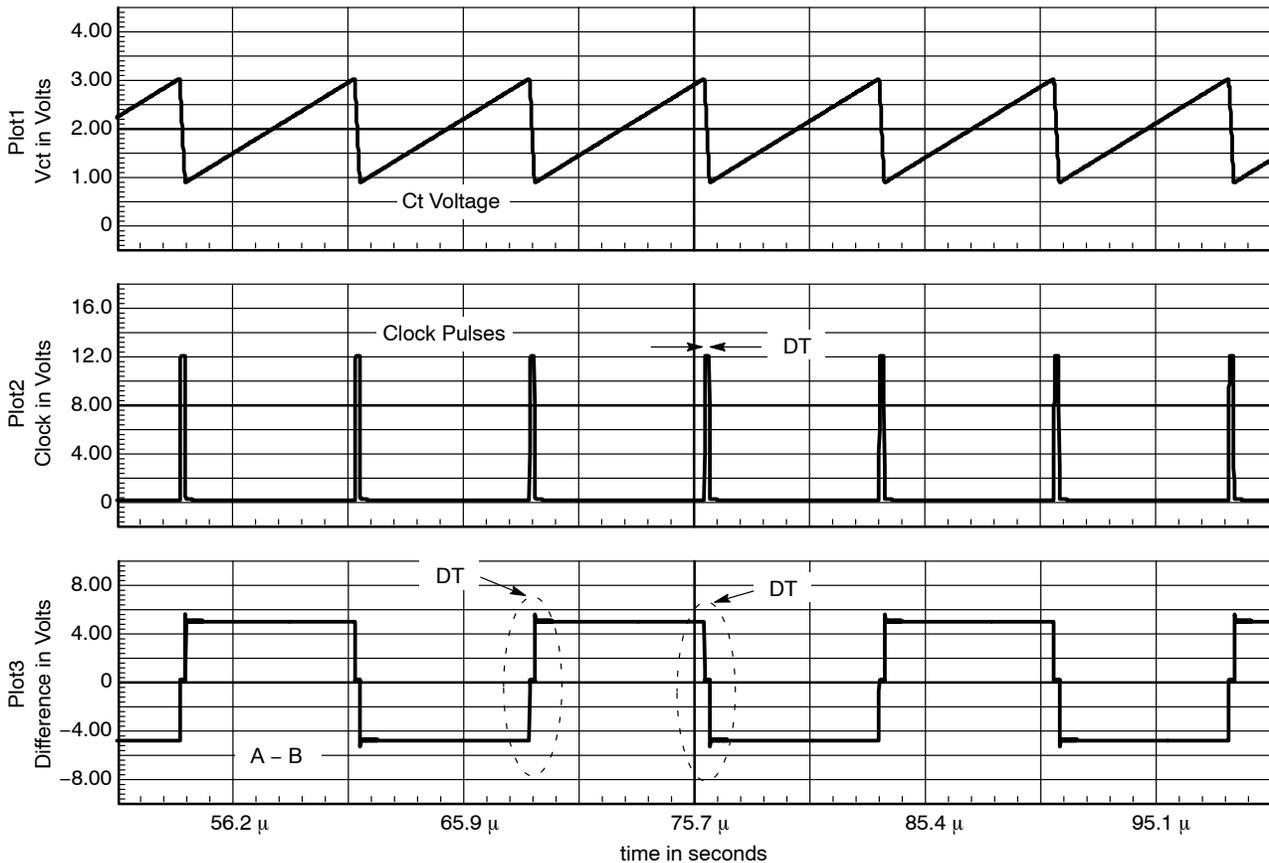


Figure 39. Typical Oscillator Waveforms

ブラウンアウト保護

ブラウンアウト(BO)回路は、共振コンバータを低DC入力電圧から保護します。コントローラはあるレベル以下で出力パルスを阻止し、あるレベル以上で出力パルスを有効にします。Figure 40に示す内部回路が、高電圧(HV)レールを監視する手段を提供します。R_{upper}およびR_{lower}で構成される抵抗分割器により、HVレール電圧の一部がピン5に与えられます。ターンオン・レベル以下では、28 μA電流源IBOはオフになります。したがって、ターンオン・レベルは抵抗分割器で与えられる分割比でのみ決定されます。

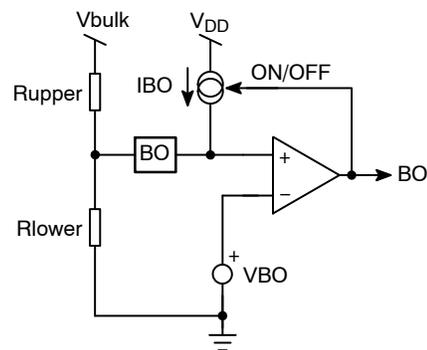


Figure 40. The Internal Brown-out Configuration with an Offset Current Source

NCP1397A/B, NCV1397A/B

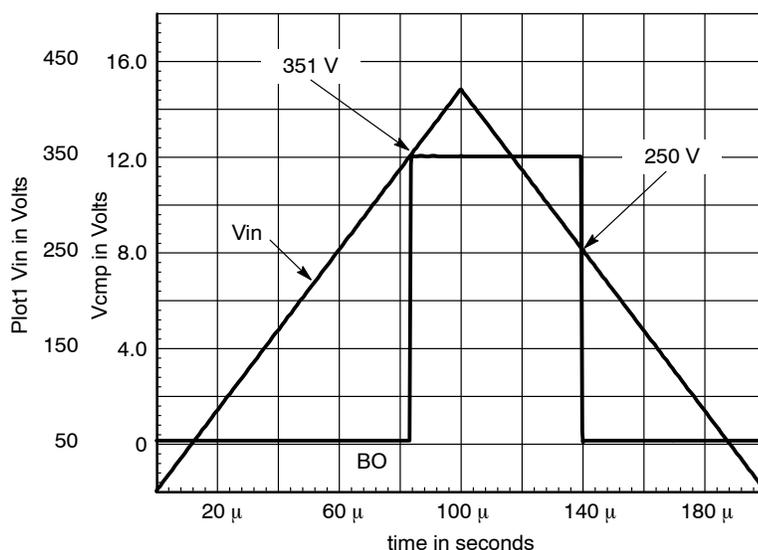


Figure 41. Simulation Results for 350 / 250 ON / OFF Levels

反対に、内部BO信号がハイ(M_{lower} および M_{upper} パルス)のとき、電流源IBOが起動されてヒステリシスを発生させます。結果として、数行の代数式でターンオンおよびターンオフ・レベルを選択することが可能になります。

IBOがオフの場合

$$V(+)=V_{bulk1} \times \frac{R_{lower}}{R_{lower}+R_{upper}} \quad (\text{eq. 1})$$

IBOがオンの場合

$$V(+)=V_{bulk2} \times \frac{R_{lower}}{R_{lower}+R_{upper}} + IBO \times \left(\frac{R_{lower} \times R_{upper}}{R_{lower}+R_{upper}} \right) \quad (\text{eq. 2})$$

ここで、式1から R_{lower} を抽出し、それを式2に代入して R_{upper} について解きます。

$$R_{upper}=R_{lower} \times \frac{V_{bulk1}-VBO}{VBO}$$

$$R_{lowerer}=VBO \times \frac{V_{bulk1}-V_{bulk2}}{IBO \times (V_{bulk1}-VBO)}$$

V_{bulk1} が350 Vのときにコンバータをターオンさせ、 V_{bulk2} が250 Vのときにターンオフさせる場合、次の式が得られます。

$$R_{upper}=3.57 \text{ M}\Omega$$

$$R_{lower}=10.64 \text{ k}\Omega$$

フロントエンドPFCステージが400 Vを出力しているとき、ブリッジの電力消費は $400^2/3.781 \text{ M}\Omega = 45 \text{ mW}$ です。

Figure 41のシミュレーション結果がこの計算を裏付けています。

ラッチオフ保護

コンバータが完全にターンオフし、ラッチ状態を維持する状況が存在します。これは、過電圧(フィードバック・ループがドリフト状態)または過熱状態が検出されたときに発生することがあります。BOピンにコンパレータが追加されているために、簡単な外部回路でこのピンを V_{latch} (通常4 V)以上に引き上げて永久にパルス発生を無効にすることができます。コントローラをリセットするには、 V_{CC} を通常6.5 V以下に引き下げる必要があります。

NCP1397A/B, NCV1397A/B

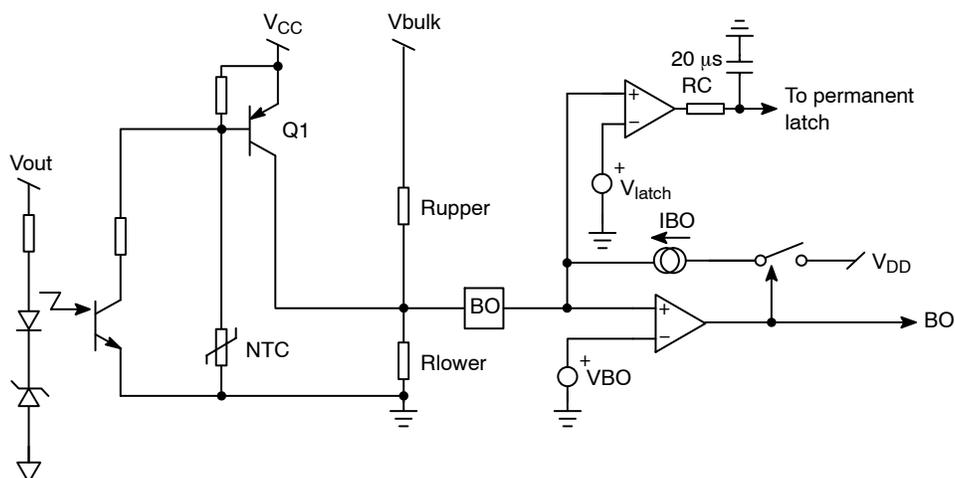


Figure 42. Adding a Comparator on the BO Pin Offers a way to Latch-off the Controller

Figure 42では、Q1はブロックされており、NTCとオプトカプラが起動されない限り、BOの測定を妨げることはありません。2次オプトカプラがOVP条件を検知するか、またはNTCが高い周囲温度に反応するとすぐに、Q1のベースがグランド・レベル付近まで低下し、BOピンの電位が上昇してコントローラを永久にラッチオフします。

保護回路

この共振コントローラは、主な過電流状態を検出するための専用入力(Fault入力)を備えており、電力ステージの損傷を防止します。

Fault入力の電圧が1.04 Vのスレッシュホールドを超えると、外付けのタイマ・コンデンサが I_{timer1} 電流での充電を開始します。同時に、Soft-Start放電スイッチが起動し、動作周波数を上昇させて1次電流を受け入れ可能なレベルに維持します。過負荷状態が早く解消された場合、Soft-Start放電スイッチが開き、 I_{timer1} 電流がターンオフし、タイマ・コンデンサが外付け並列抵抗を通して放電します。過負荷状態がタイマの

設定時間(I_{timer} 、 V_{timer} 、 C_{timer} 、 R_{timer} で決定)より長く続いた場合、ICは動作を停止し、 C_{timer} が放電してその電圧が1 Vに低下するまで待機します。ついで、ソフトスタートによってアプリケーションが再起動します。

トランスの短絡のような重い過負荷状態では、1次電流が非常に速く増加するため、フォールト・タイマの設定時間が経過する前に危険レベルに達する可能性があります。そのため、NCP1397BではFault入力にもう別のコンパレータ(1.55 V)を追加し、アプリケーションを永久にラッチして破壊を防いでいます。Figure 44は、NCP1397Bコントローラ用のフォールト回路の構成を示します。

NCP1397Aは第2フォールト・コンパレータも備えています。この場合はICをラッチするのではなく、追加電流源 I_{timer2} をターンオンして、Faultタイマ・コンデンサの充電を加速させます(Figure 43参照)。したがって、NCP1397Aは障害状態から自動的に回復する必要があるアプリケーションで使用できます。

NCP1397A/B, NCV1397A/B

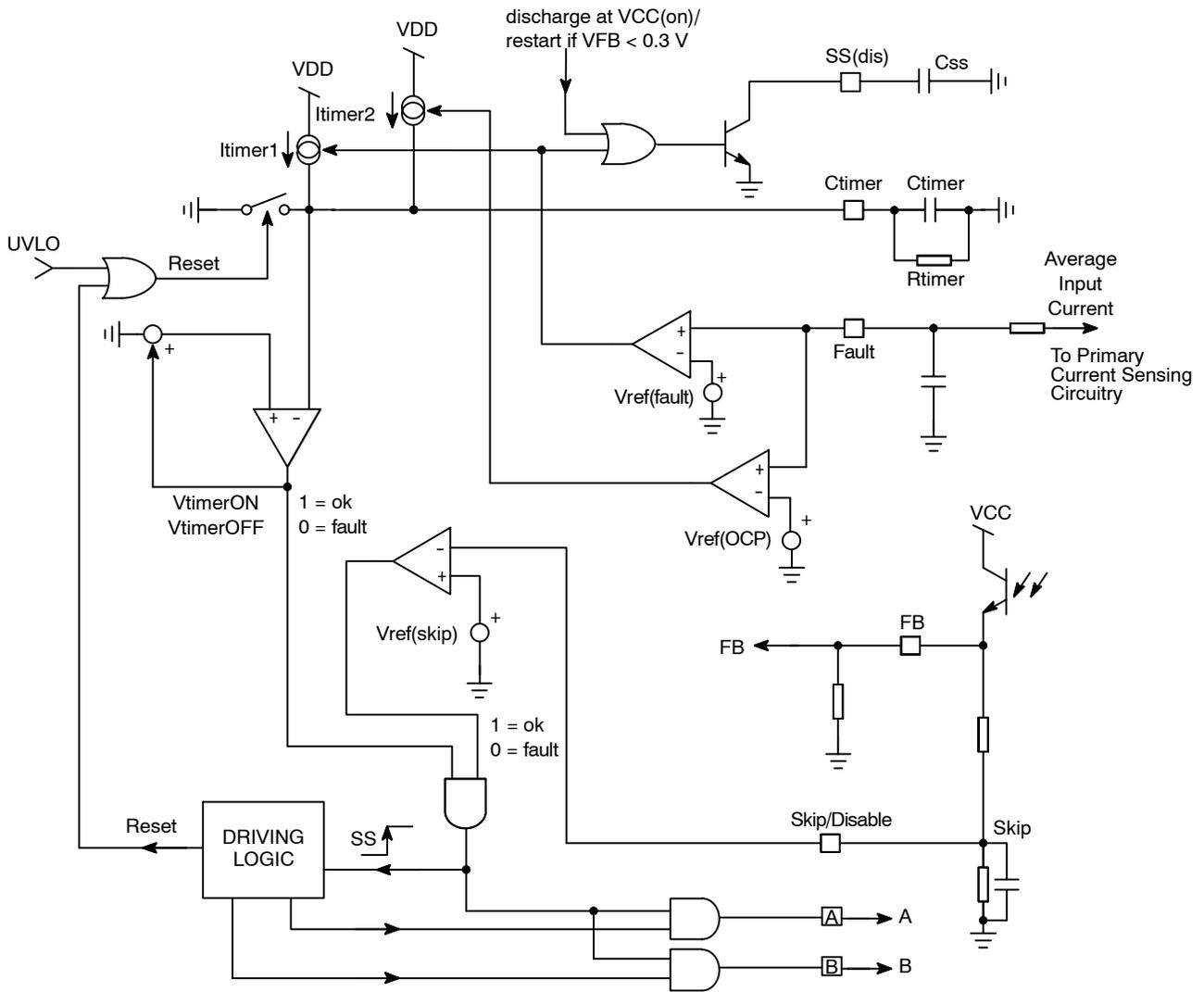


Figure 43. Fault Input Logic for NCP1397A

NCP1397A/B, NCV1397A/B

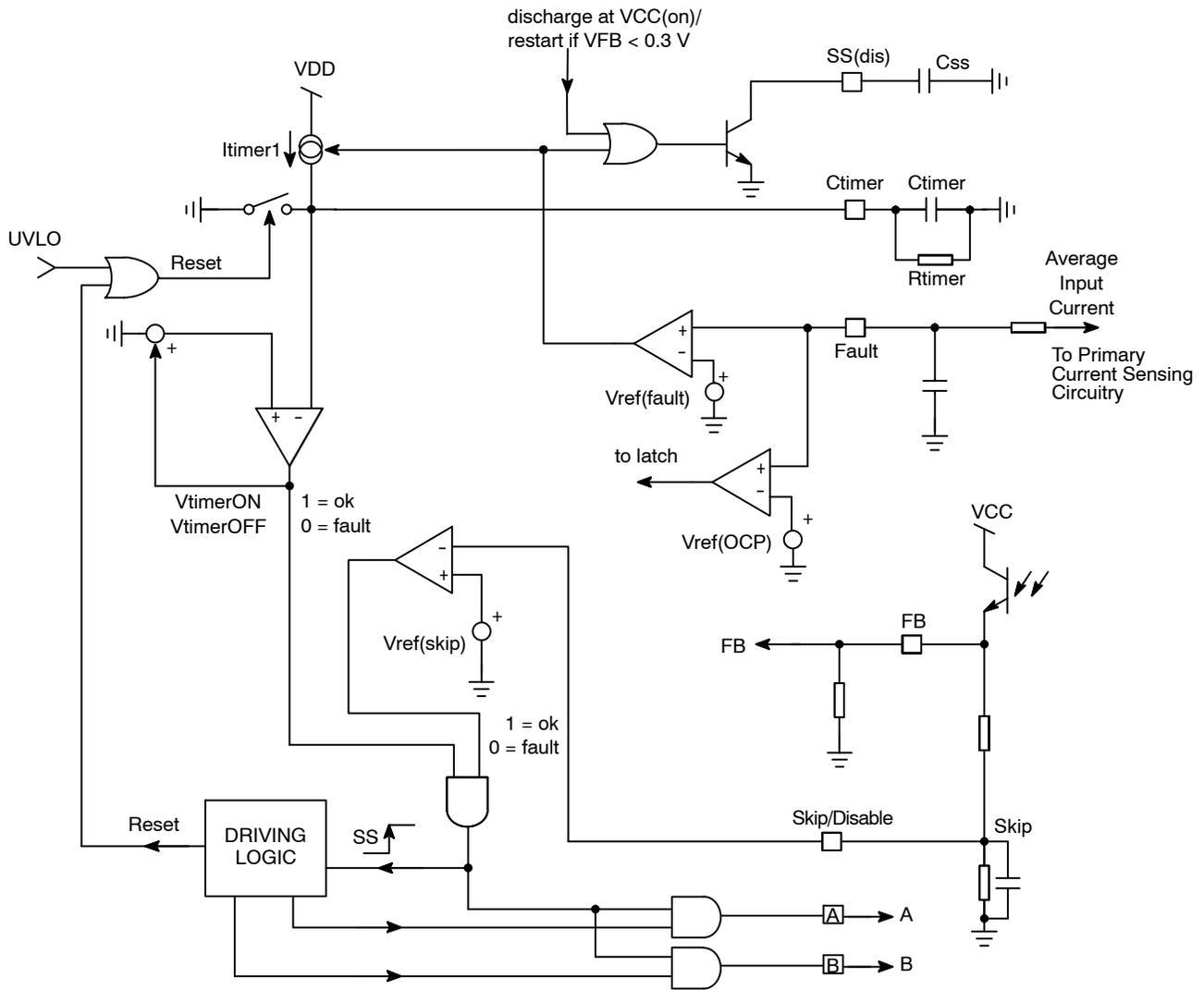


Figure 44. Fault Input Logic for NCP1397B

Figure 43および 44の例では、 V_{in} がPFC回路により一定値に維持される場合は、平均化された1次電流に比例する電圧が入力電力のイメージを与えます。出力負荷があるレベル以上に増加した場合、このピンの電圧が1Vのスレッシュホールドを超えてタイマが始動します。過負荷状態が継続している場合、数十ミ

リ秒後にスイッチング・パルスがなくなり、保護用自動リカバリ・サイクルが開始されます。タイマ・コンデンサと並列の抵抗Rを調整することにより、フォールト・バースト・モードを調整するための柔軟性が与えられます(Figure 45を参照)。

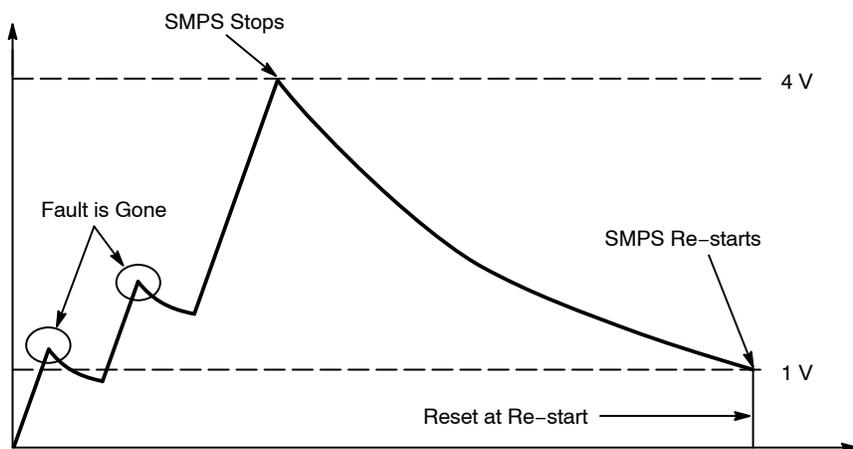


Figure 45. A Resistor Can Easily Program the Capacitor Discharge Time

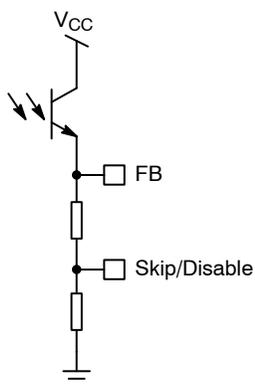


Figure 46. Skip Cycle Can Be Implemented Via Two Resistors on the FB Pin to the Fast Fault Input

Skip/Disable

Skip/Disable入力は遅延アクションの影響を受けません。Skip/Disable入力の電圧が0.66 V(標準)を超えるとすぐに、すべてのパルスがオフになり、障害が存在する限りオフ状態が維持されます。このピンが解放されると、パルスの発生が再開され、ソフトスタートが起動されます($V_{FB} < 0.3 \text{ V}$ の場合)。

起動レベルが低いために、このピンは抵抗分割器を通してフィードバック・ピンを観測し、スキップ・サイクル動作を実行できます。共振コンバータは、軽負荷状態では安定化を行わずにFBレベルが上昇するように設計することができます。FBレベルが

プログラムされたレベルに達すると、スキップ入力をトリガしてパルス発生を停止させます。すると V_{out} がゆっくり低下し、フィードバック・レベルを低下させることによってループが反応し、パルス発生を再開し、 V_{out} が再び上昇するという動作を繰り返します。これがスキップ・サイクル・モードです。この場合、フィードバック電圧が0.3 V以下には低下しないため、Soft-Start放電スイッチは起動されません。オプトカプラがRtピンに直接接続されている場合のスキップ・モード機能の実行については、Figure 35も参照してください。

起動時の動作

V_{CC} 電圧が上昇すると、内部電流消費は I_{strup} 以下に保持されます。 V_{CC} が $V_{CC(ON)}$ レベルに達すると、出力Mlowerがハイになり、ついで出力Mupperがハイになります。このシーケンスは、何がパルス分配をトリガしても常に同じです。フォールト、OFF to ONなど、出力Mlowerを最初にハイにパルス駆動すると、すぐにブートストラップ・コンデンサが充電されます。次に残りのパルスが続き、ピン4の抵抗 R_{Fmin} と並列の抵抗 R_{Fstart} で設定される最大スイッチング値で分配されます。ソフトスタート・コンデンサは、プログラムされた最小値(障害の場合)まで、またはフィードバック・ループが最初に閉じる場合は動作ポイントに対応する値まで、滑らかな周波数低下を保証します。Figure 47は電源オン時の標準的な信号変化の状況を示します。

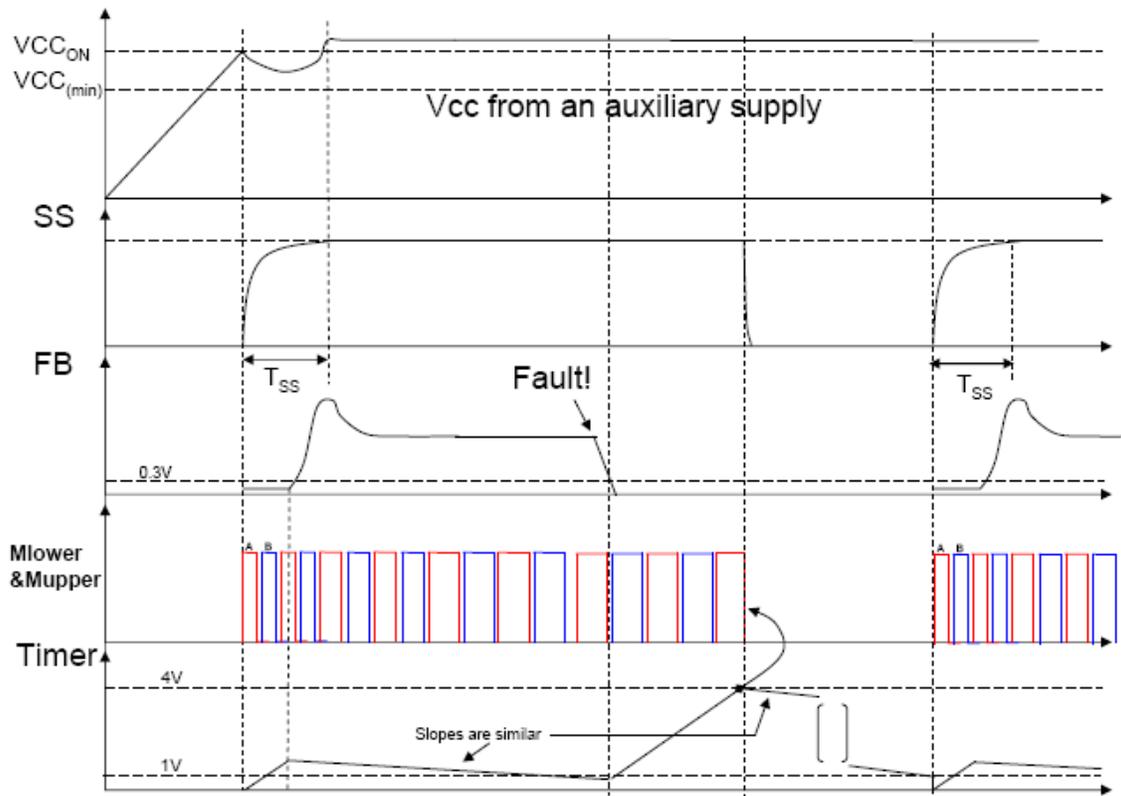


Figure 47. At Power On, Output A is First Activated and the Frequency Slowly Decreases Based on the Soft-Start Capacitor Voltage

Figure 47は、タイマが出力パルス終了をトリガした場合の自動リカバリ状況を示します。この場合、V_{CC}レベルは補助電源で与えられるため、ヒカップ中にも安定しています。同様の状況は、ユーザが補助巻線を使用するような伝統的な起動法を選択した場合にも発生する可能性があります。この場合、V_{CC(min)}コンパレータは、V_{CC}が9.5 V (標準)以下に

低下すると、いつ起動した出力パルスでも停止させます。この時点で、V_{CC}ピンはまだ起動抵抗からバイアス電流を受け取っており、V_{CC(on)}に向かって上昇中です。電圧がV_{CC(on)}に達すると、ソフトスタートを伴う標準シーケンスが開始されます。Figure 48にこの動作を示します。

NCP1397A/B, NCV1397A/B

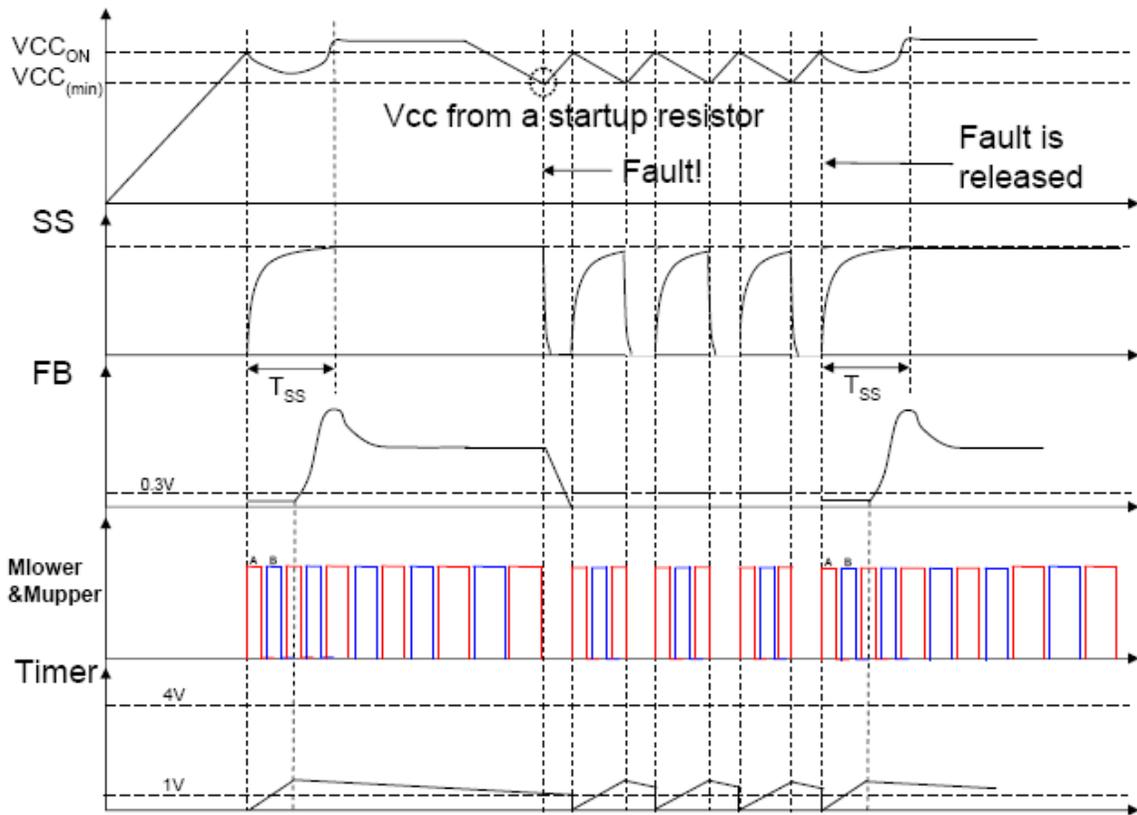


Figure 48. When the V_{CC} is too Low, All Pulses are Stopped Until V_{CC} Goes Back to the Startup Voltage

高電圧ドライバ

ドライバは、コンデンサの再充電経路に外付け高耐圧ダイオードを必要とする、伝統的なブート

ラップ回路を使用しています。Figure 49に高電圧セクションの内部構成を示します。

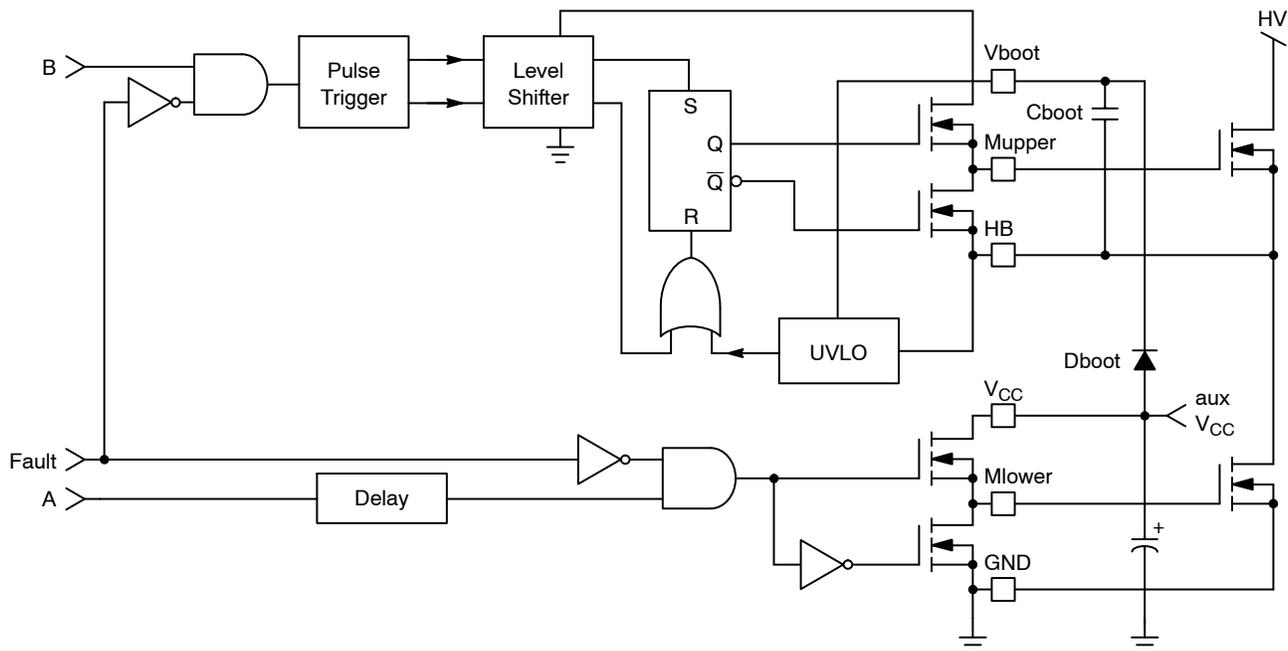


Figure 49. The Internal High-voltage Section of the NCP1397

NCP1397A/B, NCV1397A/B

このデバイスは、上側MOSFETに十分な V_{gs} の供給を
保証する上側UVLO回路を内蔵しています。BおよびA出力は、
Figure 43に示す内部ロジックで生成されます。低い方のレールに、
これらの伝播信号間のマッチングを保証するために遅延が挿入
されます。

最大定格セクションで記述したとおり、フローテ
ィング部分は最大600 VDCまで上昇できるため、こ
のICは400 V PFCフロントエンド・ステージを備え
たオフライン・アプリケーションに最適なデバイス
となっています。

ORDERING INFORMATION

Device	Package	Shipping†
NCP1397ADR2G	SOIC-16, Less Pin 13 (Pb-Free)	2500 / Tape & Reel
NCV1397ADR2G*		
NCP1397BDR2G		
NCV1397BDR2G*		

†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specification Brochure, BRD8011/D.

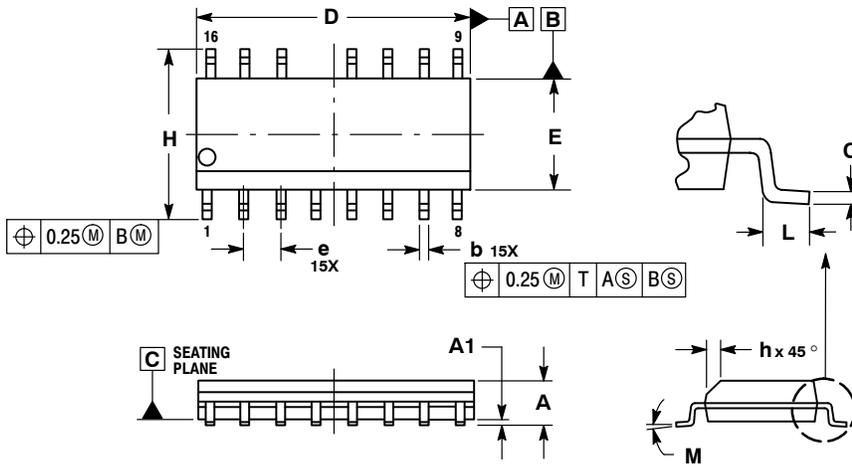
*NCV Prefix for Automotive and Other Applications Requiring Unique Site and Control Change Requirements; AEC-Q100 Qualified and PPAP Capable.



SCALE 1:1

SOIC-16 NB, LESS PIN 13
CASE 751AM
ISSUE O

DATE 20 AUG 2007

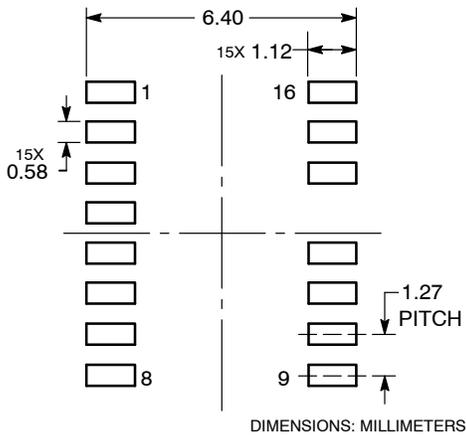


NOTES:

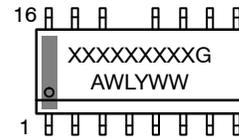
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. CONTROLLING DIMENSION: MILLIMETERS.
3. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE PROTRUSION SHALL BE 0.13 TOTAL IN EXCESS OF THE b DIMENSION AT MAXIMUM MATERIAL CONDITION.
4. DIMENSIONS D AND E DO NOT INCLUDE MOLD PROTRUSIONS.
5. MAXIMUM MOLD PROTRUSION 0.15 PER SIDE.

MILLIMETERS		
DIM	MIN	MAX
A	1.35	1.75
A1	0.10	0.25
b	0.35	0.49
C	0.19	0.25
D	9.80	10.00
E	3.80	4.00
e	1.27 BSC	
H	5.80	6.20
h	0.25	0.50
L	0.40	1.25
M	0°	7°

SOLDERING FOOTPRINT



GENERIC MARKING DIAGRAM*



- XXXXXX = Specific Device Code
- A = Assembly Location
- WL = Wafer Lot
- Y = Year
- WW = Work Week
- G = Pb-Free Package

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G", may or not be present.

DOCUMENT NUMBER:	98AON25333D	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	SOIC-16 NB, LESS PIN 13	PAGE 1 OF 1

onsemi and ONSEMI are trademarks of Semiconductor Components Industries, LLC dba onsemi or its subsidiaries in the United States and/or other countries. onsemi reserves the right to make changes without further notice to any products herein. onsemi makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does onsemi assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. onsemi does not convey any license under its patent rights nor the rights of others.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at www.onsemi.com/support/sales