

2.5 A昇圧/降圧/反転スイッチング・レギュレータ

NCV33163

NCV33163シリーズは、DC-DCコンバータに必要な主要機能を内蔵した、モノリシックのパワー・スイッチング・レギュレータです。このシリーズは特に最小の外付け部品による昇圧、降圧、および電圧反転アプリケーションに組み込むために設計されています。

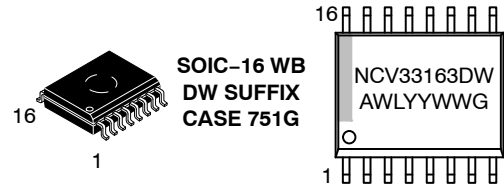
これらのデバイスは、2個の高ゲイン電圧フィードバック・コンパレータ、温度補償付き基準電圧、制御デューティ・サイクル発振器、効率を高めるためのブートストラップ機能を備えたドライバ、および高電流出力スイッチで構成されています。サイクル単位の電流制限、および内部サーマル・シャットダウンで構成される保護機能を備えています。また、マイクロプロセッサ・ベース・システムとインタフェースするために設計された、低電圧インジケータ出力も内蔵しています。

これらのデバイスは、16ピンのデュアルインラインのヒート・タブ・プラスチック・パッケージに収納されており、熱伝導が改善されています。

特長

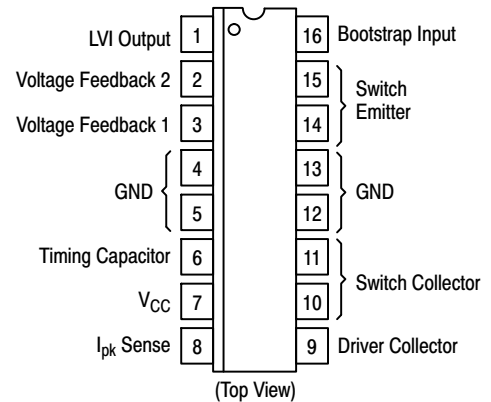
- 2.0 Aを超える出力スイッチ電流
- 2.5 V~60 V_{OC}入力での動作
- 低スタンバイ電流
- 高精度2%基準電圧
- 制御デューティ・サイクル発振器
- ブートストラップ機能を備え効率を改善したドライバ
- サイクル単位の電流制限
- 内部サーマル・シャットダウン保護
- マイクロプロセッサと直接インタフェースするための低電圧インジケータ出力
- ヒートタブ・パワー・パッケージ
- 湿度感度レベル (MSL) が1
- NCVで始まる製品番号は特有の工場および変更管理を必要とする車載およびその他の用途に対応
- 鉛フリー・パッケージを用意

MARKING DIAGRAMS



A = Assembly Location
WL = Wafer Lot
YY = Year
WW = Work Week
G = Pb-Free Package

PIN CONNECTIONS

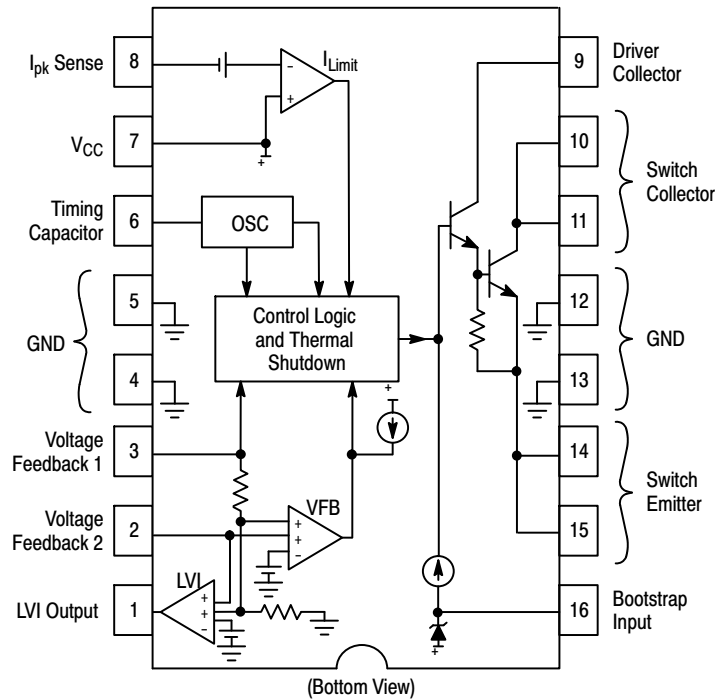


ORDERING INFORMATION

Device	Package	Shipping†
NCV33163DWR2G	SOIC-16 WB (Pb-Free)	1000 / Tape & Reel

†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, [BRD8011/D](#).

NCV33163



(Bottom View)
This device contains 114 active transistors.
Figure 1. Representative Block Diagram

MAXIMUM RATINGS (Note 1)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC}	60	V
Switch Collector Voltage Range	$V_{C(\text{switch})}$	-1.0 to +60	V
Switch Emitter Voltage Range	$V_{E(\text{switch})}$	-2.0 to $V_{C(\text{switch})}$	V
Switch Collector to Emitter Voltage	$V_{CE(\text{switch})}$	60	V
Switch Current (Note 2)	I_{SW}	2.5	A
Driver Collector Voltage	$V_{C(\text{driver})}$	-1.0 to +60	V
Driver Collector Current	$I_{C(\text{driver})}$	150	mA
Bootstrap Input Current Range (Note 2)	I_{BS}	-100 to +100	mA
Current Sense Input Voltage Range	$V_{Ipk(\text{Sense})}$	$(V_{CC}-7.0)$ to $(V_{CC}+1.0)$	V
Feedback and Timing Capacitor Input Voltage Range	V_{in}	-1.0 to +7.0	V
Low Voltage Indicator Output Voltage Range	$V_{C(LVI)}$	-1.0 to +60	V
Low Voltage Indicator Output Sink Current	$I_{C(LVI)}$	10	mA
Thermal Characteristics			$^{\circ}\text{C}/\text{W}$
P Suffix, Dual-In-Line Case 648C			
Thermal Resistance, Junction-to-Air	$R_{\theta JA}$	80	
Thermal Resistance, Junction-to-Case (Pins 4, 5, 12, 13)	$R_{\theta JC}$	15	
DW Suffix, Surface Mount Case 751G			
Thermal Resistance, Junction-to-Air	$R_{\theta JA}$	94	
Thermal Resistance, Junction-to-Case (Pins 4, 5, 12, 13)	$R_{\theta JC}$	18	
Operating Junction Temperature	T_J	+150	$^{\circ}\text{C}$
Operating Ambient Temperature	T_A	-40 to +115	$^{\circ}\text{C}$
Storage Temperature Range	T_{stg}	-65 to +150	$^{\circ}\text{C}$

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考訳)

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

1. This device series contains ESD protection and exceeds the following tests:

Human Body Model 1500 V per MIL-STD-883, Method 3015.
Machine Model Method 150 V.

2. Maximum package power dissipation limits must be observed.

NCV33163

ELECTRICAL CHARACTERISTICS

($V_{CC} = 15\text{ V}$, Pin 16 = V_{CC} , $C_T = 620\text{ pF}$, for typical values $T_A = 25^\circ\text{C}$, for min/max values $T_A = -40^\circ\text{C}$ to $+115^\circ\text{C}$.)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OSCILLATOR

Frequency $T_A = 25^\circ\text{C}$ Total Variation over $V_{CC} = 2.5\text{ V}$ to 60 V , and Temperature	f_{OSC}	46 45	55 -	59 60	kHz
Charge Current	I_{chg}	-	225	-	μA
Discharge Current	I_{dischg}	-	25	-	μA
Charge to Discharge Current Ratio	$I_{\text{chg}}/I_{\text{dischg}}$	8.0	9.0	10	-
Sawtooth Peak Voltage	$V_{\text{OSC(P)}}$	-	1.25	-	V
Sawtooth Valley Voltage	$V_{\text{OSC(V)}}$	-	0.55	-	V

FEEDBACK COMPARATOR 1

Threshold Voltage $T_A = 25^\circ\text{C}$ Line Regulation ($V_{CC} = 2.5\text{ V}$ to 60 V , $T_A = 25^\circ\text{C}$) Total Variation over Line, and Temperature	$V_{\text{th(FB1)}}$	4.9 - 4.85	5.05 0.008 -	5.2 0.03 5.25	V %/V V
Input Bias Current ($V_{\text{FB1}} = 5.05\text{ V}$)	$I_{\text{B(FB1)}}$	-	100	200	μA

FEEDBACK COMPARATOR 2

Threshold Voltage $T_A = 25^\circ\text{C}$ Line Regulation ($V_{CC} = 2.5\text{ V}$ to 60 V , $T_A = 25^\circ\text{C}$) Total Variation over Line, and Temperature	$V_{\text{th(FB2)}}$	1.225 - 1.213	1.25 0.008 -	1.275 0.03 1.287	V %/V V
Input Bias Current ($V_{\text{FB2}} = 1.25\text{ V}$)	$I_{\text{B(FB2)}}$	- 0.4	0	0.4	μA

CURRENT LIMIT COMPARATOR

Threshold Voltage $T_A = 25^\circ\text{C}$ Total Variation over $V_{CC} = 2.5\text{ V}$ to 60 V , and Temperature	$V_{\text{th(Ipk Sense)}}$	- 230	250 -	- 270	mV
Input Bias Current ($V_{\text{Ipk (Sense)}} = 15\text{ V}$)	$I_{\text{B(sense)}}$	-	1.0	20	μA

DRIVER AND OUTPUT SWITCH (Note 3)

Sink Saturation Voltage ($I_{\text{SW}} = 2.5\text{ A}$, Pins 14, 15 grounded) Non-Darlington Connection ($R_{\text{Pin 9}} = 110\ \Omega$ to V_{CC} , $I_{\text{SW}}/I_{\text{DRV}} \approx 20$) Darlington Connection (Pins 9, 10, 11 connected)	$V_{\text{CE(sat)}}$	- -	0.6 1.0	1.0 1.4	V
Collector Off-State Leakage Current ($V_{\text{CE}} = 60\text{ V}$)	$I_{\text{C(off)}}$	-	0.02	100	μA
Bootstrap Input Current Source ($V_{\text{BS}} = V_{\text{CC}} + 5.0\text{ V}$)	$I_{\text{source(DRV)}}$	0.5	2.0	4.0	mA
Bootstrap Input Zener Clamp Voltage ($I_{\text{Z}} = 25\text{ mA}$)	V_{Z}	$V_{\text{CC}} + 6.0$	$V_{\text{CC}} + 7.0$	$V_{\text{CC}} + 9.0$	V

LOW VOLTAGE INDICATOR

Input Threshold (V_{FB2} Increasing)	V_{th}	1.07	1.125	1.18	V
Input Hysteresis (V_{FB2} Decreasing)	V_{H}	-	15	-	mV
Output Sink Saturation Voltage ($I_{\text{sink}} = 2.0\text{ mA}$)	$V_{\text{OL(LVI)}}$	-	0.15	0.4	V
Output Off-State Leakage Current ($V_{\text{OH}} = 15\text{ V}$)	I_{OH}	-	0.01	5.0	μA

TOTAL DEVICE

Standby Supply Current ($V_{\text{CC}} = 2.5\text{ V}$ to 60 V , Pin 8 = V_{CC} , Pins 6, 14, 15 = GND, remaining pins open)	I_{CC}	-	6.0	10	mA
---	-----------------	---	-----	----	----

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

3. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient as possible.

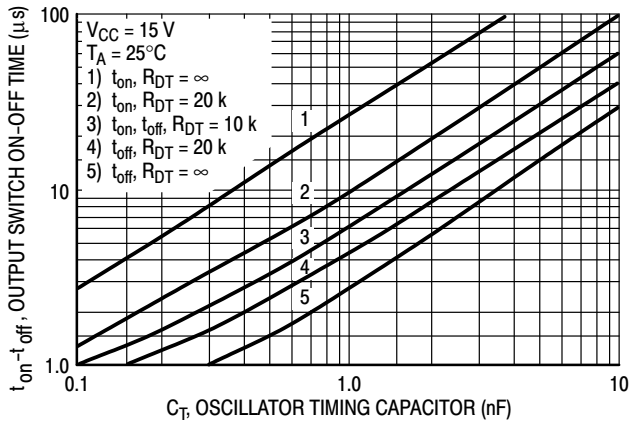


Figure 2. Output Switch On-Off Time versus Oscillator Timing Capacitor

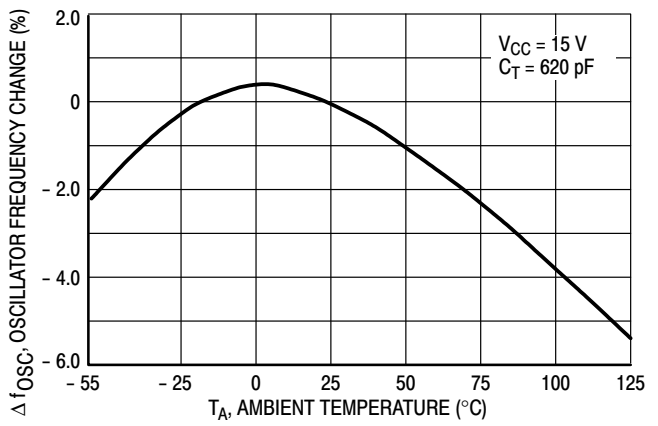


Figure 3. Oscillator Frequency Change versus Temperature

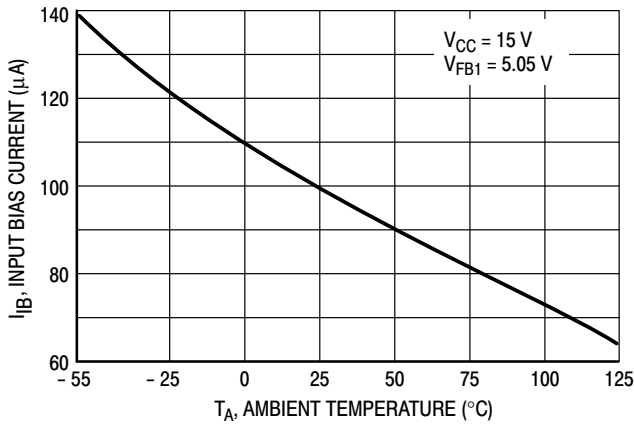


Figure 4. Feedback Comparator 1 Input Bias Current versus Temperature

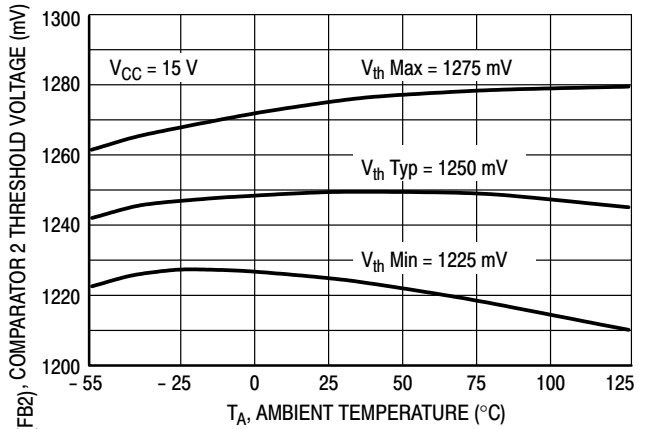


Figure 5. Feedback Comparator 2 Threshold Voltage versus Temperature

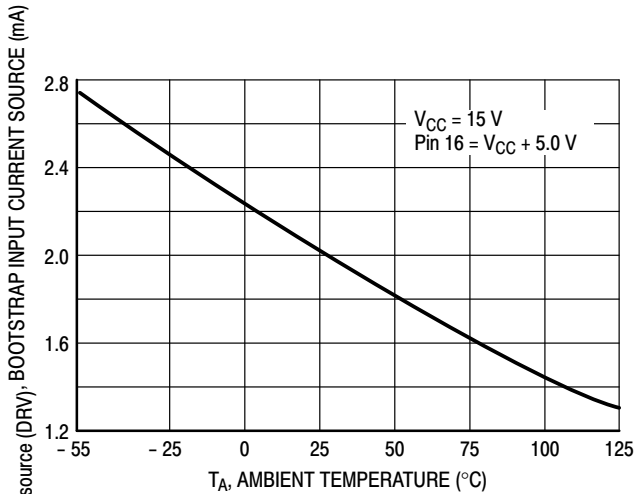


Figure 6. Bootstrap Input Current Source versus Temperature

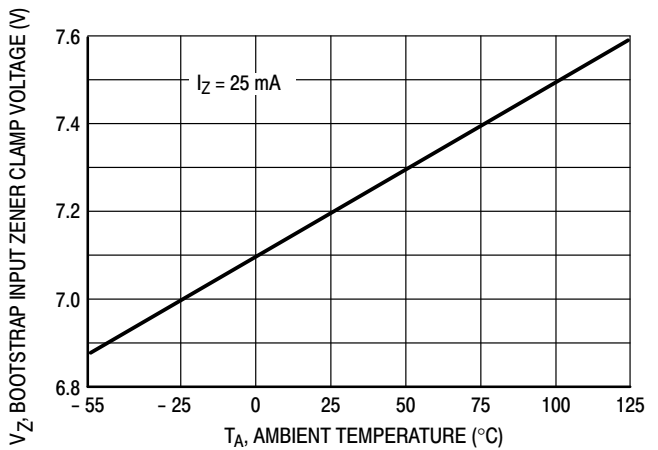


Figure 7. Bootstrap Input Zener Clamp Voltage versus Temperature

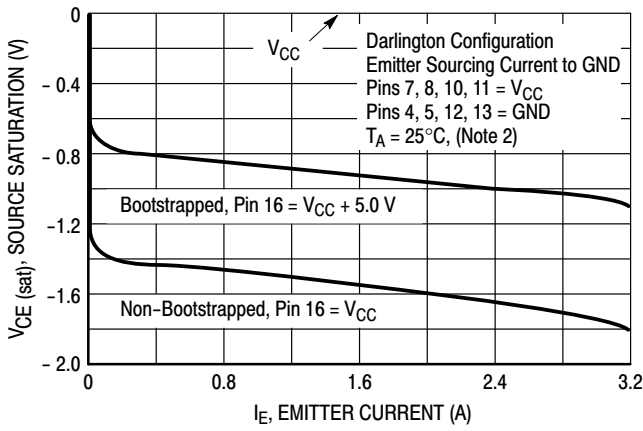


Figure 8. Output Switch Source Saturation versus Emitter Current

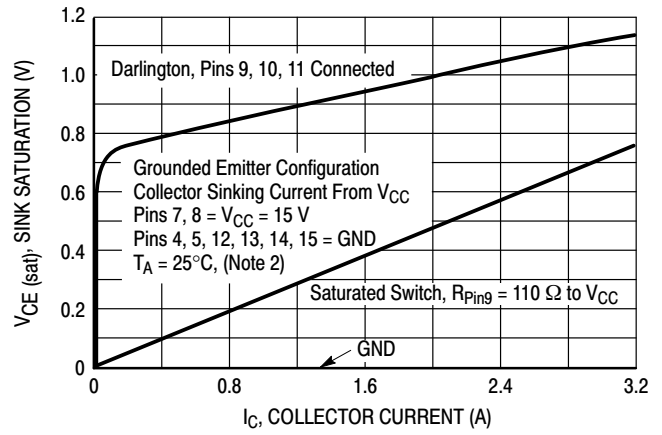


Figure 9. Output Switch Sink Saturation versus Collector Current

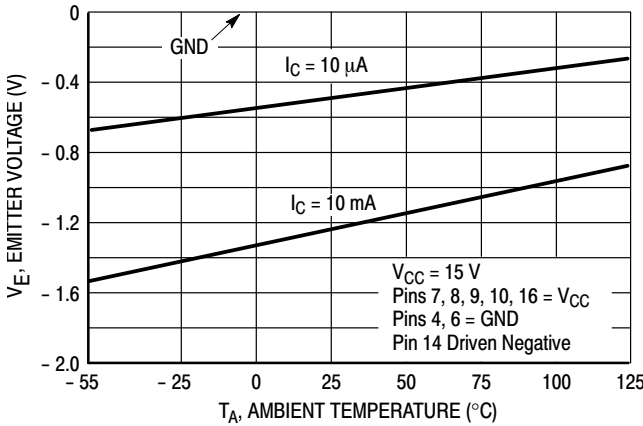


Figure 10. Output Switch Negative Emitter Voltage versus Temperature

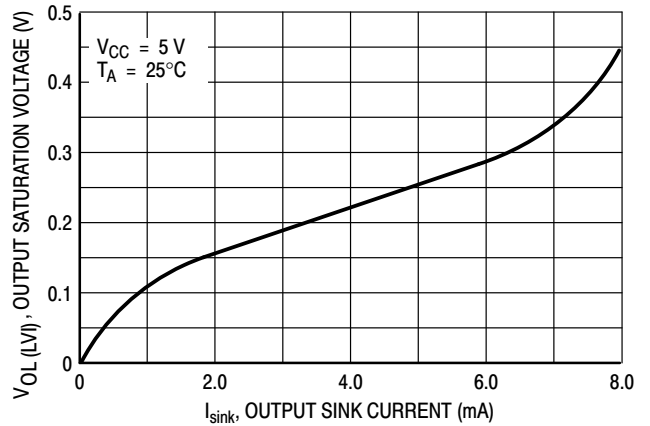


Figure 11. Low Voltage Indicator Output Sink Saturation Voltage versus Sink Current

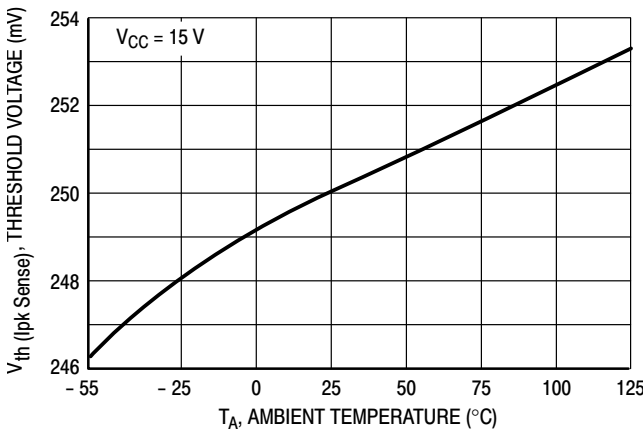


Figure 12. Current Limit Comparator Threshold Voltage versus Temperature

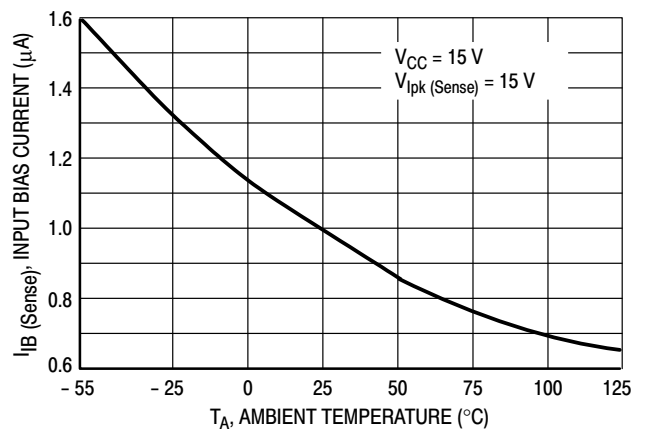


Figure 13. Current Limit Comparator Input Bias Current versus Temperature

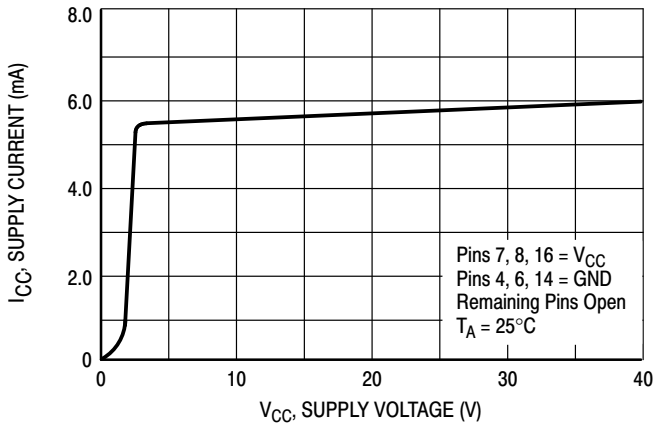


Figure 14. Standby Supply Current versus Supply Voltage

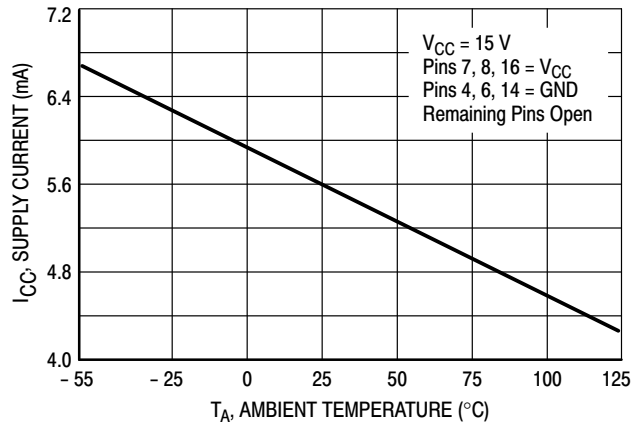


Figure 15. Standby Supply Current versus Temperature

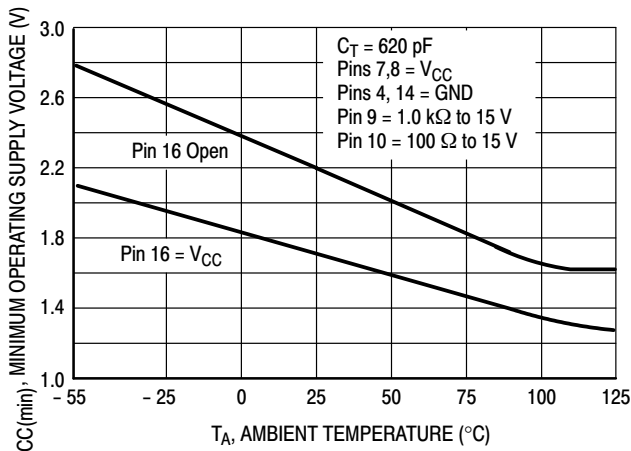


Figure 16. Minimum Operating Supply Voltage versus Temperature

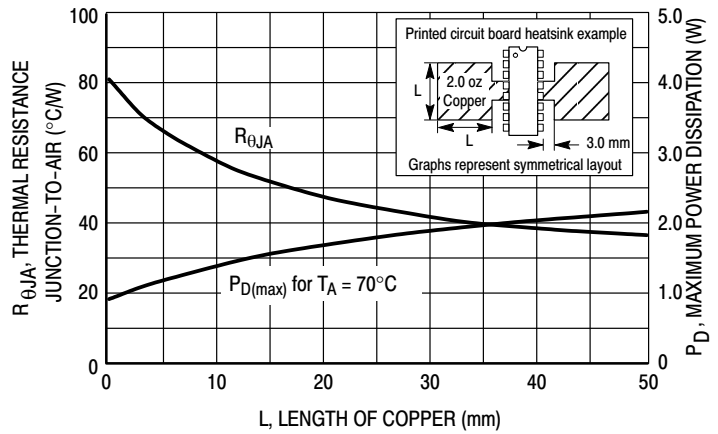


Figure 17. P Suffix (DIP-16) Thermal Resistance and Maximum Power Dissipation versus P.C.B. Copper Length

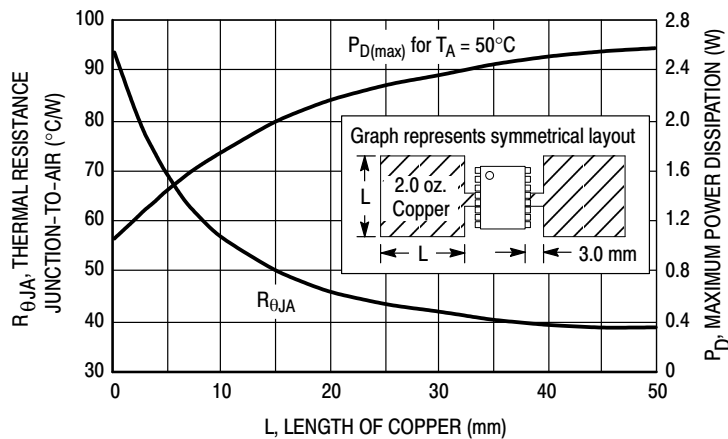


Figure 18. DW Suffix (SOP-16L) Thermal Resistance and Maximum Power Dissipation versus P.C.B. Copper Length

NCV33163

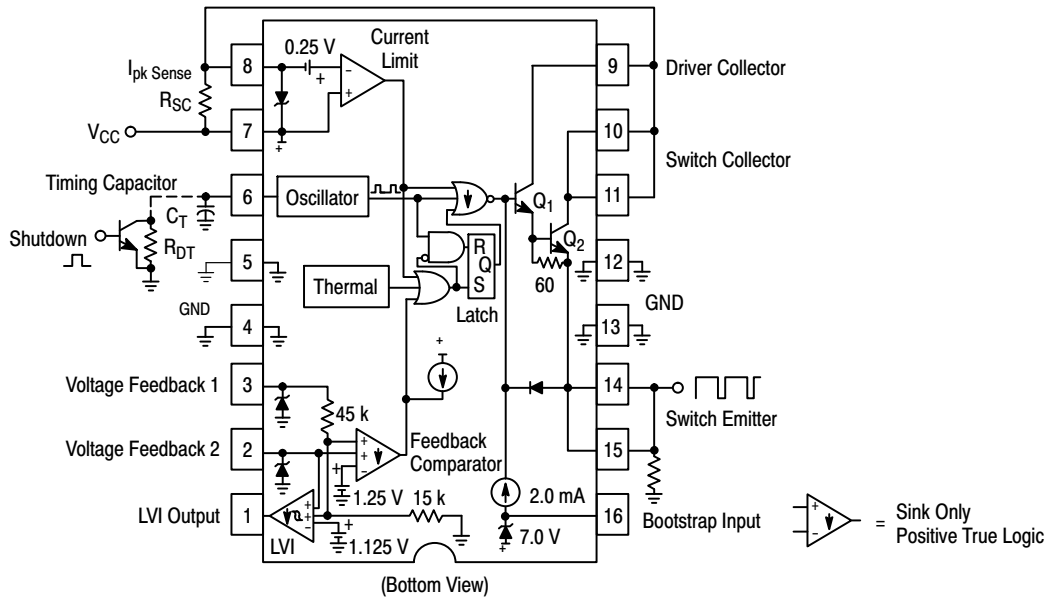


Figure 19. Representative Block Diagram

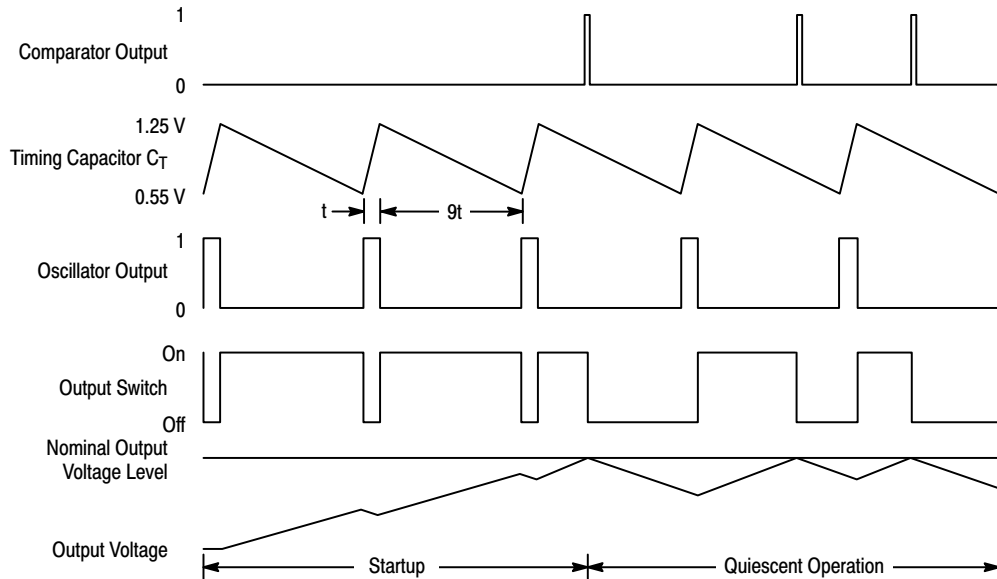


Figure 20. Typical Operating Waveforms

はじめに

NCV33163シリーズは、DC-DCコンバータ・アプリケーション用に最適化されたモノリシック電源スイッチング・レギュレータです。このシリーズは各種の機能を組み合わせることによって、最小の外付け部品点数で、昇圧、降圧、および電圧反転コンバータを直接実現することができます。用途としては、コスト条件が厳しいコンシューマ製品や自動車、コンピュータ、および産業市場向け装置があります。Figure 19に代表的なブロック図を示します。

動作説明

MC34163は、定オンタイム、可変オフタイムの電圧モード・リップル・レギュレータとして動作します。一般に、この動作モードは、コンデンサ電荷ポンプにいくらか類似しており、コンバータを安定化させるために、優勢極ループ補償は不要です。代表的な動作波形をFigure 20に示します。図示する出力電圧波形は降圧コンバータのものであり、明解にするためにリップルと位相は誇張してあります。コンバータの初期起動中に、フィードバック・コンパレータが出力電圧レベルが公称値以下であることを検知します。これによって、出力スイッチは発振器によって制御される周波数とデューティ・サイクルで、オン・オフを繰り返して、出力フィルタ・コンデンサをポンプアップします。出力電圧レベルが公称値に達すると、フィードバック・コンパレータがラッチをセットし、すぐにスイッチの導通を終了させます。フィードバック・コンパレータは、負荷電流によって出力電圧が公称値以下に低下するまでスイッチを禁止します。このような状態で、発振器サイクルの一部、発振器サイクルの一部と完全な1サイクル、複数サイクル、または一部サイクルと複数サイクルの間、出力スイッチの導通を禁止することができます。

発振器

発振器周波数と出力スイッチのオン時間は、タイミング・コンデンサ C_T に選択した値によってプログラムされます。コンデンサ C_T は、9対1の比率の内部電流ソースとシンクによって充・放電され、ピン6に負ののこぎり波形を生成します。 C_T が充電されると、発振器出力に内部パルスが生成されます。このパルスはNORゲートのセンタ入力に接続され出力スイッチの導通を防止します。また、ANDゲートの上側入力に接続され、コンパレータ出力が箒のときにラッチをリセットできるようにします。これにより、ランプアップ中には、出力スイッチは常にディセーブルされ、ランプダウン開始時のみコンパレータ出力によってイネーブルすることができます。発振器のピークおよびバレー・スレッシュホールドは、充電電流が225 μA で放電電流が25 μA のときに、それぞれ1.25 Vと0.55 Vとなり、90%の最大オンタイム・デューティ・サイクルを生成します。コンバータ構成によっては、この最大デューティ・サイクルを低減しなければならない場合があります。

これは外部で、 C_T の両端にデッドタイム抵抗(R_{DT})を追加することによって達成できます。抵抗によって、放電電流が増大し、出力スイッチのオン時間が短縮されます。出力スイッチのオン・オフ時間対各種 R_{DT} 値に対する発振器タイミング・コンデンサのグラフをFigure 2に示します。最大出力デューティ・サイクル、 $t_{on}/t_{on} + t_{off}$ は、0.2 nFを超える C_T の値に対しても一定です。コンバータ出力は、NPNの外付け小信号トランジスタで C_T をグランドにクランプして禁止することができます。

フィードバックおよび低電圧インジケータ・コンパレータ

出力電圧制御はフィードバック・コンパレータで確立されます。反転入力には内部で1.25 Vにバイアスされ、ピンに引き出されていません。コンバータ出力電圧は、通常2本の外付け抵抗で分圧され、ピン2のハイ・インピーダンス非反転入力でモニタされます。最大入力バイアス電流は $\pm 0.4 \mu\text{A}$ であり、これによって入力バイアス電流と上側分圧抵抗値の積と等しい出力電圧誤差を生じることがあります。5.0 Vを必要とするアプリケーションでは、コンバータ出力を直接ピン3の非反転入力に接続することができます。ピン2のハイ・インピーダンス入力はノイズのピックアップを防止するために、接地しておかなければなりません。内部の抵抗分圧回路は、5.05 Vの公称電圧値に設定されます。コンバータ出力から負荷に接続されるケーブルおよびコネクタにおける1.0%の電圧降下に対して、50 mVの補償が追加されます。フィードバック・コンパレータの出力状態は、2つの非反転入力のいずれかに印加された最も高い電圧によって制御されます。

低電圧インジケータ(LVI)コンパレータは、マイクロプロセッサ・ベース・システムでリセット・コントローラとして使用するよう設計されています。反転入力には、内部で1.125 Vにバイアスされており、これによって非反転入力のスレッシュホールドを公称値の90%に設定します。LVIコンパレータは15 mVのヒステリシスを有しており、誤ったリセット動作を防止します。このオープン・コレクタ出力は、6.0 mAを超える電流をシンクすることができます(Figure 11参照)。外部抵抗(R_{LVI})とコンデンサ(C_{DLY})を使用し、以下の公式を用いてリセット遅延時間(t_{DLY})をプログラムできます。ここで、 $V_{th}(MPU)$ はマイクロプロセッサのリセット入力スレッシュホールドです。Figure 21を参照してください。

$$t_{DLY} = R_{LVI} C_{DLY} \ln \frac{1}{1 - \frac{V_{th}(MPU)}{V_{out}}}$$

電流制限コンパレータ、ラッチ、およびサーマル・シャットダウン

通常の状態では動作している電圧モード・リップル・コンバータでは、出力スイッチの導通は発振器で開始され、電圧フィードバック・コンパレータによって終了します。コンバータ出力が過負荷状態になったり、フィードバック電圧が検知できなくなる

と、異常動作状態が発生します。このような条件のもとでは、電流制限コンパレータが出力スイッチを保護します。

スイッチ電流は、 V_{CC} と出力スイッチ・トランジスタ Q_2 と直列に小さな抵抗 R_{SC} を挿入することによって、電圧に転換されます。 R_{SC} 両端の電圧降下は電流センス・コンパレータでモニタされます。電圧降下が V_{CC} に対して250 mVを超えると、コンパレータはラッチをセットして、サイクル単位で出力スイッチの導通を終了させます。このコンパレータ/ラッチ構成によって、ある発振器サイクル中に出力スイッチに1つのオン時間しかないことが保証されます。 R_{SC} の値は、次の計算式で求められます。

$$R_{SC} = \frac{0.25 \text{ V}}{I_{pk} (\text{Switch})}$$

Figure 12および13は、電流センス・コンパレータのスレッシュホールドが全温度範囲にわたって、厳密に制御され、標準入力バイアス電流が $1.0 \mu\text{A}$ であることを示しています。コンパレータ入力から出力スイッチまでの伝搬遅延は、標準200 nsです。 R_{SC} および回路レイアウトに関連する寄生インダクタンスは、最小限に抑えなければなりません。これによって、電流制限コンパレータを誤ってトリップするおそれのある不要な電圧スパイクを防止します。

最大接合部温度を超えた場合にICを保護するために、内部サーマル・シャットダウン回路を備えています。この回路はアクティブになると（通常 170°C ）、ラッチが「セット」状態に強制され、出力スイッチをディセーブします。この機能は、偶発的なデバイス加熱による破壊的故障を防止するために用意されています。適切なヒートシンクの代わりに使用するものではありません。

ドライバと出力スイッチ

システム・デザインの柔軟性と変換効率の向上に役立つように、ドライバ電流のソースとコレクタ、出力スイッチのコレクタとエミッタは、別々にピンに引き出されています。これによって、選択した強制ゲインで出力スイッチを飽和状態に駆動するか、ダーリントン接続されているときは、それを飽和付近にまで駆動するかを選択できます。出力スイッチは、 2.5 A までのピーク・コレクタ電流で、最大 60 V をコレクタからエミッタに切り替えるように設計されています。 R_{SC} の最小値は、次式から求めることができます。

$$R_{SC}(\text{min}) = \frac{0.25 \text{ V}}{2.5 \text{ A}} = 0.100 \Omega$$

Figure 21と25に示すとおり、降圧または電圧反転アプリケーションに構成したときは、スイッチがターンオフすると、インダクタは出力整流器を順方向にバイアスします。高い順電圧降下または長いターン・オン遅延時間を持つ整流器を使用してはなりません。

エミッタが十分に負になることができる場合は、コレクタ電流が流れて、さらにデバイスが加熱され、変換効率が低下します。

Figure 10は、エミッタを 0.5 V にクランプすると、コレクタ電流が全温度範囲で $10 \mu\text{A}$ の範囲になることを示しています。これらの要件を満たすために、1N5822または同等のショットキ・バリア整流器を推奨します。

ブートストラップ入力は、降圧または電圧反転アプリケーションで、出力スイッチの飽和電圧を下げるために用意されています。この入力は、直列抵抗とコンデンサを通してスイッチのエミッタに接続され、 2.0 mA の内部バイアス電流源を V_{CC} より高く引き上げるために使用されます。内部ツェナーは、ブートストラップ入力電圧を $V_{CC}+7.0 \text{ V}$ に制限します。コンデンサの等価直列抵抗で、ツェナー電流を 100 mA 以下に制限しなければなりません。タンタルまたは他の低ESRコンデンサを使用するときは、別の直列抵抗が必要になる場合があります。以下の等式を使用して、最小ツェナー電圧および上限電流源に基づく、ブートストラップ・コンデンサの最小値を計算します。

$$C_{B(\text{min})} = I \frac{\Delta t}{\Delta V} = 4.0 \text{ mA} \frac{t_{\text{on}}}{4.0 \text{ V}} = 0.001 t_{\text{on}}$$

NCV33163のパラメトリック動作は、 $2.5 \text{ V} \sim 60 \text{ V}$ の電源電圧範囲で保証されます。 3.0 V 以下で動作しているとき、ブートストラップ入力は V_{CC} に接続しなければなりません。Figure 16は、室温では 1.7 V まで機能動作が可能なことを示しています。

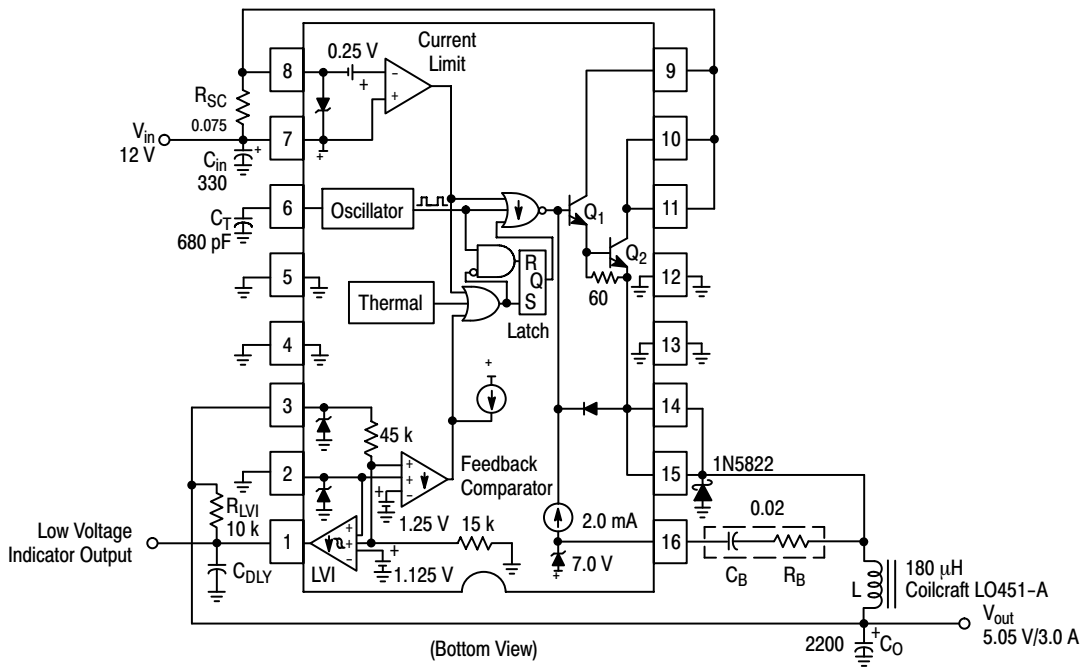
パッケージ

NCV33163はヒートシンク可能な16リードのプラスチック・デュアルインライン・パッケージに収納され、パッケージ内ではダイが特殊なヒート・タブ銅合金リードフレームに取り付けられています。このタブはダイから回路ボードへの熱伝導を改善するために特別に設計された4本のセンタ・グランド・ピンで構成されています。Figure 17および18に、これらのピンを十分な面積の銅箔に半田付けすることによって、プリント回路ボード媒体を熱放散器として利用する、簡単に効果的な方法を示します。これによって、接合部-大気間熱抵抗を半分にする能力を得ながら、標準的なレイアウトと取付方法を使用することができます。これらの例は、1平方フィート当たり2オンスの銅を使用した、片面ボードの対称レイアウトに対するものです。

アプリケーション

次のコンバータ・アプリケーションは、この回路アーキテクチャの単純さと柔軟性を示します。3つの主要コンバータ・トポロジが各回路図の下に、実際のテスト・データを掲載して例示してあります。

NCV33163



Test	Condition	Results
Line Regulation	$V_{in} = 8.0 \text{ V to } 24 \text{ V}, I_O = 3.0 \text{ A}$	$6.0 \text{ mV} = \pm 0.06\%$
Load Regulation	$V_{in} = 12 \text{ V}, I_O = 0.6 \text{ A to } 3.0 \text{ A}$	$2.0 \text{ mV} = \pm 0.02\%$
Output Ripple	$V_{in} = 12 \text{ V}, I_O = 3.0 \text{ A}$	36 mVpp
Short Circuit Current	$V_{in} = 12 \text{ V}, R_L = 0.1 \Omega$	3.3 A
Efficiency, Without Bootstrap	$V_{in} = 12 \text{ V}, I_O = 3.0 \text{ A}$	76.7%
Efficiency, With Bootstrap	$V_{in} = 12 \text{ V}, I_O = 3.0 \text{ A}$	81.2%

Figure 21. Step-Down Converter

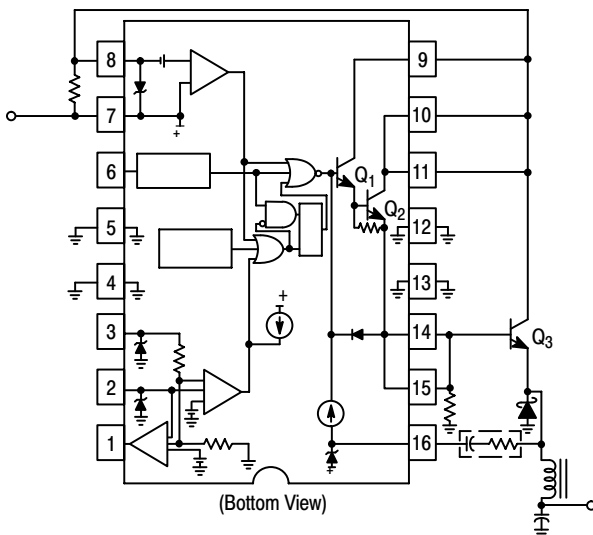


Figure 22A. External NPN Switch

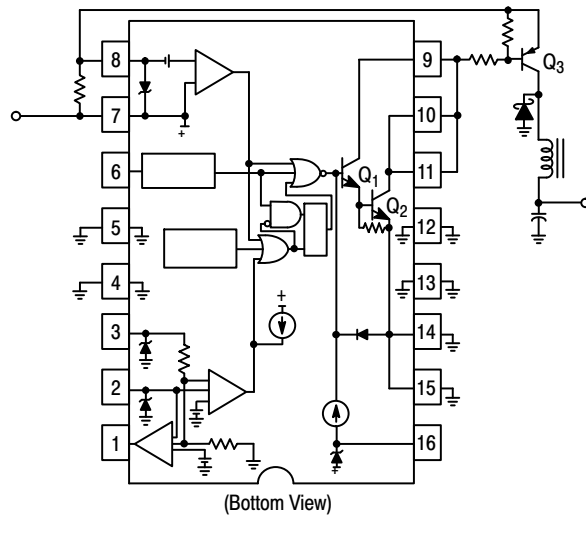
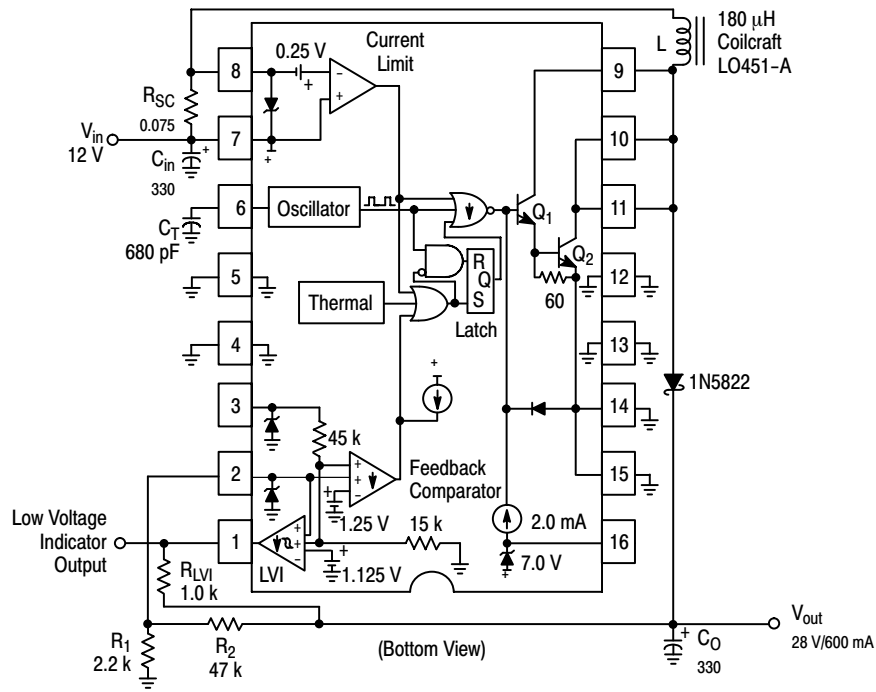


Figure 22B. External PNP Saturated Switch

Figure 22. External Current Boost Connections for $I_{pk}(\text{Switch})$ Greater Than 2.5 A

NCV33163



Test	Condition	Results
Line Regulation	$V_{in} = 9.0 \text{ V to } 16 \text{ V}, I_O = 0.6 \text{ A}$	$30 \text{ mV} \pm 0.05\%$
Load Regulation	$V_{in} = 12 \text{ V}, I_O = 0.1 \text{ A to } 0.6 \text{ A}$	$50 \text{ mV} \pm 0.09\%$
Output Ripple	$V_{in} = 12 \text{ V}, I_O = 0.6 \text{ A}$	140 mVpp
Efficiency	$V_{in} = 12 \text{ V}, I_O = 0.6 \text{ A}$	88.1%

Figure 23. Step-Up Converter

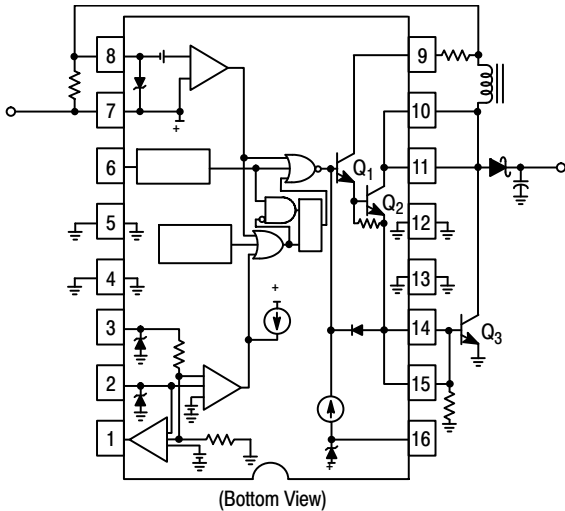


Figure 24A. External NPN Switch

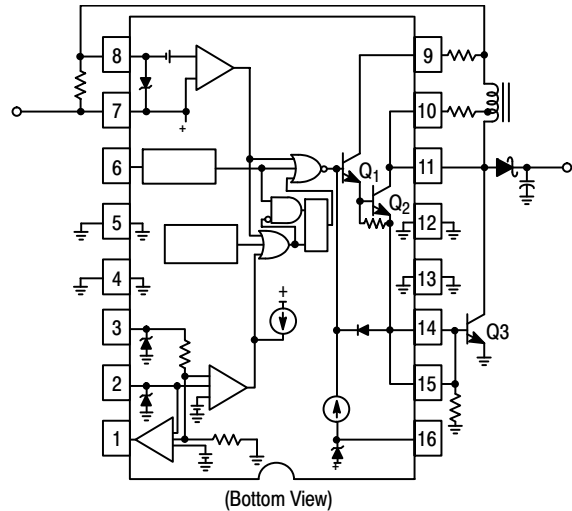
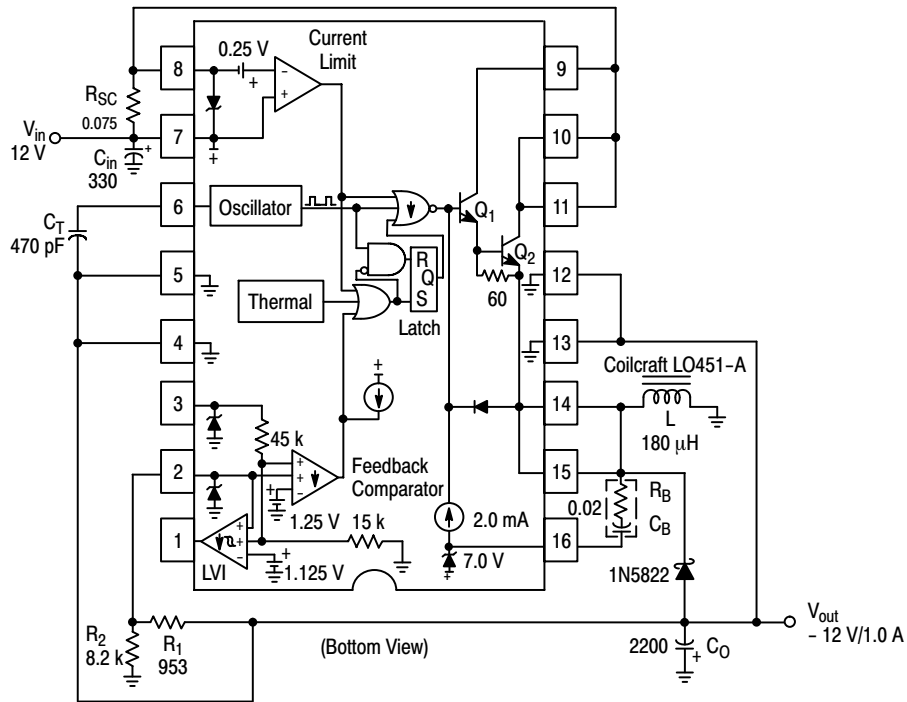


Figure 24B. External PNP Saturated Switch

Figure 24. External Current Boost Connections for $I_{pk} \text{ (Switch) Greater Than } 2.5 \text{ A}$

NCV33163



Test	Condition	Results
Line Regulation	$V_{in} = 9.0\text{ V to }16\text{ V}, I_O = 1.0\text{ A}$	$5.0\text{ mV} = \pm 0.02\%$
Load Regulation	$V_{in} = 12\text{ V}, I_O = 0.6\text{ A to }1.0\text{ A}$	$2.0\text{ mV} = \pm 0.01\%$
Output Ripple	$V_{in} = 12\text{ V}, I_O = 1.0\text{ A}$	130 mVpp
Short Circuit Current	$V_{in} = 12\text{ V}, R_L = 0.1\ \Omega$	3.2 A
Efficiency, Without Bootstrap	$V_{in} = 12\text{ V}, I_O = 1.0\text{ A}$	73.1%
Efficiency, With Bootstrap	$V_{in} = 12\text{ V}, I_O = 1.0\text{ A}$	77.5%

Figure 25. Voltage-Inverting Converter

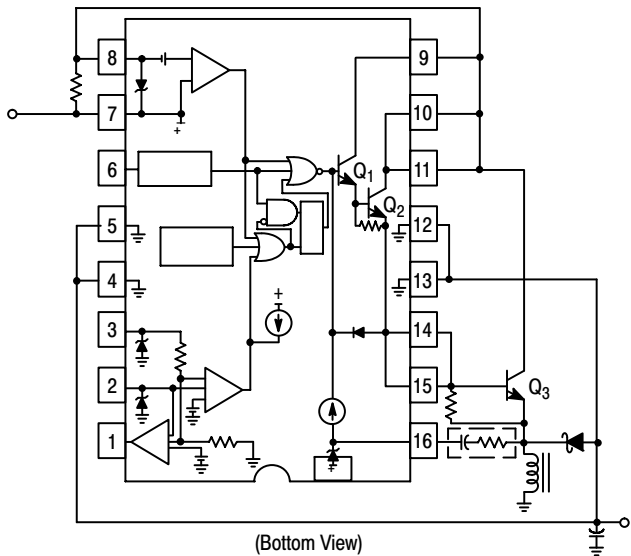


Figure 26A. External NPN Switch

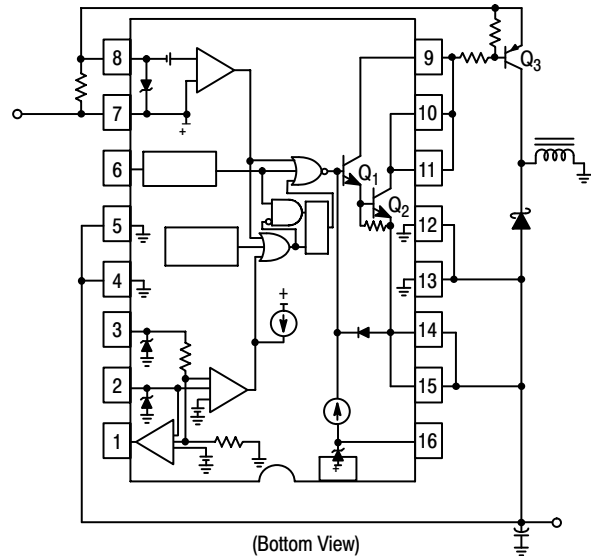


Figure 26B. External PNP Saturated Switch

Figure 26. External Current Boost Connections for $I_{pk}(\text{Switch})$ Greater Than 2.5 A

NCV33163

Calculation	Step-Down	Step-Up	Voltage-Inverting
t_{on} (Notes 2, 3)	$\frac{V_{out} + V_F}{V_{in} - V_{sat} - V_{out}}$	$\frac{V_{out} + V_F - V_{in}}{V_{in} - V_{sat}}$	$\frac{ V_{out} + V_F}{V_{in} - V_{sat}}$
t_{on}	$\frac{t_{on}}{t_{off}}$ $f \left(\frac{t_{on}}{t_{off}} + 1 \right)$	$\frac{t_{on}}{t_{off}}$ $f \left(\frac{t_{on}}{t_{off}} + 1 \right)$	$\frac{t_{on}}{t_{off}}$ $f \left(\frac{t_{on}}{t_{off}} + 1 \right)$
C_T	$\frac{32.143 \cdot 10^{-6}}{f}$	$\frac{32.143 \cdot 10^{-6}}{f}$	$\frac{32.143 \cdot 10^{-6}}{f}$
$I_{L(avg)}$	I_{out}	$I_{out} \left(\frac{t_{on}}{t_{off}} + 1 \right)$	$I_{out} \left(\frac{t_{on}}{t_{off}} + 1 \right)$
$I_{pk} \text{ (Switch)}$	$I_{L(avg)} + \frac{\Delta I_L}{2}$	$I_{L(avg)} + \frac{\Delta I_L}{2}$	$I_{L(avg)} + \frac{\Delta I_L}{2}$
RSC	$\frac{0.25}{I_{pk} \text{ (Switch)}}$	$\frac{0.25}{I_{pk} \text{ (Switch)}}$	$\frac{0.25}{I_{pk} \text{ (Switch)}}$
L	$\left(\frac{V_{in} - V_{sat} - V_{out}}{\Delta I_L} \right) t_{on}$	$\left(\frac{V_{in} - V_{sat}}{\Delta I_L} \right) t_{on}$	$\left(\frac{V_{in} - V_{sat}}{\Delta I_L} \right) t_{on}$
$V_{ripple(pp)}$	$\Delta I_L \sqrt{\left(\frac{1}{8fC_O} \right)^2 + (ESR)^2}$	$\approx \frac{t_{on} I_{out}}{C_O}$	$\approx \frac{t_{on} I_{out}}{C_O}$
V_{out}	$V_{ref} \left(\frac{R_2}{R_1} + 1 \right)$	$V_{ref} \left(\frac{R_2}{R_1} + 1 \right)$	$V_{ref} \left(\frac{R_2}{R_1} + 1 \right)$

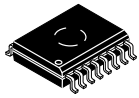
The following Converter Characteristics must be chosen:

- V_{in} – Nominal operating input voltage.
- V_{out} – Desired output voltage.
- I_{out} – Desired output current.
- ΔI_L – Desired peak-to-peak inductor ripple current. For maximum output current it is suggested that ΔI_L be chosen to be less than 10% of the average inductor current $I_{L(avg)}$. This will help prevent $I_{pk} \text{ (Switch)}$ from reaching the current limit threshold set by R_{SC} . If the design goal is to use a minimum inductance value, let $\Delta I_L = 2(I_{L(avg)})$. This will proportionally reduce converter output current capability.
- f – Maximum output switch frequency.
- $V_{ripple(pp)}$ – Desired peak-to-peak output ripple voltage. For best performance the ripple voltage should be kept to a low value since it will directly affect line and load regulation. Capacitor C_O should be a low equivalent series resistance (ESR) electrolytic designed for switching regulator applications.

- NOTES:**
1. V_{sat} – Saturation voltage of the output switch, refer to Figures 8 and 9.
 2. V_F – Output rectifier forward voltage drop. Typical value for 1N5822 Schottky barrier rectifier is 0.5 V.
 3. The calculated t_{on}/t_{off} must not exceed the minimum guaranteed oscillator charge to discharge ratio of 8, at the minimum operating input voltage.

Figure 27. Design Equations

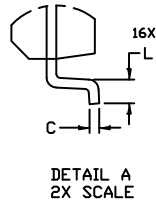
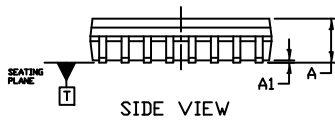
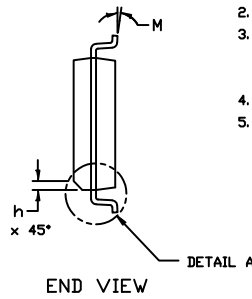
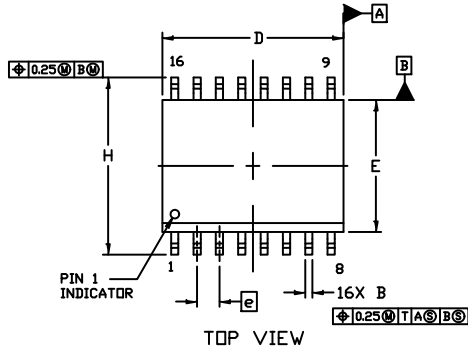
MECHANICAL CASE OUTLINE PACKAGE DIMENSIONS



1
SCALE 1:1

SOIC-16 WB
CASE 751G
ISSUE E

DATE 08 OCT 2021

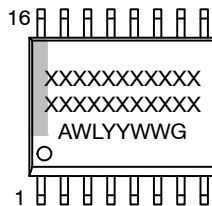


NOTES:

- DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
- CONTROLLING DIMENSION: MILLIMETERS
- DIMENSION *b* DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE PROTRUSION SHALL BE 0.13 TOTAL IN EXCESS OF *B* DIMENSION AT MAXIMUM MATERIAL CONDITION.
- DIMENSIONS *D* AND *E* DO NOT INCLUDE MOLD PROTRUSIONS.
- MAXIMUM MOLD PROTRUSION OR FLASH TO BE 0.15 PER SIDE.

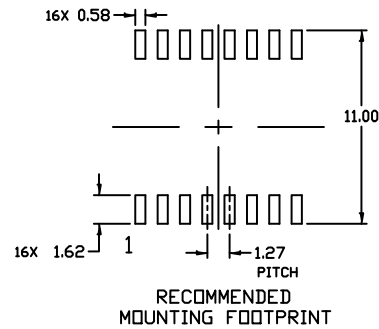
DIM	MILLIMETERS	
	MIN.	MAX.
A	2.35	2.65
A1	0.10	0.25
B	0.35	0.49
C	0.23	0.32
D	10.15	10.45
E	7.40	7.60
e	1.27 BSC	
H	10.05	10.55
h	0.53 REF	
L	0.50	0.90
M	0°	7°

GENERIC MARKING DIAGRAM*



- XXXXX = Specific Device Code
- A = Assembly Location
- WL = Wafer Lot
- YY = Year
- WW = Work Week
- G = Pb-Free Package

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present. Some products may not follow the Generic Marking.



DOCUMENT NUMBER:	98ASB42567B	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	SOIC-16 WB	PAGE 1 OF 1

onsemi and onsemi are trademarks of Semiconductor Components Industries, LLC dba onsemi or its subsidiaries in the United States and/or other countries. onsemi reserves the right to make changes without further notice to any products herein. onsemi makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does onsemi assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. onsemi does not convey any license under its patent rights nor the rights of others.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at www.onsemi.com/support/sales