

製品概要

NB4N527S: トランスレータ、3.3 V、LVDS レシーバ/ドライバ/バッファへ 2.5 Gb/s デュアル AnyLevel™、内部終端

技術情報は、データシートをご参照ください。

NB4N527S は、クロックまたはデータ・レシーバ/ドライバ/バッファ/トランスレータです。AnyLevel™ 入力信号 (LVPECL、CML、HSTL、LVDS、または LVTTTL/LVCMOS) を LVDS へ変換する能力を持ちます。このデバイスは、距離、システム設計のノイズ耐量、伝送線媒体に応じて、最大 2.5 Gb/s のデータ信号、または 1.25 GHz のクロック信号を受信、駆動、または変換します。NB4N527S の 入力コモン・モード範囲は GND+50 mV から VCC-50 mV と広く、2 個の 50 Ω 内部終端抵抗と組み合わせると、外付け部品を追加する必要がなく、差動/シングル・エンド・データやクロック信号を一般的な LVDS 出力レベル 350 mV に変換するには最適です。小型の 3 mm x 3 mm QFN-16 パッケージで提供されます。NB4N527S は、データ、無線、テレコム・アプリケーション、およびジッタやパッケージ・サイズを主要な要件とする高速ロジック・インタフェースをターゲットにしています。

特長

- Maximum Input Clock Frequency up to 1.25 GHz
- Maximum Input Data Rate up to 2.5 Gb/s
- 500 ps Maximum Propagation Delay
- 2 ps Maximum RMS Jitter
- 300 ps Maximum Rise/Fall Times
- Single Power Supply; VCC = 3.3 V +/- 10%
- Temperature Compensated TIA/EIA644 Compliant LVDS Outputs
- Internal 50 Termination Resistor per Input Pin
- GND + 50 mV to VCC - 50 mV VCMR Range

アプリケーション

- OC-3 to OC-48 SDH/SONET Clock & Data Applications
- 1 GbE, 1G & 2G Fibrechannel Clock & Data Applications
- Precision LVDS Clock Buffering & Translation

電氣的仕様

製品	Pricing (\$/Unit)	Compliance	Status	Type	Channels	Input / Output Ratio	Input Level	Output Level	V _{CC} Typ (V)	t _{jitter} MS Typ (ps)	t _{skew(o-a)} Max (ps)	t _{pd} Typ (ns)	t _R & t _F Max (ps)	f _{max} Clock Typ (MHz)	f _{max} Data Typ (Mbps)	Package Type
NB4N527SMNG		Pb-free Halide free	Active	Signal Driver	2	1:1	CML CMOS HSTL ECL LVDS	LVDS	3.3	0.5	25	0.37	140	1500	2500	QFN-16
NB4N527SMNR2G		Pb-free Halide free	Active	Signal Driver	2	1:1	CML ECL HSTL LVDS CMOS	LVDS	3.3	0.5	25	0.37	140	1500	2500	QFN-16

詳細は、弊社 www.onsemi.jp の営業または販売代理店にお問い合わせください。

7/4/2020 作成