



Is Now Part of



ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

AN-6104

FAN7688 を用いた LLC 共振コンバーターの設計

概要

共振コンバーターの中でも、LLC 共振コンバーターのトポロジーは他の方式と比較して多くの優位点を持つため、高電力密度アプリケーションにて最も広く利用されています。負荷変動時のスイッチング周波数の変動を比較的小さく保ったまま出力を調整可能であり、一次側スイッチにおいてゼロ電圧スイッチング (ZVS) を、二次側整流器においてゼロ電流スイッチング (ZCS) を行い、共振インダクタをトランスと統合することが可能です。FAN7688 は同期整流回路 (SR) を持つ LLC 共振コンバーター用のアドバンスドパルス周波数変調 (PFM) コントローラーです。絶縁型 DC/DC コンバーター向けにクラス最高の効率を実現します。従来型 PFM コントローラーと比較して、FAN7688 は効率、信頼性、性能を最大限に引き上げることが可能な独自機能を複数搭載しています。

1. 充電電流制御： LLC 共振コンバーターには、エラーアンプ出力電圧がスイッチング周波数を制御する電圧モード制御が一般的に使用されます。ただし、電圧モード制御の LLC 共振コンバーターの周波数特性は、入力電圧と負荷条件で場所が変わる 4 つの極を有

する非常に複雑な性質を持っているため、LLC 共振コンバーターのフィードバックループ設計は比較的難しいです。FAN7688 の電流モード制御は電荷制御をベースとした技術です。パワーステージでの制御から出力への変換をより優れたものにし、フィードバックループ設計を簡素化すると同時に、入力電力制限機能と固有のラインフィードフォワードを実現します。

2. デュアルエッジトラッキング SR 制御： FAN7688 は、2 種類の異なる時間を基準とした SR 電流ゼロクロスタイミングを予測することが可能な、デュアルエッジトラッキング適応型ゲートドライブ方式を採用しています。この技術は通常動作内のデッドタイムを最小化するだけでなく、いかなる過渡変動および動作モードの移行の最中でも安定した SR 制御を提供します。

このアプリケーションノートは、FAN7688 を用いた LLC 共振ハーフブリッジコンバーターの設計時に考慮すべき点を説明します。LLC 共振コンバーターの動作原理、トランスと共振ネットワークの設計、そして部品の選択について述べます。設計例で解説する設計手順は、LLC 共振コンバーターの設計に役立ちます。

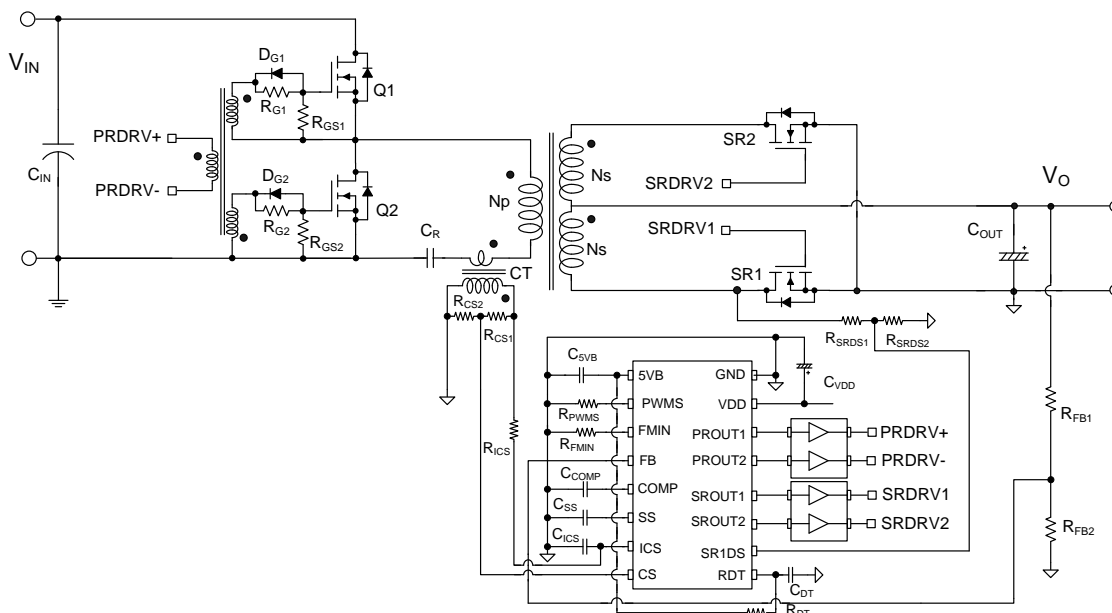


図 1. ハーフブリッジ LLC 共振コンバーターの回路図

LLC 共振コンバーターと基本近似

図 2 にハーフブリッジ LLC 共振コンバーターの簡略化した回路図を示します。Lm はシャントインダクターとして動作する励磁インダクタンス、Lr は直列共振インダクター、Cr は共振コンデンサです。図 3 は LLC 共振コンバーターの通常の波形を示します。動作周波数は Lr と Cr 間の共振によって決定され、共振周波数と同一である前提とします。励磁インダクタンスの値は比較的小さいため、大きな励磁電流 (Im) が存在しますが、それは一次側で還流し、電力移動には関わりません。一次側電流 (Ip) は励磁電流と、一次側に換算した二次側電流の値との和になります。

一般的に、LLC 共振トポロジーは図 2 にて示される方形波発生器、共振ネットワーク、整流器ネットワークの 3 ステージで構成されます

1. 方形波発生器はスイッチ Q1 と Q2 を各スイッチを 50% デューティサイクルにて交互に駆動し、方形波電圧 V_d を生成します。連続したスイッチングの間には、通常は小さなデッドタイムが発生します。方形波発生器はフルブリッジ、ハーフブリッジどちらの形態でも構成することもできます。
2. 共振ネットワークはキャパシタ、漏れインダクタンス、変圧器の励磁インダクタンスから構成されます。共振ネットワークは高次の高調波電流を除去します。共振ネットワークに入力するのは方形波電圧ですが、共振ネットワークを通過できるのは基本的に正弦波電流のみです。電流 (I_p) は共振ネットワークに印加された電圧（つまり、トータムポール構成のハーフブリッジ回路に印加された方形波電圧 (V_d) の基本成分）から遅れをとるため、MOSFET がゼロ電圧のタイミングでオンになることが可能になります。図 3 に示される通り、逆並列ダイオードを通じて電流が流れることによって、MOSFET 両端間の電圧値がゼロとなる間、MOSFET はオンになります。
3. 整流器ネットワークは整流ダイオードとキャパシタを用いて AC 電流を整流することにより、DC 電圧を生成します。整流器ネットワークは全波ブリッジまたは容量性出力フィルタを備えたセンタータップ構成として実装できます。

方形波発生器

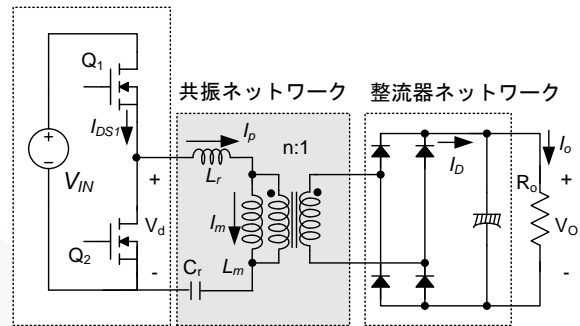


図 2. ハーフブリッジ LLC 共振コンバーターの回路図

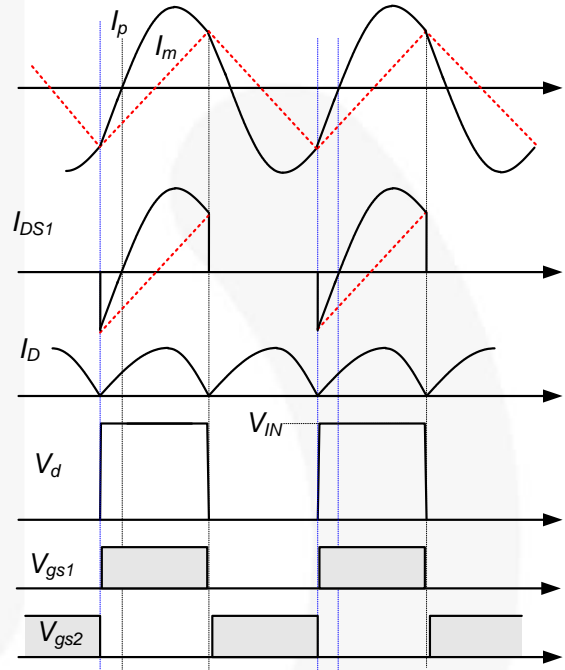


図 3. ハーフブリッジ LLC 共振コンバーターの典型的波形

共振ネットワークがフィルタリングを行うため、共振コンバーターの電圧利得は基本近似を用いて算出することができます。そこで、共振ネットワークへ入力される方形波電圧の基本成分のみが出力へ電力転送されると仮定します。二次側の整流器回路がインピーダンス変成器の役割を果たすため、等価負荷抵抗と実際の負荷抵抗は異なります。図 4 はこの等価負荷抵抗の導出方法を示します。一次側回路は正弦波電流源 (I_{ac}) に置き換えられ、整流器の入力に方形波電圧 (V_{Rf}) が出現します。 $|I_{ac}|$ の平均が出力電流であるため、 I_o と I_{ac} は次のように得られます。

$$I_{ac} = \frac{\pi \cdot I_o}{2} \sin(\omega t) \quad (1)$$

V_{Rf} は次のように示されます。

$$\begin{aligned} V_{Rf} &= +V_o & \text{if } \sin(\omega t) > 0 \\ V_{Rf} &= -V_o & \text{if } \sin(\omega t) < 0 \end{aligned} \quad (2)$$

V_o は出力電圧です。

V_{RI} の基本成分は次のように示されます。

$$V_{RI}^F = \frac{4V_o}{\pi} \sin(\omega t) \quad (3)$$

V_{RI} の高調波成分は電力転送に関わらないため、AC 等価負荷抵抗は V_{RI}^F を以下のように I_{ac} で割ることで算出できます。

$$V_{RI}^F = \frac{4V_o}{\pi} \sin(\omega t) \quad (4)$$

変圧器の巻数比が ($n=N_p/N_s$) であることを踏まえ、一次側で観察される等価負荷抵抗は次のように算出されます。

$$R_{ac} = \frac{8n^2}{\pi^2} R_o \quad (5)$$

等価負荷抵抗を用いることで、図 5 で示されるように AC 等価回路が得られます。 V_d^F は駆動電圧 V_d の基本成分であり、 V_{RO}^F は反映された出力電圧 V_{RO} (nV_{RI}) の基本成分です。

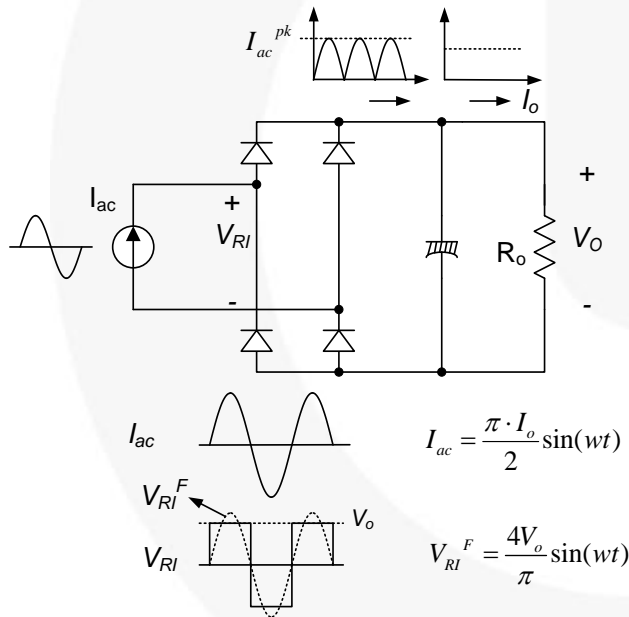


図 4. 等価負荷抵抗 R_{ac} の導出

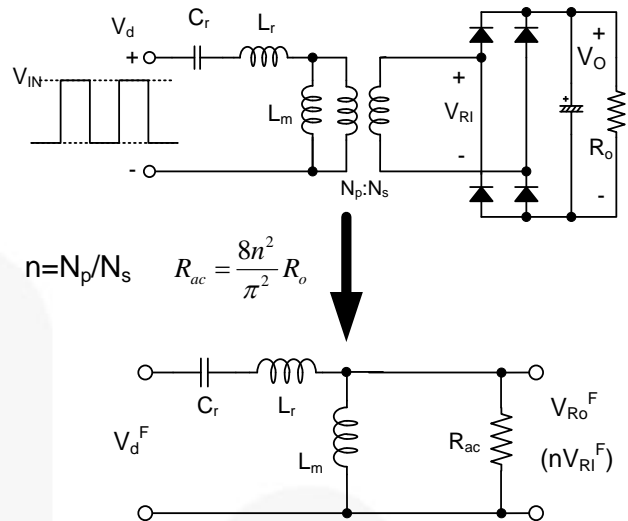


図 5. LLC 共振コンバータの AC 等価回路

式 5 で得られた等価負荷抵抗を用いて、LLC 共振コンバータの特性が導出できます。図 5 の AC 等価回路を用いて 電圧利得 M は次のように算出されます。

$$M = \frac{V_{RO}^F}{V_d^F} = \frac{n \cdot V_{RI}^F}{V_d^F} = \frac{4n \cdot V_o \sin(\omega t)}{\frac{4V_{in} \sin(\omega t)}{\pi^2}} = \frac{2n \cdot V_o}{V_{in}} \quad (6)$$

$$= \left| \frac{\left(\frac{\omega}{\omega_o}\right)^2 (m-1)}{\left(\frac{\omega^2}{\omega_p^2} - 1\right) + j \frac{\omega}{\omega_o} \left(\frac{\omega^2}{\omega_o^2} - 1\right) (m-1) Q} \right|$$

さらに、

$$L_p = L_m + L_r, \quad R_{ac} = \frac{8n^2}{\pi^2} R_o, \quad m = \frac{L_p}{L_r}$$

$$Q = \sqrt{\frac{L_r}{C_r}} \frac{1}{R_{ac}}, \quad \omega_o = \frac{1}{\sqrt{L_r C_r}}, \quad \omega_p = \frac{1}{\sqrt{L_p C_r}}$$

式 (6) で表されるように、2 つの共振周波数が存在します。一つは L_r と C_r で決定され、もう一つは L_p と C_r により決定されます。

式 (6) は、共振周波数 (ω_o) において、利得は負荷変動に関係なく 1 であることを示します。

$$M = \frac{2n \cdot V_o}{V_{in}} = \frac{(m-1) \cdot \omega_p^2}{\omega_o^2 - \omega_p^2} = 1 \quad \text{at } \omega = \omega_o \quad (7)$$

式 (6) の利得は図 6 で様々な Q 値について描かれています。 $m=3$ 、 $f_o=100$ kHz、 $f_p=57$ kHz です。図 6 で確認できる通り、LLC 共振コンバータは、スイッチング周波数が共振周波数 f_o 近辺に存在する場合に、負荷からはほぼ独立した利得特性を示します。これは、従来型の直列共振コンバータと比較して LLC 型共振コンバータが持つ大きな利点です。それゆえ、スイッチング周波数の変動を最小限に抑えるために、コンバ

ーターを共振周波数近辺で動作させる前提となります。

LLC 共振コンバーターの動作範囲は図 6 にて (*) で示されたピーク利得（到達可能な最大利得）によって制限されます。ピーク電圧利得は f_o や f_p では発生しない点に注意してください。ピーク利得が得られるピーク利得周波数は、図 6 で示されるように f_p と f_o の間に存在します。Q が減衰（負荷の減衰につれて）するに従い、ピーク利得は f_p へ移動し、より大きなピーク利得が得られます。その一方、Q が増加（負荷の増加につれて）するに従い、ピーク利得周波数は f_o へ移動し、ピーク利得は下がります。ゆえに、最大負荷条件が共振ネットワークの設計のワーストケース状態となります。

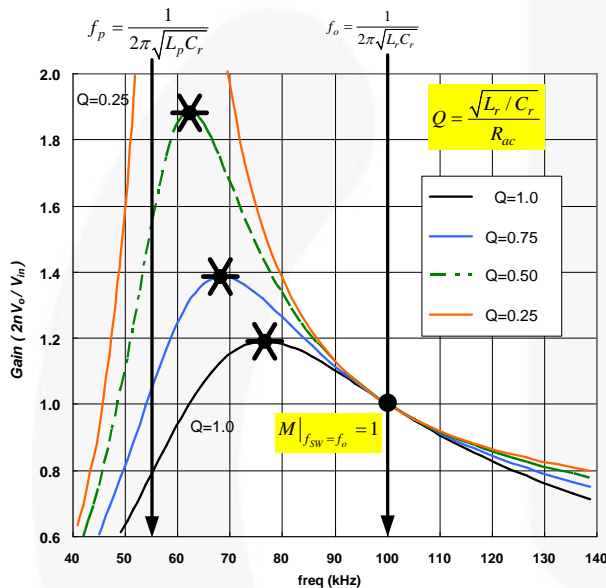


図 6. LLC 共振コンバーターの通常な利得曲線 ($m=3$)

一体型変圧器の考察

実用的な設計を行うために、一体型変圧器を使用して磁性部品（直列インダクターとシャントインダクター）を使用します。漏れインダクタンスが直列インダクターとして、励磁インダクターがシャントインダクターとして用いられます。磁性部品をこの方法で製作すると、漏れインダクタンスが一次側のみならず二次側にも存在するため、図 5 で示される等価回路は図 7 へ変更する必要があります。変圧器の二次側における漏れインダクタンスを考慮しないと、設計が不確かなものになりがちです。

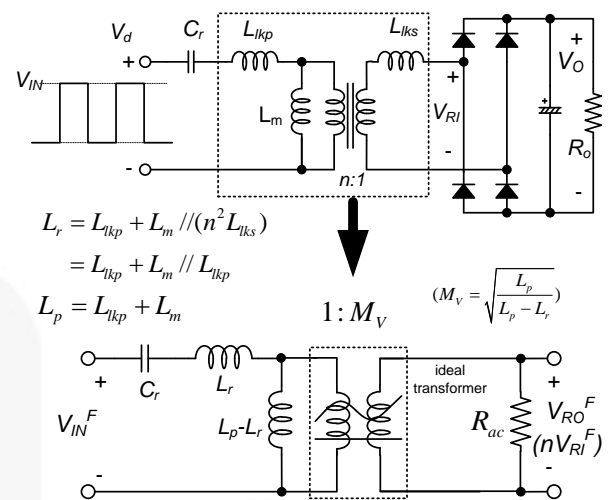


図 7. 二次側の漏れインダクタンスを考慮した修正後の等価回路

図 8 において、実効直列インダクター (L_p) とシャントインダクター ($L_p - L_r$) は $n^2 L_{lks} = L_{lkp}$ と仮定し、一次側から二次側の漏れインダクタンスを測定するによって得られます。

$$\begin{aligned} L_p &= L_m + L_{lkp} \\ L_r &= L_{lkp} + L_m // (n^2 L_{lks}) = L_{lkp} + L_m // L_{lkp} \end{aligned} \quad (8)$$

実際に変圧器を使用する際、 L_p と L_r を用いた等価回路の方が、特定の変圧器を用いてこれらの値を測定し易いために、好まれます。実際の変圧器をでは、 L_p と L_r はそれぞれ、変圧器の二次側回路を開放または短絡した状態で、一次側から測定することができます。

図 8 においては、二次側の漏れインダクタンスが原因で、仮想利得 M_v が導入されている点に注意してください。修正後の等価回路を用いて式 (6) 図 8 内の利得計算式を調整することで、一体型変圧器の利得方程式が得られます。

$$\begin{aligned} M &= \frac{2n \cdot V_o}{V_{IN}} = \left| \frac{\left(\frac{\omega}{\omega_o}\right)^2 \cdot (m-1) \cdot M_v}{\left(\left(\frac{\omega_p}{\omega_o}\right)^2 - 1\right) + j\left(\frac{\omega}{\omega_o}\right) \cdot \left(\left(\frac{\omega_p}{\omega_o}\right)^2 - 1\right) \cdot (m-1) Q^e} \right| \\ &= \left| \frac{\left(\frac{\omega^2}{\omega_o^2}\right) \sqrt{m(m-1)}}{\left(\left(\frac{\omega_p}{\omega_o}\right)^2 - 1\right) + j\left(\frac{\omega}{\omega_o}\right) \cdot \left(\left(\frac{\omega_p}{\omega_o}\right)^2 - 1\right) \cdot (m-1) \cdot Q^e} \right| \quad (9) \end{aligned}$$

$$R_{ac}^e = \frac{8n^2}{\pi^2} \frac{R_o}{M_v^2}, \quad m = \frac{L_p}{L_r}$$

$$Q^e = \sqrt{\frac{L_r}{C_r}} \frac{1}{R_{ac}^e}, \quad \omega_o = \frac{1}{\sqrt{L_r C_r}}, \quad \omega_p = \frac{1}{\sqrt{L_p C_r}}$$

さらに、

共振周波数 (ω_o) における利得は、負荷変動に関係なく一定で、次のように表されます。

$$M = M_V = \sqrt{\frac{L_p}{L_p - L_r}} = \sqrt{\frac{m}{m-1}} \quad \text{at } \omega = \omega_o \quad (10)$$

式 (7) に示される通り、共振周波数 (ω_o) における利得は、直列インダクターに個別の磁心を用いると、単一となります。ただし、一体型変圧器を用いて磁性部品を実装する際、変圧器の二次側における漏れインダクタンスが原因で生じる仮想利得のせいで、共振周波数 (ω_o) における利得は大きくなります。

式 (9) の利得は $m=3$ 、図 8 $f_o=100$ kHz、 $f_p=57$ kHz においてで様々な Q^e 値について描かれています。図 8 で確認できる通り、LLC 共振コンバータは、スイッチング周波数が共振周波数 f_o 近辺に存在する場合に、負荷からほぼ独立した利得特性を示します。

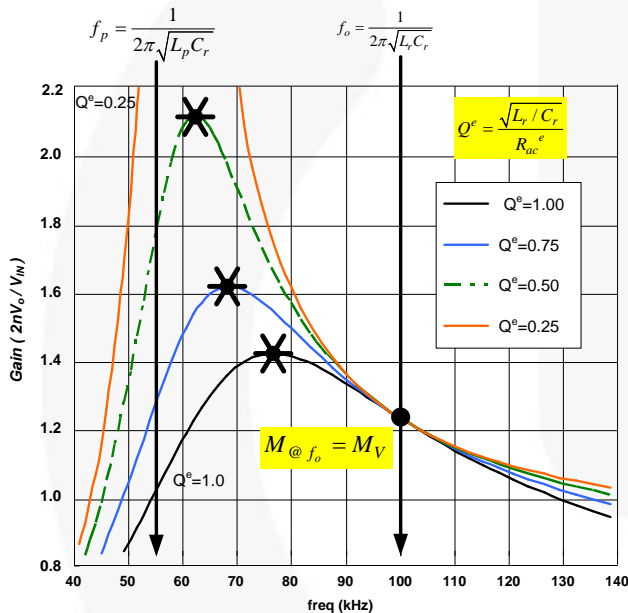


図 8. 一体型変圧器を用いた LLC 共振コンバータの通常な利得曲線 ($m=3$)

ピーク利得について

式 (6) 内の利得を用いて、特定の条件下におけるピーク利得を得ることは可能ですが、ピーク利得を具体形で表現するのは困難です。解析と設計を容易にするために、ピーク利得はシミュレーションツールを用いて図 9 に示されています。ここでは、ピーク利得（達成可能な）が異なる m の値に対し、 Q に応じて変化する様子が見えます。より大きなピーク利得は、 m あるいは Q の値を小さくすることで得られます。特定の共振周波数 (f_o) と Q の値において、 m が減衰するという事は、励磁インダクタンスの減衰を意味しており、還流電流の増加につながります。従って、現実的な利得幅と導電損失の間にはトレードオフの関係が存在します。

ピーク利得周波数を超えると、共振ネットワークの入力インピーダンスは誘導性を持ち、共振ネットワークの入力電流 (I_p) は共振ネットワークに入力された電圧 (V_d) から遅れをとるようになります。これにより MOSFET は図 10 で示されるように、ゼロ電圧 (ZVS) にてオンになることが可能になります。一方で、共振ネットワークの入力インピーダンスは容量性を帯び、ピーク利得周波数以下では I_p は V_p を先行します。容量性帯域にて動作する場合、MOSFET のボディーダイオードはスイッチング転移中に逆回復となり、大きなノイズを発生します。容量性帯域に突入する際のもう一つの問題は、利得の傾斜が逆転するため、出力電圧の制御ができなくなる点です。最小スイッチング周波数はピーク利得周波数よりもはるかに大きな値で制限される必要があります。

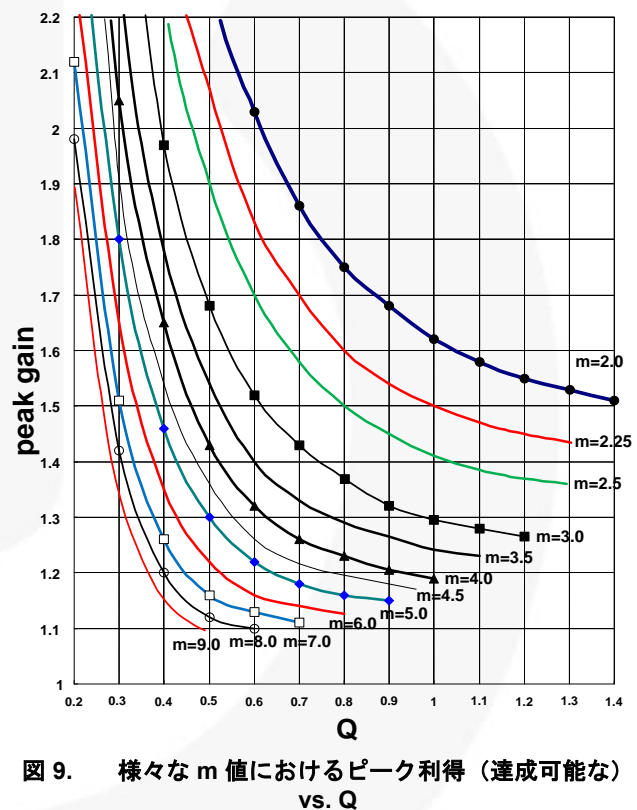


図 9. 様々な m 値におけるピーク利得（達成可能な）vs. Q

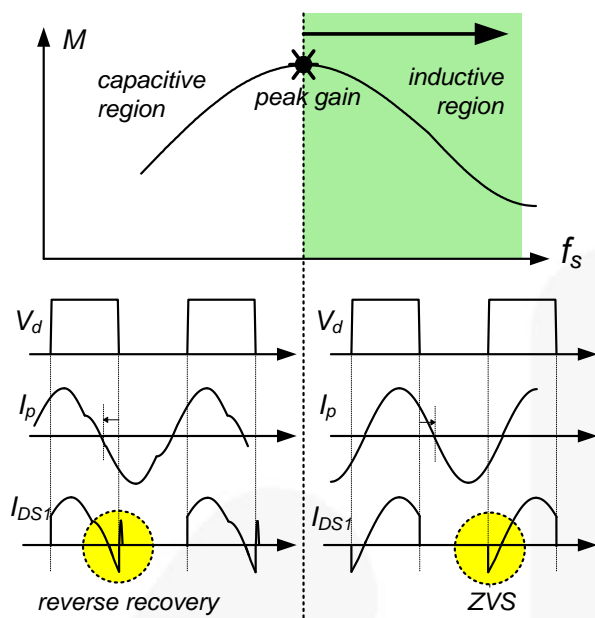


図 10. 容量性帯域および誘導性帯域における動作波形

FAN7688 の特徴

FAN7688 は同期整流回路 (SR) を持つ LLC 共振コンバーター用のアドバンスドパルス周波数変調 (PFM) コントローラーです。絶縁型 DC/DC コンバーター向けにクラス最高の効率を提供します。FAN7688 は電荷制御に基づいた電流モード制御を採用しており、発振器からの三角波形を内蔵スイッチ電流情報と組み合わせることで、スイッチング周波数が決定されます。これにより、パワーステージの制御から出力への変換がより優れたものとなり、フィードバックループ設計を簡素化すると同時に、優れた入力電力制限機能を実現します。クローズドループソフトスタートはエラーアンプの飽和を防ぎ、負荷条件にかかわらず出力電圧のなだらかな立上がりを可能にします。デュアルエッジトラッキング適応型デッドタイム制御がボディーダイオード導通時間を最小にし、その結果、効率が最大化されます。

表 1 は FAN7688 のピン構成を示し、図 11 は FAN7688 を用いた LLC 共振コンバーターの通常なアプリケーション回路図を示します。

表 1. FAN7688 のピン構成

ピン番号	名前	ピン構成
1	5VB	5 V REF
2	PWMS	PWM モード初期レベル設定
3	FMIN	最小周波数設定ピン
4	FB	フィードバック制御用の出力電圧センシング
5	COMP	エラーアンプの出力
6	SS	ソフトスタート時間プログラミングピン
7	ICS	電流モード制御用の電流情報統合ピン
8	CS	過電流保護用電流検知
9	RDT	一次側スイッチと二次側 SR スイッチ用のデッドタイムプログラミングピン
10	SR1DS	SR1 ドレイン～ソース間電圧検出
11	SROUT2	二次側 SR MOSFET 2 用ゲートドライブ出力
12	SROUT1	二次側 SR MOSFET 1 用ゲートドライブ出力
13	PROUT2	一次側スイッチ用ゲートドライブ出力 2
14	PROUT1	一次側スイッチ用ゲートドライブ出力 1
15	VDD	IC 電源電圧
16	GND	グラウンド

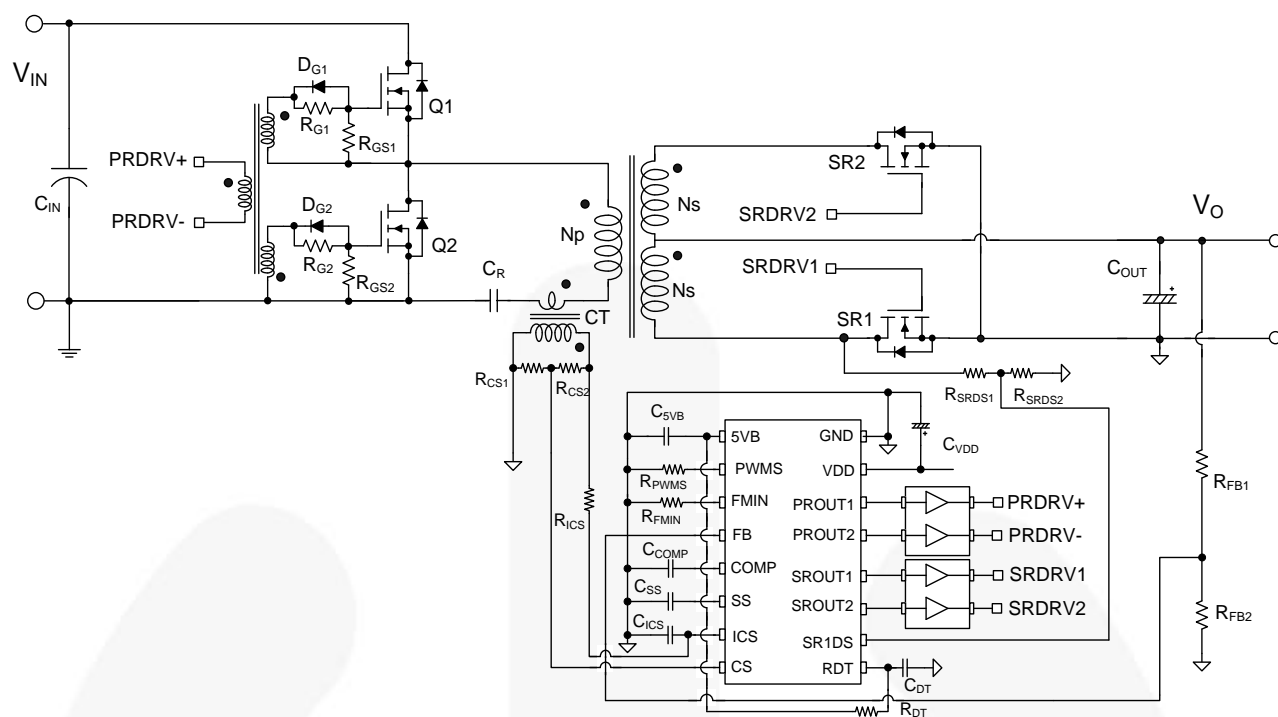


図 11. ハーフブリッジ LLC 共振コンバーターの回路図

設計手順

本章においては、図 11 の回路図を参考とした設計手順が紹介されます。漏れインダクタンスを用いた共振インダクターが実装されます。設計例として、250 W/12.5 V の出力を持つ DC-DC コンバーターが選択されています。設計仕様は以下の通りです。

- 公称入力電圧：400 V_{DC} (PFC ステージの出力)
- 出力：12.5 V/20 A (250 W)
- ホールドアップ時間仕様：20 ms
- PFC 出力の DC リンクキャパシタ：150 μF

[ステップ-1] システム仕様の定義

最初のステップとして、以下の仕様を定義します。

推定効率 (E_{ff})：電力変換効率は最大出力電力における最大入力電力を算出するために必要となります。推定効率を用いて、最大入力電力は次式で表せます。

$$P_{IN} = \frac{P_{OUT}}{E_{ff}} \quad (11)$$

ホールドアップ時間内の最小入力電圧：最大入力電圧は公称 PFC 出力電圧であり、次式で表せます。

$$V_{IN}^{\max} = V_{O,PFC} \quad (12)$$

入力電圧が PFC プリレギュレーターにより一定に調整されていても、ホールドアップ時間内は降下します。ホールドアップ時間を考慮した最小入力電圧は次式で表せます。

$$V_{IN}^{\min} = \sqrt{V_{O,PFC}^2 - \frac{2P_{IN}T_{HLD}}{C_{BLK}}} \quad (13)$$

$V_{O,PFC}$ は公称 PFC 出力電圧を、 T_{HLD} はホールドアップ時間を、 C_{BLK} は DC リンクパルクキャパシタを示します。

(設計例) 効率が 96% だと仮定して、

$$P_{IN} = \frac{P_{OUT}}{E_{ff}} = \frac{250}{0.96} = 260.4W$$

$$V_{IN}^{\max} = V_{O,PFC} = 400V$$

ホールドアップ時間が 20 ms の場合、最小入力電圧は以下のように得られます。

$$V_{IN}^{\min} = \sqrt{V_{O,PFC}^2 - \frac{2P_{IN}T_{HLD}}{C_{BLK}}} = 301V$$

[ステップ-2] 共振ネットワークの電圧利得範囲の決定

LLC 共振コンバーターの最小入力電圧と最大入力電圧が [ステップ-1] で求められると、最小利得と最大利得が算出できます。

最小利得は公称入力電圧を得るために必要となります。負荷変動によるスイッチング周波数の変動を最小に抑えるため、LLC 共振コンバーターは共振周波数の近辺で動作させるのが通常です。共振周波数での利得 ($2nV_o/V_{IN}$) は次式で表せます。

$$M_V = \frac{2nV_o}{V_{IN}} \bigg|_{f_{sw}=f_o} = \sqrt{\frac{m}{m-1}} \quad (14)$$

ホールドアップ時間の最中、PFC 出力電圧 (LLC 共振コンバーターの入力電圧) は降下し、出力電圧を調整するためにはさらに高い利得が必要となります。最大電圧利得は次式で表せます。

$$M^{\max} = \frac{V_{IN}^{\max}}{V_{IN}^{\min}} M^{\min} \quad (15)$$

ピーク利得は小さな m 値を用いることで得られます。 m 値が小さすぎると、変圧器の結合度が劣化し、効率が落ちます。一般的には、 m を 3~7 に設定します。

(設計例) L_p と L_r の比 (m) は 4.75 に選ばれています。最小利得は次式で表されます。

$$M_{@f_o} = \sqrt{\frac{m}{m-1}} = \sqrt{\frac{4.75}{4.75-1}} = 1.13$$

最大入力電圧における最小利得は 1.1 となり、最小入力電圧における最大利得は次のように得られます。

$$M^{\max} = \frac{V_{in}^{\max}}{V_{in}^{\min}} M^{\min} = \frac{400}{300} \cdot 1.1 = 1.46$$

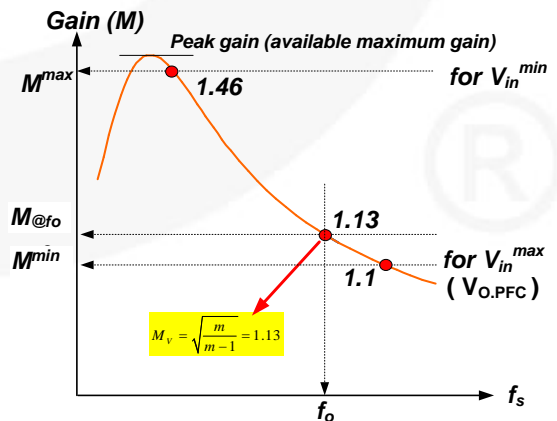


図 12. 最大利得/最小利得

[ステップ-3] 変圧器の巻数比の決定 ($n=N_p/N_s$)

ステップ -2 にて最小利得 (M^{\min}) が得られると、変圧器の巻数比は次式で表せます。

$$n = \frac{N_p}{N_s} = \frac{V_{IN}^{\max}}{2(V_O + V_F)} \cdot M^{\min} \quad (16)$$

V_F は二次側の整流器ダイオードにおける電圧降下を示します。

(設計例) SR が整流器に用いられているため、SR 内の MOSFET の $R_{DS,ON}$ 値が低い場合、 V_F は 0 V (ゼロ) になると仮定します。すると、変圧器の巻線比は次のように得られます。

$$n = \frac{N_p}{N_s} = \frac{V_{IN}^{\max}}{2(V_O + V_F)} \cdot M^{\min} = 17.6$$

[ステップ-4] 等価負荷抵抗の算出

変圧器の巻線比を式 (16) を通じて得た後、等価負荷抵抗は次式より算出されます。

$$R_{ac} = \frac{8n^2}{\pi^2} \frac{V_o^2}{P_o} \quad (17)$$

(設計例)

$$R_{ac} = \frac{8n^2}{\pi^2} \frac{V_o^2}{P_o} = 157\Omega$$

[ステップ-5] 共振ネットワークの設計

ステップ -2 で選ばれた m 値を用いて、図 9 のピーク利得曲線から、必要な最大利得を得るための適切な Q 値を読み取ります。ピーク利得曲線は基本近似を用いて生成されるため、共振以下の実行利得は、基本近似を用いた予測よりも 10~15% 高い値を示します。

Q 値が決定された後、共振パラメータは次のように得られます。

$$C_r = \frac{1}{2\pi Q \cdot f_o \cdot R_{ac}} \quad (18)$$

$$L_r = \frac{1}{(2\pi f_o)^2 C_r} \quad (19)$$

$$L_p = m \cdot L_r \quad (20)$$

(設計例)

ステップ -2 で算出された通り、最小入力電圧 (V_{IN}^{\min}) での最大電圧利得 (M^{\max}) は 1.46 です。M はステップ -2 にて 4.75 と設定されており、 Q は図 13 のピーク利得曲線から 0.42 の値が得られています。

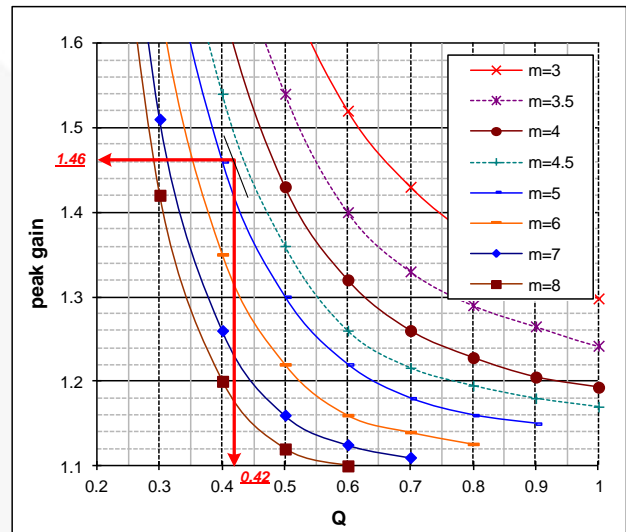


図 13. ピーク利得を用いた共振ネットワーク設計(達成可能な最大利得)

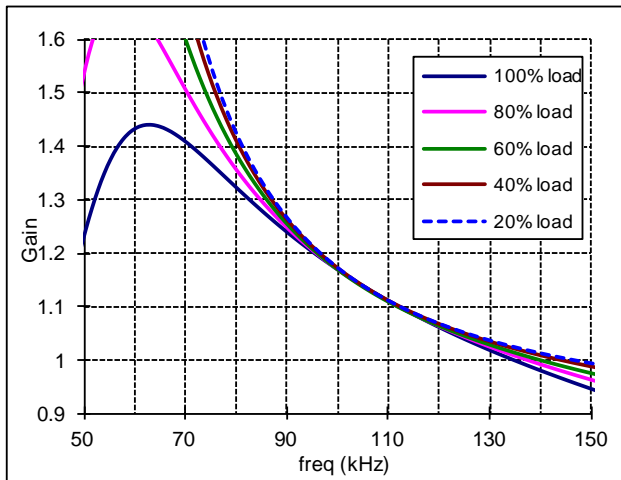
共振周波数を 106 kHz に選ぶと、共振成分は次のように決定されます。

$$C_r = \frac{1}{2\pi Q \cdot f_o \cdot R_{ac}} = 22.8nF, \quad L_r = \frac{1}{(2\pi f_o)^2 C_r} = 99\mu H$$

$$L_p = m \cdot L_r = 471\mu H$$

変圧器を構築する際、実際のパラメータは標準部品の値に合わせるため、次の様に調整されます。 $C_r=22\text{ nF}$ 、 $L_r=100\text{ }\mu\text{H}$ 、 $L_p=475\text{ }\mu\text{H}$ 、 $f_o=107\text{ kHz}$ です。

基本近似を用いた最終共振ネットワーク設計の利得曲線は次のように得られます。



基本近似を用いると、共振動作以下では実際のピーク利得よりも 10~15% 低いピーク利得しか得られないため、以下の要領で SIMPLIS シミュレーションを用いて実際の利得を確認します。シミュレーション結果は、75 kHz においては 300 V 入力が必要な最大利得が得られることを示しています。シミュレーション結果は、公称入力電圧と最大負荷条件におけるスイッチング周波数は 110 kHz であることを示しています。

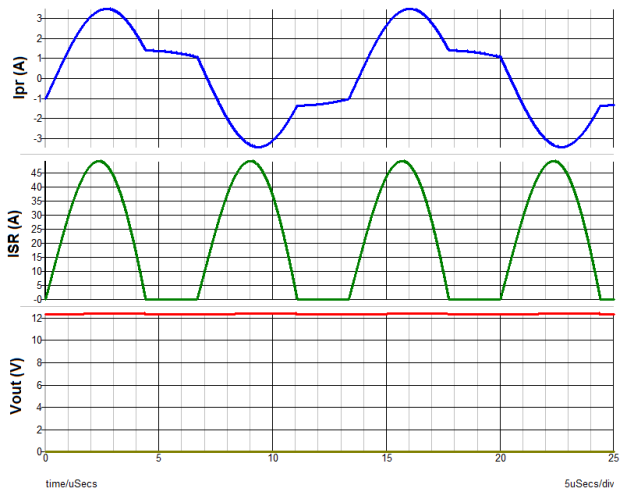


図 14. $V_{IN}=300\text{ V}$, $f_s=75\text{ kHz}$, $P_O=250\text{ W}$ におけるシミュレーション

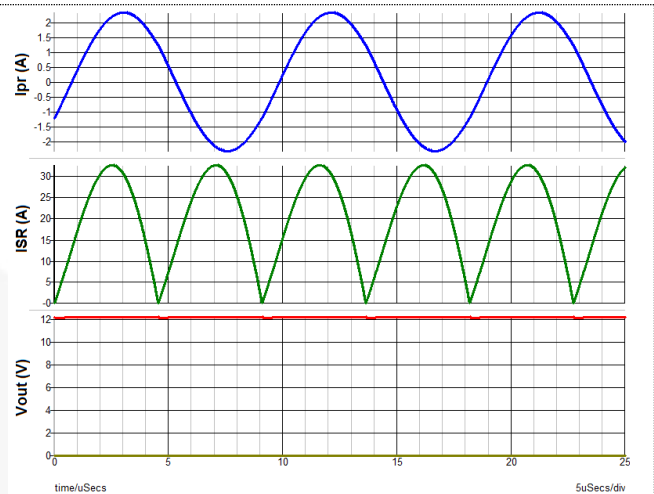


図 15. $V_{IN}=400\text{ V}$, $f_s=110\text{ kHz}$, $P_O=250\text{ W}$ におけるシミュレーション

[ステップ-6] 変圧器の設計

図 16 は LLC 共振コンバーターにおける変圧器の励磁電流を示します。最大磁束を B_{max} 未満に抑えるために必要な一次側の最小巻数は、次式より得られます。

$$N_p^{\min} = \frac{n(V_o + V_F)}{4f_o \cdot M_V \cdot B_{\max} \cdot A_e} \quad (21)$$

A_e は変圧器の磁心の断面積を m^2 で表し、 ΔB は図 16 に示されるように最大磁束密度のスイングをテスラで表しています。参照データが存在しない場合は、磁心損失を抑えるために、 $\Delta B=0.2\sim 0.3\text{ T}$ を用いてください。二次側の漏れインダクタンスが原因で、仮想利得 M_V が導入されている点に注意してください。(図 8 を参照してください)。

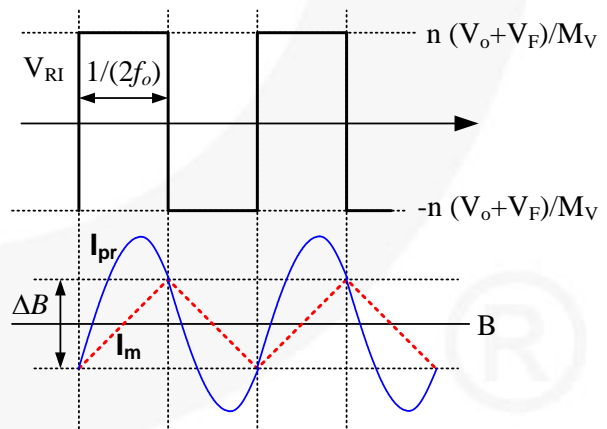


図 16. 磁束密度スイング

一次側の巻数が N_p^{\min} より大きくなるよう、適切な二次側の巻数を以下の要領で選んでください。

$$N_p = n \cdot N_s > N_p^{\min} \quad (22)$$

一次側と二次側の巻線に用いるワイヤ規格は、公称入力電圧における RMS 電流に基づいて決定され、次式から求められます。

$$I_{PR}^{RMS} \cong \sqrt{\left[\frac{\pi I_o}{2\sqrt{2}n}\right]^2 + \left[\frac{n(V_o + V_F)}{4\sqrt{2}f_o M_V (L_p - L_r)}\right]^2} \quad (23)$$

$$I_{SEC}^{RMS} \cong \frac{\pi I_o}{4} \quad (\text{トランスにつき}) \quad (24)$$

(設計例) ETD44 コア ($A_e=172\text{mm}^2$) を変圧器に選びます。変圧器の磁心損失を減らすために、 B_{\max} は 0.1 T とします。これより変圧器の一次側最小巻数は次式のように表せます。

$$N_p^{\min} = N_p^{\min} = \frac{n(V_o + V_F)}{4f_o \cdot M_V \cdot B_{\max} \cdot A_e} = 26.2 \text{ turns}$$

$$N_p = n \cdot N_s = 2 \times 17.5 = 35 > N_p^{\min}$$

公称入力電圧における変圧器巻線の RMS 電流は次式から得られます。

$$I_{PR}^{RMS} \cong \sqrt{\left[\frac{\pi I_o}{2\sqrt{2}n}\right]^2 + \left[\frac{n(V_o + V_F)}{4\sqrt{2}f_o M_V (L_p - L_r)}\right]^2} = 1.53 \text{ A}$$

$$I_{SEC}^{RMS} \cong \frac{\pi I_o}{4} = 15.7 \text{ A}$$

[ステップ-7] 共振キャパシタの選択

図 17 は様々な動作条件における一次側電流波形（共振キャパシタ電流）を示します。共振キャパシタを選ぶ際、キャパシタに大きな電流が流れるため、電流定格を考慮する必要があります。公称入力電圧において共振キャパシタを通過する RMS 電流は式 (23) を用いて得られます。

公称入力電圧と公称負荷条件における共振キャパシタの最大電圧は次のように表せます。

$$V_{CR,NRM}^{\max} \cong \frac{V_{IN}^{\max}}{2} + \frac{I_O}{4f_{SW}n \cdot C_R} \quad (25)$$

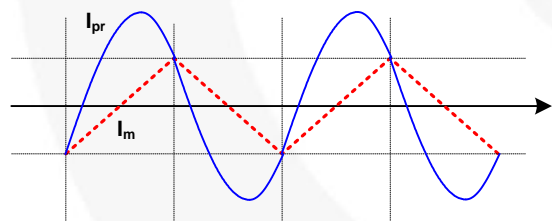
共振キャパシタの電圧定格は各コーナー条件における最大電圧に基づいて決定します。

公称入力電圧における共振キャパシタの最大電圧および電流条件に応じた出力は次式のように表せます。

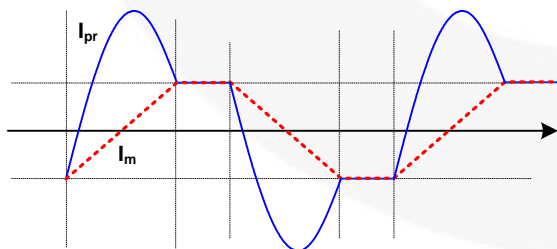
$$V_{CR,OPC}^{\max} \cong \frac{V_{IN}^{\max}}{2} + \frac{I_{O,OPC}}{4f_{SW}n \cdot C_R} \quad (26)$$

最小入力電圧と公称負荷条件における共振キャパシタの最大電圧は次式のように表せます。

$$V_{CR,VINMIN}^{\max} \cong \frac{V_{IN}^{\min}}{2} + \left[\frac{I_O}{4f_{SW}n} + n \frac{(V_O + V_F)}{4M_V L_m f_o} \cdot \left(\frac{1}{2f_{SW}} - \frac{1}{2f_o} \right) \right] \frac{1}{C_R} \quad (27)$$



(a) Normal operation with nominal V_{IN}



(b) Below resonance operation with lower V_{IN} during holdup time

図 17. 様々な動作条件における LLC 共振コンバータの一次側電流波形

(設計例)

[ステップ-7] において、共振キャパシタの RMS 電流は次式より算出されます。

$$I_{PR}^{RMS} = 1.53A$$

公称入力電圧と公称負荷条件における共振キャパシタの最大電圧は次式のように得られます。

$$V_{CR,NRM}^{\max} \cong \frac{V_{IN}^{\max}}{2} + \frac{I_O}{4f_{SW}n \cdot C_R} = 317V$$

OCP レベルを公称出力電流の 150% に設定することで、公称入力電圧における共振キャパシタの最大電圧および電流条件に応じた出力は次式のように得られます。

$$V_{CR,OPC}^{\max} \cong \frac{V_{IN}^{\max}}{2} + \frac{I_{O,OPC}}{4f_{SW}n} = 376V$$

最小周波数を 75 kHz に設定することで、最小入力電圧と公称負荷条件における共振キャパシタの最大電圧は次のように表せます。

$$V_{CR}^{\max} \cong \left[\frac{I_O}{2f_{SW}n} + n \frac{(V_O + V_F)}{4M_V f_o (L_p - L_r)} \cdot \left(\frac{1}{2f_{SW}} - \frac{1}{2f_o} \right) \right] \frac{1}{C_R} + \frac{V_{IN}^{\min}}{2} = 434V$$

共振キャパシタには 800 VDC 定格の低 ESR フィルムキャパシタを選択されます。

[ステップ-8] 整流器ネットワークデザイン

変圧器の二次側にセンタータップの巻線が使用される場合、ダイオードの電圧ストレスは出力電圧の 2 倍になり、次式のように表せます。

$$V_D = 2(V_O + V_F) \quad (28)$$

各整流器ダイオードを通過する電流の RMS 値は次式のように表せます。

$$I_D^{RMS} = \frac{\pi}{4} I_O \quad (29)$$

一方で、出力キャパシタを通過するリップル電流は次式のように表せます。

$$I_{Co}^{RMS} = \sqrt{\left(\frac{\pi I_O}{2\sqrt{2}} \right)^2 - I_O^2} = \sqrt{\frac{\pi^2 - 8}{8}} I_O \quad (30)$$

出力キャパシタの電圧リップルは次式より得られます。

$$\Delta V_O \cong \frac{\pi}{2} I_O \cdot R_C + \frac{\frac{\pi}{2} I_O}{f_{SW} C_O} \times 0.067 \quad (31)$$

R_C は出力キャパシタの実効直列抵抗 (ESR) です。出

(設計例) 整流器ダイオードの電圧ストレスと電流ストレスは次の通りです。

$$V_{DS.SR} = 2(V_o + V_F) = 25V$$

$$I_{DS.SR}^{RMS} = \frac{\pi}{4} I_o = 15.7A$$

浮遊インダクタンスが原因で生じたオーバershoot 電圧を考慮し、100 V/20 A ショットキーダイオードを整流器用を選びます。

出力キャパシタの RMS 電流は次式のように表せます。

$$I_{Co}^{RMS} = \sqrt{\left(\frac{\pi I_o}{2\sqrt{2}}\right)^2 - I_o^2} = \sqrt{\frac{\pi^2 - 8}{8}} I_o = 9.64A$$

出力キャパシタには 4 つの 1800 μ F キャパシタが並列に用いられます。各キャパシタの電流定格と ESR はそれぞれ、3.1 Arms および 9 m Ω です。

出力キャパシタのリプル値は次式より算出されます。

$$\Delta V_o \cong \frac{\pi}{2} I_o \cdot R_C + \frac{2}{f_{sw} C_o} \times 0.067 = 73mV$$

[ステップ-9] 電流検知回路構成

FAN7688 は図 18 で示されるように、瞬間的なスイッチ電流とスイッチ電流の積分を読み取ります。FAN7688 が二次側に位置しているため、一次側の電流センシングには電流変圧器を用いるのが通常です。PROUT1 がローの場合、ICS ピンは内部リセット MOSFET によって 0 V にクランプされます。反対に、PROUT1 がハイの場合、ICS ピンはクランプされず、内蔵キャパシタ (C_{ICS}) は R_{ICS} 抵抗両端の電位差によって充電または放電されます。FAN7688 は RC フィルターを用いて擬似積分を構成するため、電流検知抵抗両端の電圧 (V_{SENSE}) が常に V_{ICS} より大きくなるようにして V_{ICS} が確実に一定に上昇するよう、電流センシング抵抗と電流トランスの巻数を設計する必要があります。図 19 にこの様子が示されます。図 21 は、PROUT1 (V_{CM}) の立下りエッジにおける V_{SENSE} と V_{ICS} ピーク電圧の比率に応じて擬似積分回路のエラーが変動する様子を示します。積分を正確に得るために、電流帯電用の C_{ICS} の値は V_{SENSE} に比例する必要があります。これは、 V_{SENSE} の値が V_{ICS} よりずっと大きく、 V_{SENSE} の全てが R_{ICS} の両端に印加されている状態で可能になります。これより、 V_{ICS} ピーク電圧と PROUT1 (V_{CM}) の立下りにおける V_{SENSE} の比率が小さいほど、より正確な積分が得られます。

V_{ICS} ピーク電圧と V_{CM} の比率が 0.5 より小さい場合、許容範囲の誤差 (約 10%) を持つ擬似積分状態が得ら

れられます。通常動作での V_{ICS} ピーク電圧が 1.2 V 未満であるため、VCM が 2.4 V 以上になるように、RCS1 と RCS2 を次の要領で選択します。

$$V_{CM} = \frac{n(V_o + V_F)}{M_V(L_p - L_r)} \cdot \frac{1}{4f_o} \cdot \frac{R_{CS1} + R_{CS2}}{n_{CT}} > 2.4V \quad (32)$$

公称入力電圧と最大負荷状態における一次側電流のピーク値は、次式のように得られます。

$$I_{PR}^{PK} \cong \sqrt{2} I_{PR}^{RMS} \quad (33)$$

R_{CS1} と R_{CS2} の比率は一次側過電流保護 (OCP) トリップポイントに基づいて選択できます。

$$I_{PR.OCP} \cdot \frac{1}{n_{CT}} \times R_{CS1} = 3.5V \quad (34)$$

理想の積分を得られていると仮定して、共振以上における V_{ICS} のピーク電圧は次式のように得られます。

$$V_{ICS}^{PK} = \left[\frac{N_s}{N_p} \cdot \frac{I_o}{2f_{sw}} \right] \times \frac{R_{CS1} + R_{CS2}}{n_{CT} \cdot R_{ICS}} \cdot \frac{1}{C_{ICS}} \quad (f_{sw} \geq f_o) \quad (35)$$

理想の積分を得られていると仮定して、共振以下における V_{ICS} のピーク電圧は次式のように得られます：

$$V_{ICS}^{PK} = \left[\frac{N_s}{N_p} \cdot \frac{I_o}{2f_{sw}} + n \frac{(V_o + V_F)}{4M_V L_m f_o} \cdot \left(\frac{1}{2f_{sw}} - \frac{1}{2f_o} \right) \right] \times \frac{R_{CS1} + R_{CS2}}{n_{CT} \cdot R_{ICS}} \cdot \frac{1}{C_{ICS}} \quad (\text{when } f_{sw} \leq f_o) \quad (36)$$

ICS ピンの内部放電トランジスタを考慮すると、 C_{ICS} の標準値は 1 nF となります。正確な積分を得るためには、1% 許容差のキャパシタが推奨されます。

V_{ICS} ピーク電圧と V_{CM} の比率が十分に小さくならない場合、図 21 に示される減衰率を式 (35) と (36) にて考慮する必要があります。

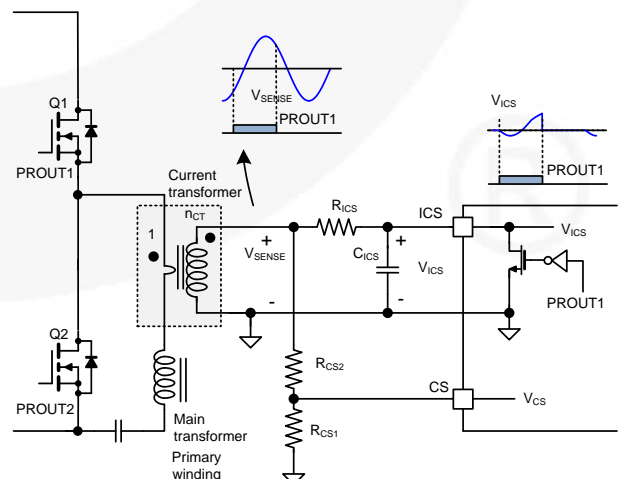


図 18. 通常な電流検知構成

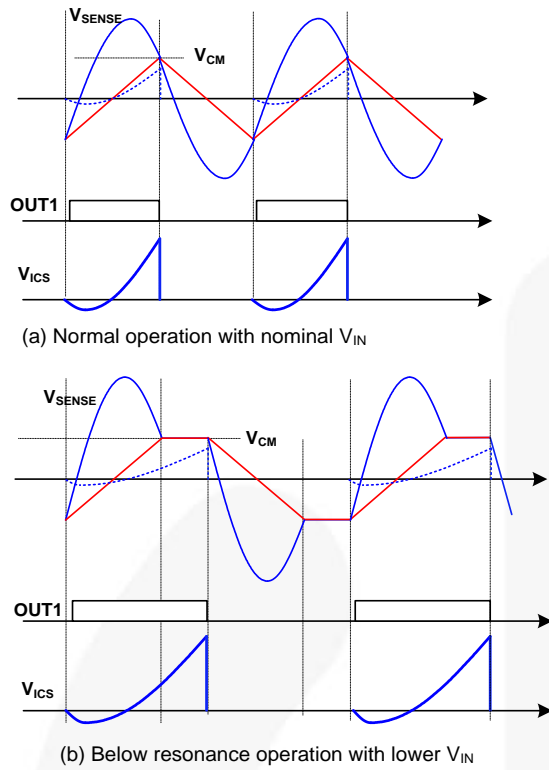
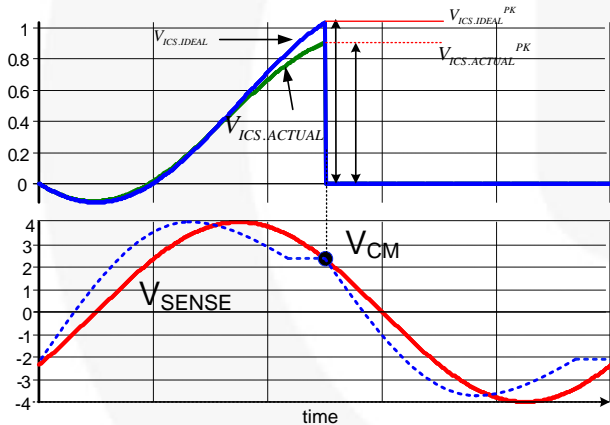
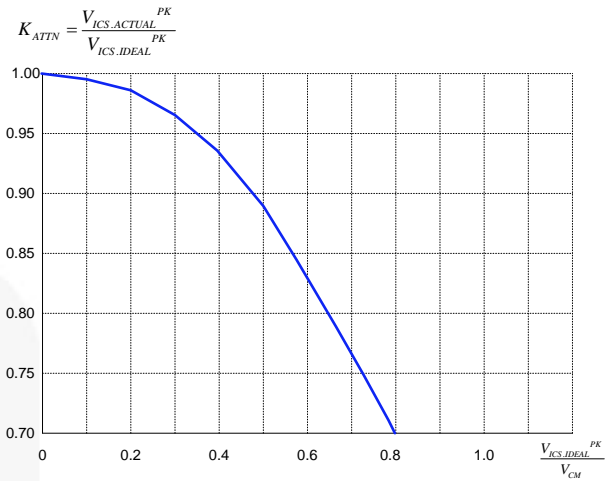


図 19. ICS ピン波形

図 20. $V_{ICS.IDEAL}^{PK}$ と $V_{ICS.ACTUAL}^{PK}$ の定義図 21. ICS ピン電圧減衰 vs. $V_{ICS.IDEAL}^{PK}/V_{CM}$

電流検知電圧 (V_{ICS}) の積分のピーク値は、図 22 に示されるように、LLC 共振コンバーターの平均入力電流に比例します。ゆえに、SR 回路の起動を判断する際の負荷条件は、入力電流制限用しきい値に該当している定格電力の割合に基づいた、最大負荷条件のパーセンテージ (%) として決定されます。一般的に、公称負荷条件の 120% が過電流制限トリップポイントに使用されます。SR 回路は公称負荷の 15% と 7.5% にてそれぞれ起動/停止とされます。もし、公称負荷条件の 140% が過電流制限トリップポイントに使用された場合、SR 回路は公称負荷の 17.5% と 8.75% にてそれぞれ起動/停止にされます。SR 回路の起動/停止点を増加させずに、より高い過電流制限値を得るためには、ICS ピン電圧にスロープを追加します。このテクニックは、一般的にはより長いホールドアップ時間の場合に使用されます。特定のスロープ補償抵抗において、ICS ピン電圧に追加されたスロープは次式のように表せます。

$$V_{ICS.SLP} = \frac{5V}{R_{SLP}C_{ICS}} \cdot \frac{1}{2f_{SW}} \quad (37)$$

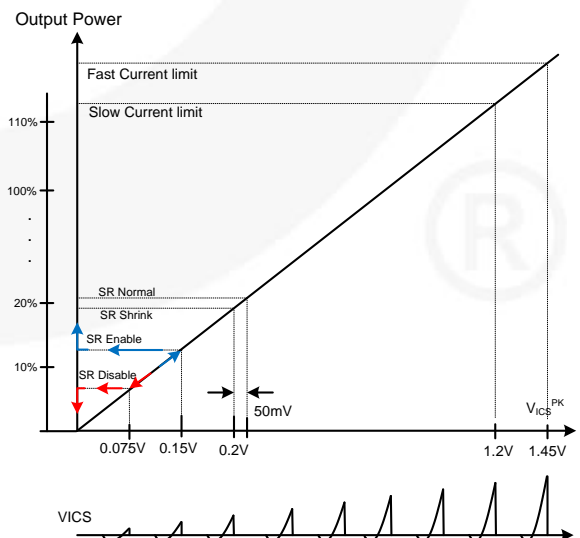


図 22. 負荷条件と ICS ピン電圧

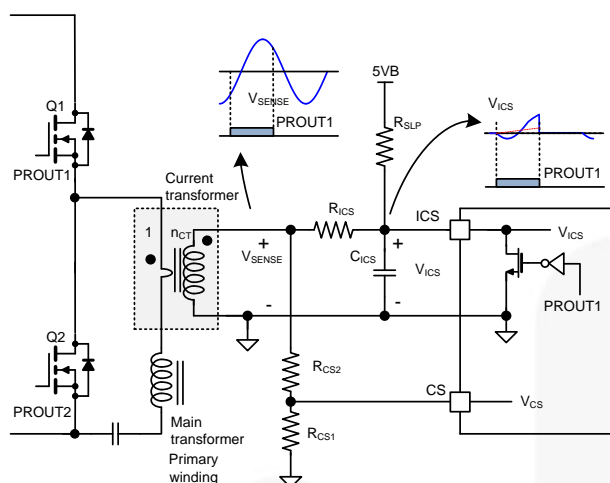


図 23. スロープ補償付きの電流検知構成

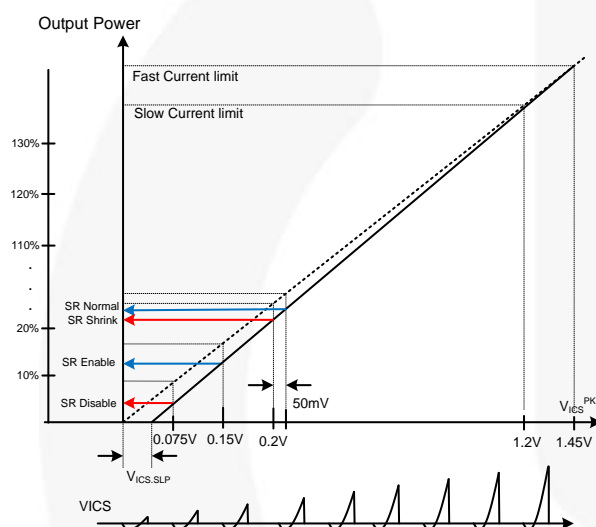


図 24. スロープ補償が追加された際の負荷条件と ICS
ピン電圧

(設計例) 巻線比 50 (n_{CT}) の電流変圧器を用いる場合、 R_{CS1} と R_{CS2} の和の推奨される最小値は次式のように表せます。

$$R_{CS1} + R_{CS2} > \frac{2.4 \cdot M_V (L_p - L_r) \cdot 4 f_O n_{CT}}{n(V_O + V_F)} = 99 \Omega$$

これより、 R_{CS1} と R_{CS2} の和は $100\ \Omega$ と選択されます。

公称入力電圧と最大負荷条件における一次側電流のピーク値は、次式のように表せます。

$$I_{PR}^{PK} \cong \sqrt{2} I_{PR}^{RMS} = 2.16A$$

一次側の OCP を 5.5 A に設定することで、次の値が得られます。

$$R_{CS1} = 3.5V \frac{n_{CT}}{I_{PR OCP}} = 31.8\Omega$$

200 k Ω スロープ補償抵抗を用いる場合、ICS ピン電圧に追加されたスロープは次式のように表されます。

$$\frac{5V}{R_{SLP}C_{ICS}} \cdot \frac{1}{2f_{SW}} V_{ICS.SLP} = \frac{5V}{R_{SLP}C_{ICS}} \cdot \frac{1}{2f_{SW}} = 0.11V$$

1.2 V における V_{ICS} の減衰率が 0.9 (図 21 において $x=1.2/2.43$ 時の値より) だと仮定すると、公称入力電圧において 30 A の過負荷保護と設定する適切な R_{ICS} 抵抗は次のように表せます。

$$R_{ICS} = \left[\frac{N_S}{N_P} \cdot \frac{I_{O.OLP}}{2f_{SW}} \right] \times \frac{(R_{CS1} + R_{CS2}) \cdot 0.90}{n_{CT} \cdot (1.2 - V_{ICS.SLP})} \cdot \frac{1}{C_{ICS}}$$

$$= 12.8 k\Omega$$

1.45 V における VICS の減衰率が 0.82 (図 21 において $x=1.45/2.43=0.588$ 時の Y 軸の値より) だと仮定すると、ホールドアップ時間中の最低入力電圧における VICS ピーク電圧は次のように表せます。

$$V_{ICS}^{PK} = \left[\frac{N_s}{N_p} \cdot \frac{I_O}{2f_{SW}} + n \frac{(V_O + V_F)}{4M_V I_m f_O} \cdot \left(\frac{1}{2f_{SW}} - \frac{1}{2f_O} \right) \right] \\ \times \frac{R_{CS1} + R_{CS2}}{n_{CT} \cdot R_{ICS}} \cdot \frac{0.82}{C_{ICS}} + \frac{5V}{R_{SLP} \cdot C_{ICS}} \cdot \frac{1}{2f_{SW}} = 1.45V$$

[ステップ-10] ソフトスタートキャパシタ

ソフトスタート時間は、ソフトスタートキャパシタを用いて次式のように設定できます。

$$T_{SS} = \frac{C_{SS} \times 2.4V}{I_{SS}} \quad (38)$$

ソフトスタート時間が短すぎると、LLC 共振コンバータの入力からの突入電流が大きくなりすぎ、起動時に過負荷保護機能が働いてしまいます。それゆえ、ソフトスタート時間は出力キャパシタの充電時間より長くなるように、次式のように設定します。

$$T_{SS} = \frac{C_{SS} \times 2.4V}{I_{SS}} > \frac{C_{OUT} \cdot V_O}{I_{O,OLP} - I_O} \quad (39)$$

(設計例) 出力キャパシタは合計で 7200 μF です。すると、ソフトスタート時間は次のようになります。

$$T_{SS} = \frac{C_{SS} \times 2.4V}{I_{SS}} > \frac{C_{OUT} \cdot V_O}{I_{O,OLP} - I_O} = 9ms$$

ソフトスタート時間を 50 ms と選択すると、ソフトスタートキャパシタは次式より得られます。

$$C_{SS} = \frac{T_{SS} I_{SS}}{2.4} = 833nF$$

最終設計には、820 nF の標準キャパシタ値が選択されます。

[ステップ-11] 最小周波数設定

最小スイッチング周波数は、タイミングキャパシタ電圧 (V_{CT}) と内部 3 V 基準電圧を比較することで、図 25 の要領で決定されます。タイミングキャパシタ電圧の上昇スロープが F_{MIN} ピンに接続された抵抗 (R_{FMIN}) によって決定されるため、最小スイッチング周波数は次式のように表せます。

$$f_{SW,MIN} = 100kHz \times \frac{10k\Omega}{R_{FMIN}} \quad (40)$$

プログラマブルスイッチング周波数の最小値は、内部の 40 MHz クロックで動作するカウンタ回路によって決まります。10 ビットカウンタが用いられているため、デジタル発信器から出力されるスイッチング周波数の最小値は、39 kHz ($40 \text{ MHz}/1024=39 \text{ kHz}$) となります。ゆえに、 R_{FMIN} の最大許容値は 25.5 k Ω となります。

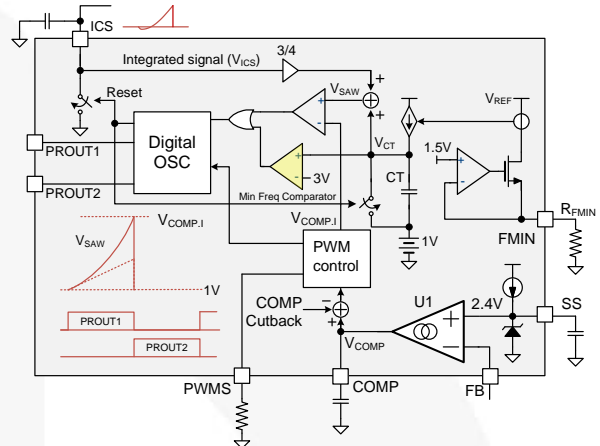
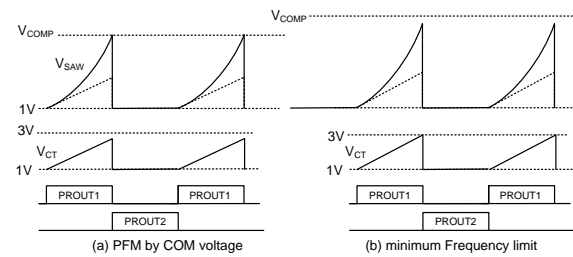


図 25. 最小スイッチング周波数設定

(設計例) ホールドアップ時間中の、最小入力電圧と最大負荷条件における周波数は、[ステップ-5] における SIMPLIS シミュレーション結果から 75 kHz となります。バラつきを考慮してマージンを取り、FAN7688 の最小周波数は 67 kHz を選択します。すると、 R_{FMIN} は次式のように得られます。

$$R_{FMIN} = 100kHz \times \frac{10k\Omega}{f_{SW,MIN}} = 14.9k\Omega$$

最終設計には、15 k Ω の標準抵抗値が選択されます。

[ステップ-12] PWM モード初期レベル設定

FAN7688 は、図 26 に示されるように、軽負荷の際は PFM がパルス幅変調 (PWM) に切り替わるハイブリッド制御を採用しています。エラーアンプ電圧 (V_{COMP}) が PWM モードの閾値以下の場合、内部 COMP 信号はしきい値レベルにてクランプされ、PFM モードから PWM モードに切り替わります。PWM モードにおいては、スイッチング周波数はクランプされた内部 COMP 電圧により固定されており、デューティサイクルは COMP 電圧と PWM モードのしきい値電圧の差分により決定されます。それゆえ、 V_{COMP} が PWM モードしきい値以下に低下するにつれてデューティサイクルは減少し、それにより図 26 で示されるように軽負荷条件でのスイッチング周波数が制限されます。PWM モードしきい値 ($V_{COMP,PWM}$) は PWMS ピン上の抵抗を用いて 1.5 V と 1.9 V の間で調整することが可能です。

PWM モードしきい値電圧が決定されると、PWM モードにおけるスイッチング周波数は次式のように表せます。

$$f_{SW.PWM} \cong \frac{2}{V_{COMP.PWM} - 1} \cdot f_{MIN} \quad (41)$$

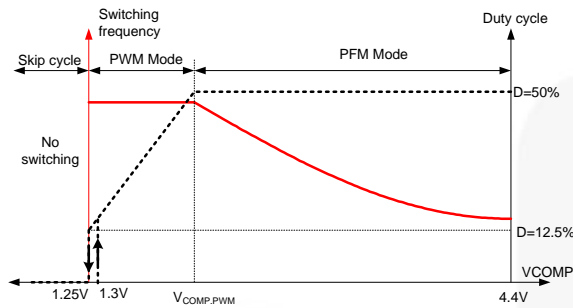


図 26. COMP 電圧に伴うモード切替り

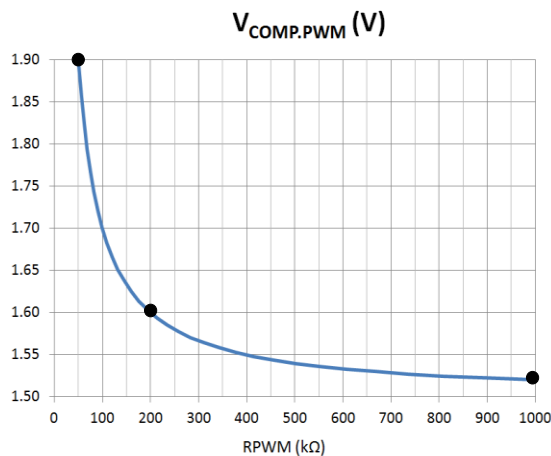


図 27. PWM モード切替りレベル設定

(設計例) $V_{COMP.PWM}=1.5\text{ V}$ の状態で、PWM モードにおけるスイッチング周波数は次式のように表せます。

$$f_{SW.PWM} \cong \frac{2}{V_{COMP.PWM} - 1} \cdot f_{MIN} = 268\text{ kHz}$$

R_{PWM} は $1\text{ M}\Omega$ に選択されています。

[ステップ-13] デッドタイム設定

一次側ゲートドライブ信号 (PROUT1 と PROUT2) と二次側 SR ゲートドライブ信号 (SROUT1 と SROUT2) 間のデッドタイムは、図 28 と図 29 に示されるように、(RDT ピン) を通じて、スイッチ電流源を用いて調整します。5V バイアスが有効になると、RDT ピン電圧は上昇します。RDT ピン電圧が 1.4V に達すると、 C_{DT} の電圧は内部電流源 I_{DT} により、1V まで放電されます。そこで I_{DT} はディセーブル状態になり、RDT ピン電圧は RDT 抵抗により再度充電されます。図 29 で示される通り、RDT ピン電圧が 1V から 3V へ上昇するために必要な時間 (T_{SET1}) の $1/64$ が二次

側 SR ゲートドライブ信号間のデッドタイムを決定します。

続いて、スイッチ電流源 I_{DT} がイネーブル状態になり、RDT ピン電圧は再度放電されます。RDT ピン電圧が 3V から 1V へ降下するために必要な時間 (T_{SET2}) の $1/32$ が、一次側ゲートドライブ信号間のデッドタイムを決定します。RDT 電圧が 1V へ降下した後、電流源 I_{DT} は 2 度目のディセーブル状態となり、RDT 電圧が 5V まで荷電できるようになります。

表 10 は推奨される R_{DT} と C_{DT} 定数値を用いてプログラムされた、SROUT と PROUT のデッドタイムを示します。時間が内部の 40 MHz クロック信号を用いているため、デッドタイム設定の単位は 25 ns です。よって、最小デッドタイムと最大デッドタイムは、それぞれ 75 ns と 375 ns に制限されます。回路パラメータの許容誤差を考慮し、安定した SR 動作を保証するために、特に SR デッドタイムに関しては 75 ns 未満のデッドタイムは推奨されません。

一次側 MOSFET に必要なデッドタイムは次式より得られます。

$$T_{D.PROUT} > \frac{\pi}{2} \cdot \frac{V_{IN}^{max} \cdot 2C_{OSS}}{I_{CM}} \quad (42)$$

C_{OSS} は一次側 MOSFET の実効出力キャパシタであり、 I_{CM} は次式に示されるように励磁電流のピーク値です。

$$I_{CM} = \frac{N_p}{N_s} \cdot \frac{V_o + V_F}{(L_p - L_r)} \cdot \frac{1}{4f_o} \quad (43)$$

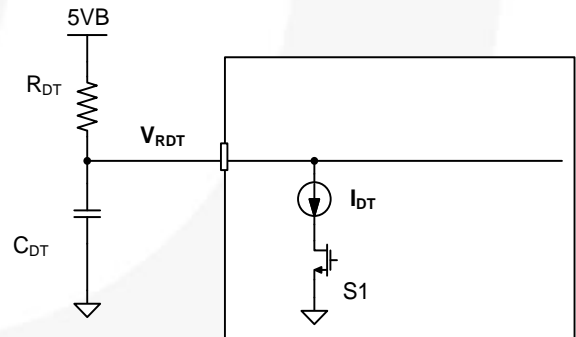


図 28. RDT ピンの内部電流源

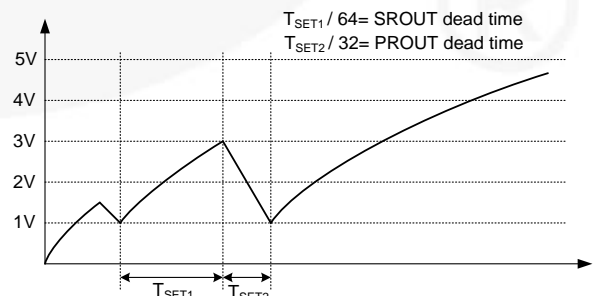


図 29. RDT ピンの動作モード

PROUT と SROUT のデッドタイム設定

	C _{DT} =180pF		C _{DT} =220pF		C _{DT} =270pF		C _{DT} =330pF		C _{DT} =390pF		C _{DT} =470pF		C _{DT} =560pF	
R _{DT}	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)
28k	75	375	75	375	75	375	100	375	125	375	150	375	175	375
30k	75	250	75	325	100	375	100	375	125	375	150	375	175	375
33k	75	200	75	250	100	300	125	375	150	375	175	375	200	375
36k	75	175	75	200	100	250	125	325	150	375	175	375	225	375
40k	75	150	100	175	125	225	150	275	175	325	200	375	250	375
44k	75	125	100	150	125	200	150	250	175	300	225	350	275	375
48k	100	125	125	150	150	175	175	225	200	275	250	325	300	375
53k	100	100	125	125	150	175	200	200	225	250	275	300	325	375
58k	125	100	150	125	175	150	200	200	250	250	300	300	350	350
64k	125	100	150	125	175	150	225	200	275	225	325	275	375	325
71k	150	100	175	125	200	150	250	175	300	225	350	250	375	325
78k	150	100	175	100	225	150	275	175	325	200	375	250	375	300
86k	175	75	200	100	250	125	300	175	375	200	375	250	375	300
94k	175	75	225	100	275	125	325	175	375	200	375	225	375	275
104k	200	75	250	100	300	125	375	150	375	200	375	225	375	275
114k	225	75	275	100	325	125	375	150	375	175	375	225	375	275
126k	250	75	300	100	375	125	375	150	375	175	375	225	375	275
138k	275	75	325	100	375	125	375	150	375	175	375	225	375	250
152k	300	75	350	100	375	125	375	150	375	175	375	225	375	250

(設計例) 励磁電流のピーク値は次のように得られます。

$$I_{CM} = \frac{N_p}{N_s} \cdot \frac{V_o + V_F}{(L_p - L_r)M_V} \cdot \frac{1}{4f_o} = 1.21A$$

FCB20N60 が一次側に使用されると仮定し、実効出力キャパシタは 165 pF となります。一次側 MOSFET に必要な最小デッドタイムは次式のように得られます。

$$T_{D,PROUT} > \frac{\pi}{2} \cdot \frac{V_{IN}^{max} \cdot 2C_{OSS}}{I_{CM}} = 170ns$$

負荷変動と漂遊キャパシタンスに対して安定した ZVS 動作を保証するために、一次側 MOSFET には 350 ns がデッドタイムとして選択されています。

二次側 SR には、200 ns のデッドタイムが選択されています。

C_{DT}=470 pF と選ぶことにより、RDT は 43 kΩ が選ばれます。

[ステップ-14] SR ドレイン電圧センシング

各スイッチングサイクルにおける SR1 と SR2 の SR 導通時間は (SR1DS ピン) を用いて測定されます。100 ns の RC 時定数から生じる SR1DS 電圧およびその遅延信号は、図 30 のように比較されています。SR が導通している間、SR1DS 電圧は図 31 に示される通り、アースまたは高電圧レール (出力電圧の 2 倍) にクランプされます。一方で、SR1DS 電圧はスイッチング転移が起こると、素早く変化します。SR MOSFET の両方がオフになると、SR1DS 電圧は発振します。SR1DS 電圧が立ち上がりエッジで 0.25 V / 100 ns より速く、立下りエッジで 0.2 V / 100 ns より速く変化すると、SR 導通状態のスイッチング転移が検出されます。検出されたスイッチング転移を元にして、FAN7688 は次のスイッチングサイクルの SR 電流ゼロクロスのタイミングを予想します。RC 時定数が原因で発生した 100 ns の検知遅延は、SR の正確なゲートドライブを実現するための内部タイミング検出回路によって補正されます。

図 31 と図 32 には、他の必要な波形と合わせて、SR1DS ピン電圧の通常な波形が示されています。SR1DS ピンの電圧定格が 4 V のため、分圧器を適切に設計し、次の要領で、過電圧がピンに印加されないようにします。

$$R_{DS2} > \left(\frac{2V_o}{4} - 1\right) \cdot R_{DS1} \quad (44)$$

ノイズ耐性を改善するために、追加のバイパスキャパシタ (C_{DS}) を SR1DS ピンに接続することも可能です。しかし、SR 電流ゼロクロス検出を適切に行うためには、バイパスキャパシタと分圧抵抗から生成された等価時定数は、検出回路の内部 RC 時間定数 (100 ns) より小さくする必要があります。

$$C_{DS} < \frac{100ns}{(R_{DS1} // R_{DS2})} \quad (45)$$

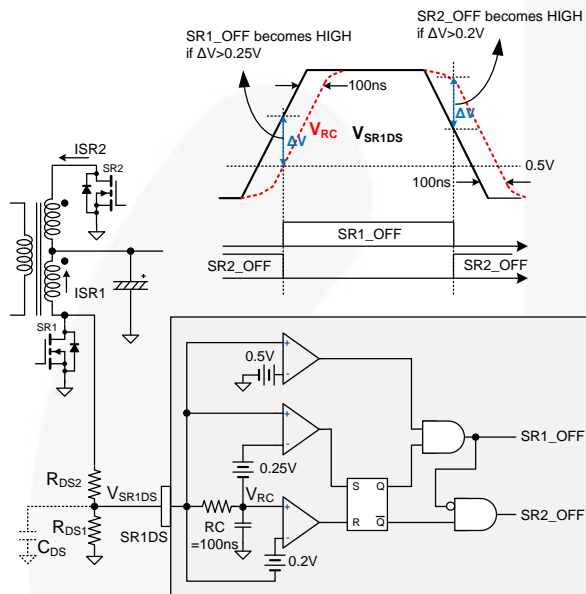


図 30. SR1DS ピンによる SR 導電検出

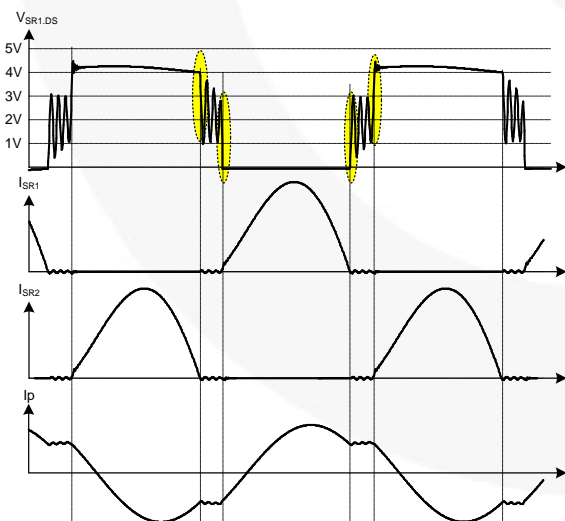


図 31. 共振動作以下での SR 導電検出波形

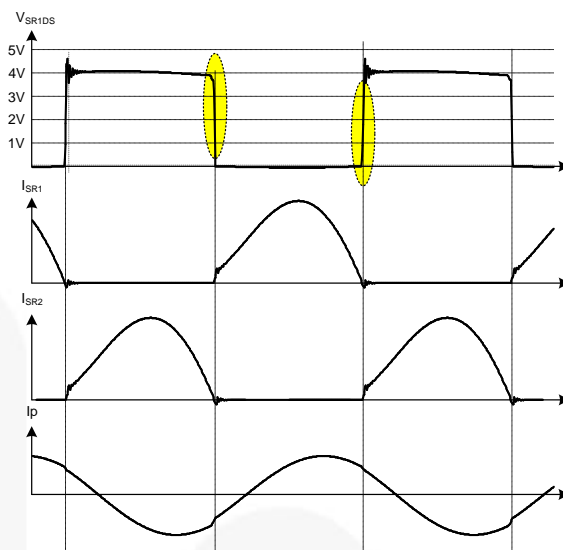


図 32. 共振動作以上の SR 導電検出波形

(設計例) R_{DS1} に $2.7\text{ k}\Omega$ を選択すると、最小 R_{DS2} は以式のように得られます。

$$R_{DS2} > \left(\frac{2V_o}{4} - 1\right) \cdot R_{DS1} = 14.2\text{ k}\Omega$$

$R_{DS2}=15\text{ k}\Omega$ に選択した後、 C_{DS} における最大フィルタ容量は次式のように得られます。

$$C_{DS} < \frac{100ns}{(R_{DS1} // R_{DS2})} = 44\text{ pF}$$

これより、 C_{DS} には、 33 pF が選択されます。

設計の総括

図 33 は設計例の回路図を示します。ETD44 が変圧器に使用され、共振インダクターは漏れインダクタンスを用いて実装されています。

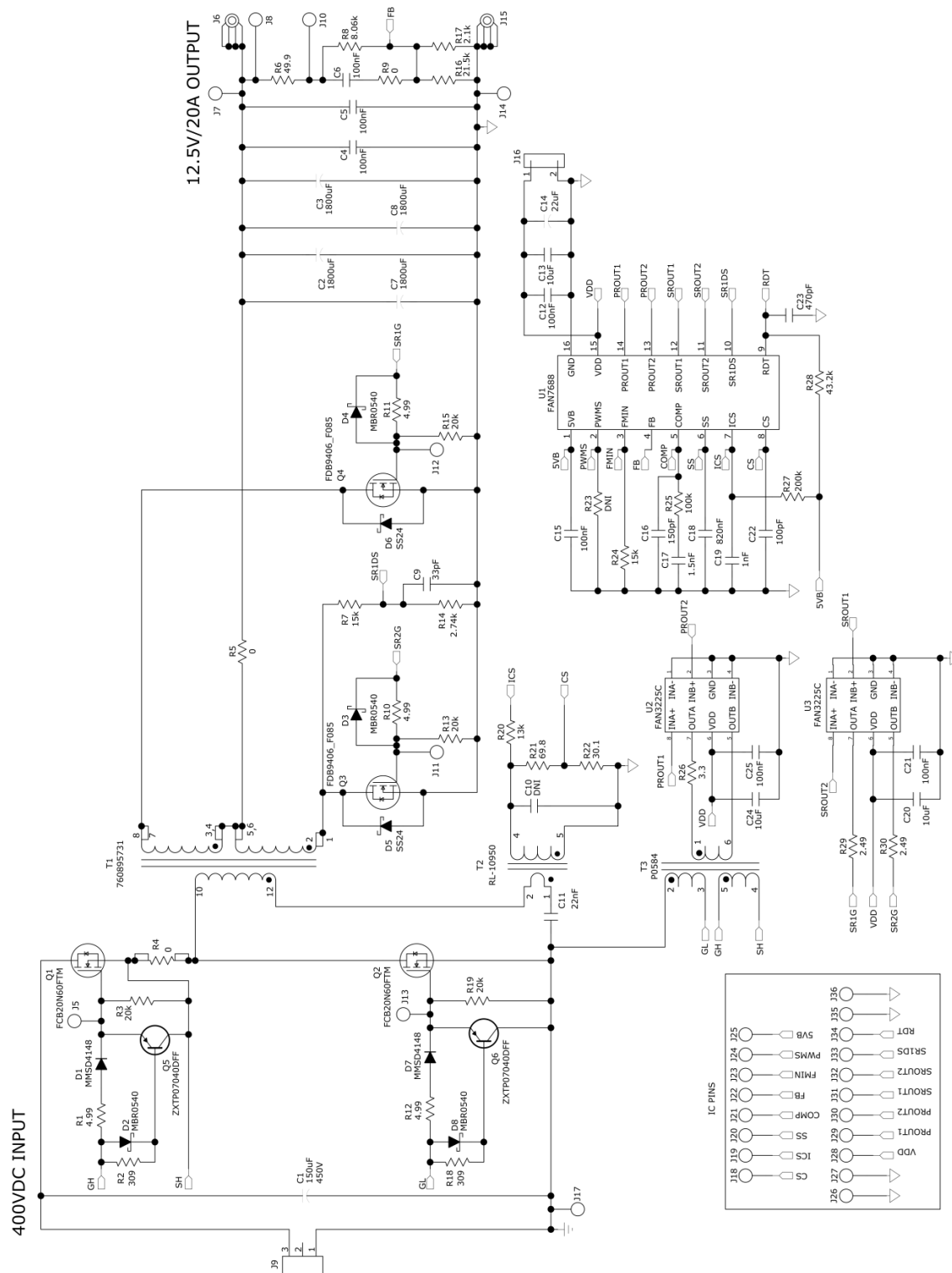


図 33. FAN7688 を用いたハーフブリッジ型 LLC 共振コンバーターの最終回路図

Würth Elektronik (www.we-online.com) の 760895731 は Digikey から入手可能な LLC 用トランスです。共振インダクタンス（漏れインダクタンス）と励磁インダクタンスを一つの磁性部品にまとめるため、分割ボビン型が使用されています。

- コア : ETD44 ($A_e=172 \text{ mm}^2$)
- ボビン : 16 ピン TH
- 励磁インダクタンス : $475 \mu\text{H}$, $\pm 10\%$
- 漏れインダクタンス : $100 \mu\text{H}$, $\pm 10\%$

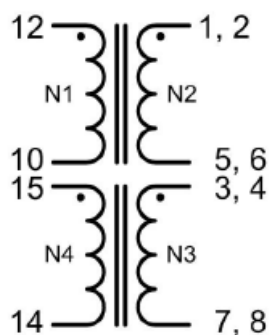


図 34. 評価ボードの LLC トランスの構成 (T1)

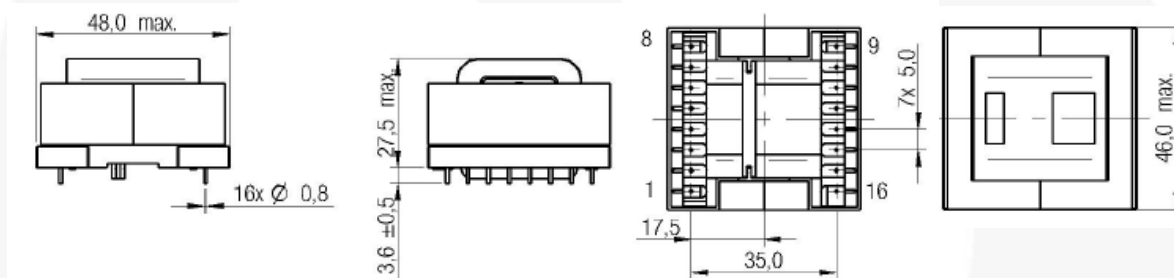


図 35. Würth 760895731 寸法図（寸法は mm 単位）

表 2. Würth 760895731 電気仕様

Properties	Test conditions		Value	Unit	Tol.
Inductance	100 kHz/ 100 mV	L	475	μH	$\pm 10\%$
Turns ratio		n	35 : 2 : 2 : 3		$\pm 3\%$
Saturation current	$ \Delta L/L < 20\%$	I_{sat}	5.0	A	typ.
DC Resistance 1	@ 20°C	R_{DC1}	128	$\text{m}\Omega$	max.
DC Resistance 2	@ 20°C	R_{DC2}	4.0	$\text{m}\Omega$	max.
DC Resistance 3	@ 20°C	R_{DC3}	4.0	$\text{m}\Omega$	max.
DC Resistance 4	@ 20°C	R_{DC4}	192	$\text{m}\Omega$	max.
Leakage inductance	100 kHz/ 100 mV	L_S	100	μH	$\pm 10\%$
Insulation test voltage	W1,4 => W2,3	U_T	4000	V (AC)	

免責事項

フェアチャイルドセミコンダクターは、信頼性、機能、設計を向上させるために、更なる通告なしに、ここに記載したあらゆる製品に変更を加える権利を留保します。フェアチャイルドは、ここに記載した製品または回路の適用や使用から生じるいかなる責任も負わず、特許権に基づくライセンスや他者の権利を譲渡することはありません。

生命維持の方針

フェアチャイルドセミコンダクター社長の明示的な書面による合意が無い限り、フェアチャイルドの製品を生命維持装置およびシステムの重要な部品として使用することは認可されていません。

本規約内の定義：

1. 生命維持装置またはシステムとは、(a) 人体への手術による移植を意図したもの、または (b) 生命を維持し、(c) ラベルに表示された指示に従って適切に使用されたときに正常に機能しない場合、使用者に重大な傷害が発生することが合理的に予想されるもののことです。
2. 生命維持装置またはシステム内の重要な部品とは、正常に機能しない場合、生命維持装置またはシステムに故障が発生すること、および安全性もしくは有効性に影響を与えることが合理的に予想されるもののことです。

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada

Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910

Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local
Sales Representative