



Is Now Part of



ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

アプリケーションノート AN-9044_JA

スマートパワーモジュール ミニDIP モーションSPM® (SMP3 V4) ユーザーズガイド



**Application Engineering Part
Motion Control System Team
HV PCIA
フェアチャイルドセミコンダクター**

目次

1. 概要	4
1.1 概要.....	4
1.2 ミニDIP SPM デザインコンセプト	4
1.3 ミニDIP SPMテクノロジー.....	5
1.4 ミニDIP SPMインバータードライバーの利点.....	7
1.5 まとめ	9
2. ミニDIP SPM 製品概要	10
2.1 型番情報	10
2.2 製品ラインアップ	10
2.3 アプリケーション	10
2.4 パッケージ構造.....	11
3. 外形およびピン配置	12
3.1 外形図.....	12
3.2 入出力端子の機能説明.....	16
3.3 ダミー端子.....	19
4. 内部回路と機能	20
5. 絶対最大定格	22
5.1 電氣的最大定格	22
6. インターフェース回路	24
6.1 入力/出力 信号インターフェース.....	24
6.2 標準インターフェース回路例	26
6.3 シャント抵抗 および スナバ・コンデンサの推奨配線パターン.....	28
7. 機能と保護回路	29
7.1 SPM機能と制御信号電源電圧.....	29
7.2 低電圧保護回路.....	30
7.3 短絡保護回路.....	32
7.3.1 短絡保護回路タイミングチャート	32

7.3.2	シャント抵抗の選択.....	33
7.4	フォールト信号出力.....	36
7.5	過熱保護.....	37
8.	ブートストラップ.....	37
8.1	ブートストラップ回路の動作.....	37
8.2	ブートストラップコンデンサの初期充電.....	38
8.3	ブートストラップコンデンサの選択.....	38
8.4	等価抵抗15Ωを含むブートストラップダイオードの特性.....	39
8.5	PWM-インバータ動作におけるブートストラップコンデンサの充放電.....	40
8.6	推奨ブートストラップ回路とパラメータ.....	41
9.	電力損失と放熱特性.....	42
9.1	SPMの電力損失.....	42
9.1.1	導電損失.....	42
9.1.2	スイッチング損失.....	43
9.2	熱抵抗.....	44
9.2.1	概略.....	44
9.2.2	測定方法.....	47
9.2.3	測定手順.....	48
9.3	接合部温度上昇と計算例.....	51
9.4	ヒートシンク デザインガイド.....	52
10.	パッケージ.....	56
10.1	ヒートシンク取り付け.....	56
10.2	取り扱い上の注意点.....	57
10.3	マーキング規格.....	59
10.4	パッケージ規格.....	61

注):

このアプリケーションノートを含め、その他のフェアチャイルド文書および広告資料において、以下の用語はそれぞれ互換性を持って使用されます。

DIP = SPM2, Mini-DIP (ミニDIP) = SPM3, Tiny-DIP (タイニイDIP) = SPM5, uMini-DIP (マイクロミニDIP) = SPM45H

1. 概要

1.1 概要

可変速モータ駆動の分野では『省エネルギー』或いは『静音動作』がキーワードになっています。また、低出力モータ向け制御では小型化、統合型、低コストへの要求が高まっています。これらのアプリケーションにおいてインバータを採用するに当たって最も考慮すべきことは駆動システム全体のコストパフォーマンスを最適化することです。言い換えれば、静音動作、高効率、小型、軽量、高機能、そして正確な制御を低コストで達成させることです。

これらの要求に応えるため、フェアチャイルドは小型、高機能、高効率なパワー半導体、『ミニDIP SPM(スマートパワーモジュール)』を開発しました。ミニDIP SPMを用いたインバータは、洗濯機、エアコン、冷蔵庫、水中ポンプなど低出力モータアプリケーション向けのモータドライバにおいて従来のディスクリット方式によるインバータに取って代わるソリューションと考えられます。

ミニDIP SPMは最適化された保護回路とIGBTのスイッチング特性に最適化したドライバー回路を統合しています。内蔵された低電圧誤動作防止回路と短絡保護回路によりシステムの信頼性が向上しており、高速の高電圧ゲートドライバ(HVIC)はIGBTのゲートをドライブするのにオプトカップラを必要としないため、全体的なインバータシステムのサイズを小さくすることが可能です。加えて、HVICの使用により他のバイアス電圧が不要になり単一電源によるドライブ回路構成が可能になります。

このアプリケーションノートの目的はミニDIP SPMパワー回路設計とそのアプリケーションの詳細をミニDIP SPMユーザーに説明することにあります。この資料はモータドライバ設計者がフェアチャイルド・ミニDIP SPMを採用することでデザインサイクルタイムを縮小しつつ効率良く最適化された設計が可能となる実用例を示します。

1.2 ミニDIP SPM デザインコンセプト

ミニDIP SPMを開発した目的は信頼性の高いスマートパワーモジュールを製品化することです。これは、既存のICとLSIトランスファーモールド・パッケージ技術を応用することで実現しました。ミニDIP SPM構造は小型です。パワーデバイスとICチップは直接銅リードフレームに接合され、セラミック絶縁体をリードフレームに貼り付け、その後、エポキシ樹脂でモールドされます。それに対し、従来のIPMはパワーデバイスが金属あるいはセラミック基板にICと共に接合され、受動部品はプリント基板上に組み立てられます。その後、プラスチック或いはエポキシ樹脂ケースに組み込まれ、シリコンジェルが充填されます。ミニDIP SPMは組み立て工程を最適化し、部品点数や材料の種類そして、全体のコストを大幅に削減します。

ミニDIP SPMデザインで次に重要な利点は小型で定格電力が高い製品を実現することが可能なことです。ミニDIP SPMは単一のパッケージ外形で定格3Aから30Aの製品を揃え、現在市場にある低電力モジュールの中で最も高い電力密度を実現しています。

三番目にあげられる利点は幅広いアプリケーションに応用可能なデザインの柔軟性を備えていることです。ミニDIP SPMシリーズは独立した3個のN端子を持ち、ローサイドのIGBT エミッタは別々にそれらの端子に出力されます。この構造によりシャント抵抗をそれぞれのN端子に接続することで容易に個々のインバータフェーズ電流をセンスすることが出来ます。

ミニDIP SPMの特長と搭載されている機能を以下に示します:

- 定格600V/3A~30Aを同一パッケージ外形(全て同じ機構レイアウト)で対応
- モータドライブアプリケーションに最適化した低損失・高効率IGBTとFRD
- 製品テスト済みHVICおよびIGBTの組み合わせによる高品質
- ゲートドライブ及び保護回路を含む制御ICを統合した3相IGBTインバータブリッジ
 - ハイサイド側の特長: 低電圧誤動作防止回路(フォールト出力無し)
 - ローサイド側の特長: 低電圧誤動作防止回路、過熱防止回路、および外部シャント抵抗による短絡保護回路(フォールト出力有り)
- 単一グラウンド電源、HVIC内蔵によりオプトカップラ不要
- アクティブHigh入力ロジック採用で、スタートアップ及びシャットダウン時における制御電源(V_{CC})と信号入力との間のシーケンスの制約を解決し、フェイルセーフ動作を提供。
 - 外部シーケンス・ロジック無しで、ミニDIP SPMと3.3V MCUまたはDSPとを直接接続することが可能。
- 個別のフェーズ電流をセンスする必要があるインバータアプリケーション用にネガティブDCリンク端子を独立して用意
- ブートストラップダイオード内蔵により基板レイアウトが容易
- 定格絶縁耐圧: 2500Vrms/1分間
- フルモールド或いはDBCサブストレート採用により極めて低い漏れ電流

1.3 ミニDIP SPMテクノロジー

パワーデバイス; IGBT および FRD

ミニDIP SPMの特性改善は主に3相インバータ回路に用いられているパワーデバイス(即ち、IGBTとFRD)におけるテクノロジーの進歩により達成されています。その基本的な設計目標はこれらパワーデバイスの電力損失の削減と電流密度の増大です。ミニDIP SPMのIGBTにはフェアチャイルドの最新技術が反映されています。最適化されたNPT(ノン・パンチスルー)IGBTテクノロジーはモータコントロール・アプリケーションにおいてその動作を適正な安全動作領域(SOA)内に保ち、オン時の導通損失、およびターン・オン/オフ時に発生するスイッチング損失を大幅に削減します。また、他の特性を犠牲にすることなくソフトスイッチング特性を実現しています。FRDには高耐圧、低フォワード電圧で、ソフトリカバリ特性を備えたウルトラファーストダイオードを採用しています。

制御 IC; LVIC、HVIC、および ブートストラップダイオード

ミニDIP SPMに搭載されているHVIC(高電圧ゲートドライバ)とLVIC(低電圧ゲートドライバ)は、低電力インバータドライブ用に必要最小限の機能に抑えて設計されました。HVICは高電圧レベルシフト回路を備えており、グラウンド基準のPWM信号を直接ミニDIP SPMのハイサイド側IGBTゲート回路に伝えることが可能になります。その結果、インターフェースにオプトカップラを使用する必要がなくなり、システムがより簡素化されます。更に、低電圧誤動作防止回路(UVLO)が内蔵され、コントロール電圧が規格値以下になるとIGBTをオフにします。ブートストラップ・チャージポンプ回路はローサイド制御回路に供給される V_{CC} バイアスとミニDIP SPMの外部で接続され、ハイサイドのゲートドライブに使用されるパワーは全てコモングラウンドを基準とする15V制御電源から供給されることとなります。従ってハイサイドIGBTゲートドライブの為に、従来のパワーモジュールを使ったインバータシステムで必要とされてい

た3種類の絶縁された電圧源を用意する必要はありません。また、ミニDIP SPM バージョン4 には15Ωの等価抵抗を含むファーストリカバリ特性のブートストラップ・ダイオードが内蔵されています。

近年のHVIC技術の進歩はウェハプロセスの微細化によるチップの小型化があげられます。入力の制御論理が従来のアクティブLowからアクティブHighに変更になったことにより3.3V MCUまたはDSPとを直接インターフェースすることが可能になり、消費電流の削減とノイズ耐性の向上が実現し、温度変化に対して安定した特性が得られます。

パッケージ技術

熱損失はパワーモジュールの電流能力を制限する重大な要素であり、放熱特性はミニDIP SPMの性能を決定する上で非常に重要です。放熱特性、パッケージサイズ、絶縁特性の間にはトレードオフが存在します。優れたパッケージテクノロジーである為のキーポイントは、最適化されたパッケージサイズで、絶縁特性を損なうことなく、優れた放熱特性を備えていることにあります。

ミニDIP SPMでは放熱特性に優れたセラミックを直接リードフレームに貼り付ける技術が開発されました。更に、DBC (Direct Bonding Copper) 技術を採用することにより、同じパッケージサイズで定格電力を目標の20Aまたは30Aに拡大しています。定格10Aまではコストパフォーマンスを最適化したフルモールド技術が用いられています。このようにしてコスト効果を保ちつつ優れた特性を得るための最適なトレードオフを実現しています。

図 1.1 にミニDIP SPMバージョン4 パッケージの断面図を示します。フルモールドパッケージでは、リードフレームを曲げて電気的安全間隔を確保しています。DBCパッケージではリードフレームとDBCサブストレートは直接ミニDIP SPMリードフレームにハンダ付けされています。

インバータシステム技術

ミニDIP SPMパッケージはUL、IEC等で定められたインバータシステムに要求される空間距離、沿面距離の安全基準を満足するように設計されています。ミニDIP SPMでは、空間距離3.1mm、沿面距離4mmが、高電圧が加わる全ての領域で確保されています。例外として、フルモールドパッケージでは沿面距離2.6mm、沿面距離3.7mmが確保されます。さらに、銅フレームパターンと接続ワイヤは寄生インダクタンスを低減させるためコンピュータシミュレーションを使用して最適化されています。その結果、高い周波数のスイッチング動作で発生するサージ電圧を抑制します。

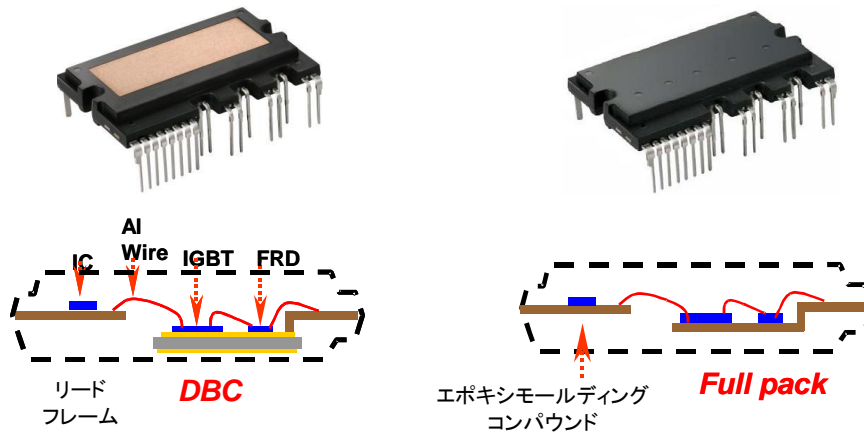


図 1.1 ミニDIPSPM 断面図

HVICは本来のガルバニック絶縁構造ではなく、高耐圧LDMOSを用いて制御信号をハイサイド及びローサイドのゲートに伝えるためのレベルシフトとラッチ回路で構成されているためノイズに敏感です。従ってIGBTのスイッチングノイズやシステム外からのノイズによって発生するラッチアップ、ラッチオン、ラッチオフなどによる誤動作に十分耐え得るようにデザインされています。フェアチャイルドのミニDIP SPMは短いPWMパルス幅によって発生する可能性があるハイサイドの誤動作についても考慮されています。HVICでは低電圧動作ブロックと高電圧動作ブロックが同じシリコン上に配置されているため、高電圧動作ブロックにおける電位が低電圧動作ブロックのグラウンド電位よりも低くなった場合正常には動作しません。そのような異常動作を引き起こす可能性のあるネガティブ方向のレベルを考慮して十分なマージンを取っています。更に、短絡時にIGBTのSOAを確保するためソフトターンオフ回路が搭載されています。

1.4 ミニDIP SPMインバータードライバーの利点

SPM インバータ・エンジン・プラットフォーム

ミニDIP SPMは単一のパッケージ外形で定格電流3A~30Aの製品範囲を持つように設計されています。図 1.2にそれぞれの定格電流に応じたミニDIP SPMの接合部-ケース間の熱抵抗をに示します。この図から判るように15A、20Aおよび30Aの範囲では高電力密度(サイズ対出力電力)のインテリジェント3相IGBTモジュールが実現しており、また、低電力範囲では定格0.1KWから3KWまでのほとんど全範囲でインバータ設計者は単一電源によるパワー設計をミニDIP SPMでカバーすることが出来ます。このように回路及びツールの標準化によって、製品開発およびテスト方法の簡略化が可能となり開発時間とコストが大幅に削減されます。更に、制御基板が標準化されることで、部品購入を簡素化でき、一貫した製造工程の維持が可能となり全体の製造コストは大幅に削減されます。

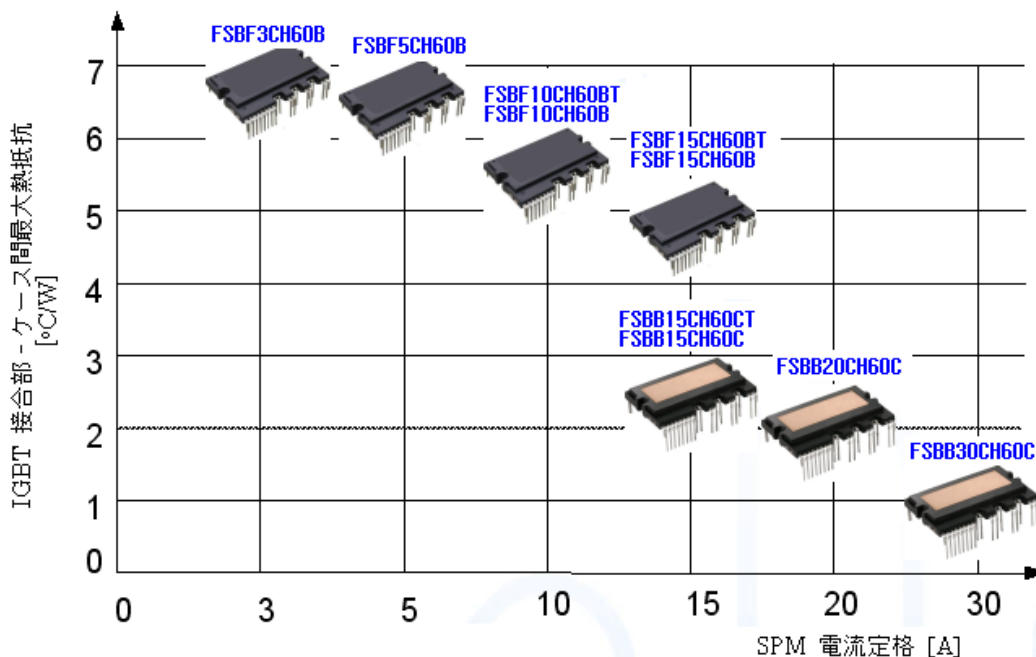


図 1.2 ミニSPM製品ラインアップ定格電流による接合部-ケース熱抵抗

ノイズ低減

小型パッケージと低電力損失が低電力モジュールにおける第一の目標です。しかしながら、近年、スイッチング動作を高速化して電力損失を下げようとした時のさまざまな課題が明らかになっています。過度の高速化は dV/dt 、 di/dt 、そしてリカバリ電流の増大を招き、EMI、サージ電圧、およびモータの漏れ電流の発生を増大させます。このような問題はシステムコストを増加させ、モータ寿命にまで影響します。ミニDIP SPMシリーズはスイッチング時の dV/dt を最新のゲートドライブ・インピーダンス設計によって $3kV/\mu sec$ 程度に調整しこの問題を解決しています。

ミニDIP SPMでは、新世代IGBTの非常に低いオン電圧とFRDの低い順方向電圧により、スイッチングスピードが最適化され低EMIの要求を満たす一方、全体の電力損失を他のメーカーの低電力モジュールと比べ同等あるいは低レベルに抑えることに成功しています。

電流センス回路

センサレス・ベクトル制御やその他高度な制御方法が工業用或いは家電製品用インバータに応用されるに従い、インバータのフェーズ電流を測定する必要性が高くなっています。ミニDIP SPMファミリは IGBTインバータブリッジにおいてそれぞれのエミッタが独自の端子を持つ個別N端子構成を採用しています。この構成により、インバータのフェーズ電流は外部にシャント抵抗を接続することで容易に測定できます。

1.5 まとめ

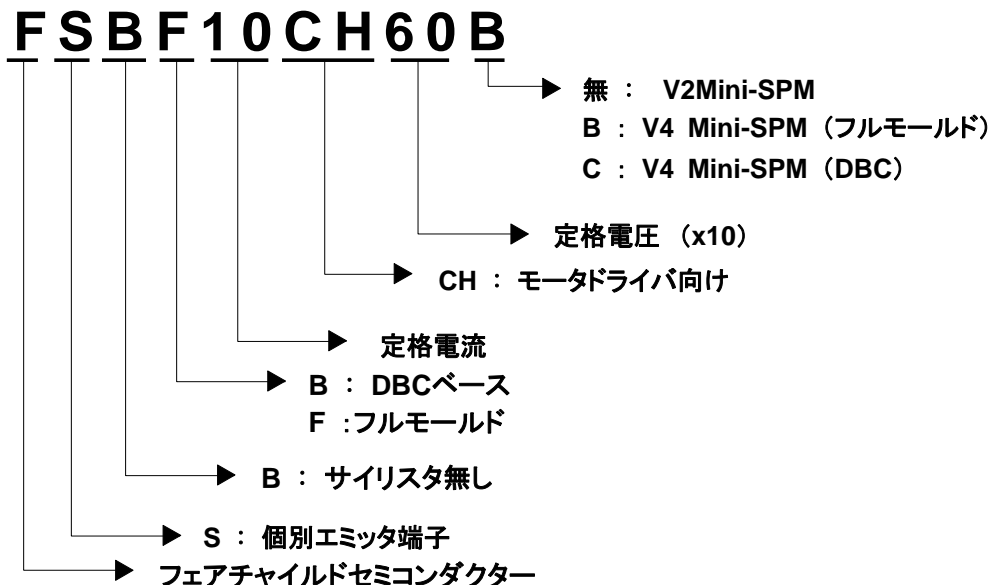
1999年、SPM シリーズが最初に開発されて以来現在に至るまでフェアチャイルドは家電製品及び低電力汎用工業アプリケーション向け、300W~2.2kWの電力範囲で多くの600V SPMシリーズを製造してきました。今日、SPMは低電力モータコントロール向けインバータソリューションとして確固たる地位を築いています。その小型サイズ、最適化された特性、高品質、そして低価格を原動力に、SPMファミリは低電力工業用に限らず民生アプリケーションにおいてもインバータ化を促進しています。フェアチャイルドは広範囲で様々なアプリケーションに向けて最適化した次世代SPMを、より高い電力定格を視野に入れ継続して開発して参ります。

SPM 製品に関するより詳細な情報は次のサイトをご覧ください。

<http://www.fairchildsemi.com/spm>

2. ミニDIP SPM 製品概要

2.1 型番情報



2.2 製品ラインアップ

表 2.1 ミニSPM製品ファミリーラインアップ

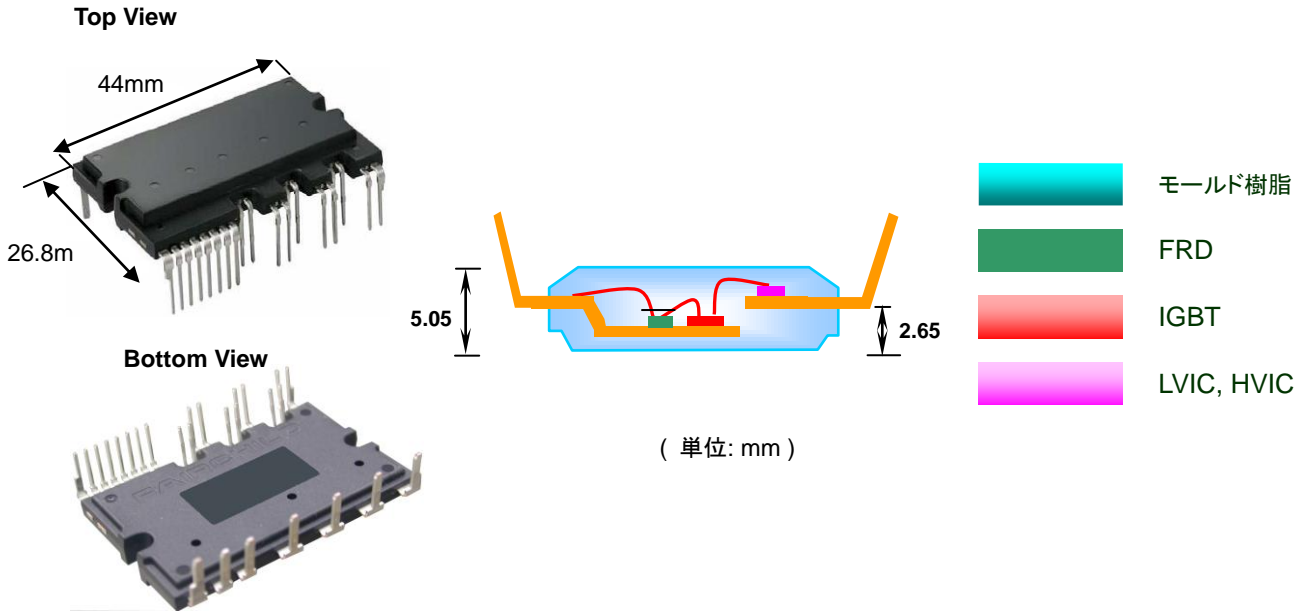
製品番号	定格		パッケージ	絶縁電圧 (Vrms)	主要アプリケーション
	電流 (A)	電圧V)			
FSBB30CH60C	30	600	DBC サブストレート (SPM27-EC)	2500Vrms 正弦波1分	エアコン 洗濯機 工業用インバータ
FSBB20CH60C	20	600	DBC サブストレート (SPM27-CC)		
FSBB20CH60CT	20				
FSBB15CH60C	15				
FSBB15CH60BT	15				
FSBF15CH60BT	15	600	フルモールド (SPM27-JA)	2500 Vrms 正弦波1分	エアコン 洗濯機 冷蔵庫
FSBF10CH60B	10				
FSBF10CH60BT	10				
FSBF5CH60B	5				
FSBF3CH60B	3				

2.3 アプリケーション

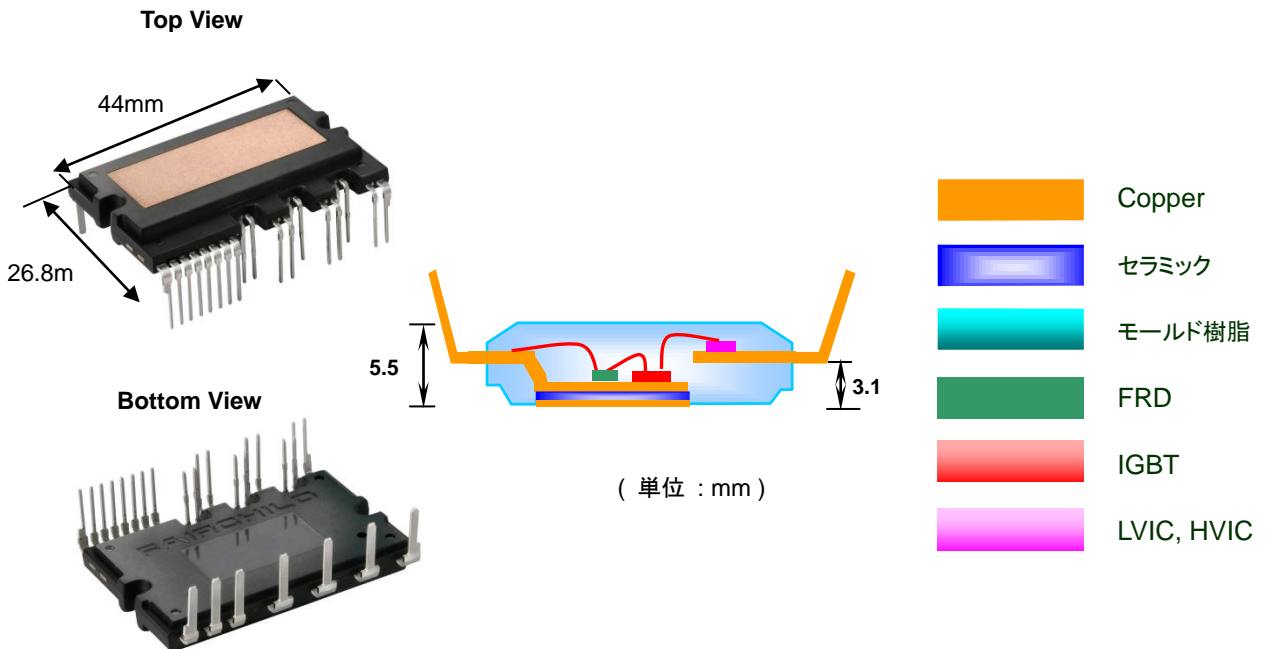
エアコン、洗濯機、冷蔵庫、食洗機など家庭用電気製品、及び低電力工業用アプリケーション向けモータ制御。

2.4 パッケージ構造

図 2.1 にミニDIP SPMの外形図と内部構造イラストを示します。ミニDIP SPMはパワーデバイス、ハイサイド/ローサイド・ゲートドライバ、および保護回路を統合し、デュアルインライン・トランスファーモールド・パッケージで提供されるAC100~220Vクラス低電力モータドライブ用超小型パワーモジュールです。



(a) SPM27-JA



(b) SPM27-CC, SPM27-EC

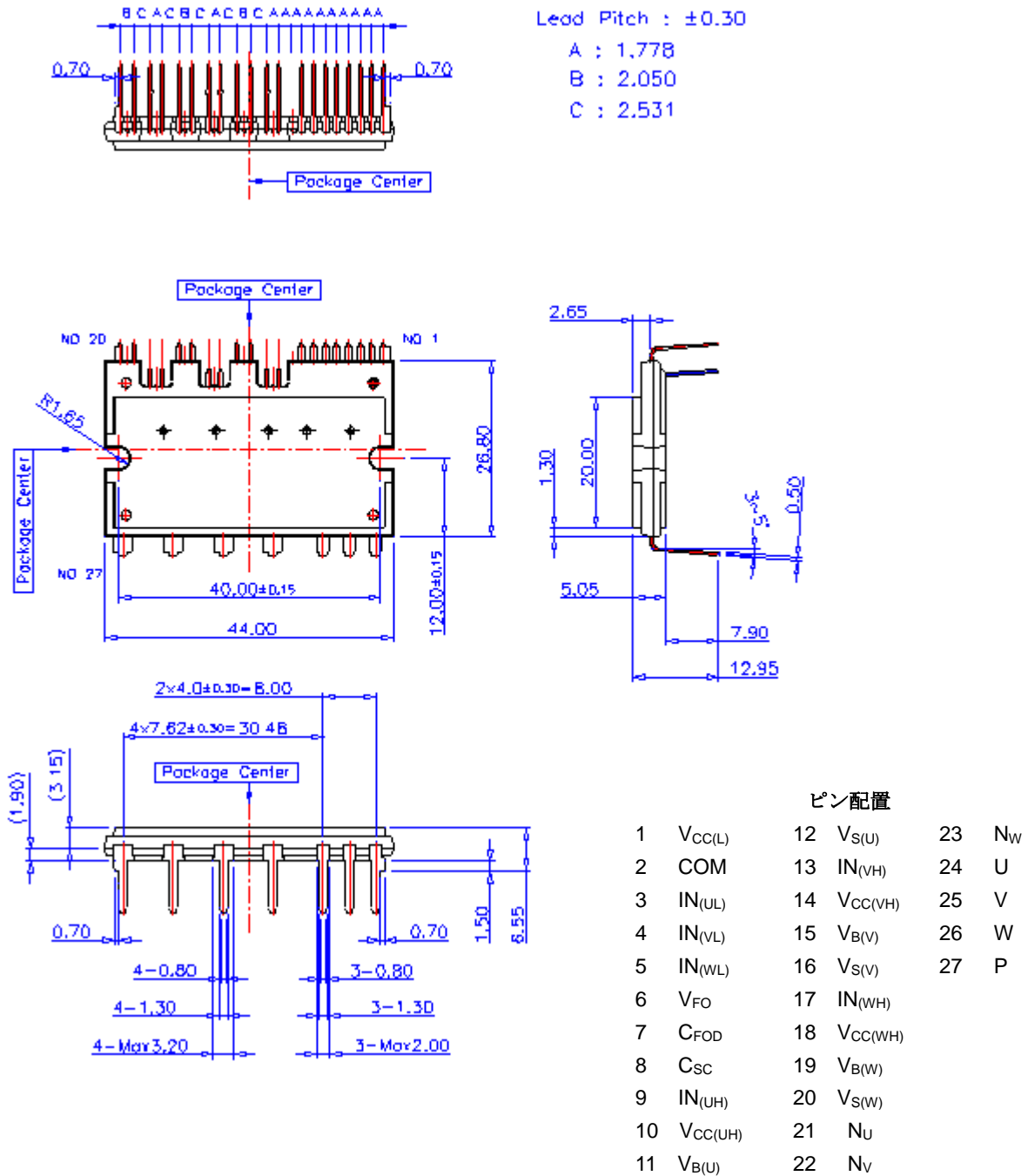
図 2.1 パッケージ外形と断面図

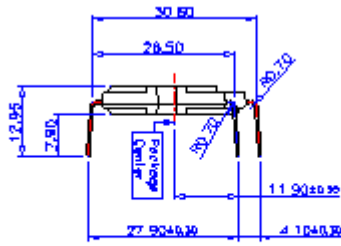
3. 外形およびピン配置

パッケージ外形図はフェアチャイルド製品の購入をご検討頂いているお客様へ参考資料として提出されています。外形図は予告なしに変更する場合がございます。改訂日付をご確認頂くとともに、最新情報につきましてはお近くのフェアチャイルド正規代理店にお問い合わせください。パッケージ規格は全世界のフェアチャイルドにおいて、フェアチャイルド製品に対する契約条件を、特にその保証に関して、広げるものではありません。

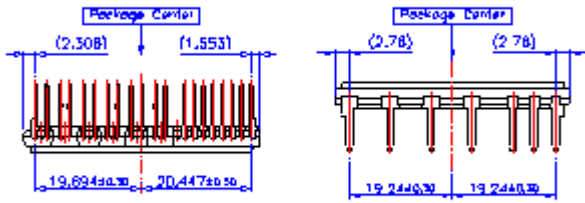
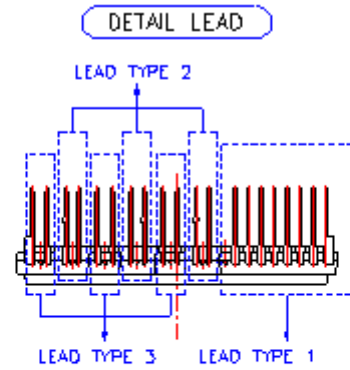
詳細はフェアチャイルドセミコンダクター・オンライン・パッケージング・サイトをご覧ください。
<http://www.fairchildsemi.com/packaging/>

3.1 外形図

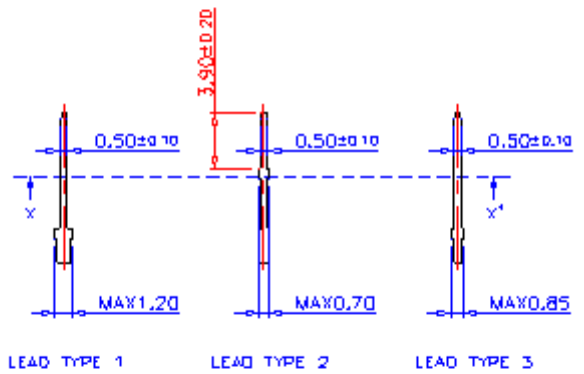




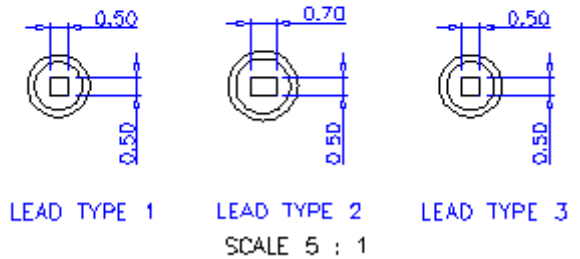
Lead Forming Dimension



PKG Center to Lead Distance



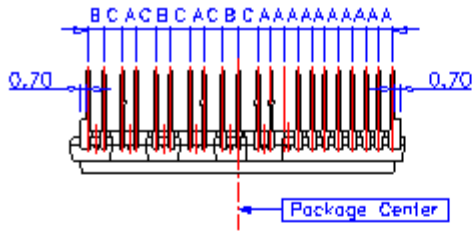
LEAD TYPE 1 LEAD TYPE 2 LEAD TYPE 3
SCALE 2 : 1



LEAD TYPE 1 LEAD TYPE 2 LEAD TYPE 3
SCALE 5 : 1

LEAD SECTION X-X'

(a) SPM27-JA

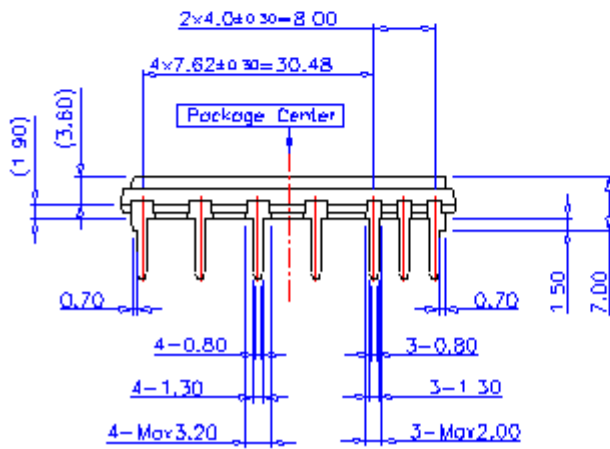
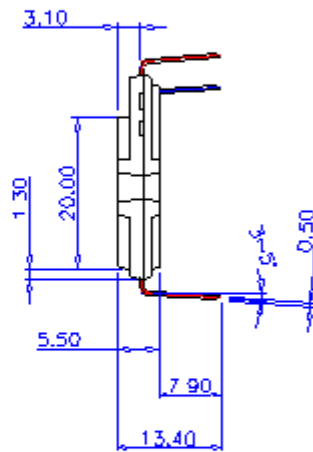
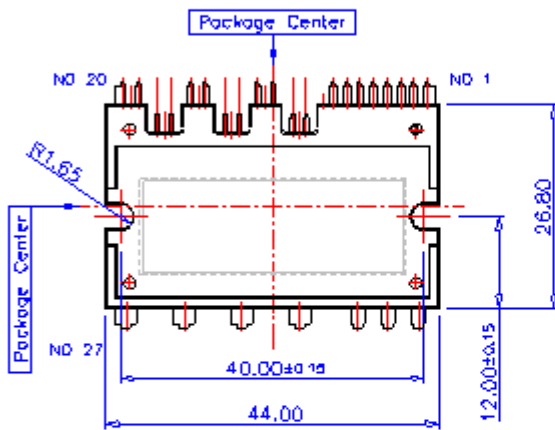


Lead Pitch : ± 0.30

A : 1.778

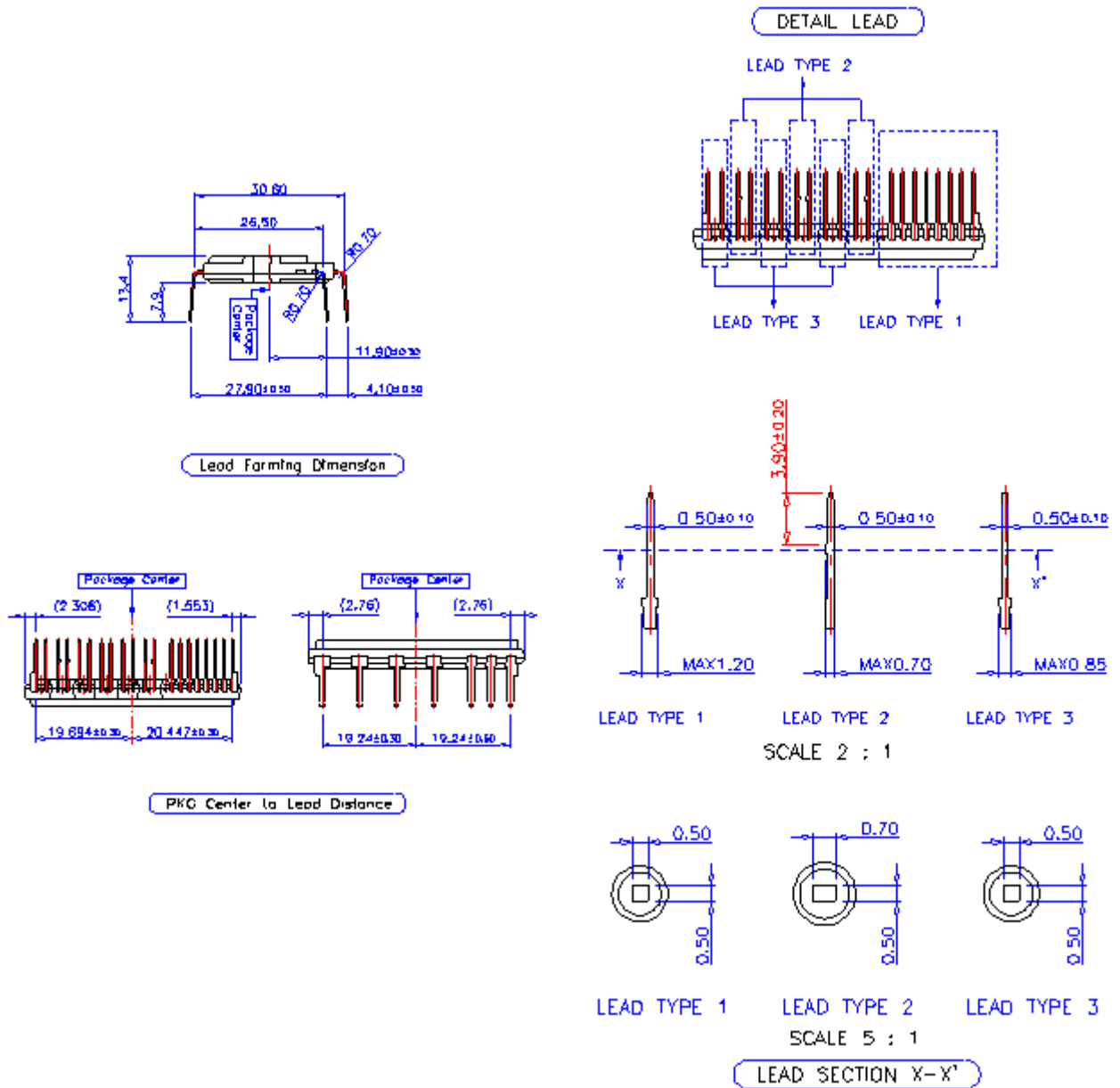
B : 2.050

C : 2.531



Pin Arrangement

1	$V_{CC(L)}$	12	$V_{S(U)}$	23	N_w
2	COM	13	$IN_{(VH)}$	24	U
3	$IN_{(UL)}$	14	$V_{CC(VH)}$	25	V
4	$IN_{(VL)}$	15	$V_{B(V)}$	26	W
5	$IN_{(WL)}$	16	$V_{S(V)}$	27	P
6	V_{FO}	17	$IN_{(WH)}$		
7	C_{FOD}	18	$V_{CC(WH)}$		
8	C_{SC}	19	$V_{B(W)}$		
9	$IN_{(UH)}$	20	$V_{S(W)}$		
10	$V_{CC(UH)}$	21	N_u		
11	$V_{B(U)}$	22	N_v		



(b) SPM27-CC, SPM27-EC

図3.1 パッケージ外形寸法図

3.2 入出力端子の機能説明

表 3.1に ミニDIP SPM入出力ピンおよび機能説明を示します

表 3.1 端子説明

端子番号	端子名	端子説明
1	V _{CC(L)}	ローサイド制御電源
2	COM	コモン電源グランド
3	IN _(UL)	U相ローサイド制御入力信号
4	IN _(VL)	V相ローサイド制御入力信号
5	IN _(WL)	W相ローサイド制御入力信号
6	V _{FO}	フォールト出力
7	C _{FOD}	フォールト出力パルス幅設定コンデンサ
8	C _{SC}	短絡電流検出フィルタ用コンデンサ
9	IN _(UH)	U相ハイサイド制御入力信号
10	V _{CC(UH)}	U相ハイサイド制御電源
11	V _{B(U)}	U相ハイサイド制御IGBT駆動電源
12	V _{S(U)}	U相ハイサイド制御IGBT駆動電源グランド
13	IN _(VH)	V相ハイサイド制御入力信号
14	V _{CC(VH)}	V相ハイサイド制御電源
15	V _{B(V)}	V相ハイサイド制御IGBT駆動電源
16	V _{S(V)}	V相ハイサイド制御IGBT駆動電源グランド
17	IN _(WH)	W相ハイサイド制御入力信号
18	V _{CC(WH)}	W相ハイサイド制御電源
19	V _{B(W)}	W相ハイサイド制御IGBT駆動電源
20	V _{S(W)}	W相ハイサイド制御IGBT駆動電源グランド
21	N _U	U相ネガティブDCリンク
22	N _V	V相ネガティブDCリンク
23	N _W	W相ネガティブDCリンク
24	U	U相出力
25	V	V相出力
26	W	W相出力
27	P	ポジティブDCリンク入力

ハイサイドIGBT駆動電源端子 / ハイサイド IGBT 駆動電源グラウンド端子

端子: $V_{B(U)} - V_{S(U)}$, $V_{B(V)} - V_{S(V)}$, $V_{B(W)} - V_{S(W)}$

- これらの端子はハイサイドIGBT用ゲートドライバに駆動電圧を供給するピンです。
- ハイサイドIGBTをドライブする際、ブートストラップ回路に外部電源を必要としません。
- それぞれのブートストラップ・コンデンサは、対応するローサイドIGBTがオンしている期間に V_{CC} から充電されます。
- 電源電圧のリップル或いはノイズによる誤動作を防ぐため、高品質(低ESR,低ESL)のフィルタコンデンサをこれらの端子近くに接続してください。

ローサイド制御電源電圧端子 / ハイサイド制御電源電圧端子

端子: $V_{CC(L)}$, $V_{CC(UH)}$, $V_{CC(VH)}$, $V_{CC(WH)}$

- これらのピンは内部ICに供給される制御電源用端子です。
- これら四つのピンは外部で接続してください。
- 電源電圧のリップル或いはノイズによる誤動作を防ぐため、高品質(低ESR,低ESL)のフィルタコンデンサをこれらの端子近くに接続してください。

ローサイド共通電源グラウンド端子

端子: COM

- ミニDIP SPMの共通電源グラウンドは、内部の制御ICのグラウンド端子に接続されます。
- **重要!** ノイズによる悪影響を防ぐ為、メイン電源の電流がこのピンを通過して流れることは禁止です。

制御信号入力端子

端子: $IN_{(UL)}$, $IN_{(VL)}$, $IN_{(WL)}$, $IN_{(UH)}$, $IN_{(VH)}$, $IN_{(WH)}$

- これらの端子は内部IGBTの動作を制御します。
- 電圧入力信号によって駆動されます。これらの入力端子は内部で5VクラスのCMOSで構成されるシュミットトリガ回路に接続されます。
- これらの信号はアクティブHIGH入力ロジックです。入力端子に十分なロジックレベルの電圧が加えられた時点で、それぞれ対応したIGBTはオンします。
- それぞれの入力端子への経路は、ミニDIP SPMをノイズから守るためにできるだけ短くしてください。
- 発振を防ぐため、図 6.1に示すようなRCカップリング回路を付加することを推奨します

短絡保護電流検出端子

端子: C_{SC}

- 短絡電流を検出する為の電流検出用シャント抵抗は、C_{SC} ピンに接続されるRCフィルタの入力側とコモンランドピン(COM)間に接続してください。(図 7.4参照)
- それぞれのアプリケーションに則した検出レベルを満足するシャント抵抗値を選択してください。 ノイズを防ぐため、RCフィルタを C_{SC}ピンに接続してください。
- シャント抵抗は出来るだけC_{SC}ピンに近づけて接続してください。

フォールト出力信号端子

端子: F_O

- この端子はフォールト警告出力ピンです。SPMに異常が発生した場合、アクティブLowで出力されます。短絡保護回路(SCP)、及びローサイドバイアス 低電圧保護回路(UVLO)に異常を検出した場合警告されます。
- V_{FO} 出力はオープンコレクタです。V_{FO}信号ラインは4.7kΩ抵抗を介してロジック用5V電源に接続してください。

フォールト出力パルス幅設定端子

端子: C_{FOD}

- フォールト信号が出力されている期間を設定します。
- この端子とCOM端子の間にコンデンサを接続してフォールト出力のパルス幅を設定します。
- フォールト出力のパルス幅 t_{FOD} は以下の近似式で表され、コンデンサC_{FOD} の値に依存します。

$$C_{FOD} = 18.3 \times 10^{-6} \times T_{FOD} [F] \quad (18.3はLVIC内部で決まる定数)$$

ポジティブDCリンク端子

端子: P

- インバータのポジティブ DCリンク電源端子です。
- 内部でハイサイド IGBTのコレクタに接続されます。
- DCリンクの配線、または PCB上のパターンによるインダクタンスにより発生するサージ電圧を抑えるため、この端子近くにフィルタコンデンサを接続してください。(通常、メタルフィルムコンデンサが使用されます)

ネガティブDCリンク端子

端子: N_U, N_V, N_W

- インバータのネガティブDCリンク電源端子です(パワーグラウンド)。
- 内部でそれぞれのフェーズのローサイドIGBTのエミッタに接続されます。

インバータ出力端子

端子: U, V, W

- 負荷(例えばモータ)が接続されるインバータ出力端子。

3.3 ダミー端子(露出タイバー)

図 3.2にミニDIP SPM ダミー端子の位置と内部ノードを示します。

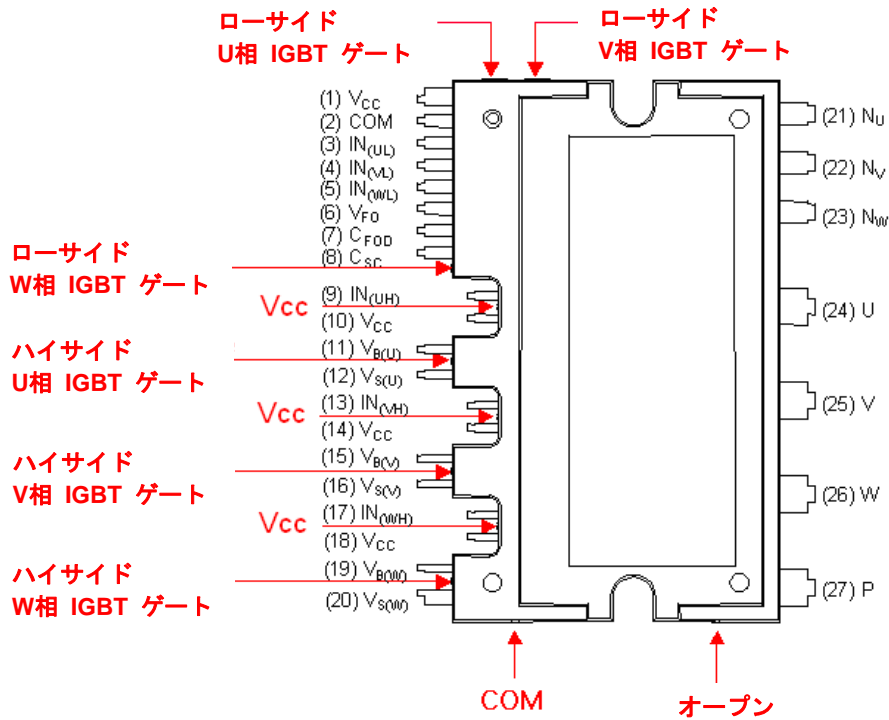


図 3.2 ダミー端子

4. 内部回路と機能

図 4.1にミニDIP SPMのブロックダイアグラムを示します。ミニDIP SPMは3相IGBTインバータパワーブロック、4個の制御用ドライバICで構成されます。ミニDIP SPMの詳細な特長、搭載されている機能、及びミニDIP SPMを使うことにより得られる利点を以下に示します。

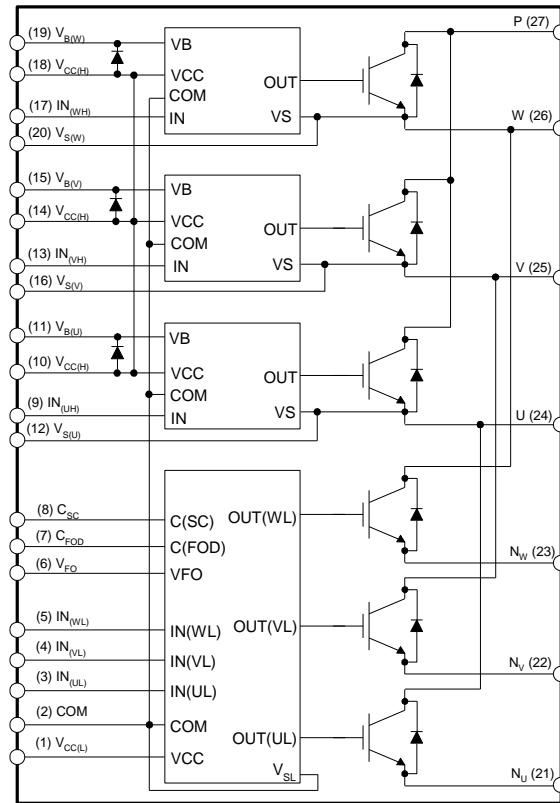


図 4.1 内部回路ブロック

特長

- 定格600V/3A~30A 同一パッケージ外形 (全て同じ機構的レイアウト)
- モータドライブアプリケーションに最適化した低損失・高効率IGBTおよびFRD
- 小型・低価格なトランスファーモールド・パッケージによりインバータデザインの小型化が可能
- 製品テスト済みHVICおよびIGBTの組み合わせによる高品質
- ゲートドライブ及び保護回路を含む制御ICを統合した3相IGBTインバータブリッジ
 - ハイサイド側の特長: 低電圧誤動作防止回路 (フォールト出力無し)
 - ローサイド側の特長: 低電圧誤動作防止回路、過熱保護回路、および外部シャント抵抗による短絡防回路 (フォールト出力有り)
- 単一グラウンド電源、HVIC内蔵によりオプトカップラ不要

- システム要求を満たすIGBTスイッチング特性
- DBCサブストレートにより低い漏れ電流と高い絶縁電圧を達成
- 個別のフェーズ電流をセンスする必要があるインバータアプリケーション用にネガティブDCリンク端子を独立して用意
- ブートストラップダイオード内蔵により基板レイアウトが容易
- アクティブHigh入力ロジック採用で、スタートアップ及びシャットダウン時における、制御電源 (V_{CC}) と信号入力間のシーケンスの制約を解決し、フェイルセーフ動作を提供。
外部シーケンス・ロジック無しで、ミニDIP SPMと3.3V MCUまたはDSPとを直接接続することが可能。

搭載される機能

- インバータ・ハイサイドIGBT: ゲートドライバ、高電圧絶縁型高速レベルシフト回路、
制御電圧用低電圧誤動作防止回路
- インバータ・ローサイドIGBT: ゲートドライバ、ソフトシャットダウン機能付き短絡保護回路、
制御電圧用低電圧誤動作防止回路
- フォールト出力 (V_{FO}): 短絡(ローサイドIGBT)または低電圧誤動作保護(ローサイド電源)に対応
- 入力インターフェース: 3.3Vまたは5VCMOS/LSTTLレベル。
シュミットトリガ入力、アクティブHigh入力

5. 絶対最大定格

5.1 電氣的最大定格

ターンオフ・スイッチング

ミニDIP SPMに搭載されているIGBTは V_{CES} 定格600Vです。 $V_{PN(Surge)}$ は V_{CES} からサージ電圧(最大100V、ミニDIP SPMの内部に存在する漏れインダクタンスにより発生)を差し引いて定格500Vとしています。さらに、 V_{PN} は $V_{PN(Surge)}$ からサージ電圧(最大50V、ミニDIP SPMとDCリンク・コンデンサとの間の漏れインダクタンスにより発生)を差し引いて定格450Vになります。

短絡時動作

短絡故障状態になった場合、 $V_{PN(PROT)}$ は $V_{PN(Surge)}$ からサージ電圧(最大100V、ミニDIP SPMとDCリンク・コンデンサとの間の漏れインダクタンスにより発生)を差し引いて定格400Vになります

表 5.1 絶対最大定格(FSBB15CH60C)

項目	記号	定格	説明
電源電圧	V_{PN}	450V	PN間に加えることが可能な最大直流電圧(スイッチング動作が無い状態)。もしP-N電圧がこの値を超えるようであれば、何らかの制限回路が必要
電源電圧 (サージ)	$V_{PN(surge)}$	500V	P-N間に発生する最大サージ電圧(スイッチング動作時)。もしP-N電圧がこの値を超えるようであれば、スナバ回路が必要。
コレクタ・エミッタ間電圧	V_{CES}	600V	内蔵IGBTコレクタ・エミッタ間最大電圧
IGBT コレクタ電流 (1相)	$\pm I_c$	15A	IGBT最大連続DCコレクタ電流 ($T_c=25^\circ C$)
接合部温度	T_J	-40 ~ 150°C	ミニDIP SPMに内蔵されているパワーデバイスの定格最大接合温度は150°Cですが、モーションSPMの安全な動作を確保する為、平均接合温度は125°C以下に制限してください。IGBT及びFRDデバイスは $T_J=150^\circ C$ で直ちに損傷はしませんが、パワーサイクル寿命は減少します。
保護回路動作時電源電圧 (短絡保護耐量)	$V_{PN(PROT)}$	400V	$V_{CC}=13.5\sim 16.5V$ 、非繰り返し、2 μs 以内の条件で、短絡または、過電流状態になった場合、IGBTを安全にオフさせることができる最大電源電圧。もし電源電圧がこの値を超えた場合、パワーデバイスは損傷する可能性があります。

図 5.1に $V_{PN}=450V$ での通常動作時のターンオフ波形を示します。P-N端子間のサージ電圧($V_{PN(SURGE)}$)は500V以下に抑えられ、問題なくターンオフ・スイッチング動作が行われています。図 5.2にハード・スイッチングと、ソフト・スイッチングの違いを示します。IGBTをハード・オフさせた場合、大きな(100V以下)オーバーシュートが発生しています。従って、DCリンク電源電圧はミニDIP SPMを安全に動作させるには V_{PN} を400Vに制限する必要があります。また、短絡故障の場合、オフ期間が2 μs 以内になるハード・ターンオフが発生する可能性があります。これに対し、通常の短絡故障では保護回路が動作し、IGBTを緩やかにオフさせ、余分なオーバーシュート電圧の発生を防ぎます。この場合、30~50V程度のオーバーシュート電圧が発生します。図 5.1と図 5.2 は安全動作領域を判断するための実験データであり、このような環境でミニDIP SPMを動作させることは推奨しません。

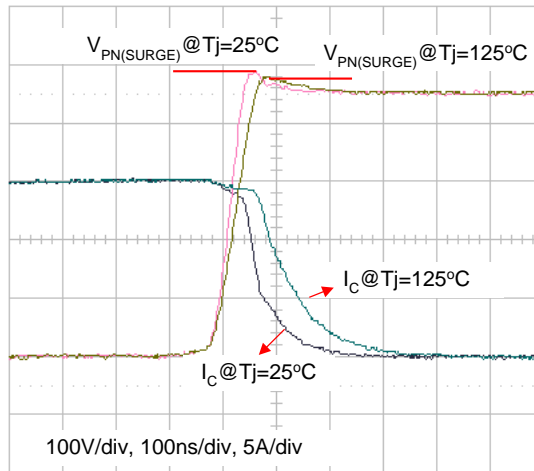


図 5.1 通常動作時ターンオフ電流波形 @ $V_{PN}=450V$

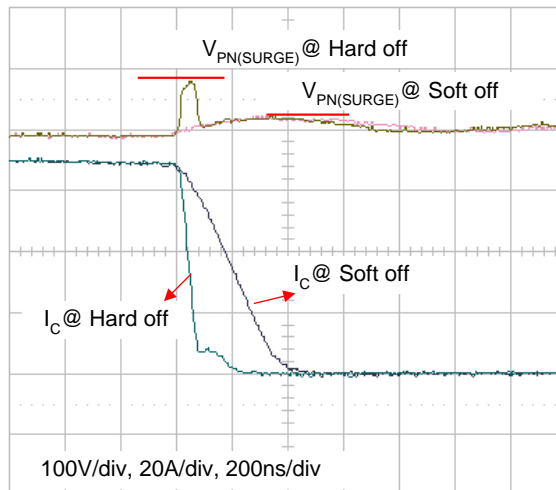


図 5.2 短絡故障時ターンオフ電流波形 @ $V_{PN}=400V, T_j=125^\circ C$

6. インターフェース回路

6.1 入力/出力 信号インターフェース

図 6.1 にCPUとミニDIP SPM間の入出力インターフェース回路を示します。ミニDIP SPMの入力ロジックはアクティブHighであり、プルダウン抵抗を内蔵している為、外部にプルダウン抵抗は不要です。V_{FO} 出力はオープンコレクターですので、出力端子を約4.7kΩのプルアップ抵抗を介して5V 外部ロジック電源に接続してください。

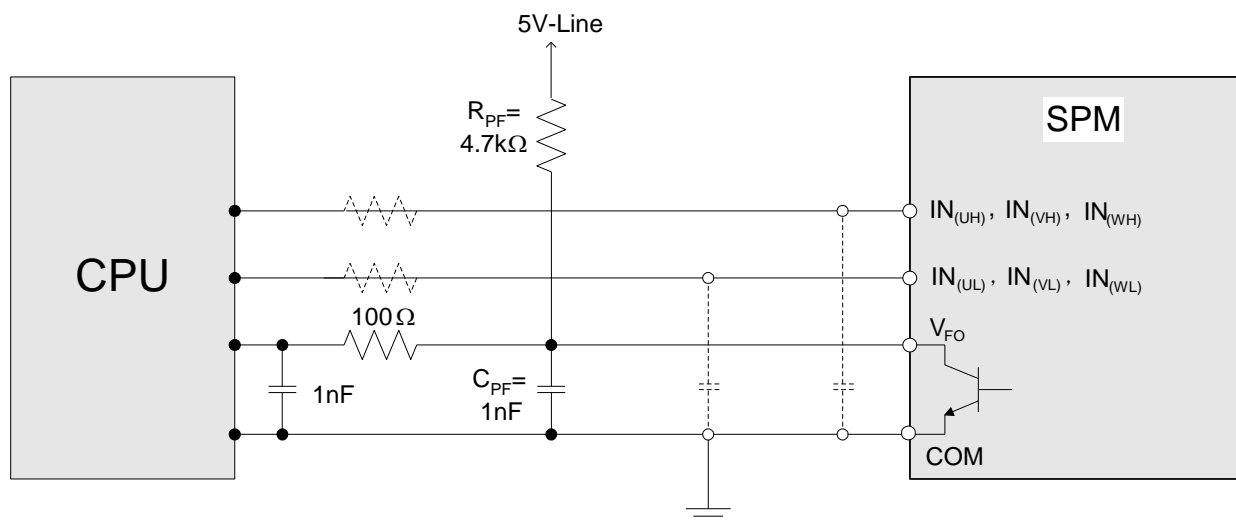


図 6.1 CPU I/Oインターフェース推奨回路

表 6.1 入力およびフォールト信号最大定格

項目	記号	条件	定格	単位
制御電源電圧	V _{CC}	V _{CC(H)} – COM間 V _{CC(L)} – COM間	20	V
入力信号	V _{IN}	IN _(UH) , IN _(VH) , IN _(WH) – COM間 IN _(UL) , IN _(VL) , IN _(WL) – COM間	-0.3 ~ 17	V
フォールト信号出力電圧	V _{FO}	V _{FO} – COM間	-0.3 ~ V _{CC} +0.3	V

制御入力とフォールト出力の最大定格を表 6.1 に示します。フォールト出力はオープンコレクタで、最大定格はV_{CC}+0.3Vなので、15V電源でのインターフェースも可能ですが、入力信号と同じように5Vロジックで使用されることを推奨します。また、MCUとミニDIP SPMの両側で、V_{FO}および入力信号に対してバイパス・コンデンサをそれぞれのデバイス入力部近傍に接続することを推奨します。それぞれの入力でのRCカップリング回路(図 6.1に破線で示す)は、そのアプリケーションで使用するPWM制御回路、あるいは配線インピーダンスに依存します。

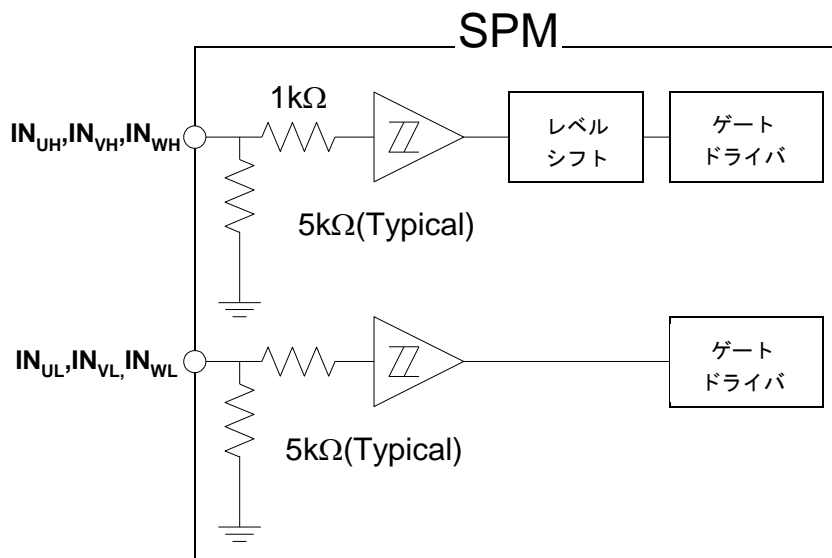


図 6.2 制御信号入力端子内部回路

ミニDIP SPMはアクティブHigh入力ロジックを採用しています。これにより制御電圧と入力信号間のスタートアップあるいはシャットダウン時におけるシーケンスの制約がなくなり、システムはフェイルセーフ動作となります。加えて、それぞれの入力端子には内部にプルダウン抵抗がある為、外部にプルダウン抵抗を必要とせず、部品点数が削減されます。さらに、表 6.2に示すように、入力回路のオン/オフしきい値は低くしてあり、3.3V動作のMCUまたはDSPと直接接続することも可能です。

表 6.2 入力しきい値電圧 (@Vcc = 15V, Tj = 25°C)

項目	記号	条件	Min.	Typ.	Max.	単位
入力オンしきい値	$V_{IN(ON)}$	$IN_{(UH)}, IN_{(VH)}, IN_{(VH)} - COM$ 間	2.8	-	-	V
入力オフしきい値	$V_{IN(OFF)}$	$IN_{(UL)}, IN_{(VL)}, IN_{(WL)} - COM$ 間	-	-	0.8	V

図 6.2に示すように、ミニDIP SPMは入力には5kΩ(typ)のプルダウン抵抗が内蔵されています。従って、MCU出力とミニDIP SPM入力の間に外部のフィルター用抵抗を接続する場合、信号レベルが低下するため、ミニDIP SPMの入力オンしきい値規格を満たしているか注意が必要です。図 6.1に、R=100Ω、C=1nFを使用した例を破線で示します。

6.2 標準インターフェース回路例

図 6.3に制御信号をCPUと直接接続する標準的なアプリケーション回路図を示します。

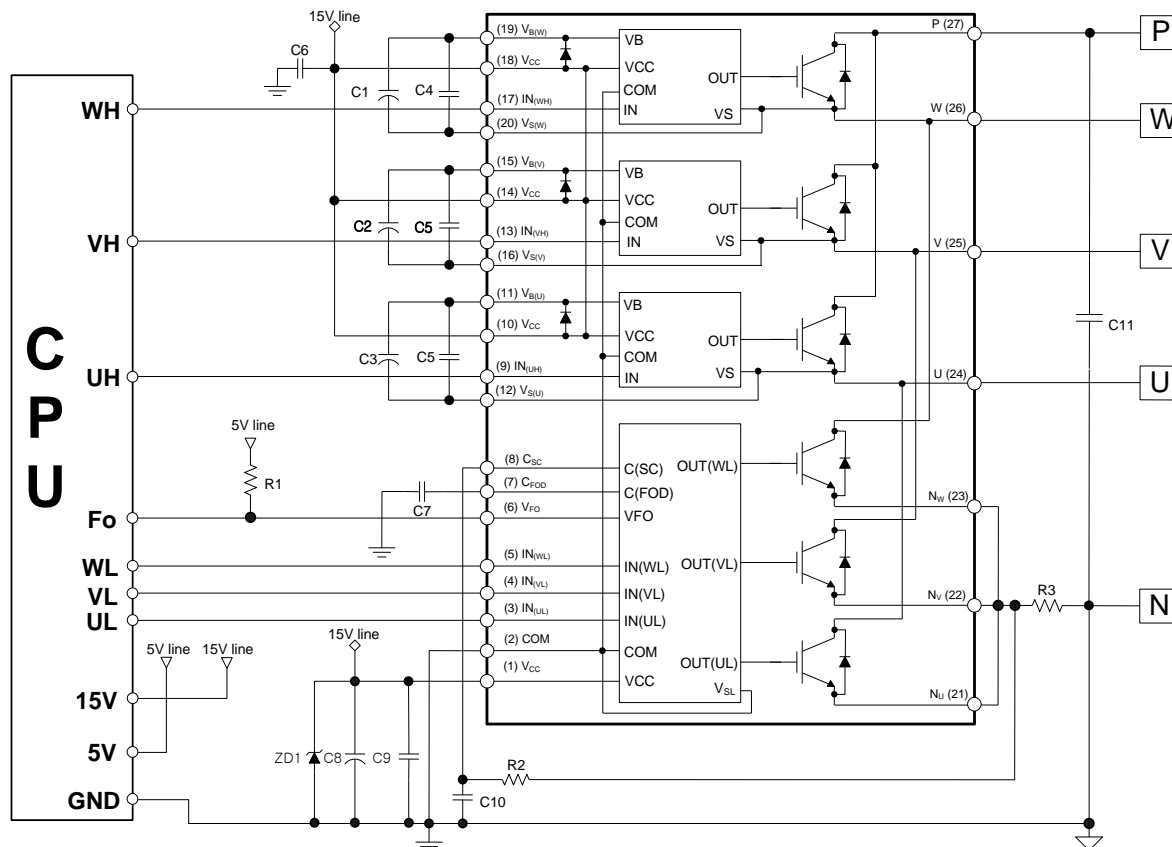


図 6.3 アプリケーション回路例

注意事項:

1. 誤動作を防ぐ為、各入力ピンへの接続は極力短くしてください(2~3cm以下)。
2. ミニDIP SPMの内部に機能特化型のHVICを統合させた効果で、オプトカプラ或いはトランスを使用して絶縁する必要が無く、直接CPU端子と接続することが可能です。
3. V_{FO} 出力はオープンコレクターなので、この出力信号は約4.7k Ω のプルアップ抵抗で5V外部ロジック電源に接続してください。(図 6.1参照)
4. コンデンサ C_{SP15} の値はブートストラップコンデンサ C_{BS} の7倍程度を推奨します。
5. V_{FO} 出力パルス幅は C_{FOD} 端子 (7番ピン) と COM 端子 (2番ピン) の間に接続される外部コンデンサ (C_{FOD}) によって決まります。(例: $C_{FOD} = 33 \text{ nF}$ の場合、 $t_{FO} = 1.8\text{ms}_{typ}$) C_{FOD} の算出式は16頁を参照してください。
6. 制御信号入力はアクティブHigh入力ロジックで、入力-GND間には5k Ω_{typ} のプルダウン抵抗が内蔵されています。CPUとミニDIP SPMの間にRCフィルタを接続する場合には入力信号レベルがミニDIP SPMのターンオン/オフしきい値を満足するようにRCの値を決めてください。

7. 保護回路の誤動作を防ぐ為、 R_F と C_{SC} の配線は極力短くしてください。
8. 短絡保護回路の時定数 $R_F C_{SC}$ は1~2 μ sec.に設定してください。
9. コンデンサはそれぞれミニDIP SPMの接続ピンに出来るだけ近く配置してください。
10. サージによる破壊を防ぐ為、フィルタ用コンデンサとP端子及びGND端子との間の配線は極力短くしてください。
0.1~0.22 μ Fの高周波用無誘導性コンデンサを推奨します。コンデンサの有無だけでなくその特性によって、電圧スパイクの抑制に加えて伝導性および放射性EMIの抑制効果に直接影響を及ぼします。
11. ほとんど全ての家庭用電化製品にはリレーが使用されており、これらリレーが発生する電磁波からCPUを守るためリレーとCPUの距離は十分離れている必要があります。
12. ミニDIP SPMとシャント抵抗の間を長い配線パターンで接続すると、配線による寄生インダクタンスが大きくなりその結果大きなサージ電圧を発生しミニDIP SPM内部のICに損傷を与える可能性があります。従ってミニDIP SPMとシャント抵抗の間の配線は極力短くしてください。更に、コンデンサ C_{SPC15} (1 μ F以上)をミニDIP SPM端子のできるだけ近くに接続してください。
13. 電氣的(ガルバニック)絶縁のためオプトカプラを使用することも可能です。オプトカプラを使用する際は、制御信号のロジックレベルとオプトカプラの遅延時間に注意を払う必要があります。また、 V_{FO} 出力のドライブ能力は最大1mAなので、オプトカプラを直接ドライブすることはできません。オプトカプラの一次側にバッファ回路が必要になります。

6.3 シャント抵抗、およびスナバ・コンデンサの推奨配線パターン

短絡故障或いはフェーズ電流をセンスする目的で外部にシャント抵抗を接続します。シャント抵抗とSPM間の配線パターンが長いと過度のサージ電圧を発生させる原因となり、ミニDIP SPMに内蔵されているIC及び電流センスに関わる素子に損傷を与えるか、またはセンス情報そのものに影響を与える可能性があります。パターンによる寄生インダクタンスを減少させるため、シャント抵抗とSPM間の配線はできるだけ短くしてください。

スナバコンデンサはサージ電圧を効果的に抑えることが出来るよう図 6.4に示すように正しい位置に接続してください。スナバコンデンサの値は標準的に0.1~0.22 μ Fを推奨します。図 6.4で 'A'のような位置に配置した場合、スナバコンデンサは効果的にサージ電圧を抑制できません。'B'におかれた場合は配線インダクタンスとスナバコンデンサにより生成される充放電電流がシャント抵抗に現れます。これは、電流センス信号に影響を与え、短絡保護回路レベルは設計値に比べ低く検出されます。サージ抑制効果としては位置'B'が'A' または 'C'に比べ高いといえますが、電流検出精度に影響を与えず、'A' に比べサージ抑制効果があることから、総合的に位置'C'が使用されます。

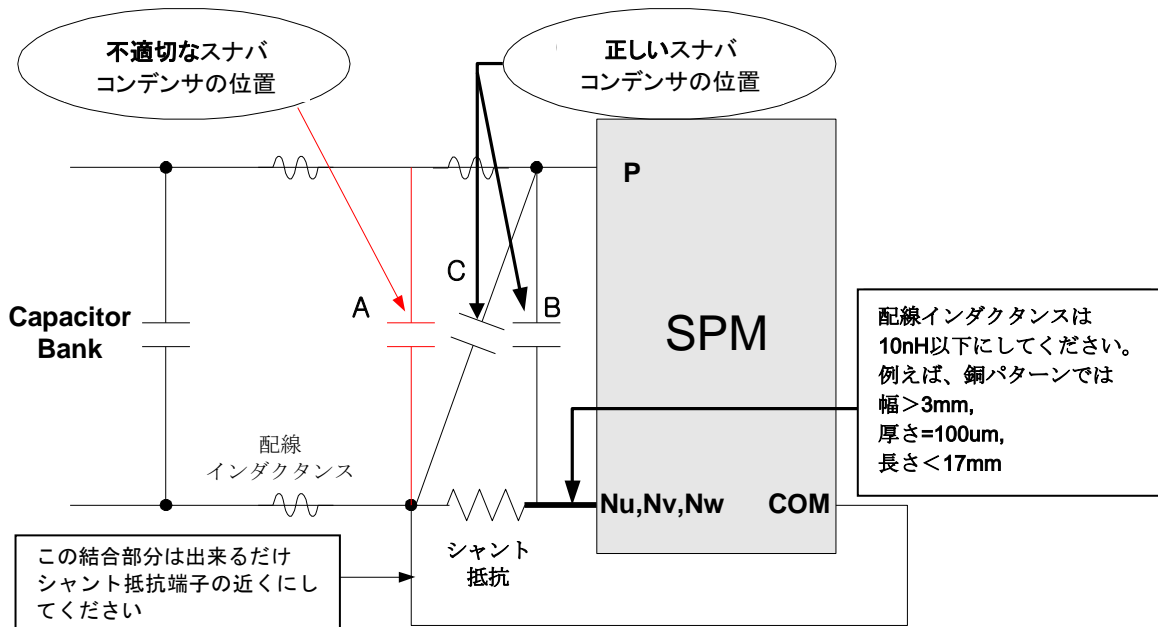


図 6.4 シャント抵抗、スナバコンデンサの推奨配線方法

7. 機能と保護回路

7.1 SPM機能と制御信号電源電圧

ミニDIP SPMでは制御信号とゲートドライブ用の電源はモジュールのVcc-COM端子間に与えられる15Vdcから供給されます。ミニDIP SPMが正しく動作するため、この電圧は15V±10%にレギュレートされている必要があり、その電流容量はSPMだけでも60mA以上必要です。表 7.1に様々な制御用電源電圧の値に対するSPMの動作を示します。制御電圧はインピーダンスの低い電解コンデンサと、高周波用デカップリングコンデンサをミニDIP SPMのピン近くに配置し十分に安定化してください。

電源に重畳した高周波成分は内部の制御ICが誤動作する原因となり、誤ったフォールト信号を生成する可能性があります。このような問題を避ける為、電源に含まれるリップル成分は最大で±1V/μs以下としてください。更に厳しい環境下ではサージ駆除のため制御電圧端子に24V、0.5Wツェナーダイオードを接続する必要があります。

モジュールのCOM端子の電位はN端子と比べセンス抵抗による電圧降下分だけ異なります。

制御回路及び電源はCOM端子を基準にすべきで、決してN端子ではないという点にご注意ください。これを誤って接続すると不要な電流がセンス抵抗に流れ、短絡保護回路が正しく動作しません。基板レイアウトでは基準電位 (COM) をグランドプレーンとするのが一般的です。

制御信号用電源はハイサイド側ゲートドライバに対しフローティング電源を生成するブートストラップ回路にも接続されています。

制御電圧 (V_{CC}およびV_{BS})が低電圧誤動作防止回路 (UVLO)しきい値を下回った場合、入力信号は無視されIGBTはオフします。ノイズによりこの機能が誤動作することがないようにHVICおよびLVICには3μsecのフィルタが内蔵されています。

表 7.1 制御用電源電圧値 vs ミニSPM動作

制御用電源電圧 [V]	ミニDIP SPM 動作
0 ~ 4	制御ICは動作しません。UVLO及び短絡保護回路は無効です。 P-N電源に乗る dV/dt ノイズにより IGBTがオンする可能性があります。
4 ~ 12.5	制御ICが動作し始めます。UVLOは有効になり、セットされます。このため入力制御信号は無視されフォールト出力 Fo が出力されます。
12.5 ~ 13.5	UVLOはリセットされ、IGBTが入力制御信号に従って動作します。ドライブ電圧は推奨動作電圧範囲以下であるため、VCE(sat) 及びスイッチング損失は正常動作時に比べ大きい。
VCC : 13.5 ~ 16.5 VBS : 13 ~ 18.5	正常動作。推奨動作電圧範囲です。
VCC : 16.5 ~ 20 VBS : 18.5 ~ 20	IGBTは動作を継続しますが、ドライブ電圧が推奨動作電圧範囲以上であるためIGBTのスイッチングスピードは速く、システムノイズが増加します。このため適正な短絡保護回路の値に対し過度に高いピーク短絡電流が発生する場合があります。
>20	ミニDIP SPMの制御回路は損傷を受けます。

7.2 低電圧保護回路

LVICは十分な電位に達していないゲートドライブ電圧からIGBTを保護するため低電圧誤動作防止回路(UVLO)を備えています。図 7.1にそのタイミングチャートを示します。

- a1: 制御電源電圧が上昇:電圧が UV_{CCR} に達した後、次の制御信号入力で回路は動作を開始する。
- a2: 通常動作: IGBT がオンし、電流が流れる。
- a3: 低電圧異常を検出(UV_{CCD})
- a4: 制御信号は入力されているが、IGBTはオフになる。
- a5: フォールト出力がアクティブになる。
- a6: 低電圧誤動作防止回路がリセットされる (UV_{CCR})
- a7: 通常動作: IGBTがオンし、電流が流れる。

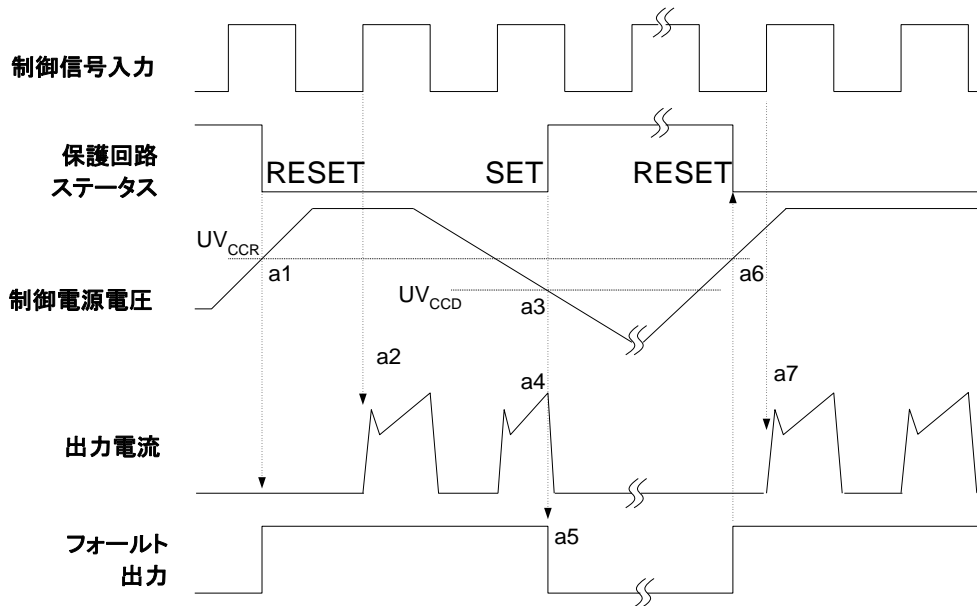


図 7.1 ローサイド低電圧保護回路タイミングチャート

HVIC は低電圧誤動作防止回路を備えており、十分なゲートドライブ電圧が得られない状況からハイサイド IGBTを保護します。保護回路動作のタイミングチャートを図 7.2に示します。アラーム信号 V_{FO} はHVICのバイアス電圧が低い状況であっても出力されません。

- b1: 制御電源が上昇: 電圧値が UV_{BSR} に達すると、次の制御入力信号が入ったタイミングで回路は動作を開始します。
- b2: 通常動作: IGBTはオンになり電流が流れます。
- b3: 低電圧異常検出(UV_{BSD})
- b4: 入力信号の状態にかかわらずIGBT はオフ。しかし、フォールト信号は出力されません。
- b5: 低電圧誤動作防止回路がリセットされる (UV_{BSR})
- b6: 通常動作: IGBTはオンになり電流が流れます。

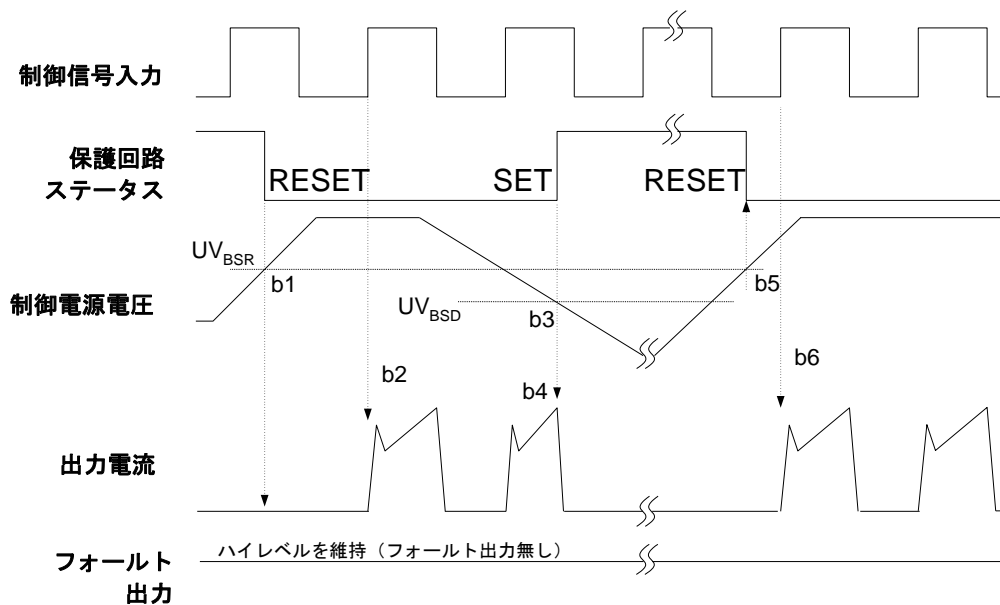


図 7.2 ハイサイド低電圧保護回路タイミングチャート

7.3 短絡保護回路

7.3.1 短絡保護回路タイミングチャート

LVICには、短絡電流検出回路が内蔵されています。C_{SC}ピンに発生する電圧を検出し、その電圧がデータシートに記載されている短絡時のしきい値、又はトリップ電圧、V_{SC(REF)} (0.5V_{typ})を超えた場合、フォールト信号が出力され、すべてのローサイド側IGBTはオフになります。一般的に最大短絡電流の値はゲート電圧に依存します。ゲート電圧 (V_{CC} 及びV_{BS})が高いと、結果的に短絡電流値も高くなります。これにより発生する問題を避けるため、短絡保護回路の最大トリップ電圧は短絡電流値が定格コレクタ電流の1.7倍以下になるように設定します。LVIC短絡保護機能のタイミングチャートを図 7.3に示します。

(シャント抵抗及びRCフィルターが接続された状態)

- c1: 通常状態: IGBTはオン、出力電流が流れます。
- c2: 短絡電流検出(短絡保護回路トリガ)。
- c3: IGBTゲートドライブがオフになります。
- c4: IGBTがソフト・ターンオフします。
- c5: フォールト信号出力タイマー動作開始:
フォールト出力信号のパルス幅は外部コンデンサC_{FO}により決まります。
- c6: 制御入力 “L”: IGBTをオフにする制御信号
- c7: 制御入力 “H”: IGBTをオンにする制御信号、但しフォールト信号出力がオンの間、IGBTはオンしません。
- c8: IGBTはオフ状態

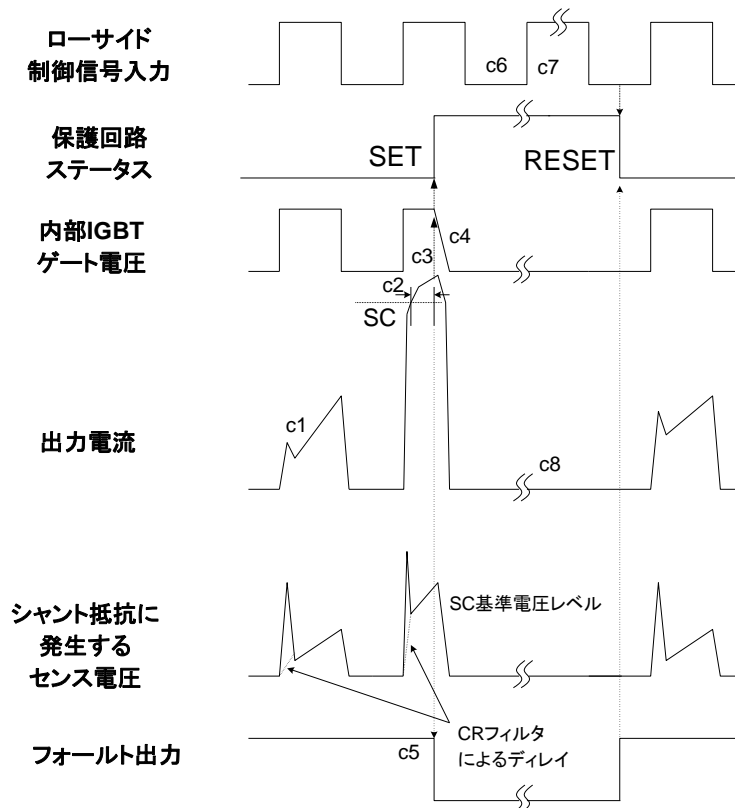


図 7.3 ハイサイド側低電圧誤動作防止回路タイミングチャート

7.3.2 シャント抵抗の選択

図 7.4 にシャント抵抗1個を使った短絡保護の回路例を示します。ネガティブDCリンク側のライン電流が検出され、検出電圧がRCフィルタを通して現れます。電流が短絡保護のトリップレベルを超えた場合、ローサイドの3相すべてのIGBTはオフ状態になり、フォールト信号出力V_{FO}がCPUに対して出力されます。短絡保護機能は繰り返して出力されない為、一度V_{FO}信号が出力された場合は、IGBT動作を直ちに中断してください。

短絡故障の場合、内部の保護回路が外部のシャント抵抗に発生する電圧とLVIC内部のトリップ基準電圧を比較し回路オフのトリガを生成します。それによりドライバICはローサイドIGBTのゲートドライブを止め、IGBTをオフにします。電流検出抵抗は以下のように計算できます：

$$R_{SHUNT} = \frac{V_{SC(REF)}}{I_{SC}}$$

ここで $V_{SC(REF)}$ はLVICで生成される短絡保護回路用基準電圧です

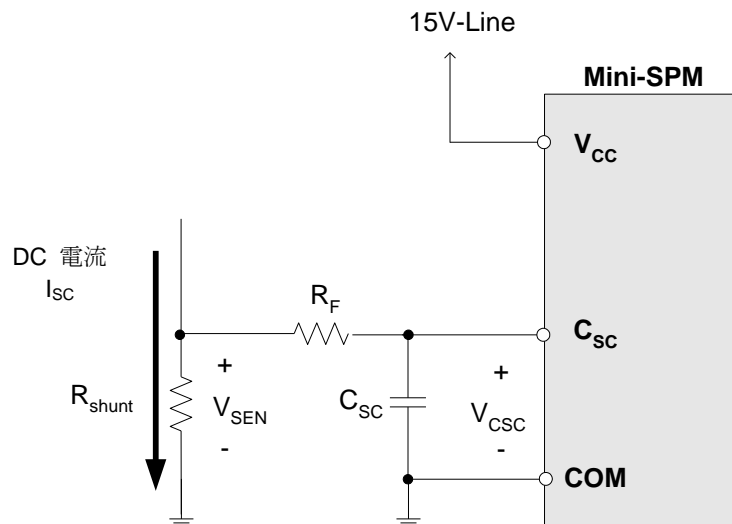


図 7.4 シャント抵抗1本による短絡保護回路例

ノイズにより短絡保護回路が誤動作することを防ぐ為、RCフィルター(図 7.4 のR_FC_{SC}を参照)が必要です。RC時定数は加わるノイズの期間と、IGBTの耐圧能力によって決まります。1.5~2μsの範囲に設定されることを推奨します。

シャント抵抗に発生する電圧が短絡保護トリップレベルを超えると、この信号はRCフィルターを介してC_{SC}端子に加わります。RCフィルター遅延時間(t1)はC_{SC}端子電圧がトリップレベルまで上昇するのに必要な時間です。表 7.2にトリップレベルのスペックを示します。LVICは内部にノイズ除去の為500nSのロジック・フィルター期間を設けています(t2)。更に、標準的なICの伝播遅延時間(t3)を考慮する必要があります。表 7.3を参照してください。

表 7.2 短絡保護回路トリップレベル 'V_{SC(REF)}'

項目	Min.	Typ.	Max.	単位
短絡保護トリップレベル V _{SC(REF)}	0.45	0.5	0.55	V

表 7.3 短絡保護回路内部遅延時間

項目	Min.	Typ.	Max.	単位
内部フィルタ遅延時間 (t2)	-	0.5	0.7	μsec
IC伝播遅延時間(t3)	-	0.9	1.3	μsec

従って、トリップ電流検出からIGBTのゲートオフまでのトータル時間は次のようになります:

$$T_{TOTAL} = t1 + t2 + t3$$

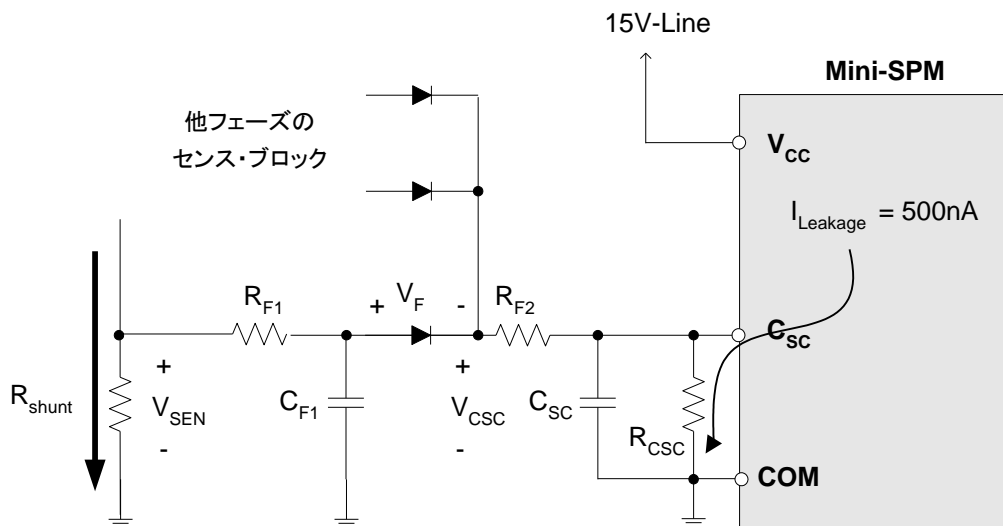


図 7.5 シャント抵抗3本を使用した短絡保護回路例

個別シャント抵抗回路はシャント抵抗1個を使う回路と比較してより複雑になり考慮すべき点が多々あります。個別シャント抵抗回路はそれぞれのフェーズ電流が検出できることから一般的になっており、回路はシンプルでコスト効果が高く、検出特性も優れています。

図 7.5にダイオードを使用した標準的な個別シャント抵抗短絡保護回路を示します。この回路はダイオードのバラツキとV_Fの温度依存から精度の高い過電流検出には不向きです。更に、このような回路を用いるには以下のような注意が必要です:

1. 短絡電流検出信号の遅延時間が増加します。時定数 $R_{F1} \times C_{F1}$ による遅延 (t_4) が加わり、全体の遅延時間は次のようになります:

$$T_{TOTAL} = t_1 + t_2 + t_3 + t_4$$

2. ICのCscピンからのリーク電流(約500nA)は追加したダイオードにより阻止されます。この電流がコンデンサCscに充電されるとVcscが上昇し、通常状態であるにもかかわらずSPMを停止させる原因になります。この短絡電流検出による誤動作を補正する為、Cscと並列にRcscを接続してください。Rcscには約47kΩを推奨します。
3. 短絡保護回路のトリガレベルを設定する場合、ダイオードのドロップ電圧を考慮する必要があります。短絡保護回路がトリガーされる電圧は以下の式で表せます。

$$V_{SEN} = V_{CSC} + V_F$$

7.4 フォールト信号出力

表 7.4 フォールト信号出力最大定格

項目	記号	条件	定格	単位
フォールト出力電源電圧	V_{FO}	V_{FO} -COM間に印加される電圧	-0.3~ $V_{CC}+0.3$	V
フォールト出力電流	I_{FO}	V_{FO} 端子シンク電流	5	mA

表 7.5 電気的特性

項目	記号	条件	Min.	Typ.	Max.	単位
フォールト出力電圧	V_{FOH}	$V_{SC} = 0V$, V_{FO} 端子は4.7k Ω で5Vにプルアップ	4.5	-	-	V
	V_{FOL}	$V_{SC} = 1V$, V_{FO} 端子は4.7k Ω で5Vにプルアップ	-	-	0.8	V

V_{FO} 端子はオープンコレクタ出力ですので、抵抗を介して5V または15V にプルアップしてください。抵抗値は上記のスペックを満足する必要があります。

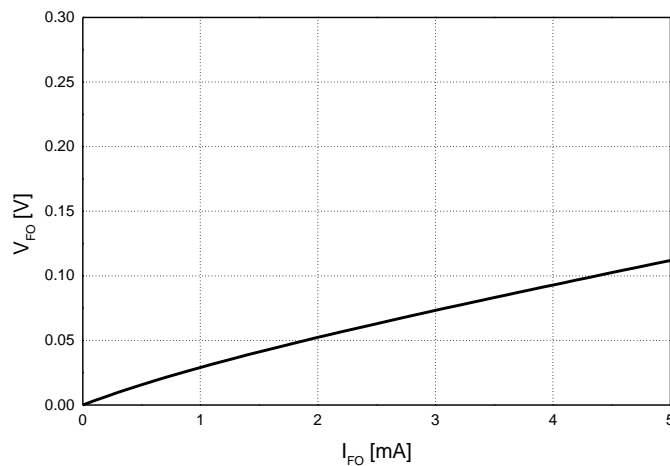


図 7.6 V_{FO} 端子の電圧-電流特性

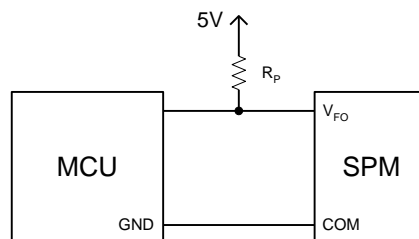


図 7.7 V_{FO} 端子外部配線図

7.5 過熱保護

LVICは過熱保護回路を内蔵しています。その目的はクーリングファンの停止或いは、ヒートシンクの取り付け不良などを原因とするケース温度の異常な上昇を検知することであり、LVICの温度(IGBTの接合温度ではありません)をモニターしています。従って、モーターのロック或いは過電流などが原因となる急激な温度上昇にはその目的を達成しない可能性があります(過熱保護回路はLVICの温度を測定しているためIGBTやFRDの急激な温度上昇には反応できません)。LVICの温度が上昇し $T_d(160^{\circ}\text{C}_{\text{typ}})$ を超えた場合フォールト信号が出力されローサイド側のIGBTがオフします。その後、LVIC温度が低下し $T_r(155^{\circ}\text{C}_{\text{typ}})$ 以下になると、フォールト信号はオフします。過熱保護回路のタイミングチャートを図7.8に示します。

- Td : 過熱保護検出温度
- Tr : 過熱保護リセット温度
- ΔT_{dr} : ヒステリシス幅

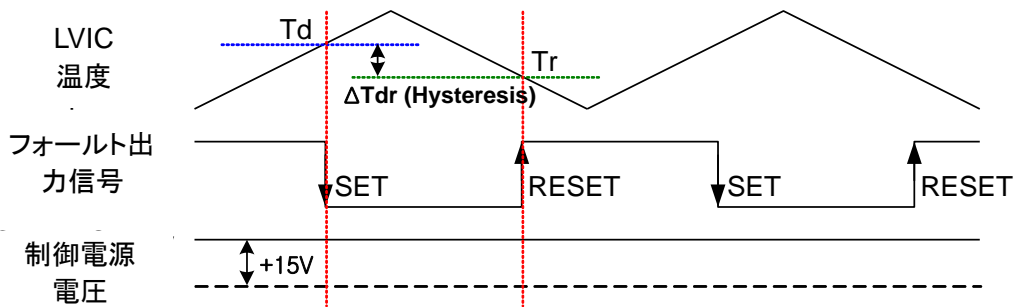


図 7.8 LVIC過熱保護回路タイミングチャート

8. ブートストラップ

8.1 ブートストラップ回路の動作

$V_{B(U,V,W)}$ と $V_{S(U,V,W)}$ 間の電圧差である V_{BS} がミニDIP SPM内部のHVICにドライブ用電源を供給します。この供給電圧はHVICがハイサイドIGBTを十分にドライブできるよう13.0V~18.5Vの範囲にあることが必要です。ミニDIP SPMは V_{BS} に対して低電圧誤動作防止回路を備えており、もし V_{BS} が電圧規格値(データシート参照)に満たない場合は、HVICがハイサイドIGBTをドライブしないようにします。この機能により、IGBTが高い電力損失を伴って動作することを防ぎます。

V_{BS} のようなフローティング電源はいくつかの方法で実現できます。その一つがここで説明するブートストラップ(図 8.1参照)回路で、この方法はシンプルで低コストであることが特長ですが、ブートストラップコンデンサを充電するのに必要とするデューティサイクルとオン期間に制約があります。ブートストラップ電源は図 8.1に示すように、ブートストラップ・ダイオード、抵抗、コンデンサを組み合わせることで構成されます。また、図 8.1にブートストラップ回路での電流

経路を示します。V_Sが(ローサイドIGBTまたは負荷いずれかを通して)グランドレベルに引き落とされると、ブートストラップコンデンサ(C_{BS})はブートストラップ・ダイオード(D_{BS})及び抵抗(R_{BS})を介してV_{CC}電源から充電されます。

8.2 ブートストラップコンデンサの初期充電

初期状態で、ブートストラップ・コンデンサを十分に充電するには、ローサイドIGBTがある一定期間オンする必要があります。初期充電時間(t_{charge})は、以下の式で得られます：

$$t_{charge} \geq C_{BS} \times R_{BS} \times \frac{1}{\delta} \times \ln\left(\frac{V_{CC}}{V_{CC} - V_{BS(min)} - V_f - V_{LS}}\right) \quad (8.1)$$

- V_F = ブートストラップダイオードの順方向電圧；
- V_{BS(min)} = ブートストラップコンデンサに充電される最小電圧；
- V_{LS} = ローサイドIGBT、または負荷に発生する電圧
- δ = PWM デューティレシオ

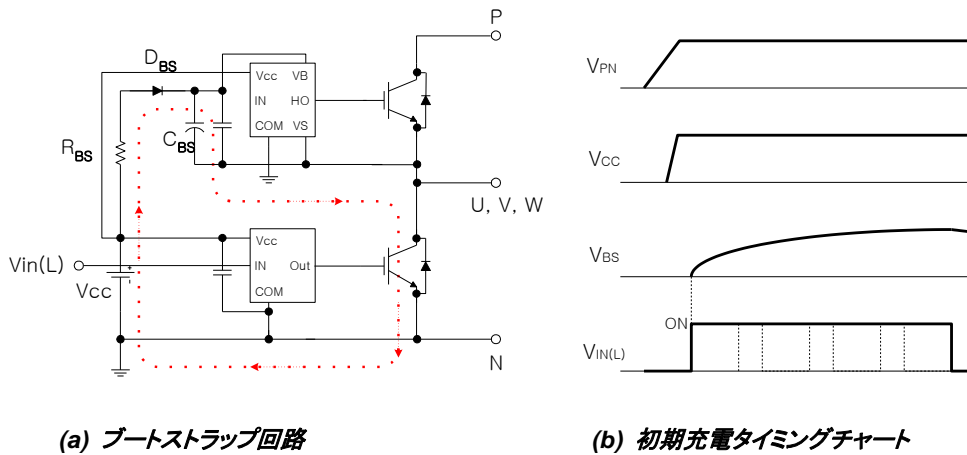


図 8.1 ブートストラップ動作と初期充電

8.3 ブートストラップコンデンサの選択

ブートストラップ・コンデンサの値は、次式により求められます：

$$C_{BS} = \frac{I_{leak} \times \Delta t}{\Delta V} \quad (8.2)$$

ここで：

- Δt = ハイサイド IGBTの最大オンパルス幅
- ΔV = C_{BS}の放電許容電圧 (リップル電圧)
- I_{Leak} = C_{BS}の最大放電電流で、主に以下に示すような要素に影響を受けます：
 - ハイサイドIGBTをオンにする為のゲートチャージ
 - HVICのハイサイド側回路で消費される静電流

HVICの中のレベルシフト回路で必要とされるチャージ
ブートストラップダイオードのリーク電流
ブートストラップコンデンサ C_{BS} のリーク電流(電解コンデンサ以外の場合は無視できる)
ブートストラップダイオードの逆回復電荷

実際には、ミニDIP SPMファミリでは I_{Leak} の値として1mAを推奨します。バラツキと信頼性を考慮して、コンデンサの値は計算値の2~3倍を選択します。 C_{BS} はハイサイドIGBTがオフし、 V_S がグランドに引き落とされた時のみ充電されます。従って、コンデンサ C_{BS} から放電されたチャージを十分に補給できるようにローサイドIGBTのオン期間は十分大きくする必要があります。即ち、ローサイドIGBTには固有の最小オン期間(或いは、ハイサイドIGBTにとってのオフ期間)があります。

ブートストラップコンデンサは出来るだけSPM端子の近くに配置してください。少なくとも1個の低ESRコンデンサをローカル・デカップリングとして使用してください。例えばブートストラップコンデンサとして電解コンデンサを用いた場合、SPMの近傍にセラミックコンデンサを並列に配置することが重要です。ブートストラップコンデンサがセラミック或いはタンタルの場合には、それ自体でローカル・デカップリングは十分です。

8.4 等価抵抗15Ωを含むブートストラップダイオードの特性

2007年第一四半期にミニDIP SPMがリリースされて以来、ブートストラップダイオードが内部に統合されています。ハイサイドIGBT、またはFRDが導通している時、ブートストラップダイオード(D_{BS})には全電圧がかかります。ミニDIP SPMでは電源電圧の最大定格は450Vです。実際にダイオードに加わる電圧は約50Vのサージ電圧を考慮して500V程度です。従って100Vのマージンを加えブートストラップダイオードの耐圧は600V以上のものを使用してください。また、逆回復時間については、ブートストラップコンデンサから V_{CC} へのチャージの戻りを最小にするために最大120ns以下のものを使用してください。更に、コンデンサが長期間電荷を保持しなければならない場合、高耐圧時の漏れ電流が小さいことも重要となります。

モジュールに統合されているブートストラップダイオードは等価抵抗15Ωを含む特性を示します。この特性は dV_{BS}/dt を緩やかにし、ブートストラップコンデンサの充電時間を決める要素になります。

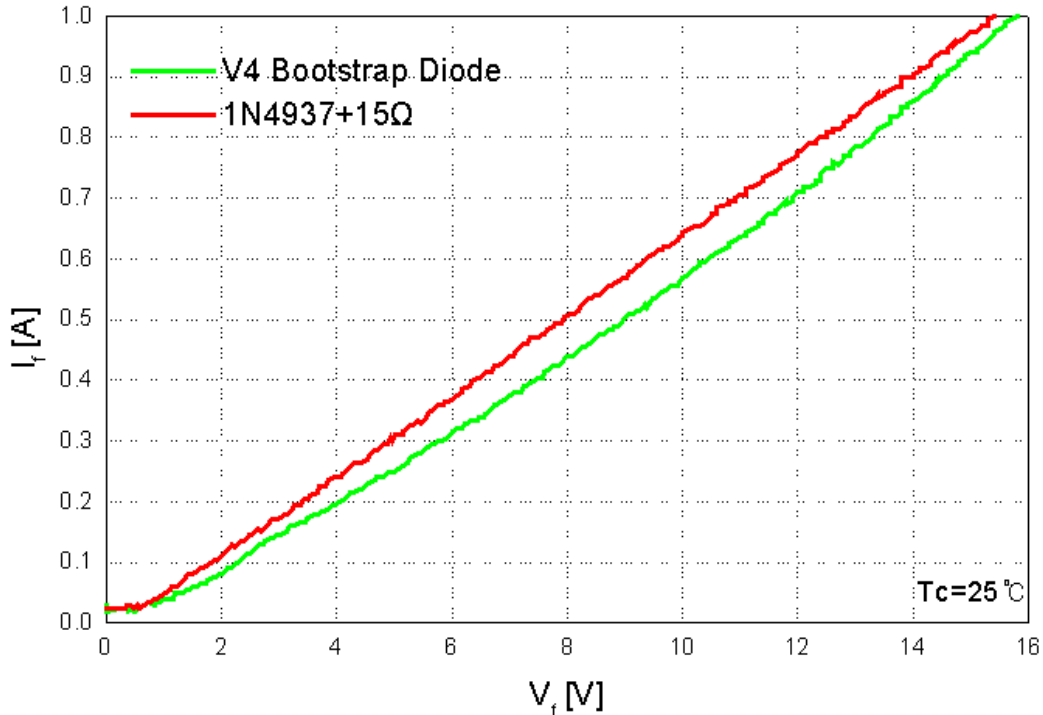


図 8.2 ブートストラップダイオード $V_F - I_F$ 特性

8.5 PWM-インバータ動作におけるブートストラップコンデンサの充放電

ブートストラップコンデンサ (C_{BS}) はハイサイドのIGBTがオフの期間 V_S 電位はグランドに引き下げられ、 V_{CC} から内蔵のブートストラップダイオードを介して充電されます。その後、ハイサイドIGBTがオンの期間で放電されます。

例 1: 初期充電時間を決定

初期充電時間の最小値は式(8.1)を参考にして次のように求めます。

条件:

$$C_{BS} = 22\mu F$$

$$\text{デューティ比}(\delta) = 0.5$$

D_{BS} = 抵抗 15Ω を含む内蔵ブートストラップダイオード

$$V_{CC} = 15V$$

$$V_f(\text{ブートストラップダイオード順方向ドロップ電圧}) = 0.5V$$

$$V_{BS(\min)}(\text{最小ブートストラップコンデンサ電圧}) = 13V$$

$$V_{LS}(\text{ローサイドIGBTまたは負荷の電圧ドロップ}) = 0.7V$$

$$t_{charge} \geq 22\mu F \times 15\Omega \times \frac{1}{0.5} \times \ln\left(\frac{15V}{15V - 13V - 0.5V - 0.7V}\right) = 1.9ms$$

動作を確実にするため、充電時間は計算値の少なくとも3倍にすることを推奨します。

例 2: ブートストラップコンデンサの最小値

条件 :

$$\Delta V = 1V$$

$$\Delta t = 5msec$$

$$I_{leak} = 1mA$$

$$C_{BS} \geq \frac{1mA \times 0.005s}{1V} = 5\mu F$$

ブートストラップコンデンサの計算結果は $5\mu F$ になりますが、バラツキと信頼性を考慮してコンデンサの値は一般的に2~3倍に設定します。この結果は例として参考にしてください。実際の制御パターン及びコンポーネントの寿命等を考慮してシステムデザインをされることを推奨します。

8.6 推奨ブートストラップ回路とパラメータ

図 8.3に推奨ブートストラップアプリケーション回路を示します。

この値はPWM制御方式に依存します

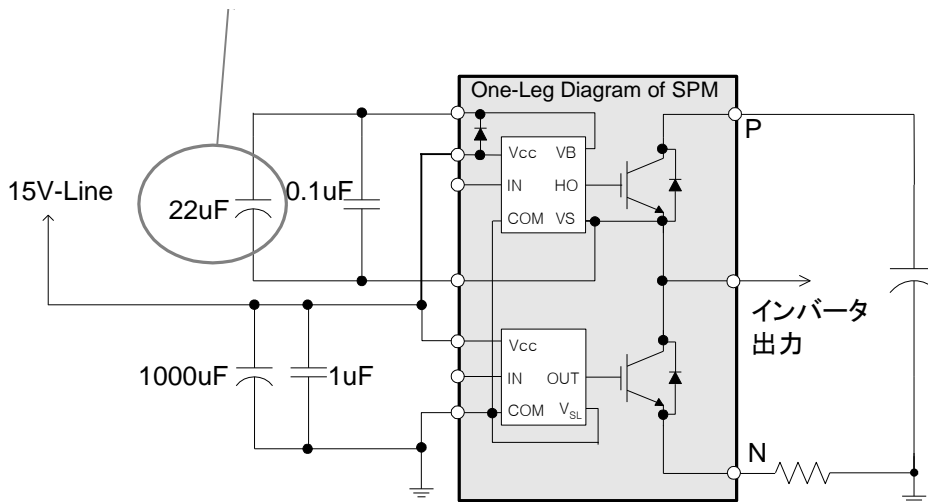


図 8.3 推奨ブートストラップ・アプリケーション回路

9. 電力損失と放熱特性

9.1 SPMの電力損失

ミニDIP SPM における全体の電力損失はIGBT及びFRDの導通損失とスイッチング損失の和となります。動作オフの定常状態では電力損失が非常に小さくデバイスの温度上昇にはほとんど影響しないことから無視できます。導通損失はデバイスの電気的特性の一つである飽和電圧に依存します。即ちそれは導通電流とデバイスの接合温度の関数となります。一方、スイッチング損失はターンオン/オフ時間および過電圧/過電流などのダイナミック特性により決まります。従って、正確なスイッチング損失を得るには システムのDCリンク電圧、スイッチング周波数、回路のレイアウトパターン及び動作電流、温度を考慮する必要があります。

この項では、モータ制御アプリケーション向けPWMインバータを基に、ミニDIP SPMにおける上記2種類の電力損失について詳細な計算を示します。ここでは正弦波3相連続モードPWMについての応用です。他のケース、例えば 3 相 不 連 続 モード PWM の 場 合 に つ い て は 資 料 "Minimum-Loss Strategy for three-Phase PWM Rectifier, IEEE Transactions on Industrial Electronics, Vol. 46, No. 3, June, 1999 by Dae-Woong Chung and Seung-Ki Sul"をご参照ください

9.1.1 導電損失

IGBTとダイオードについて、順方向ドロップ電圧の特性は一般的にそれぞれ以下の一次式で表せます。

$$\begin{aligned} v_I &= V_I + R_I \cdot i \\ v_D &= V_D + R_D \cdot i \end{aligned} \tag{9.1}$$

V_I = IGBTのしきい値電圧

V_D = ダイオードのしきい値電圧

R_I = IGBTのオン抵抗

R_D = ダイオードのオン抵抗

スイッチング周波数が高い場合、PWMインバータの出力電流は正弦波と考えられます。

即ち、

$$i = I_{peak} \cos(\theta - \phi) \tag{9.2}$$

ここで、 ϕ は出力の電圧と電流の位相差を示します。式(9.1)から1チャンネルのIGBT及びダイオードの導通損失は次式で与えられます。

$$P_{con.I} = \frac{V_I I_{peak}}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} \xi \cos(\theta - \phi) d\theta + \frac{R_I I_{peak}^2}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} \xi \cos^2(\theta - \phi) d\theta \quad (9.3)$$

$$P_{con.D} = \frac{V_D I_{peak}}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} (1 - \xi) \cos(\theta - \phi) d\theta + \frac{R_D I_{peak}^2}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} (1 - \xi) \cos^2(\theta - \phi) d\theta \quad (9.4)$$

ここで、 ξ は与えられたPWM方式でのデューティサイクルです。

$$\xi = \frac{1 + MI \cos \theta}{2} \quad (9.5)$$

そして、MI はPWM変調指数です。(MIはフェーズ電圧のピーク値をDCリンク電圧の1/2で割った数値として定義されます)。式(9.3)及び式(9.4)の積分結果より、次式を得ます。

$$P_{con} = P_{con.I} + P_{con.D} \quad (9.6)$$

$$= \frac{I_{peak}}{2\pi} (V_I + V_D) + \frac{I_{peak}}{8} (V_I - V_D) MI \cos \phi + \frac{I_{peak}^2}{8} (R_I + R_D) + \frac{I_{peak}^2}{3\pi} (R_I - R_D) MI \cos \phi$$

インバータ全体の導通損失は P_{con} の6倍となることに注意してください。

9.1.2 スイッチング損失

デバイスが異なれば、スイッチング特性も異なり、その特性は動作電圧/電流そして動作温度/周波数にも依存します。ところが、ターンオン/オフ時のエネルギー損失(ジュール)にはある与えられた条件で電流と電圧の積を一定時間積分することで、間接的に実験データをもとに求めることが可能です。従って、1スイッチング周期において、スイッチング電流によるエネルギー損失の線形従属性は次のように表せます。

$$\text{スイッチングエネルギー損失} = (E_I + E_D) \times i \quad [\text{joule}] \quad (9.7)$$

$$E_I = E_{I.ON} + E_{I.OFF} \quad (9.8)$$

$$E_D = E_{D.ON} + E_{D.OFF} \quad (9.9)$$

ここで、 $E_I i$ および $E_D i$ はそれぞれIGBTおよびダイオードのスイッチングエネルギー損失です。ここで、 E_I 、 E_D はそれぞれ、ほぼ一定の定数であると考えられます。

上記式(9.2)で述べたように、出力電流は正弦波であると考えられ、スイッチング損失は連続モードPWMの周

期毎に発生します。従って、1デバイスのスイッチング損失はスイッチング周波数 f_{sw} に依存し、式(9.10)となります。

$$\begin{aligned}
 P_{sw} &= \frac{1}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} (E_I + E_D) i f_{sw} d\phi \\
 &= \frac{(E_I + E_D) f_{sw} I_{peak}}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} \cos(\theta - \phi) d\phi = \frac{(E_I + E_D) f_{sw} I_{peak}}{\pi} \quad (9.10)
 \end{aligned}$$

ここで E_I はスイッチングエネルギーに関するIGBT固有の定数であり、IGBT毎に異なる E_I の値を持ちます。同様に E_D はダイオードに関する値です。これらの値は実験により求めることになります。式(9.10)から、スイッチング損失は電流及びスイッチング周波数に比例することがわかります。

9.2 熱抵抗

9.2.1 概略

半導体デバイスの特性は、温度により大きな影響を受けます。その接合部温度が上昇すると、特性は通常状態から変化し、不良率は指数関数的に高くなります。従って、パッケージの放熱設計はデバイス開発段階、及び使用されるアプリケーション環境において大変重要になります。

デバイスの放熱特性を理解する上で、一般的に熱抵抗の概念が導入されます。熱抵抗とは、二つの異なる表面の温度差を、その2点間を流れる熱量で割ったものと定義されます。半導体デバイスにおいて、二つの異なる温度とは、接合部温度 T_J と、基準温度 T_x であり、熱量の流れは、動作しているデバイスの電力損失になります。基準点の選び方は任意ですが、通常、最も高温になり、ヒートシンクが取り付けられるデバイスの裏面が選択されます。これを、接合部-ケース間熱抵抗 $R_{\theta JC}$ と呼びます。基準点が大気であれば、接合部-大気間熱抵抗 $R_{\theta JA}$ になります。両者ともにデバイスの放熱特性を調べるのに用いられます。 $R_{\theta JC}$ は通常ヒートシンクを伴う場合に使用され、一方、 $R_{\theta JA}$ はそれ以外の場合で使われます。図 9.1にSPMにおけるヒートシンクを用いた場合の接合部から大気までの熱回路を示します。破線で示した $R_{\theta CA}$ は、その値が十分に大きいため無視することができます。

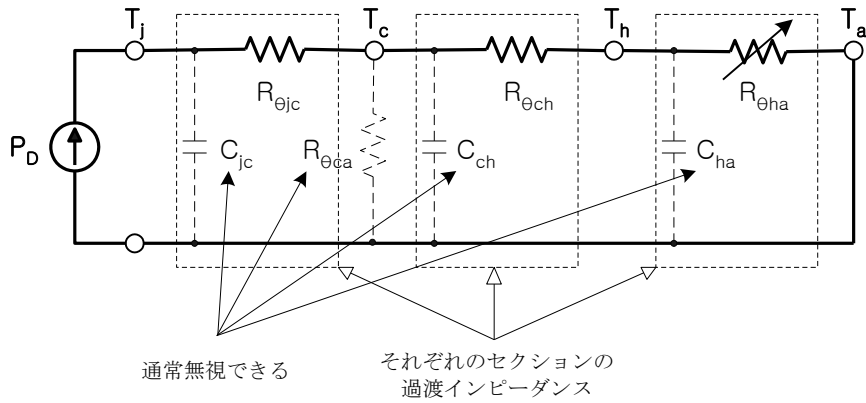


図 9.1 ヒートシンク使用時の過渡的熱等価回路

SPMの熱抵抗は次式で定義されます:

$$R_{\theta jc} = \frac{T_j - T_c}{P_D} \quad (9.11)$$

ここで、 $R_{\theta jc}$ (°C/W)は接合部-ケース間熱抵抗、 P_D (W)、 T_j (°C)、 T_c (°C)、はそれぞれ、デバイスあたりの電力損失、接合部温度、基準点ケース温度です。 T_c を T_A (大気温度)で置き換えると、接合部-大気間熱抵抗 $R_{\theta ja}$ は次のようになります:

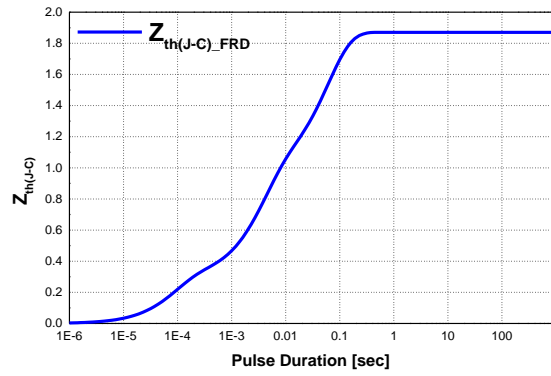
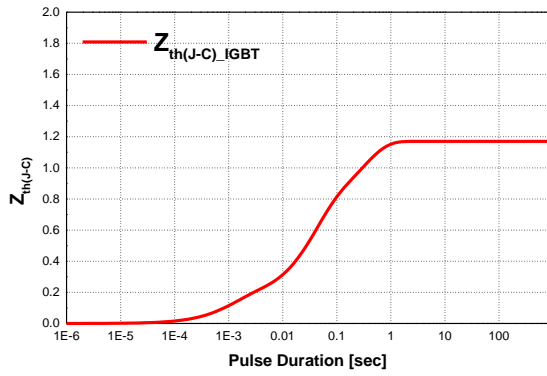
$$R_{\theta ja} = \frac{T_j - T_a}{P_D} \quad (9.12)$$

ここで、 $R_{\theta ja}$ はヒートシンクを含むSPM全体の放熱特性を表し、その値は各種の熱抵抗、即ち $R_{\theta jc}$ 、 $R_{\theta ch}$ 、 $R_{\theta ha}$ の直列接続の和になります。

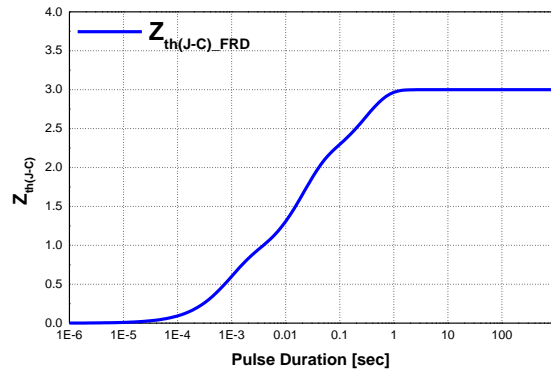
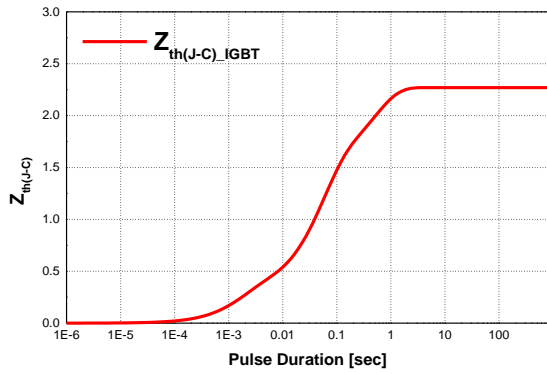
$$R_{\theta ja} = R_{\theta jc} + R_{\theta ch} + R_{\theta ha} \quad (9.13)$$

ここで、 $R_{\theta ch}$ 、 $R_{\theta ha}$ は、それぞれパッケージとヒートシンク間に用いられる熱伝導グリスによる接触熱抵抗、及びヒートシンクの熱抵抗を表します。式(9.13)より、 $R_{\theta jc}$ 自体を小さくすると同時に、アプリケーション上では $R_{\theta ch}$ 及び $R_{\theta ha}$ を極力小さくすることが、SPMのパワー伝達能力を最大化する上で重要であることが分かります。もし $R_{\theta ch}$ と $R_{\theta ha}$ をゼロに、そして T_c をある一定の大気温度 T_A に固定できたとすると、それは無限大のヒートシンクを取り付けたことになります。通常、 $R_{\theta ch}$ の値は、グリスの厚さに比例するため、組立工場の技術に支配されます。一方、 $R_{\theta ha}$ は最適のヒートシンクを選択するなど、ある程度対応することが可能です。

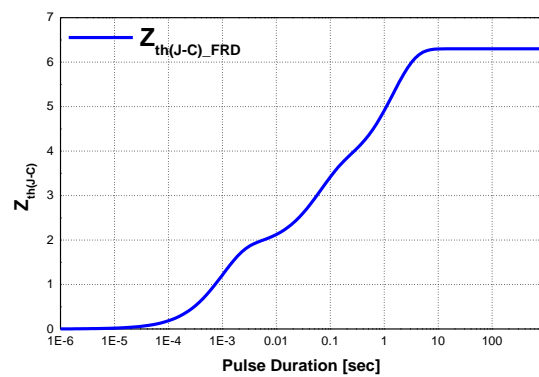
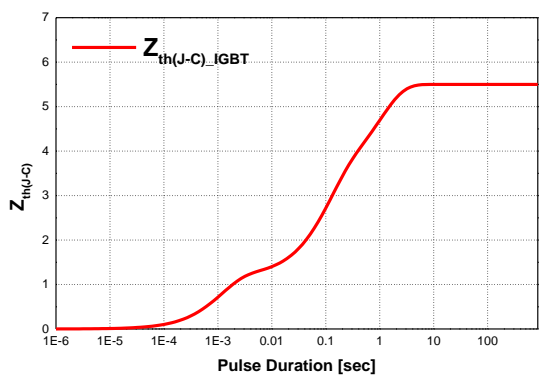
実際のアプリケーションでは、電力損失 P_D は周期的であるため、図 9.1に示したようなRC 過渡応答の等価回路を考慮すべきです。パルス状の電力損失では、等価的な熱コンデンサが接合部温度の上昇を遅らせる効果をもたらし、ミニDIP SPMでは、より重い負荷を許容できることになります。図 9.2にFSBB30CH60B、FSBB15CH60B、FSBF10CH60B、FSBF3CH60Bそれぞれの正規化した熱インピーダンス・カーブを示します。熱抵抗は約10秒以内で飽和領域に達しています。他のミニDIP SPMに関しても同じような特性を示しています。



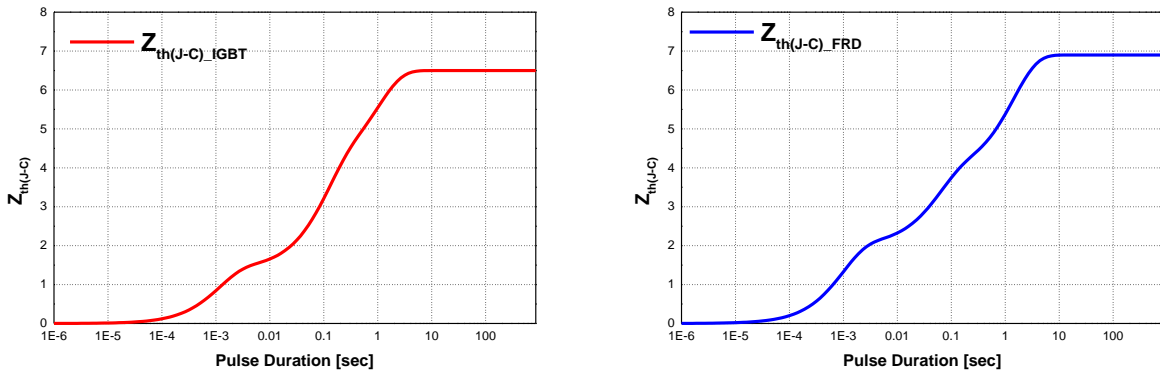
(a) FSBB30CH60C



(b) FSBB15CH60C



(c) FSBF10CH60B



(d) FSBF3CH60B

図 9.2 正規化熱インピーダンス曲線

9.2.2 測定方法

熱抵抗の測定では、 T_J 、 T_C (または T_A)、そして P_D をそれぞれ測定する必要があります。 T_C 、 T_A 、及び P_D は直接測定することが可能ですが、接合部温度 T_J だけはそれが出来ません。接合部温度の測定には、電気テスト法 (ETM) が広く採用されています。電気テスト法は接合部順方向電圧と接合部温度との関係を利用したものです。これは半導体接合部固有の電気熱特性によるもので、一定の順方向電流(センス電流)を与えた場合、順方向電圧と接合部温度の間にはほぼニアに変化する関係があります。この順方向電圧を温度感知パラメータ(TSP)と呼んでいます。図 9.3 にダイオード接合を用いて、順方向電圧と接合部温度との関係を測定する概念を示します。被測定デバイス (DUT) は、所定の温度に熱する必要があるため絶縁性の液体の中に浸します。

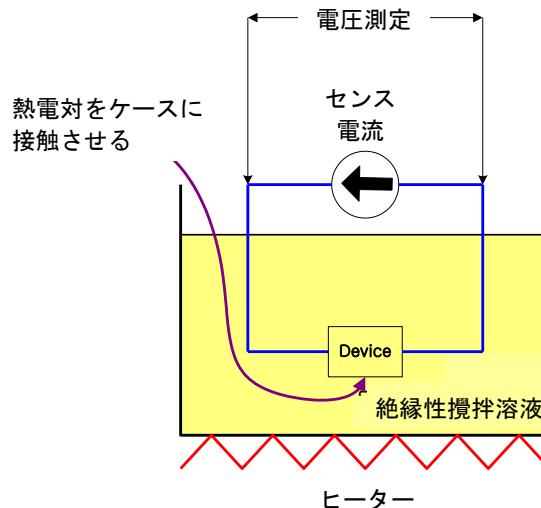


図 9.3 絶縁性液槽を用いたTSP測定の概要

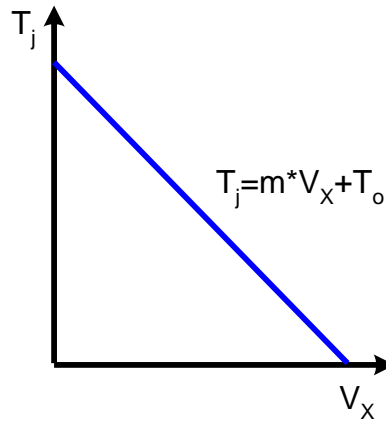


図 9.4 一定センス電流によるTSP 特性の例

DUTが、高温になった液体とともに熱平衡に達した時、センス電流が接合部に加えられ、温度の関数となる接合部に発生する順方向電圧を測定します。センス電流は、それ自身がDUTに熱を加えることがないよう、DUTのタイプにもよりますが、例えば、1mA、10mAのような十分小さい値に設定します。測定は特定の温度範囲において、指定された温度ステップで繰り返し行われます。図 9.4に標準的な測定結果を示します。与えられた温度での接合部温度と順方向電圧の関係は次式のようにになります：

$$T_j = m * V_x + T_o \quad (9.14)$$

傾き $m(^{\circ}C/V)$ と、温度の縦軸切片 $T_o (V)$ により、この直線関係が数値化されます。傾きの逆数は、しばしば「Kファクタ ($V/^{\circ}C$)」と呼ばれることがあります。ここでは $V_x (V)$ がTSPになります。半導体では、図 9.4に示す直線の傾き m は常に負の傾きを持ち、順方向電圧は温度の上昇と共に減少します。このような手順で式(9.14)を求めることを、校正法とよんでいます。

熱抵抗の測定において接合部温度は、校正法に従い、指定されたセンス電流が与えられた時の順方向電圧を測定し、式(9.14)によって推定することが出来ます。TSPはデバイスにより異なり、中にはダイオード電圧としてのTSPを持たないものもあります。そのような場合は、トランジスタの飽和電圧、或いは、IGBTまたはMOSFETのゲート・ターンオン電圧をTSPとして利用することも可能です。

9.2.3 測定手順

熱抵抗測定は、まずDUTに既知の電流及び電圧による連続した電力を加えることから開始します。この連続パワーによりDUTは熱せられ、熱平衡の状態に至ります。デバイスを熱する一方、連続したサンプリングパルスでTSP、言い換えれば順方向電圧、即ち、接合部温度をセンスします。TSPのサンプリング期間では、式(9.14)を得た校正法で使用した電流と同じ値のセンス電流を供給します。TSPをセンスする一方、加えられた電力は、 T_j を十分に上昇させるよう調整する必要があります。測定精度を高める為に、 T_j が基準温度に比べ約 $100^{\circ}C$ 程度高くなるよう、十分高い温度になるまで電力を加えます。標準的な電力とサンプリングパルスの例を図 9.5に示します。

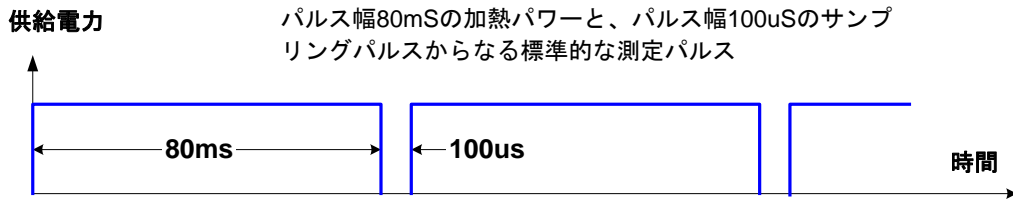


図 9.5 SPM-IGBTの R_{jc} 測定に使用される供給電力とサンプリングパルス波形の例

TSPサンプリング期間は、次の電力供給サイクルに至る前に接合部が冷却されることがないように短期間でなくてはなりません。図 9.5に示した供給電力とセンスパルスの波形では、そのデューティ・サイクルは99.9%であり、実質上、連続的に電力が加えられていると判断できます。図 9.6 から、ほとんど全ての電力がDUTに供給されているのが分かります。

T_j が熱平衡に達すると、その値を、基準点の温度 T_c と供給パワー P を共に記録します。測定値と、式(9.11)を使って接合部-ケース間熱抵抗 $R_{\theta jc}$ が推定できます。ここで、 $R_{\theta jc}$ は、理想的な周囲環境、即ち、温度制御された無限大のヒートシンクに取り付けられた状態における、デバイスの放熱能力を表しています。

図 9.7 にSPMの熱抵抗の測定環境を示します。SPMは、大きな熱容量を持つヒートシンクに取り付けられ、SPMとヒートシンクの間にはエアーギャップを防ぐため熱伝導グリスを塗ります。

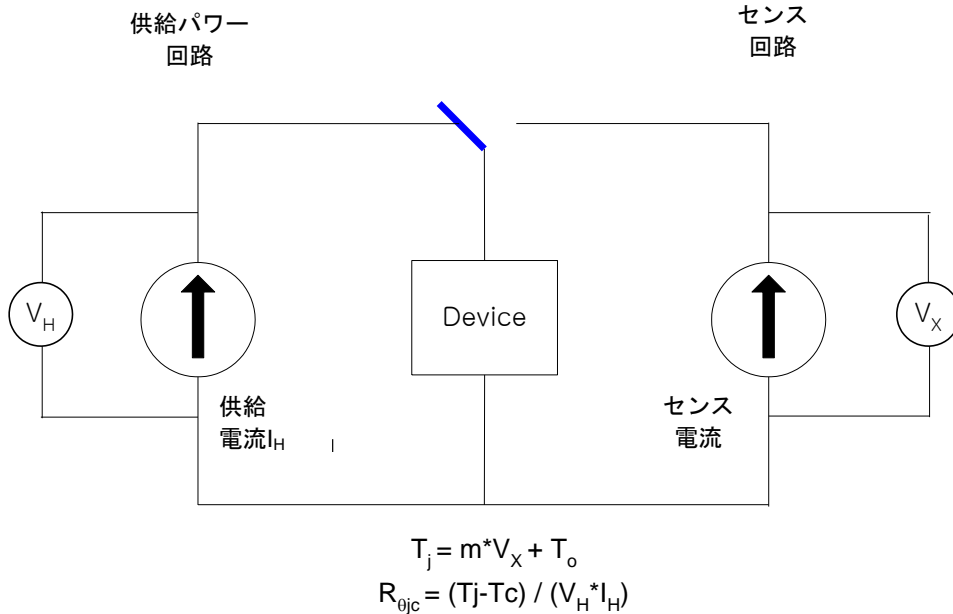


図 9.6 熱抵抗測定方法の概要

熱抵抗測定装置

電圧: : 120VAC, 60HZ

寸法: 275 x 190 x 125 [mm]

外部ヒートシンクサイズ: 150 x 110 x 7[mm]

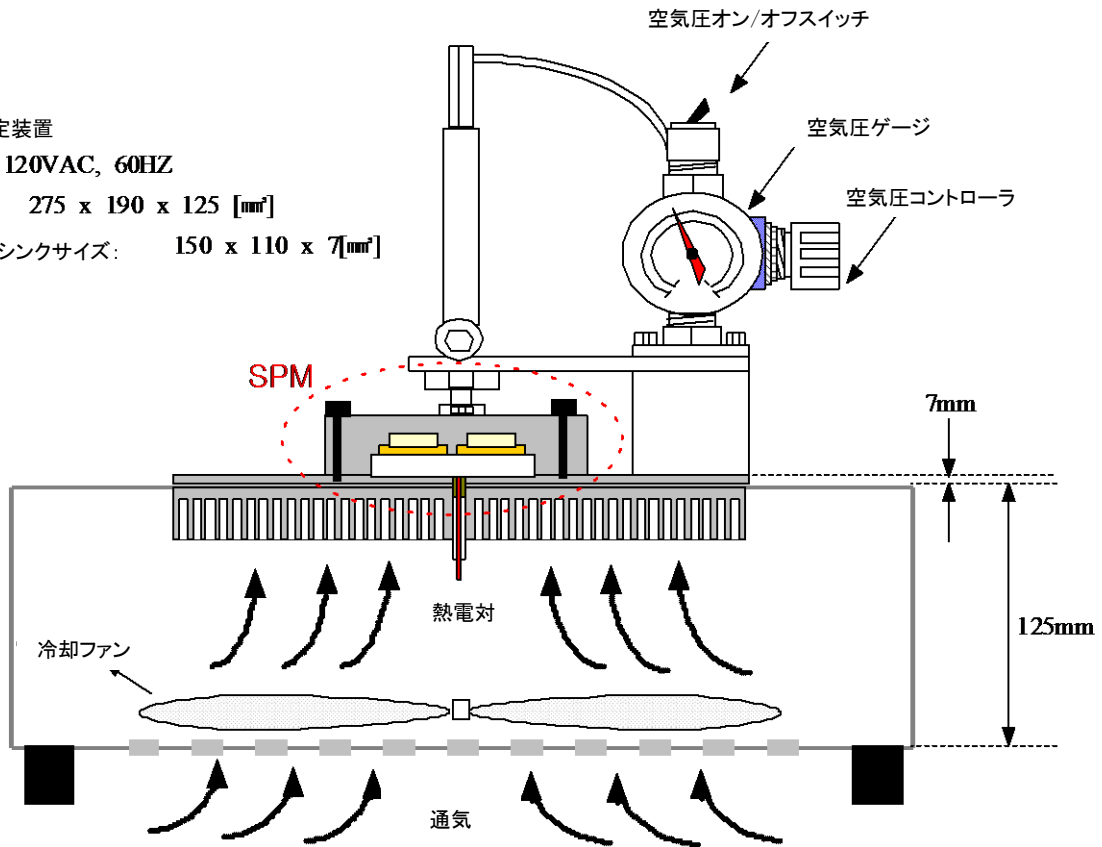


図 9.7 SPM熱抵抗測定環境

ヒートシンクの中を通して熱電対を入れ、温度を測定するSPMの裏面に押し付けます。基準温度(ここでは T_C)をどの位置で測定するかについて厳密に決まりはありませんが、最も温度の高い部分を測定することが理想です。このケースではSPMの中央、もしくはヒートシンクの中央にしています。

図 9.7に示すように、熱電対と基準になる測定点との間は、十分な熱伝導性を維持して接触させることが重要であり、熱伝導グリスを塗り、適度な圧力を加え固定する必要があります。

9.3 接合部温度上昇と計算例

標準的な条件で電力損失計算を行った結果を、「実効負荷電流 - キャリア周波数特性」として図 9.8に示します。条件は以下の通りです。

条件： $V_{PN}=300V$, $V_{CC}=V_{BS}=15V$, $V_{CE(SAT)}$ =typ値, スイッチング損失=typ値, $T_J=150^{\circ}C$, $T_C=125^{\circ}C$, $R_{\theta(J-C)}$ =Max., M.I.=1.0, P.F.=0.8, 3相連続モードPWM変調, 60Hz正弦波出力

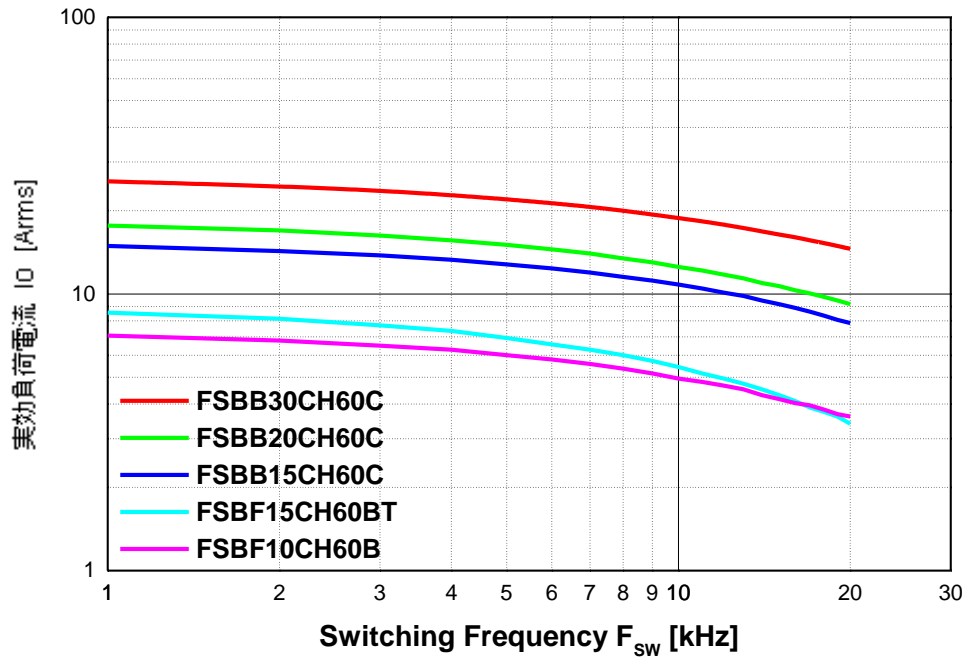


図 9.8 実効負荷電流-キャリア周波数特性

注) :

上記の特性は制御回路、或いはモータドライブ方式の違いによって異なる結果になります。.

図 9.8は、 $T_C=125^{\circ}C$ の条件で動作しているインバータの例です。接合部温度 T_J が平均 $150^{\circ}C$ (ミニDIP SPMが安全に動作する最大温度)に達した時の出力可能な実効電流 I_o を示しています。

9.4 ヒートシンク デザインガイド

ヒートシンクを選択をする場合、スペース、実使用での電力損失、ヒートシンクに対するコスト、ヒートシンク周辺のエアフロー状態、設置個所等、多くの考慮すべき要素があります。このアプリケーションノートでは、実際のアプリケーションの見地からヒートシンクを選択する上での、いくつかの制約について分析してみます。

洗濯機向けヒートシンク

図 9.9 に示すタイプのヒートシンクは、洗濯機のような自然対流のアプリケーション環境で使用され、電力損失はSPMの内部で数100mSの周期でハイローを繰り返すようなドライブ特性を持ちます。

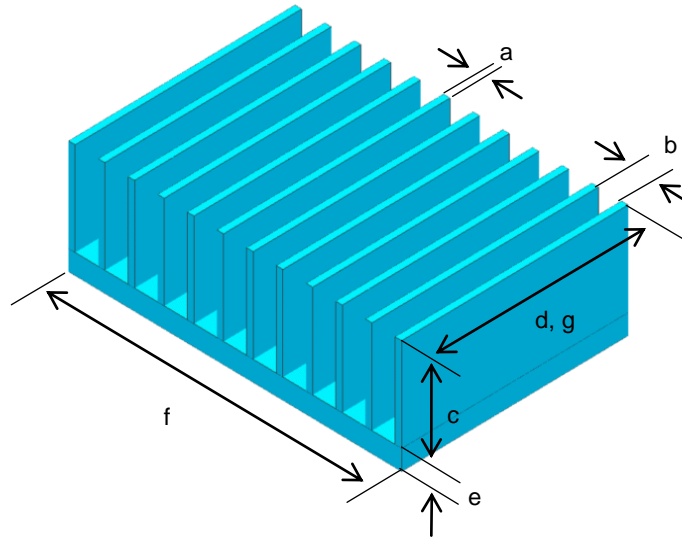


図 9.9 洗濯機向けヒートシンク例

a = フィン厚, b = フィン間隔, c = フィン高さ, d = フィン長,
 e = ベースプレート厚, f = ベースプレート幅, g = ベースプレート長

図 9.10から図 9.13までは、ヒートシンクを設計する際必要となるヒートシンク-大気間の熱抵抗 $R_{\theta HA}$ の分析結果を示しています。この結果は、フィンのスペース、フィン/ベースの長さ、フィン/ベースの幅によって大きく異なります。注意すべきは、最適なフィンスペースの値は図 9.10に示すように、ベースのサイズが $73 \times 53 \text{mm}^2$ の時、約4mmから5mmとなることです。フィンスペースを大きく取ると、全体のフィン数を減らすことになり、結果的には全体の放熱面積を減少させます。これに対し、フィンスペースを小さくすると、隣り合ったフィンの中で空気の対流が阻害され、熱抵抗を増加させる結果になります。即ち、フィンスペースは4mm から5mmを境に、この値以上でも以下でも、熱抵抗を増加させることになります。フィンを厚くすると、全体のフィン数が減り、放熱面積が減ることになり、結果として熱抵抗は増加します。

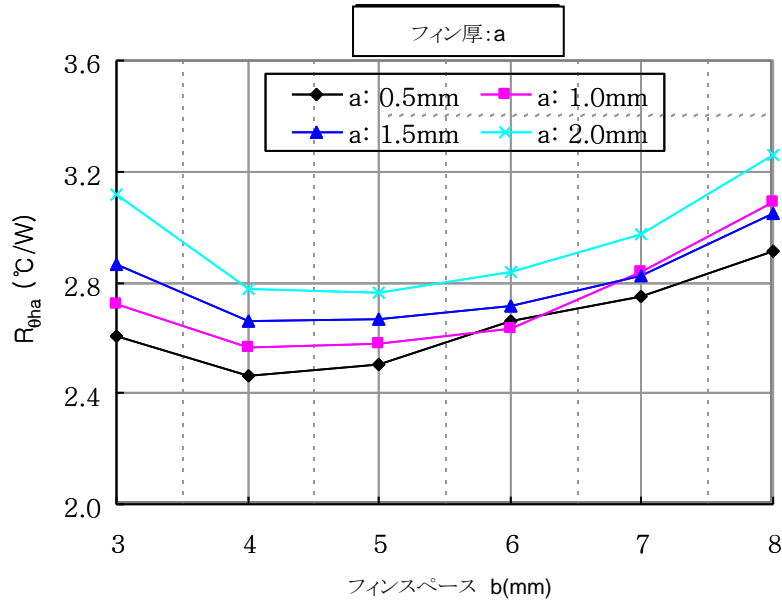


図 9.10 フィンスペースを変化させたときの $R_{\theta ha}$ の変化
(定数: $c=21mm$, $d=53mm$, $e=4mm$, $f=78mm$, $g=53mm$)

図 9.11及び図 9.12は、ベースプレートの長さや幅が、熱抵抗に与える影響を示しています。図 9.11では、長さを150%増加させた場合、即ち79.5mm (53mm×1.5)にすると、熱抵抗は85%減少(≒2.3 °C/W)しています。さらに200%(53mm×2=106mm)まで長くすると、78%の減少(≒2.09 °C/W)になります。これに対し、図 9.12に示すように、ベースプレートの幅を変化させた場合、150%(78mm×1.5=117mm)及び200%(78mm×2=156mm)にした時の熱抵抗は、それぞれ、79%(≒2.144 °C/W)、70%(≒1.88 °C/W)減少しています。従って、熱抵抗を下げるには、長さよりも幅を増加させた方が効果があることが判ります。

図 9.13に、フィンの高さを変化させたときの熱抵抗の変化を示します。

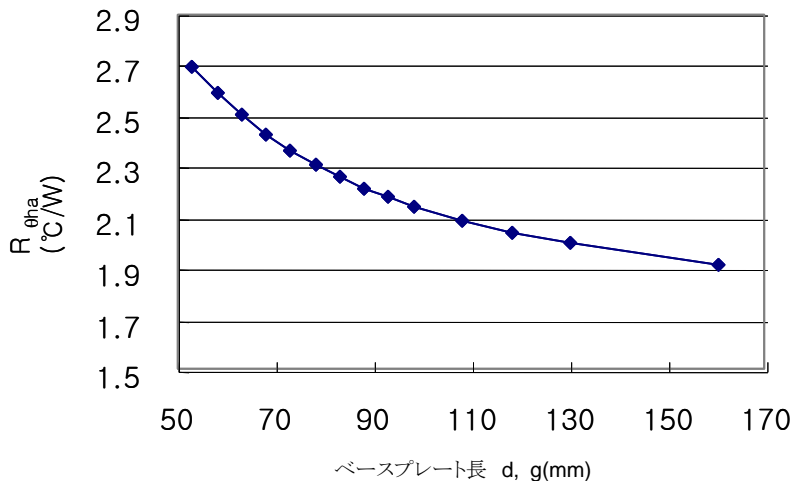


図 9.11 ベースプレート長を変化させたときの $R_{\theta ha}$ の変化
(定数: $a=1.5mm$, $b=5.45mm$, $c=21mm$, $e=4mm$, $f=78mm$)

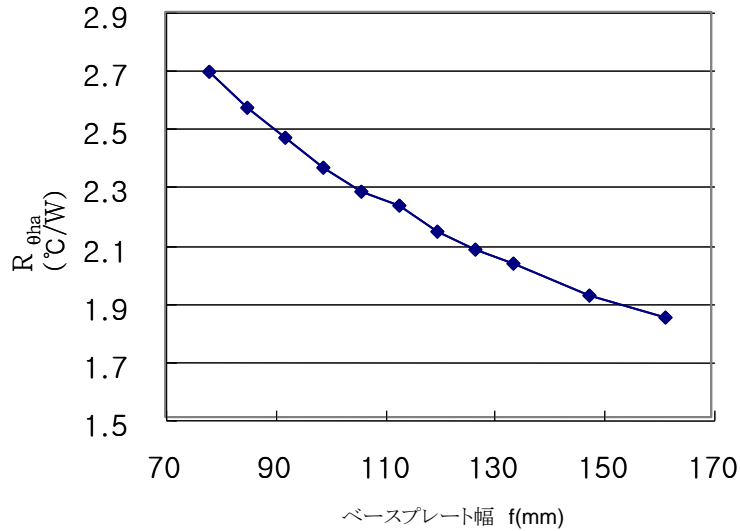


図 9.12 ベースプレート幅を変化させたときのR_{θha}の変化
(定数: a=1.5mm, b=5.45mm, c=21mm, d=53mm, e=4mm, g=53mm)

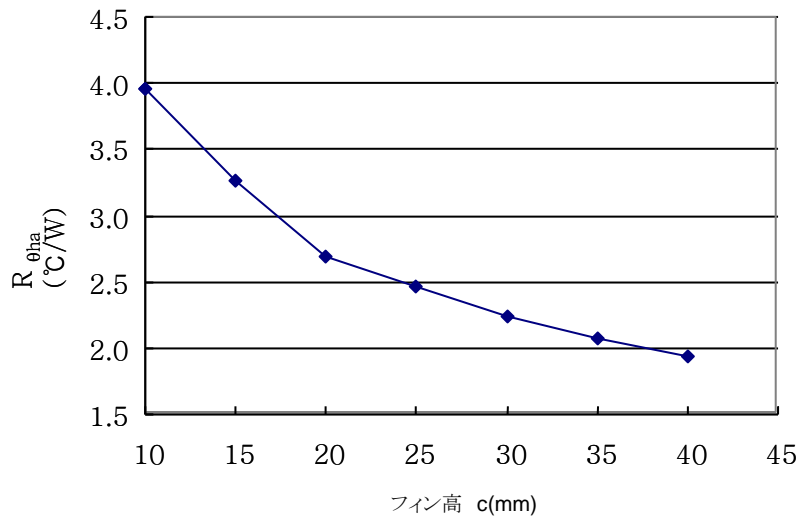


図 9.13 フィンの高さを変えた時のR_{θha}の変化
(定数: a=1.5mm, b=5.45mm, d=53mm, e=4mm, f=78mm, g=53mm)

エアコン向けヒートシンク

エアコンのアプリケーションに用いられるインバータでは、SPMによる電力損失は、洗濯機に使われているインバータとは異なり連続的になります。通常、SPMにはファンを用いた強制空冷のヒートシンクが使われます。図 9.14に一般的にエアコンシステムに使用されるヒートシンクの形状を示します。また、ここでは図 9.14に示すヒートシンクを使用した場合、エアフローが熱抵抗に与える効果を説明します。

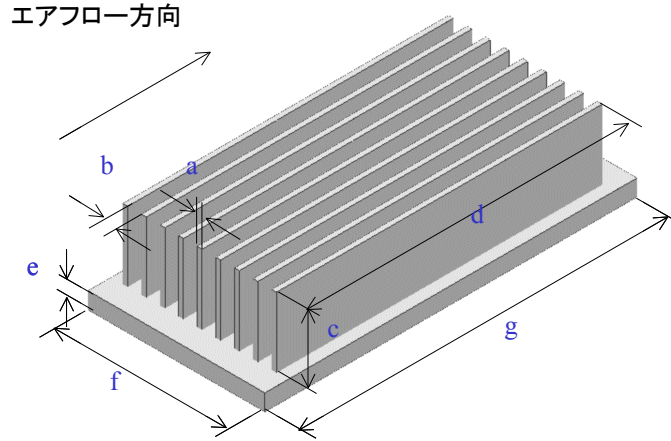


図 9.14 エアコン・アプリケーション向けヒートシンクの例

(定数: $a=2\text{mm}$, $b=6\text{mm}$, $c=30\text{mm}$, $d=140\text{mm}$, $e=7\text{mm}$, $f=76/100\text{mm}$, $g=160\text{mm}$)

図 9.15 にエアフローが熱抵抗 $R_{\theta HA}$ に与える影響を示します。基準となる自然対流での熱抵抗がそれぞれ 1.4°C/W および 1.6°C/W である2種類のベースプレートを用いて測定しています。その結果コストに見合った適切なサイズのヒートシンクを使用した場合、風速約 2m/s の強制空冷の条件では熱抵抗が約 $1/3$ にまで、さらに、風速 5m/s では、 85% ($\cong 0.25^\circ\text{C/W}$)にまで減少しています。

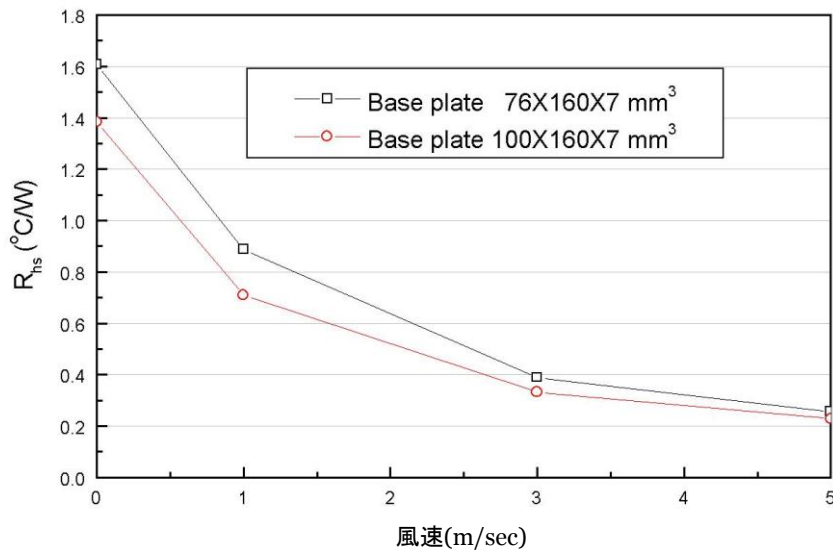


図 9.15 風速を変えた時の $R_{\theta HA}$ の変化

10. パッケージ

10.1 ヒートシンク取り付け

ヒートシンクによる効果を最大にし、デバイスに与えるストレスを最小にする為、SPMをヒートシンクに取り付ける際は以下の注意事項を順守してください。

ヒートシンク

ミニDIP SPMにヒートシンクを取り付ける場合はメーカーの指示書に従い、また、過度な力を加えないよう十分に注意をしてください。

ヒートシンクにねじ止め用の穴を指定箇所を開けてください。バリ或いは突起を取り、表 10.1に従って表面を滑らかにしてください。

ヒートシンクに装着されたデバイスは動作時非常に熱くなります。やけどの原因となりますので触らないようにお願いします。

シリコングリス

接触面の熱抵抗を低減する為、SPMとヒートシンクの間にはシリコングリスを使用してください。適量を隙間に薄く均一に塗ってください。ここではシリコングリスの厚みは100~200umを推奨します。

締め付けトルク

取り付けネジは規格値に従って締め付けてください。締め過ぎはネジ及びヒートシンクに損傷を及ぼすだけでなくセラミックにひび割れを発生させる原因となります。規定以上のトルクで締め付けていくと接触熱抵抗は飽和します。デバイスに損傷を与えることなく最適な接触熱抵抗を得るためのトルク定格を表 10.1に示します。

ネジの締め付けは、片側だけ先に締め付けることのないよう、両側共に均一にしてください。締め付けが均一でないと、SPMのセラミックが損傷する場合があります。

表 10.1 締め付けトルク定格

項目	条件		規格			単位
			Min.	Typ	Max	
締め付けトルク	取り付けネジ : M3	推奨 0.62 N·m	0.51	0.62	1.00	N·m
DBC 平面度	(図 10.1参照)		0	-	+120	μm
ヒートシンク平面度			-100		+50	μm
デバイス重量			-	15.40	-	g

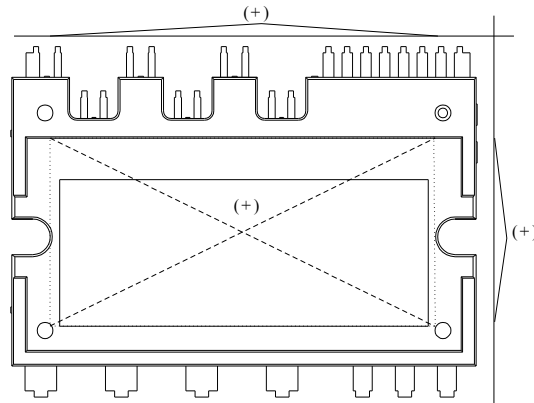


図 10.1 平面度測定位置

10.2 取り扱い上の注意点

半導体を使用する上で、不適切な取り扱いによりデバイスに熱的或いは機械的なストレスを与えると電気的特性或いは信頼性に重大な損傷を与える可能性があります。

運搬方法

デバイス及び梱包材料の取り扱いには十分お気をつけください。投げたり落としたりするとデバイスが損傷する原因となります。搬送中はデバイスに振動や衝撃を加えないようにしてください。デバイスが濡れないよう注意してください。湿気は帯電防止剤の効果を低下させデバイスパッケージに悪影響を与えます。デバイスは導電性トレイに置くようにしてください。デバイスを扱う時は、パッケージを支え、リード、特にゲート端子に触れるのは避けてください。梱包箱は正しく置いてください。逆さに、または傾けて置いたり不自然な力を加えると、電極端子の変形や樹脂ケースの損傷の原因となります。梱包箱を投げたり落としたりするとデバイスの損傷につながります。梱包箱が濡れた場合、デバイスを動作させた時、故障に結びつく可能性があります。降雨時または降雪時の運搬には梱包箱を濡らさないよう気を付けてください。

保存

- 1) 湿気の多い、または直射日光の当たる場所での保存は避けてください(降雨時または降雪時には特に注意)。
- 2) 梱包箱を逆さに置かないでください。梱包箱を重ねる場合は逆積み、横積みを避け、常に正しく上を向くように置いてください。
- 3) 保管場所の温度及び湿度はそれぞれ、5°C~35°C、40%~75%に設定してください。
- 4) 有害な(特に腐食性)ガスの存在する場所、或いは粉塵の多い場所での保管は避けてください。
- 5) 温度変化が極めて小さい場所に保管してください。急激な温度変化は保管デバイスに結露を発生させ、リードの酸化或いは腐食の原因となります。また、結果的にリードのハンダ付け性の低下を招きます。
- 6) デバイスを再包装する場合は帯電防止の容器を使用してください。使用しないデバイスを一ヶ月以上保管するのは避けてください。

- 7) 保管中のデバイスに外部から力を加えないでください。

環境

- 1) 作業環境の湿度が低下すると、人間の体や他の絶縁体も摩擦等により容易に静電気帯電します。作業環境の湿度を40%から60%に保つことを推奨します。また、防湿容器から取り出した後のデバイスの吸湿に注意してください。
- 2) 作業環境の全ての装置、治具、及びツールは確実にグランド接地してください。
- 3) 作業スペースのフロアには導電性マットを敷くか、他の適切な方法でフロア表面がグランド接地され静電気の帯電を防ぐことを推奨します。
- 4) 作業ベンチの表面には導電性マットを敷いた上でグランド接地し、抵抗性成分を通して表面の静電気を分散します。帯電したデバイスが直接接触した時、急速に電荷が放電するのを避ける為、作業ベンチの表面を金属のような抵抗性の低い素材で組み立てないようにしてください。
- 5) 作業椅子は帯電防止素材でカバーしフロア表面に接地ケーブルで接地してください。
- 6) デバイス保管棚の表面には帯電防止マットを敷いてください。
- 7) デバイスの運搬或いは一時的な保管には帯電防止素材でできた容器を使用してください。
- 8) デバイスパッケージと接触するカートの表面は静電気に対し導電性のある材料を使用し、接地ケーブルでフロア表面に接地してください。
- 9) 作業者は帯電防止材の衣類を身に付け、導電性の靴を着用してください。
- 10) 作業者は1MΩの抵抗でグランド接地されたリスト・ストラップを着用してください。
- 11) ピンセットがデバイスのリードに接触するようであれば、金属製のものは避け、帯電防止タイプのものお使いください。帯電されたデバイスがそのような低抵抗性のツールに接触した場合急激な放電が起こります。真空ピンセットを使用する場合、先端に導電性のパッドを装着し、静電気対策専用のグランドに接地してください。
- 12) デバイスを装着した回路基板を保管するときは帯電防止をした収納容器或いはバッグを使用してください。基板どうしを直接積み重ねたりせず、それぞれ離して収納してください。摩擦により静電気が発生する可能性があります。
- 13) 静電気対策済みエリアに物品(例えばクリップボード)を持ち込む場合は出来るだけ帯電防止材を使用して製造されているものにしてください。
- 14) 作業者がデバイスに直接接触するような場合は帯電防止を施した指サック或いは手袋を着用してください。

感電

電気特性の測定を行っている時に感電する場合があります。通電中のデバイスには触れないよう注意してください。

回路基板コーティング

デバイスが高い信頼性、或いは厳しい使用環境(湿気、腐食性ガス、粉塵が環境)での使用を要求される場合、保護のため基板をコーティングすることがあります。但し、事前にストレス及び不純物による汚染などの可能性を調査する必要があります。多種多様なコーティング樹脂がありますが、多くの場合実験を基にその選択をすることになります。しかしながら、デバイスが装着された回路基板の使用方法は様々で、基板のサイズ、厚み、基板上の部品それぞれによる影響など多くの要素があり、半導体デバイスに及ぼすと考えられる熱的及び機械的ストレスを予測することは実質上困難です。

10.3 マーキング規格

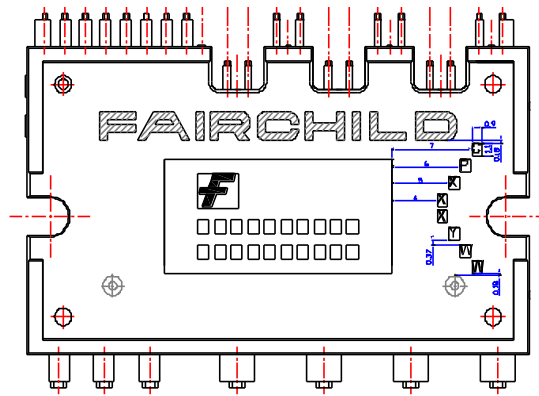


図 10.2 マーキング・レイアウト(裏側から見た図)

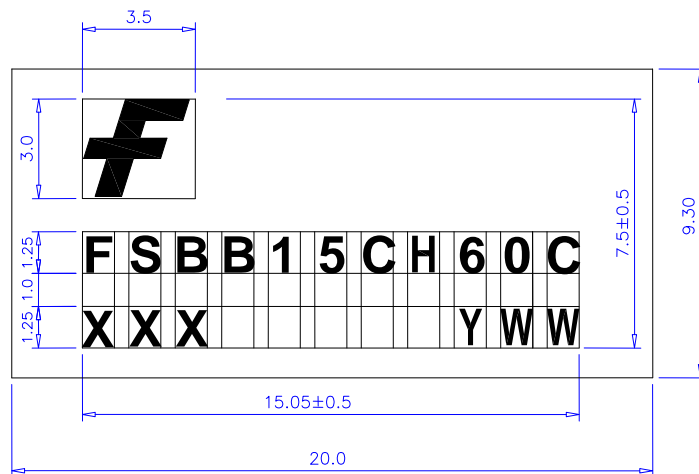


図 10.3 FSBB15CH60Bのマーキング寸法

1. F :フェアチャイルド・ロゴ
2. XXX : ロット番号の下3桁
3. YWW: 製造週コード ("Y"は表10.2に示す製造年コードを表します)
4. ネジ穴サイド・マーキング
 - CP: FSBS15CH60B (製品名)
 - XXX: ロット番号の下3桁
 - YWW: 製造週コード ("Y"は表10.2に示す製造年コードを表します)

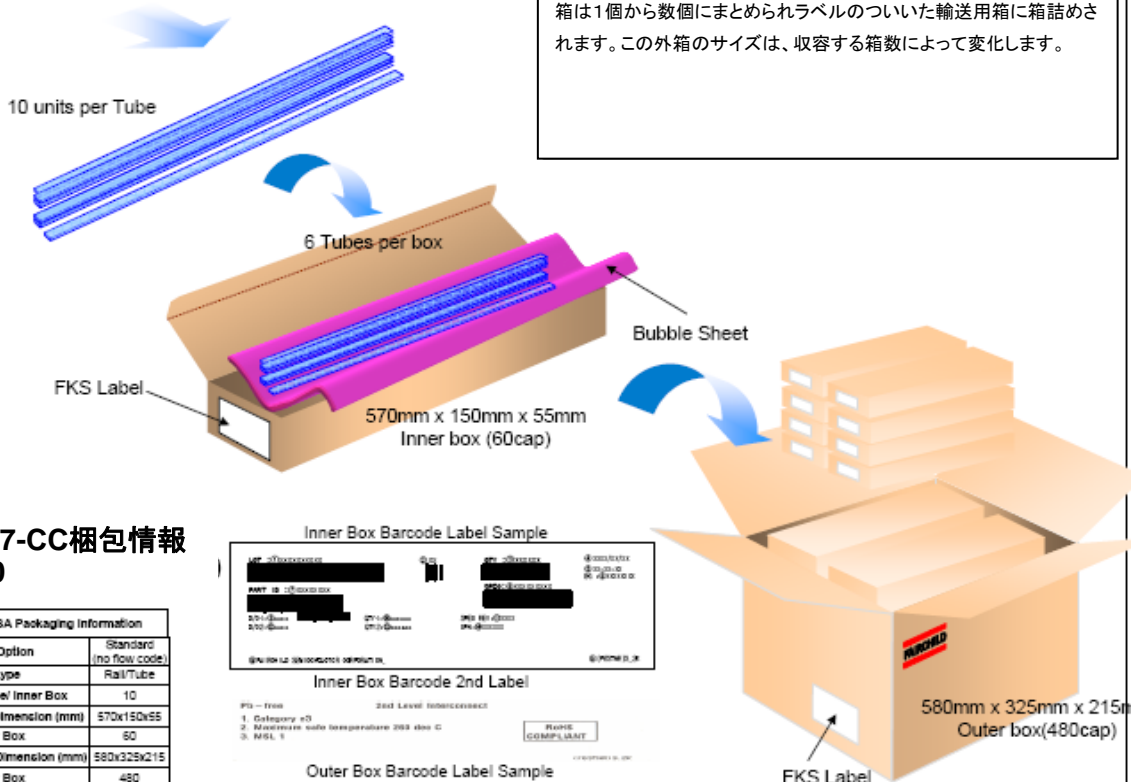
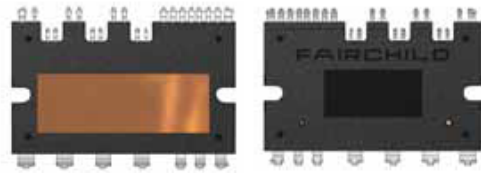
表 10.2 製造年コード

Y	2000	2001	2002	2003	2004	2005	2006	2007	2008	2009	2010
アルファベット	A	B	C	D	E	F	G	H	J	K	A

10.4 パッケージ規格

SPM27-CC チューブ梱包データ

SPM27-CCチューブ梱包構成図
図 1.0

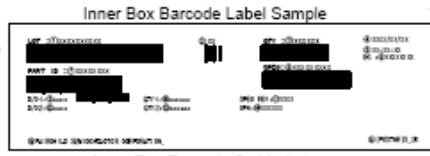


パッケージ概要

SPM27-CC製品は通常チューブで輸送されます。チューブは帯電防止処理されたPVCプラスチック製です。標準オプションでは、これらチューブは帯電防止プラスチック・バブルシートで包まれ、バーコード・ラベルの付いた再生紙で作られた箱に収められます。一つの箱には最高6本までのチューブが収容されます(図1.0参照)。その後、これらの箱は1個から数個にまとめられラベルのついた輸送用箱に箱詰めされます。この外箱のサイズは、収容する箱数によって変化します。

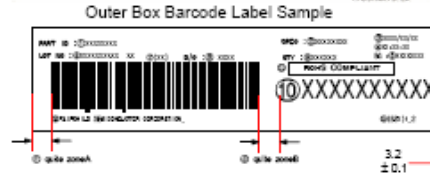
SPM27-CC梱包情報
図 2.0

SPM27-BA Packaging Information	
Packaging Option	Standard (no flow code)
Packaging type	Rail/Tube
Qty per Tube/ Inner Box	10
Inner Box Dimension (mm)	570x150x55
Max qty per Box	50
Outer Box Dimension (mm)	580x325x215
Max qty per Box	480
Weight per unit (gm)	-
Note/Comments	

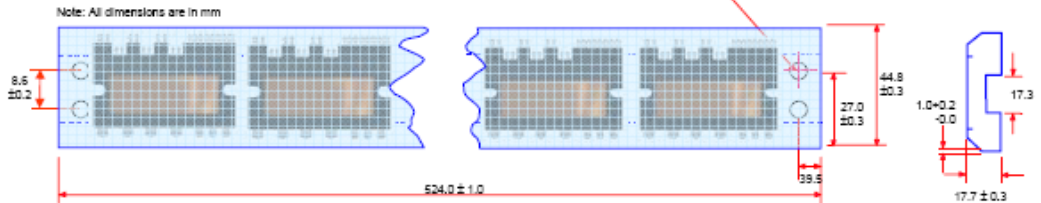


Inner Box Barcode 2nd Label

- 1. Category e0
- 2. Maximum safe temperature 200 deg C
- 3. MSL 1



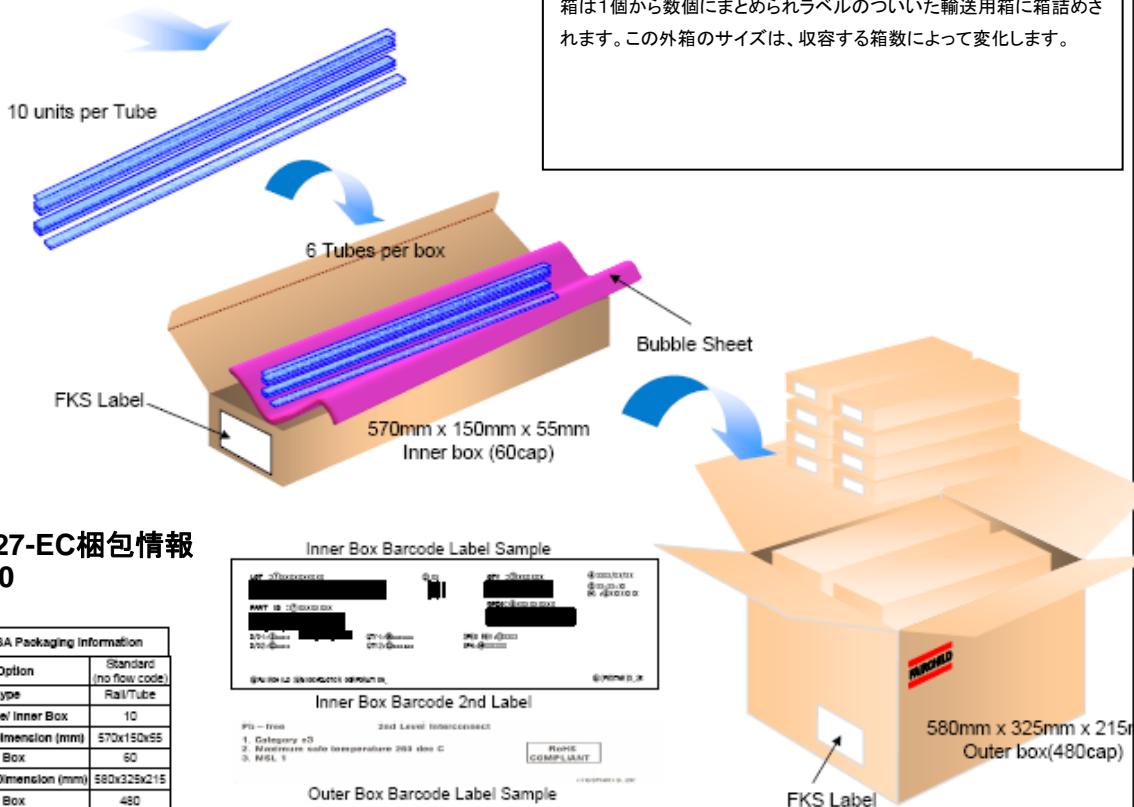
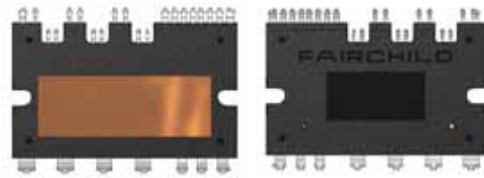
SPM27- CC
チューブ情報 図 3.0



SPM27-EC チューブ梱包データ



SPM27-ECチューブ梱包構成図
図 1.0

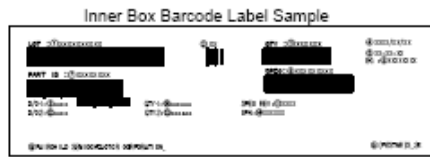


パッケージ概要

SPM27-EC 製品は通常チューブで輸送されます。チューブは帯電防止処理されたPVCプラスチック製です。標準オプションでは、これらチューブは帯電防止プラスチック・バブルシートで包まれ、バーコード・ラベルの付いた再生紙で作られた箱に収められます。一つの箱には最高6本までのチューブが収容されます(図1.0参照)。その後、これらの箱は1個から数個にまとめられラベルのついた輸送用箱に箱詰めされます。この外箱のサイズは、収容する箱数によって変化します。

SPM27-EC梱包情報
図 2.0

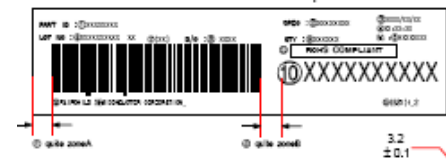
SPM27-BA Packaging information	
Packaging Option	Standard (no flow code)
Packaging type	Roll/Tube
Qty per Tube/ Inner Box	10
Inner Box Dimension (mm)	570x150x55
Max qty per Box	60
Outer Box Dimension (mm)	580x325x215
Max qty per Box	480
Weight per unit (gm)	-
Note/Comments	



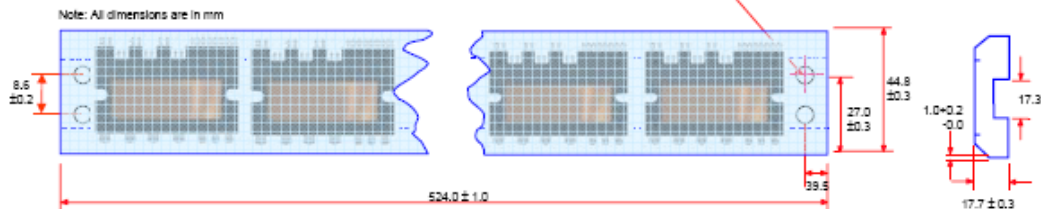
Inner Box Barcode 2nd Label



Outer Box Barcode Label Sample

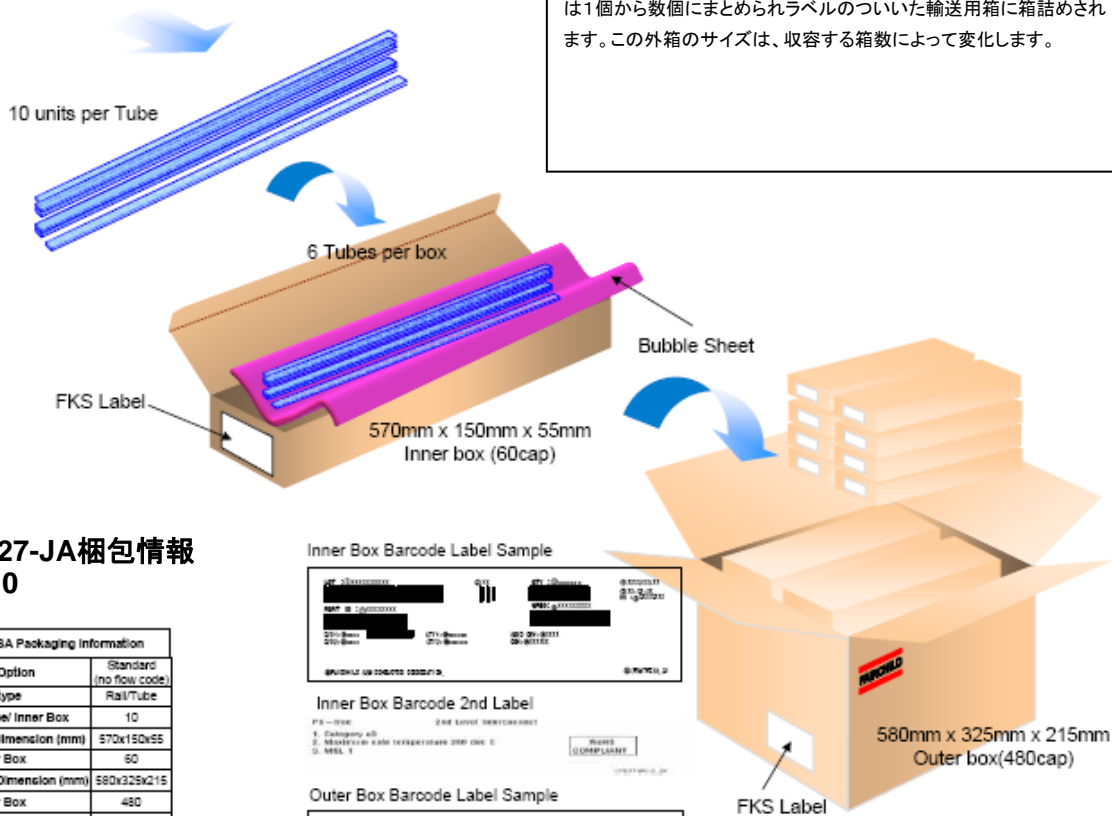
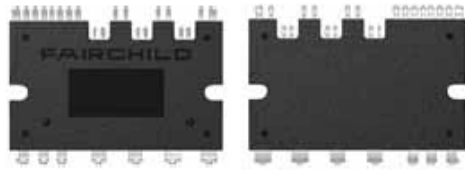


SPM27- EC
チューブ情報 図 3.0



SPM27-JA チューブ梱包データ

SPM27-JAチューブ梱包構成図
図 1.0



パッケージ概要

SPM27-JA製品は通常チューブで輸送されます。チューブは帯電防止処理されたPVCプラスチック製です。標準オプションでは、これらチューブは帯電防止プラスチック・バブルシートで包まれ、バーコード・ラベルの付いた再生紙で作られた箱に収められます。一つの箱には最高6本までのチューブが収容されます(図1.0参照)。その後、これらの箱は1個から数個にまとめられラベルのついた輸送用箱に箱詰めされます。この外箱のサイズは、収容する箱数によって変化します。

SPM27-JA梱包情報
図 2.0

SPM27-JA Packaging Information	
Packaging Option	Standard (no flow code)
Packaging type	Rail/Tube
Gty per Tube/ Inner Box	10
Inner Box Dimension (mm)	570x150x55
Max qty per Box	60
Outer Box Dimension (mm)	580x325x215
Max qty per Box	480
Weight per unit (gm)	-
Note/Comments	

Inner Box Barcode Label Sample



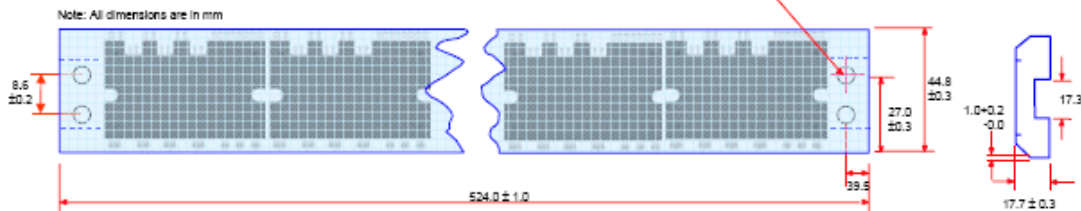
Inner Box Barcode 2nd Label



Outer Box Barcode Label Sample



SPM27- JA
チューブ情報 図 3.0



注意事項

フェアチャイルドセミコンダクタは、本書に記載したすべての製品に対して、信頼性、機能、及びデザインを改善する為に予告なしに変更する権利を所有しています。また、フェアチャイルドはここに記載した製品或いは回路の使用及び応用に起因するいかなる債務を負うものではなく、また、当社の特許権または第三者の権利に基づくライセンスを許諾するものではありません。

生命維持装置への使用について

フェアチャイルドセミコンダクタの製品はフェアチャイルドセミコンダクタコーポレーション社長の書面による承諾がない限り生命維持装置または生命維持システム内の重要な部品に使用することは認められていません。

ここで、

1. 生命維持装置または生命維持システムとは、(a) 外科的に体内に埋め込まれて使用されることを意図したもの、(b) 生命を維持或いは支持するもの、(c) ラベルに表示された使用方法に従って適切に使用された場合にその不具合が使用者に重大な損傷をもたらすことが合理的に予想されるもの、をいいます。
2. 重要な部品とは、生命維持装置或いは生命維持システム内のあらゆる部品を指し、これらの不具合が生命維持装置或いは生命維持システムの不具合の原因に、またはその安全性および効果に影響を及ぼす原因になるものと合理的に予想されるものをいいます。

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com
Order Literature: <http://www.onsemi.com/orderlit>
For additional information, please contact your local
Sales Representative