



Is Now Part of



ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

AN-9080

Motion SPM[®] 5 シリーズ Ver.2 ユーザーガイド

目次

1. 概要.....	2	5. 新規パラメーターデザインガイド.....	13
1.1. アプリケーションノートについて.....	2	5.1. 温度検出ユニット (TSU).....	13
1.2. デザインコンセプト.....	2	5.2. ブートストラップ回路設計.....	14
1.3. 特長.....	2	5.3. 最小パルス幅.....	17
2. 製品ラインアップ.....	3	5.4. 短絡時 SOA.....	17
2.1. 製品名情報.....	3	6. アプリケーション回路例.....	18
2.2. 製品ラインアップ.....	3	6.1. シャント抵抗の推奨接続方法.....	19
2.3. SPM 5 バージョン比較.....	3	6.2. スナバコンデンサー.....	19
3. パッケージ.....	4	6.3. PCB レイアウト・ガイド.....	19
3.1. 内部ブロック図.....	4	6.4. ヒートシンクの装着.....	20
3.2. 端子説明.....	4	6.5. システム性能.....	21
3.3. パッケージ構造.....	5	7. 取り扱い上の注意点およびパッケージ情報.....	22
3.4. パッケージ外形.....	6	7.1. 取り扱い上の注意.....	22
3.5. マーキング仕様.....	7	7.2. パッケージ規格.....	23
4. 統合されている機能及び保護回路.....	11	8. 関連資料.....	28
4.1. HVIC 内部ブロック.....	11		
4.2. 入力信号回路 ($V_{IN(H)}$, $V_{IN(L)}$).....	11		
4.3. 機能 vs. 制御電源電圧.....	11		
4.4. 低電圧保護回路 (UVLO).....	12		

1. 概要

1.1. アプリケーションノートについて

このアプリケーションノートは Motion SPM® 5 シリーズ Ver 2 製品に関するものです。データシート、レファレンスデザイン、そして関連情報にリストアップされたアプリケーションノートと併せてご使用ください。ここでは新しい IC 機能に重点を置き、Ver.2 製品とこれまでのバージョンの SPM 製品との違いに焦点をあてています。

1.2. デザインコンセプト

SPM 5 シリーズを設計するに当たっての主目的は、小電力モータードライブアプリケーションに向け小型で信頼性の高いインバーターソリューションを提供することです。これまで継続して SPM 5 シリーズ製品の性能、品質、及び定格電力に改善を加えてきており、Ver 2 製品はこれらの特性向上活動の最新結果といえます。新しい特長として温度検出機能、内蔵ブートストラップダイオード、堅牢性の強化が挙げられます。スーパージャンクション MOSFET テクノロジーを用いた定格電力の高いデバイスを搭載し、コストを抑えて更に高定格電力のアプリケーションへの対応を可能にしています。

SPM 5 シリーズに使用されている MOSFET は、ボディダイオードの逆回復電荷量を小さくする特殊なプロセスを採用しており、スイッチング損失を最小にし、高速スイッチング動作を可能にしています。ソフトな逆回復特性は、最適化されたゲート抵抗値と先進の MOSFET デザインによって制御され、電磁妨害(EMI)ノイズを適正な値に抑えます。

SPM 5 シリーズは 6 個のファーストリカバリ MOSFET(FRFET®) と 3 個のハーフブリッジ高電圧ゲートドライバ IC を搭載しています。これらの MOSFET 及び HVIC は個別製品としては市販されていません。FRFET を出力段に用いたパワーモジュールは IGBT 或いは SOI を用いたモジュールに比べ、より堅牢性に優れ、広い安全動作領域(SOA)を実現します。

FRFET ベースのパワーモジュールは IGBT を使用したものに比べ、軽負荷時の効率に大きく有利です。その理由は、トランジスターの場合、電流が減少するとその両端の電圧ドロップはリニアに減少しますが、IGBT の飽和電圧 V_{ce} はそのしきい値レベルで一定となるからです。いくつかのアプリケーションでは、短期間のものを除いて、継続して軽負荷動作を要求するものがあり、軽負荷時の効率を改善することが省エネ化の鍵となります。冷蔵庫、循環水ポンプ、ファンの一部などが代表的な例としてあげられます。

Ver.2 製品では温度検出機能が HVIC に搭載され、システム信頼性を高めています。モジュール温度をモニターするとともに過熱状態で必要な保護手段を取れるように、HVIC の温度に比例したアナログ電圧が出力されます。

抵抗特性を持つ 3 個の内蔵ブートストラップダイオードにより、外付け部品点数の削減、および基板設計の簡素化が可能となり、モーター内部にインバーター回路を取り付ける場合に優位となります。

1.3. 特長

詳しい特長と、統合されている機能は：

- 異なる定格電圧及び定格電力に対応する様々な製品ファミリー：HVICを内蔵した250/500/600V 3相FRFETインバーター
- 電流検出用に3個の個別ネガティブDCリンク端子を提供
- FRFETゲートドライブ、UV保護回路、及び温度検出機能を搭載したHVIC
- 3.3/5V シュミットトリガ入力、アクティブHighロジック
- ブートストラップダイオード内蔵
- 単ーグランド電源、そしてHVIC搭載によりオプトカプラー不要のインターフェース
- 待機電流を最小限に抑えたHVICでエネルギー規制に対応
- パッケージ:DIP、SMD、ダブルDIP、ジグザグDIP
- 絶縁電圧定格:1500V_{RMS}/1分
- 吸湿感度レベル3(MSL3)SMDパッケージ

2. 製品ラインアップ

2.1. 製品名情報

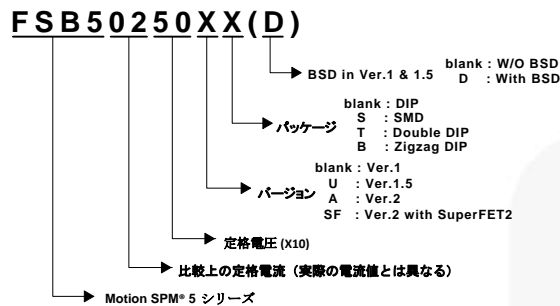


図 1. 製品名情報

2.2. 製品ラインアップ

表 1 にパッケージ情報を除いた基本的な製品ラインアップを示します。

表 1 製品特性概要

製品名	BV _{DSS}	定格電流				R _{θJC} (Max.)
		I _{DRMS}	I _{D25}	R _{DS(on)} (Typ.)	R _{DS(on)} (Max.)	
FSB50325A	250	0.90	1.70	1.10	1.70	10.2
FSB50825A	250	1.90	3.60	0.33	0.45	8.8
FSB50250A	500	0.60	1.20	2.50	3.80	9.3
FSB50450A	500	0.80	1.50	1.90	2.40	8.9
FSB50550A	500	1.10	2.00	1.00	1.40	8.6
FSB50260SF	600	0.92	1.7	2.0	2.4	9.8
FSB50660SF	600	1.60	3.10	0.60	0.70	8.8
FSB50760SF	600	1.90	3.60	0.46	0.53	8.6

表 2 SPM 5 バージョン比較

		V1	V1.5	V2
プロセステクノロジー		CFET	UniFET™	UniFET™ / SuperFET® 2
ラインアップ & R _{DS(on)max}	60 V	FSB52006: 80 mΩ Max.		
	250 V	FSB50325: 1.8 Ω Max.		FSB50325A: 1.7 Ω Max.
			FSB50825U: 0.45 Ω Max.	FSB50825A: 0.45 Ω Max.
	500 V	FSB50250: 4.0 Ω Max.	FSB50250U: 4.2 Ω Max.	FSB50250A: 3.8 Ω Max.
		FSB50450: 2.4 Ω Max.	FSB50450U: 2.4 Ω Max.	FSB50450A: 2.4 Ω Max.
		FSB50550: 1.7 Ω Max.	FSB50550U: 1.4 Ω Max.	FSB50550A: 1.4 Ω Max.
	600 V			FSB50260SF: 2.4 Ω Max.
			FSB50660SF: 0.7 Ω Max.	
			FSB50760SF: 0.53 Ω Max.	
パッケージ		トランスファーモールドパッケージ、サブストレート無し		
V _S -出力		モジュール外部で接続 (50325TDを除く)	モジュール外部で接続 (TD-バージョンを除く)	モジュール内で接続
ブートストラップダイオード		50325TD 以外は非内蔵	D-バージョン以外は非内蔵	内蔵
UV 保護		有	有	有
温度検出		無	無	有

フェアチャイルドが提供する熱と損失に関するオンラインシミュレーションツール、モーションコントロール・デザインツール、は次のサイトでアクセス可能です：
(<http://www.fairchildsemi.com/support/design-tools/motion-control-design-tool/>)。目的のアプリケーションにおいて定格電力に応じた最適な SPM 製品を選択する際、ご利用されることをお勧めします。

2.3. SPM 5バージョン比較

表 2 から分かるように、Ver.2 製品の R_{DS(on)max} はその前の製品と比べ少なくとも同じか、又は低い値になっています。前バージョンに比べその値が低くなっている R_{DS(on)max} を赤字で示しています。前バージョン製品は同時にリリースされていない為、同じバージョン製品の中でも違いがありますが、Ver.2 製品は同じタイミングで一貫した特長を持ってリリースされています。Ver.2 製品は以前の製品に比べ、多くの点で堅牢性に優れています。

- V_{CC}-COM及びV_B-V_Sでのサージノイズ耐性は約50%向上しています。言い換えれば、単一サージパルスがこれらの端子間に加えられた場合、Ver.2製品は50% 高いサージ電圧でも誤動作しないということです。
- 連続的にV_B-V_S間に加わるサージパルスに対する破壊レベルは大幅に改善されています。
- 製造上の問題に起因する断続的なラッチ・オン/オフに伴う問題は解決されています。前バージョン製品はその結果をふまえて改訂されています。

V_{CC} 自己消費電流は TSU 機能が加わった分増加しています。ブートストラップコンデンサの値には影響されませんが、待機電力は 2.1mW 増加します。V_{BS} 自己消費電流については変化はありません。

3. パッケージ

3.1. 内部ブロック図

前バージョンと Ver.2 との大きな違いは図 2 のブロック図で示す赤色の部分です。以前のバージョンでこのような機能を持つものもありますが、Ver.2 からはこれらの機能を全面的に採用しました。主な違いは V_{ts} 、 V_s とハイサイド FRFET ソース間の内部接続、および内蔵ブートストラップダイオードです。 V_{ts} 端子には V-相 HVIC だけが接続され、温度検出信号を出力します。

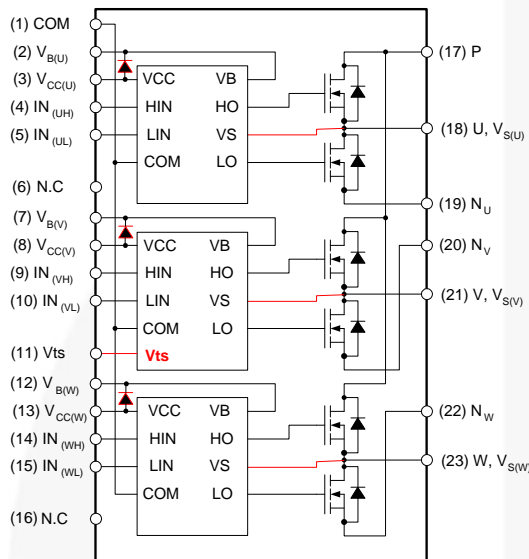


図 2. Motion SPM 5 シリーズ Ver.2 製品 内部ブロック図

3.2. 端子説明

図 3 に double-DIP パッケージの端子の位置と名称を示します。PCB 上でより大きな沿面距離を取る為、 V_B 端子が長いリードになっていることに注目してください。次項の図 4 にモジュール内部の詳細なレイアウトを示します。

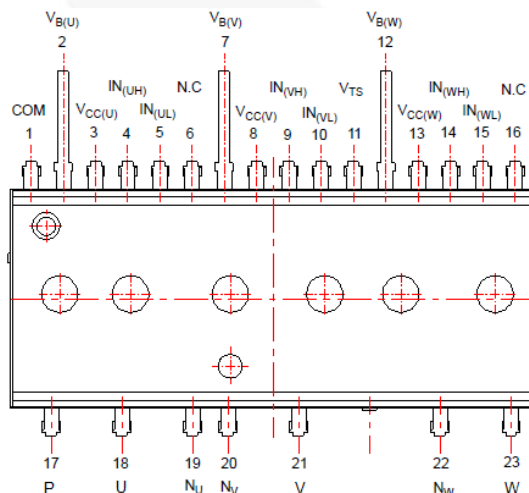


図 3. 端子番号及び端子名

表 3 端子説明

Pin #	名称	端子説明
1	COM	HVIC 電源共通 GND
2	$V_{B(U)}$	U 相ハイサイド MOSFET 駆動用バイアス電圧
3	$V_{CC(U)}$	U 相 HVIC 及びローサイド MOSFET 駆動用バイアス電圧
4	$IN_{(UH)}$	U 相ハイサイド制御信号入力
5	$IN_{(UL)}$	U 相ローサイド制御信号入力
6	NC	NC
7	$V_{B(V)}$	V 相ハイサイド MOSFET 駆動用バイアス電圧
8	$V_{CC(V)}$	V 相 HVIC 及びローサイド MOSFET 駆動用バイアス電圧
9	$IN_{(VH)}$	V 相ハイサイド制御信号入力
10	$IN_{(VL)}$	V 相ローサイド制御信号入力
11	V_{TS}	HVIC 温度検出出力
12	$V_{B(W)}$	W 相ハイサイド MOSFET 駆動用バイアス電圧
13	$V_{CC(W)}$	W 相 HVIC 及びローサイド MOSFET 駆動用バイアス電圧
14	$IN_{(WH)}$	W 相ハイサイド制御信号入力
15	$IN_{(WL)}$	W 相ローサイド制御信号入力
16	NC	No connection
17	P	ポジティブ(+)DC リンク電圧
18	U, $V_{S(U)}$	U 相出力、及び U 相ハイサイド MOSFET 駆動用バイアス電圧 GND
19	N_U	U 相ネガティブ(-)DC リンク入力
20	N_V	V 相ネガティブ(-)DC リンク入力
21	V, $V_{S(V)}$	V 相出力、及び V 相ハイサイド MOSFET 駆動用バイアス電圧 GND
22	N_W	W 相ネガティブ(-)DC リンク入力
23	W, $V_{S(W)}$	W 相出力、及び W 相ハイサイド MOSFET 駆動用バイアス電圧 GND

ハイサイド MOSFET 駆動用電源端子/ハイサイド MOSFET 駆動用電源グラウンド端子

端子: $V_{B(U)} - U, V_{S(U)}, V_{B(V)} - V, V_{S(V)}, V_{B(W)} - W, V_{S(W)}$

- これらの端子はハイサイド MOSFET をドライブするゲート電圧を供給するピンです。
- ブートストラップ回路の利点は、ハイサイド MOSFET をドライブする際、独立した外部電源を必要としない点です。
- それぞれのブートストラップ・コンデンサは、対応するローサイド IGBT がオンしている期間に V_{CC} から充電されます。
- 電源電圧に含まれるリップル或いはノイズによる誤動作を防ぐため、高品質(低 ESR, 低 ESL)のフィルタコンデンサをこれらの端子近くに接続して下さい。

ローサイド・バイアス電圧端子 / ハイサイド・バイアス電圧端子

端子: $V_{CC(U)}$, $V_{CC(V)}$, $V_{CC(W)}$

- これらは内部ICに供給される制御電源用端子です。
- これら3個の端子は外部で接続して下さい。
- 電源電圧に含まれるリップル或いはノイズによる誤動作を防ぐため、高品質(低ESR, 低ESL)のフィルタコンデンサをこれらの端子とCOM端子間に接続して下さい。

ローサイド共通電源グラウンド端子

端子: COM

- 共通電源グラウンド(COM)端子は、内部の制御ICのグラウンドに接続されます。
- **重要!** 寄生インダクタンスによるスイッチングノイズがモジュールの動作に悪影響を及ぼすことを防ぐ為、メイン電源の電流がこの端子を経由して流れることは禁止です

制御信号入力端子

端子: $IN_{(UL)}$, $IN_{(VL)}$, $IN_{(WL)}$, $IN_{(UH)}$, $IN_{(VH)}$, $IN_{(WH)}$

- これらの端子はMOSFETの動作を制御します。
- これらの端子は入力信号電圧によって駆動されます。端子は内部でシュミットトリガ回路に接続されます。
- これらの端子のロジック信号はアクティブHIGHです。入力端子に十分なロジックレベルの電圧が加えられると、それぞれ対応したMOSFETはオンします。
- それぞれの入力端子への配線経路は、モジュールをノイズから守るため、できるだけ短くして下さい。
- 信号の発振、或いは入力信号配線が拾うノイズを抑えるためRCカップリング回路を付加することを推奨します。

温度検出回路アナログ出力端子

端子: V_{ts}

- この端子はV相HVICの温度情報をアナログ電圧で出力します。HVIC自身もある程度の電力を消費しますが、主にMOSFETによって発生する熱がHVICの温度を上昇させます。
- V_{ts} とHVIC温度との関係を図16.に示します。

ポジティブ DC リンク端子

端子: P

- インバーターのポジティブDCリンク電源端子です。
- 内部でハイサイドMOSFETのドレインに接続されます。
- DCリンクの配線、またはPCB上のパターンによるインダクタンスにより発生するサージ電圧を抑えるため、この端子及びネガティブDCリンク端子近くにフィルタコンデンサを接続して下さい。より詳細な回路図を図35に示します。一般的にメタルフィルムコンデンサの使用を推奨します。

ネガティブ DC リンク端子

端子: N_U , N_V , N_W

- インバーターのネガティブDCリンク電源端子です(パワーグラウンド)。
- 内部でそれぞれの相のローサイドMOSFETのソースに接続されます。

インバータ出力端子

端子: U, V, W

- インバーター負荷(例えば、モーター)が接続されるインバーター出力端子。

3.3. パッケージ構造

図4にリードフレーム及びボンディングワイヤを含むパッケージの内部構造を示します。このデザインは生産性及び信頼性をより高めるため度々修正されてきました。

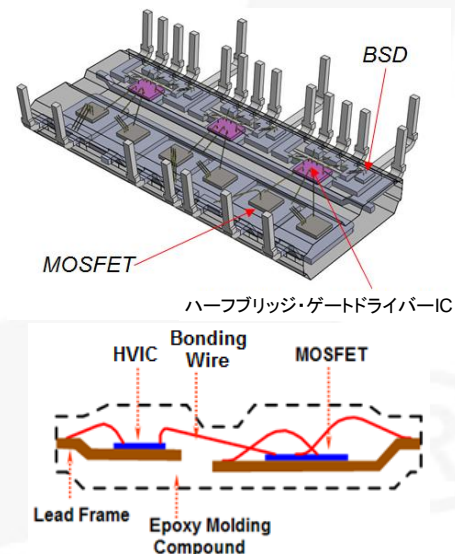


図4. パッケージ構造

3.4. パッケージ外形

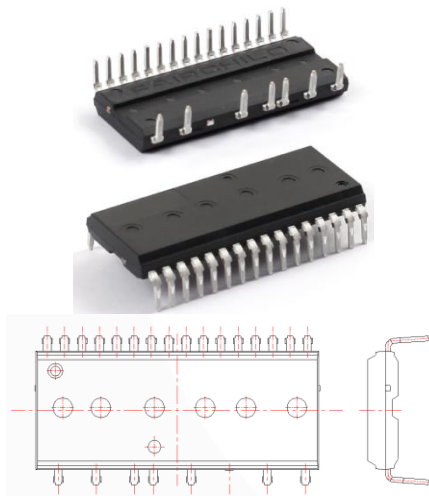


図 5. DIP パッケージ

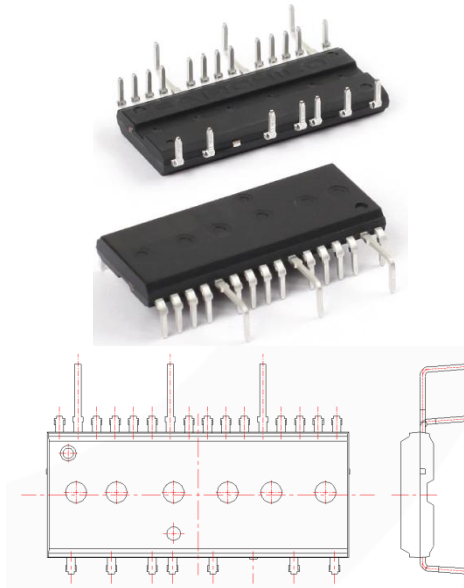


図 7. Double DIP 1 パッケージ

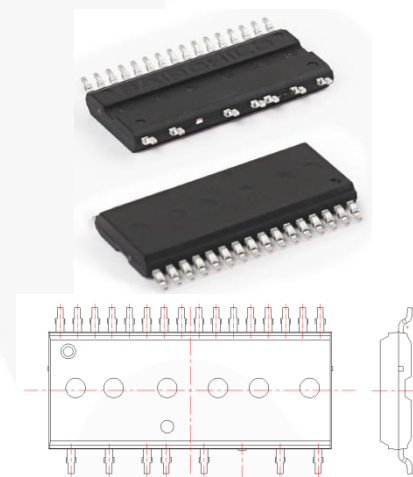


図 6. SMD パッケージ

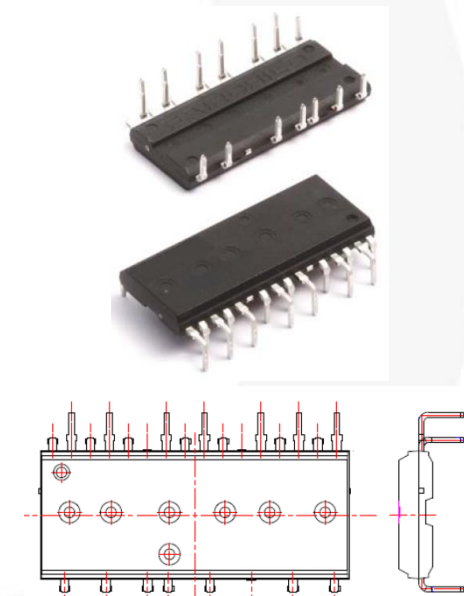


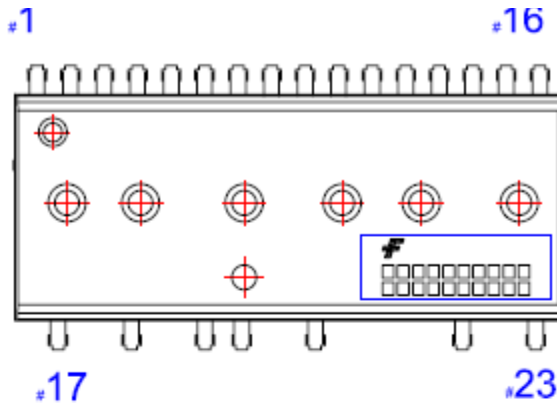
図 8. Zigzag DIP パッケージ

Notes:

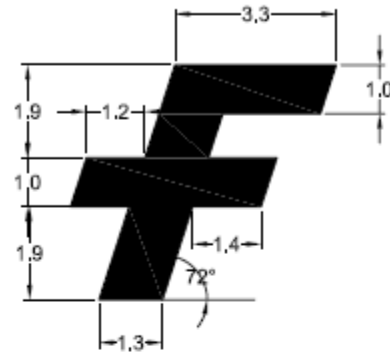
- より詳細なパッケージ寸法及び推奨ランドパターンに関してはそれぞれの製品データシートを参照してください。
- Zigzag DIP パッケージはカスタム製品でのみ供給されます。

3.5. マーキング仕様

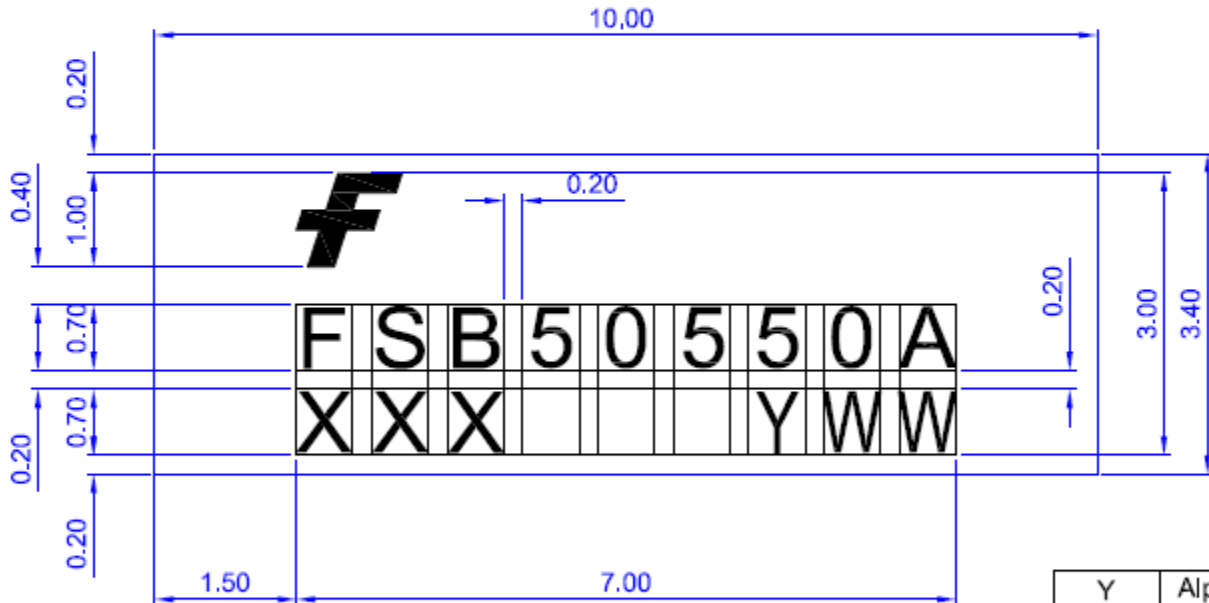
* マーキングレイアウト



フェアチャイルドセミコンダクター ロゴ
寸法比



* マーキング 寸法



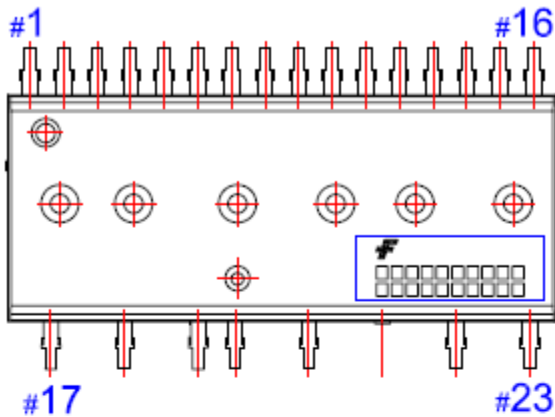
Y	Alphabet
2010	A
2011	B
2012	C
2013	D
2014	E
2015	F
2016	G
2017	H
2018	J
2019	K
2020	A

*注

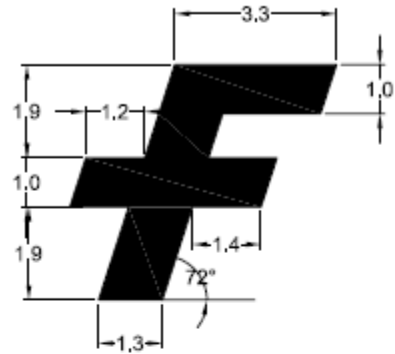
1. F : フェアチャイルドセミコンダクター ロゴ
2. XXX : ロット番号下3桁
3. YWW : work week コード ("Y"は右の表に示すアルファベット表に対応)

図 9. DIP パッケージ マーキング

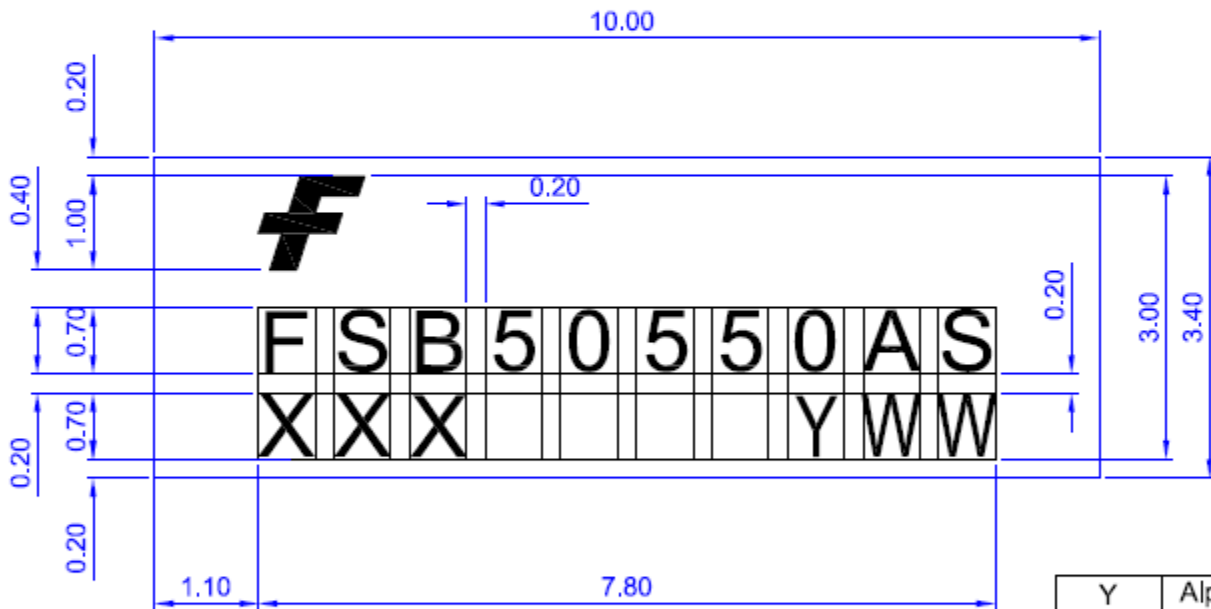
* マーキングレイアウト



フェアチャイルドセミコンダクター ロゴ
寸法比



* マーキング 寸法



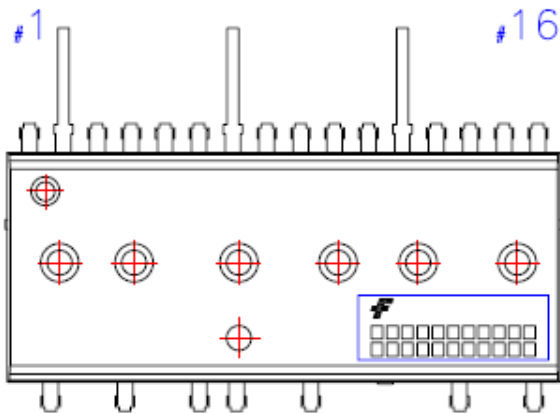
Y	Alphabet
2010	A
2011	B
2012	C
2013	D
2014	E
2015	F
2016	G
2017	H
2018	J
2019	K
2020	A

* 注

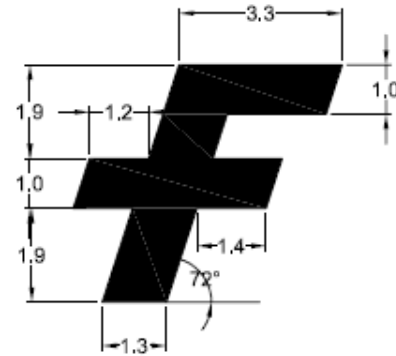
1. F : フェアチャイルドセミコンダクター ロゴ
2. XXX : ロット番号下3桁
3. YWW : work week コード ("Y"は右の表に示すアルファベット表に対応)

図 10. SMD パッケージ マーキング

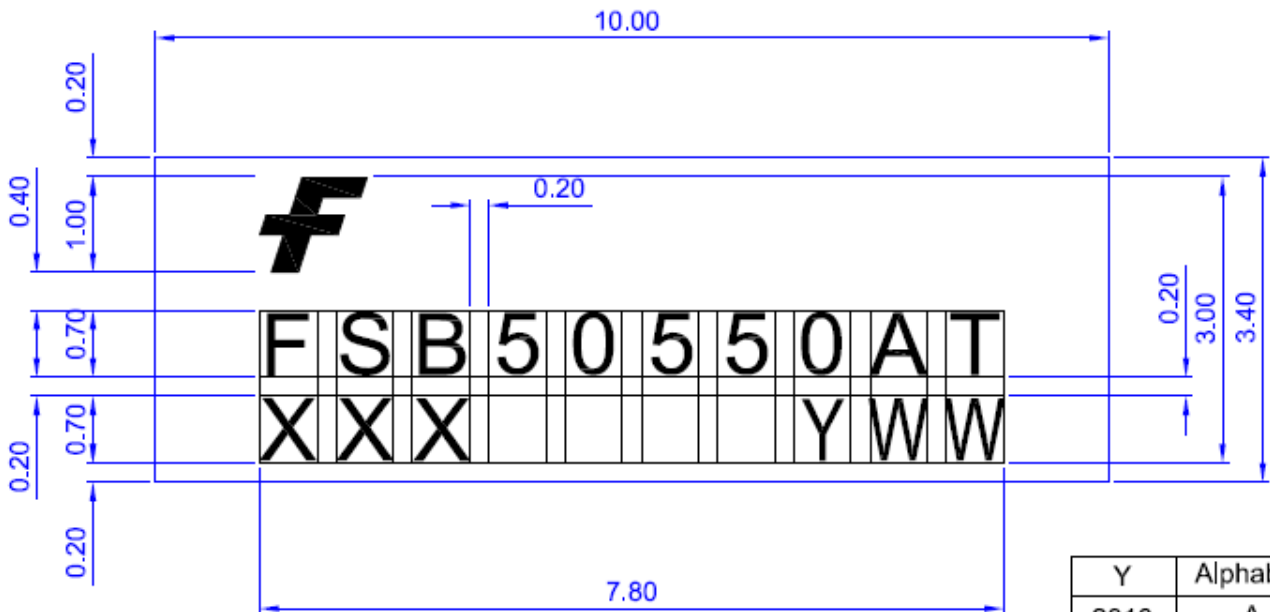
* マーキングレイアウト



フェアチャイルドセミコンダクター ロゴ
寸法比



* マーキング 寸法



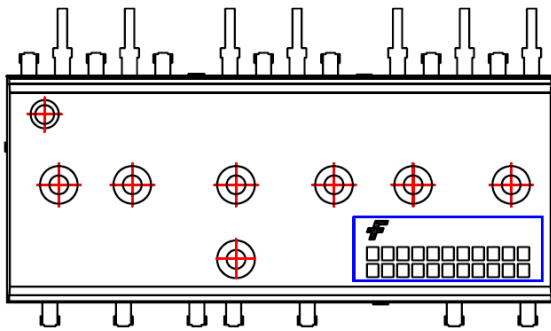
Y	Alphabet
2010	A
2011	B
2012	C
2013	D
2014	E
2015	F
2016	G
2017	H
2018	J
2019	K
2020	A

*注

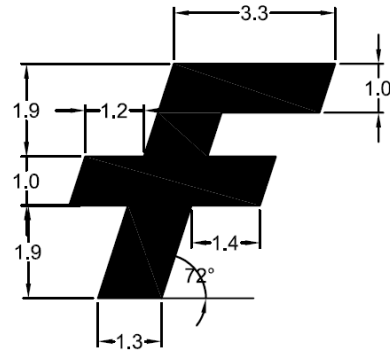
1. F : フェアチャイルドセミコンダクター ロゴ
2. XXX : ロット番号下3桁
3. YWW : work week コード ("Y"は右の表に示すアルファベット表に対応)

図 11. Double-DIP パッケージ マーキング

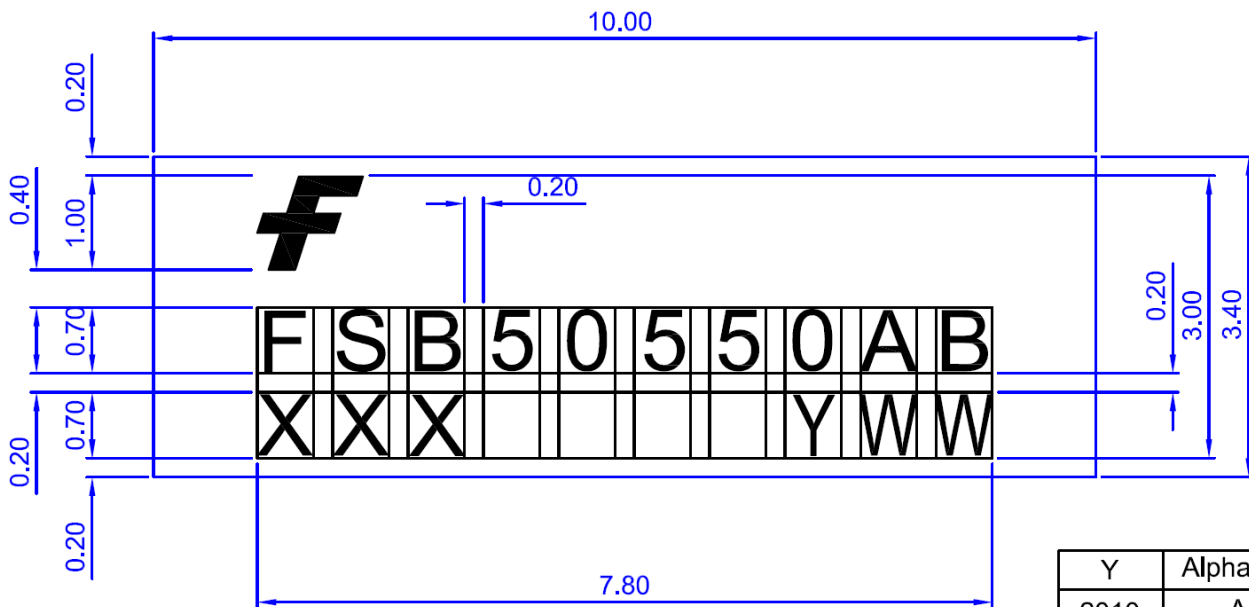
* マーキングレイアウト



フェアチャイルドセミコンダクター ロゴ
寸法比



* マーキング寸法



Y	Alphabet
2010	A
2011	B
2012	C
2013	D
2014	E
2015	F
2016	G
2017	H
2018	J
2019	K
2020	A

*注

1. F : フェアチャイルドセミコンダクター ロゴ
2. XXX : ロット番号下3桁
3. YWW : work week コード ("Y"は右の表に示すアルファベット表に対応)

図 12. Zigzag DIP パッケージ マーキング

4. 統合されている機能及び保護回路

4.1. HVIC 内部ブロック

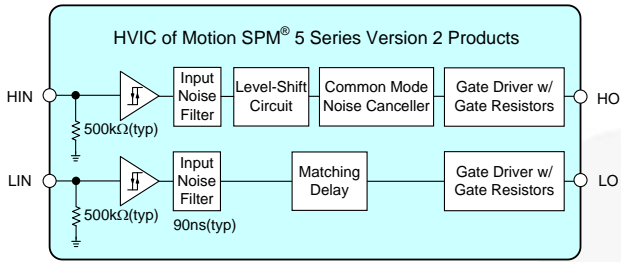


図 13. HVIC 内部ブロック

図 13 に Motion SPM 5 Ver.2 シリーズ製品に搭載されている HVIC の内部ブロック図を示します。ゲート信号入力端子は内部に 500 kΩ (typ) のプルダウン抵抗が接続されています。弱いプルダウン設定にしてスタンバイ時の消費電力を減らしています。レイアウトに起因するノイズにより誤動作の心配がある場合は、たとえば 4.7 kΩ のプルダウン抵抗をモジュールの入力端子近くに追加することをお勧めします。ノイズ及び極細パルスを低減するためプルダウン抵抗を追加する代わりに RC フィルターを挿入することも可能です。フィルターを使用する場合、ON/OFF のしきい値レベルが供給電圧の範囲で対称でないことから、PWM 波形の電圧時間積の関係にある程度の歪が生ずることに注意してください。

4.2. 入力信号回路 ($V_{IN(H)}$, $V_{IN(L)}$)

図 14 に MCU から Motion SPM 5 シリーズ製品に至る PWM 入力インターフェースの例を示します。入力ロジックはアクティブ high であり、500 kΩ のプルダウン抵抗を内蔵しているため、通常、外部にプルダウン抵抗は不要です。

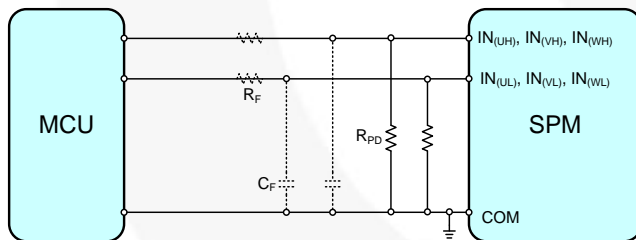


図 14. MCU I/O 推奨インターフェース回路

表 4 に入力端子の最大定格電圧を示します。図 14 に破線で示すそれぞれの入力の RC カップリングは、そのアプリケーションで使用する PWM 制御回路、あるいは基板レイアウト上の配線インピーダンスに依存します。

表 4 入力端子の最大定格

項目	記号	条件	定格(V)
制御電源電圧	V_{CC}	$V_{CC} - \text{COM}$ 間	20
入力信号電圧	V_{IN}	$IN_{(xH)} - \text{COM}$ 間, $IN_{(xL)} - \text{COM}$ 間	-0.3 ~ $V_{CC} + 0.3$

Motion SPM 5 シリーズ製品はアクティブ high 入力ロジックを採用しています。これによりスタートアップあるいはシャットダウン時において制御電源電圧と入力信号間のシーケンス制約

がなくなります。加えて、それぞれの入力端子には内部にプルダウン抵抗がある為、標準的には外部にプルダウン抵抗を必要とせず、部品点数を減らすことができます。HVIC に内蔵されている入力ノイズフィルターは、極細パルスのノイズを抑え、MOSFET の誤動作及び無用なスイッチング損失を防ぎます。さらに、表 5 に示すように、入力回路のオンしきい値及びオフしきい値を低くしてある為、3.3V 動作の MCU または DSP と直接接続することも可能です。

表 5 入力しきい値定格 (@ $V_{CC}=15\text{ V}$, $T_J=25^\circ\text{ C}$)

項目	記号	条件	Min.	Max.
オンしきい値電圧	V_{IH}	$IN_{(UH)}$, $IN_{(VH)}$, $IN_{(WH)} - \text{COM}$		2.9 V
オフしきい値電圧	V_{IL}	$IN_{(UL)}$, $IN_{(VL)}$, $IN_{(WL)} - \text{COM}$	0.8 V	

図 13 に示すように、信号入力回路には 500 kΩ (typ) のプルダウン抵抗が内蔵されています。従って、MCU 出力と Motion SPM[®] 入力の間を外付けのフィルター用抵抗を接続する場合、信号レベルの低下に注意し、入力オンしきい値電圧仕様を満足するようにしてください。図 14 に、 $R=100\Omega$ 、 $C=1\text{ nF}$ を使用した例を破線で示します。

4.3. 機能 vs. 制御電源電圧

SPM 5 シリーズ Ver.2 製品では制御信号とゲートドライブ用の電源はモジュールの $V_{CC} - \text{COM}$ 端子間に与えられる単一 15Vdc から供給されます。適正な動作のために、この電圧は $15\text{ V} \pm 10\%$ に制御されている必要があり、適切な動作のためには、この電圧を $15\text{ V} \pm 10\%$ と現在の供給規制されるべきである SPM 5 シリーズ V 2 製品を 10 mA より大きい必要がある必要があり、他の回路を除く。表 6 に様々な制御電源電圧の値に対する SPM の動作を示します。制御電源電圧はインピーダンスの低い電解コンデンサと、高周波用デカップリングコンデンサを端子直近に接続し十分に安定化してください。

電源に重畳した高周波成分は内部の制御 IC が誤動作する原因となり、誤ったフォールト出力信号を生成する可能性があります。このような問題を避ける為、電源に含まれるリップル成分は最大で $\pm 1\text{ V}/\mu\text{ s}$ 以下としてください。更に厳しい環境下ではサージ駆除のため制御電圧端子に 20V/1W ツェナーダイオード(例えば 1N4747A)を接続する必要があります。

全ての制御回路及び電源はモジュールの COM 端子を基準にすべきで、決して N 端子ではないという点にご注意ください。基板レイアウトでは一般的に基準電位 (COM) をグランドプレーンとするのが最も良い方法です。また、制御電源電圧ラインは、ハイサイド側ゲートドライブにフローティング電源を供給するブートストラップ回路にも接続されています。

制御電源電圧 (V_{CC} および V_{BS}) が低電圧保護回路 (UVLO) のしきい値を下回った場合、HVIC は制御入力信号に関係なく、直ちに MOSFET をオフします。

表 6 制御電源電圧 vs. 動作

制御電源電圧範囲 [V]	ファンクション動作
0 ~ 4	制御 IC は動作しません。UVLO 及び短絡保護回路は無効です。P-N 電源に乗る dV/dt ノイズが MOSFET をトリガする可能性があります。
4 ~ 10	制御 IC が動作し始めます。UVLO は有効になり、セットされます。入力信号にかかわらず MOSFET のゲートはプルダウンされます。
10 ~ 13.5	UVLO はリセットされ、MOSFET は入力制御信号に従って動作します。ドライブ電圧は推奨動作電圧範囲以下であるため、 $R_{DS(on)}$ 及びスイッチング損失は正常動作時に比べ大きい。
V_{CC} :13.5 ~ 16.5 V_{BS} :13.5 ~ 16.5	正常動作。推奨動作電圧範囲です。
V_{CC} :16.5 ~ 20 V_{BS} :16.5 ~ 20	MOSFET は動作を継続します。ドライブ電圧が推奨動作電圧範囲以上であるため MOSFET はより速くスイッチし、システムノイズが増加する可能性があります。短絡電流のピーク値も高くなる可能性があります。
20 以上	制御回路は損傷を受ける可能性があります。

4.4. 低電圧保護回路 (UVLO)

ハーフブリッジ HVIC は、十分な電位に達していないゲートドライブ電圧から MOSFET を保護するため低電圧保護回路 (UVLO) を備えています。図 15 にそのタイミングチャートを示します。

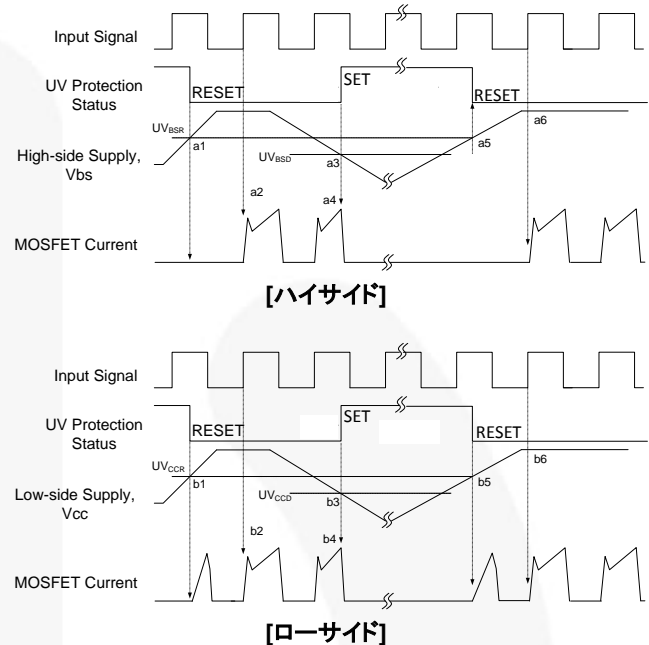


図 15. 低電圧保護回路タイミングチャート

- a1: 制御電源が上昇: 電圧値が UV_{BSR} に達すると、次の制御入力信号が入ったタイミングで回路は動作を開始します。
- a2: 通常動作: MOSFET はオンになり電流が流れます。
- a3: 低電圧異常検出 (UV_{BSD})
- a4: 制御入力信号の状態にかかわらず MOSFET はオフ。
SPM5 シリーズ製品には FO 出力端子がないためフォールト信号は出力されません。
- a5: 低電圧保護回路がリセットされる (UV_{BSR})
- a6: 通常動作: MOSFET はオンになり電流が流れます。
- b1: 制御電源電圧が上昇: 電圧が UV_{CCR} に達した後、直ちに回路は動作を開始する。
- b2: 通常動作: MOSFET がオンし、電流が流れる。
- b3: 低電圧異常を検出 (UV_{CCD})
- b4: 制御入力信号の状態にかかわらず MOSFET はオフ。
SPM5 シリーズ製品には FO 出力端子がないためフォールト信号は出力されません。
- b5: 低電圧保護回路がリセットされる (UV_{CCR})
- b6: 通常動作: MOSFET がオンし、電流が流れる。

5. 新規パラメータデザインガイド

5.1. 温度検出ユニット (TSU)

パワーデバイスの接合温度は最大接合温度を超えないようにしてください。データシートに掲載される T_{jmax} とデバイスが破壊に至る時の T_{jmax} の間にはマージンがありますが、接合温度は確実に T_{jmax} より十分低い値に保たれていることに注意してください。前バージョンの SPM 5 シリーズ製品を使う際、一つ不都合な点はモジュール内部に温度検出或いは過熱保護機能が無いことでした。過熱保護が必要な場合は NTC サーミスタをヒートシンク、或いはモジュール直近に取り付ける必要があります。

温度検出機能(TSU)はトランジスタの V_{be} の温度依存性、即ち、温度が 1°C 上昇する毎に V_{be} が 2 mV 減少する特性、に基づく技術を用いています。

TSU から出力されるアナログ電圧は Motion SPM 5 シリーズ製品内の HVIC の温度を反映しています。 V_{ts} 出力と HVIC 温度の関係を図 16 に示します。この回路自体は保護回路機能を備えていないため、アプリケーションの要求に応じてこの出力を適切に使用してください。MOSFET 温度から HVIC 温度に達するまでの時間遅れがあることに注意が必要です。また、例えば負荷が急峻に変化するような過渡的状況で温度が急上昇した場合、瞬時に応答するのは非常に困難です。TSU に限界があるものの、システムの信頼性を改善するには非常に有用です。

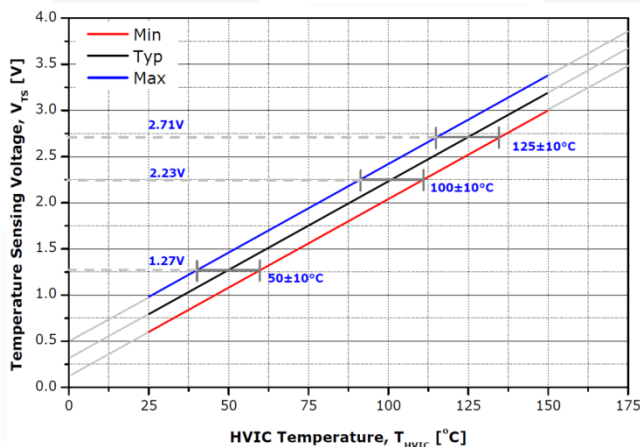


図 16. HVIC 温度 vs. V_{ts}

V_{ts} と V-相 HVIC 温度との関係は次式のように表されます：

$$V_{TS} [V] = 0.0192 * T_{HVIC} [°C] + 0.31 \pm 0.19 \quad (1)$$

プロセスのバラツキによる V_{ts} の最大変化量は ± 0.19 V であり、 $\pm 10^\circ\text{C}$ の温度変化と等価です。この量は、図 16 に示す 3 本の直線の傾きが同じであることから、温度に関係なく一定です。もし、システム内で、例えば NTC サーミスタによって、周囲温度情報を得ることが出来るのであれば、モーターがスタート動作をさせる前に V_{ts} を測定し、オフセットの調整を行うことが可能です。

温度が 0°C 以下で更に低下した場合、 V_{ts} は 0V になるまでリニアに減少します。HVIC 温度が 150°C 以上に上昇した場合、最大動作温度以上ですが、 V_{ts} は(理論的には)5.2 V まで上昇し、内部ツェナーダイオードによりクランプされます。

図 17 に IC 内部の TSU ブロックの等価回路及びアプリケーション図を示します。ここで、出力電圧は内部ツェナーダイオードにより 5.2 V にクランプされますが、MCU の A/D コンバータ最大入力レンジが 5.2 V 以下の場合、MCU の A/D 入力端子とアナロググランド端子との間にツェナーダイオードを外部接続する必要があります。より高い温度分解能を得る為に、アンプを使い A/D コンバータへの入力電圧範囲を変更することは可能です。 V_{ts} をより安定化させるためセラミックコンデンサー 1000 pF を VTS-COM(グランド)間に挿入することを推奨します。何らかの理由で V_{CC} が供給されない場合、 V_{ts} は出力されません。

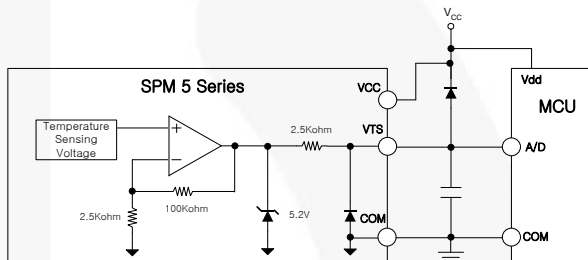
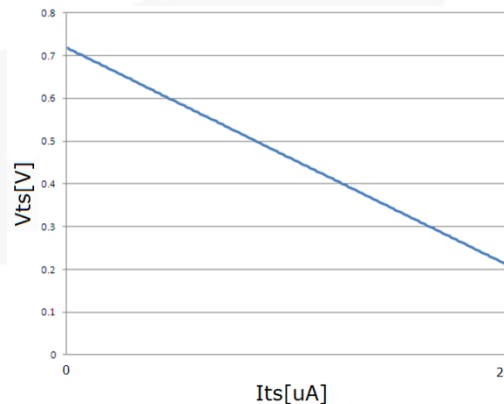
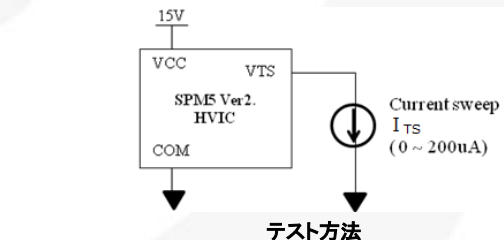


図 17. TSU 内部ブロック図、及びインターフェース回路

図 18 に 25°C における V_{TS} 端子の電流ソース能力とそのテスト方法を示します。ソース電流が減少するにつれて V_{TS} 電圧は増加します。従って、出力電圧レベルの精度を保つ為には V_{TS} 端子に接続される負荷を極力小さくする必要があります。



テスト結果

図 18. V_{ts} 負荷変動

図 19 は V_{TS} から推測された V-相 HVIC 温度がケース温度 T_C にある遅れを持って正しく追従していることを示しています。与えられた条件における MOSFET 単体の損失はフェアチャイルドの loss and temperature シミュレーションツールを使って計算することが出来ます。このツールは <http://www.fairchildsemi.com/support/design-tools/motion-control-design-tool/> からアクセスできます。このシミュレーションから得られる損失、データシートに記載されている熱抵抗値、そして TSU を使用して接合温度を推定し、目標の接合温度以下に制御することが可能です。

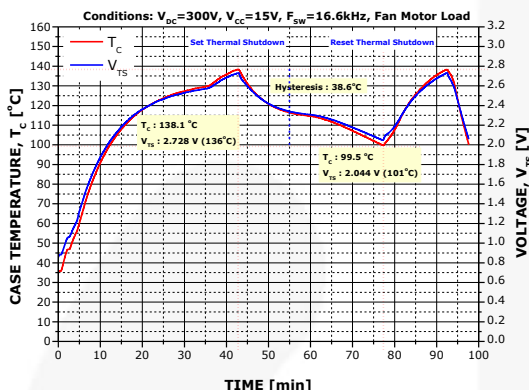


図 19. 実際のアプリケーションでの OTP テスト

図 20 に V_{ts} 信号を利用した過熱保護(OTP)回路例を示します。ヒステリシス付きコンパレータを使用し、マイクロプロセッサが読み込み可能なアクティブ Low の OTP 出力信号を生成します。この信号を基にマイクロプロセッサは PWM 出力のオン/オフを制御します。コンパレータ出力電圧 V_O が図 21 に示す波形と一致するように、ハイ側しきい値が 100°C に、ロー側しきい値が 80°C となるように抵抗値を計算します。

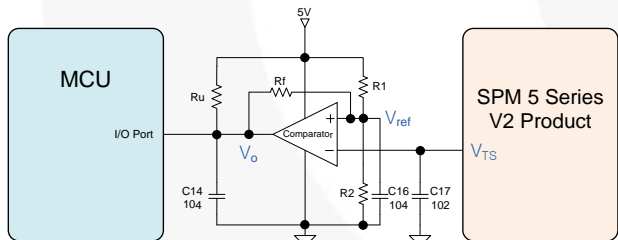


図 20. TSU を利用した OTP 回路例

温度が 80°C 以下の場合、コンパレータのオープンコレクタ出力 V_O は High を維持しなければなりません。 100°C になり V_O を low に変化させるには、 V_{REF} は 100°C の時の V_{TS} 電圧である 2.230V 以下である必要があります。

$$\frac{1}{\frac{1}{R_1} + \frac{1}{R_u + R_f}} = R_1' \quad \frac{R_2}{R_1' + R_2} \times 5 = V_{ref} \leq 2.230V \quad (2)$$

温度が 100°C 以上の場合、 V_O は Low を維持しなければなりません。 80°C になり V_O を High に変化させるには、 V_{REF} は 80°C の時の V_{TS} 電圧である 1.846V 以上である必要があります。

$$\frac{1}{\frac{1}{R_f} + \frac{1}{R_2}} = R_2' \quad \frac{R_2'}{R_1 + R_2'} \times 5 = V_{ref} \geq 1.846V \quad (3)$$

二つの式に 4 個の変数があることから、二つの変数を任意に設定します。 V_O のプルアップ抵抗 R_u を $10\text{k}\Omega$ とします。 V_{REF} が電源電圧(この場合 5V)の半分以下であることを考慮して R_2 を $1\text{k}\Omega$ とし、更に R_1 は R_2 以上の値にします。 Microsoft® Excel® Solver を用いて $R_1=1364\Omega$ 及び $R_f=3952\Omega$ を導くことが出来ます。標準抵抗値に近い値として $1.37\text{k}\Omega$ と $3.92\text{k}\Omega$ を選択します。これら二つの抵抗値を用いた結果 V_{TS_off} 及び V_{TS_on} の値 2.225V と 1.839V がそれぞれ得られ、それらはそれぞれ 99.7°C 及び 79.6°C に対応します。

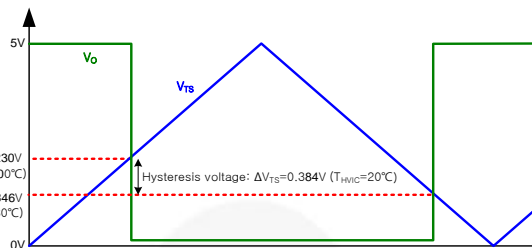


図 21. TSU ヒステリシス付きコンパレータ出力

5.2. ブートストラップ回路設計

ブートストラップ回路動作

$V_{B(U,V,W)}$ と $V_{S(U,V,W)}$ 間の電圧差である V_{BS} が Motion SPM® 5 シリーズ Ver 2 製品内部の HVIC に電源を供給します。この供給電圧は HVIC がハイサイド MOSFET を十分ドライブするために $13.5\text{V} \sim 16.5\text{V}$ の範囲にある必要があります。 SPM 5 Ver2 製品は V_{BS} に対して低電圧保護回路を備えており、もし V_{BS} がデータシートに記載されている電圧規格値を満たさない場合、HVIC がハイサイド MOSFET をドライブしないようにします。この機能により、MOSFET が高い電力損失を伴って動作することを防ぎます。

V_{BS} のようなフローティング電源はいくつかの方法で実現できますが、図 22 に示すブートストラップ回路もその一つです。この方法はシンプルで低コストであることが特長ですが、ブートストラップコンデンサの電荷を再充電する必要があるためデューティサイクルとオン期間に制約があります。ブートストラップ電源は図 22 に示すように、ブートストラップ・ダイオード、抵抗、コンデンサを組み合わせる構成されます。

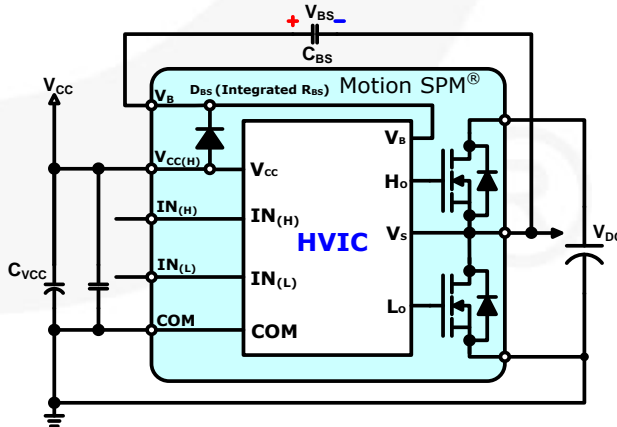


図 22. HVIC 電源供給用(V_{BS})ブートストラップ回路

図 23 にブートストラップ回路の電流経路を示します。V_Sが(ローサイド・パワーデバイス、或いは負荷いずれかを通して)グランドレベルに引き落とされると、ブートストラップコンデンサ、C_{BS}、はブートストラップ・ダイオード(D_{BS})及び抵抗を介してV_{CC}電源から充電されます。SPM 5 シリーズ Ver2 製品内のブートストラップダイオードは抵抗成分を含んでいるため、図 23 にブートストラップ抵抗は表示されません。

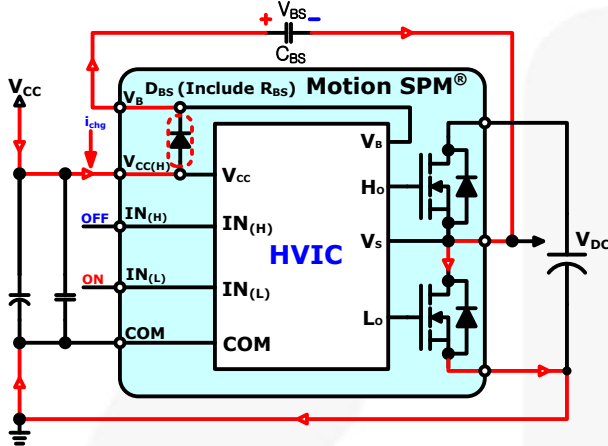


図 23. ブートストラップ回路充電経路

内蔵ブートストラップダイオード

ハイサイド MOSFET またはボディダイオードが導通している時、ブートストラップダイオード(D_{BS})には全バス電圧がかかります。従って耐圧 500V 以上のダイオードが必要です。また、ブートストラップコンデンサから V_{CC} へのチャージの戻りを最小にするために、リカバリ時間が 100ns 以下のダイオードを使用することが重要です。dV_{BS}/dt を緩やかにし、ブートストラップコンデンサへの充電電流(I_{charge})を制限するためブートストラップ抵抗(R_{BS})が必要です。

図 24 に SPM 5 Ver2 製品に使用されている内蔵ブートストラップダイオードの特殊な V_F 特性を示します。この特性によりブートストラップ抵抗を外部に接続することなく、外付けブートストラップコンデンサを接続するだけでブートストラップ回路を設計することができます。

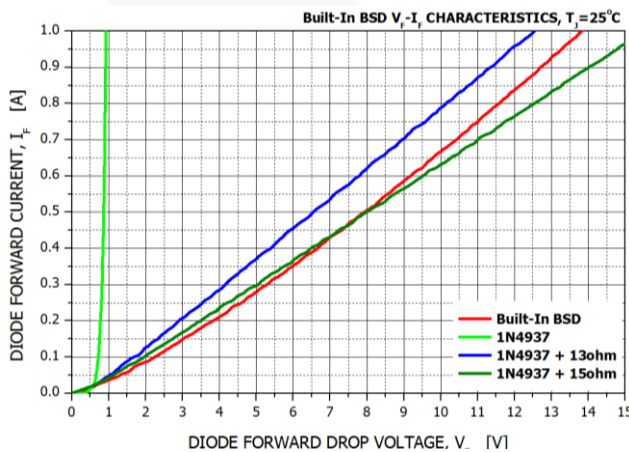


図 24. SPM5 Ver2 製品 ブートストラップ・ダイオード V-I 特性

SPM 5 Ver2 製品に内蔵されているブートストラップダイオードの特性は:

- ファーストリカバリダイオード: 600V/0.5A
- t_r: 80ns (typ)
- 抵抗特性: 約15Ωの等価抵抗値

表 7 にブートストラップダイオードの順方向電圧ドロップおよび逆回復特性を示します

表 7 ブートストラップ・ダイオード規格

項目	記号	条件	Typ.
V _F	順方向電圧降下	I _F =0.1 A, T _C =25°C	2.5 V
t _r	逆方向回復時間	I _F =0.1 A, T _C =25°C	80 ns

表 8 ブートストラップ・ダイオード絶対最大定格

項目	記号	条件	定格
V _{RRMB}	繰り返し最大逆方向電圧		600 V
I _{FB} ⁽³⁾	順方向電流	T _C =25°C	0.5 A
I _{FPB} ⁽³⁾	順方向電流(ピーク)	T _C =25°C, 1 ms パルス幅未滿	1.5 A

注:

3. 計算値または設計値

ブートストラップコンデンサ初期充電

通常の PWM 動作がスタートする前にブートストラップコンデンサを十分に充電するにはローサイド MOSFET が適切な期間オンする必要があります。図 25 にブートストラップ回路の初期充電シーケンスの例を示します。V_{CC} が規定値に達すると、ローサイド MOSFET がオンすることにより、V_{BS} は充電されることになります。通常、PWM 信号はキャリア周波数に基づく一定間隔のインターバル・タイマーによってトリガされる割り込み信号で生成されます。従って、コンプリメンタリとなるハイサイドの PWM 信号を生成しないで、この状態を維持することが望まれます。

V_{CC} コンデンサは 3 相すべての V_{BS} コンデンサに必要な電荷を供給するのに十分大きい値にする必要があります。V_{BS} の値が低電圧保護回路リセットレベルに達する前に、正規の PWM 動作がスタートした場合、結果的にはハイサイド MOSFET はスイッチせず、また、フォールト信号も出力されません。これはアプリケーションによってはモーターのスタート不良となる可能性があります。

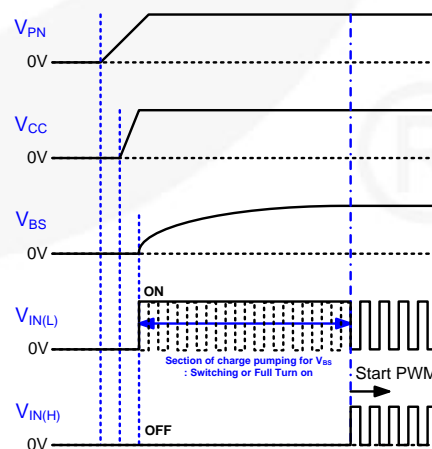


図 25. ブートストラップ 初期充電タイミングチャート

3相が同期して充電される場合、単一シャント抵抗を流れる初期充電電流は過電流保護レベルを超える可能性があります。その場合、3相間でシーケンシャル充電にする事がより適切です。

初期充電時間(t_{charge})は次式で計算することが出来ます。

$$t_{\text{charge}} = C_{\text{BS}} \cdot (R_{\text{BS}} + R_{\text{DS_ON}}) \cdot \frac{1}{\delta} \cdot \ln\left(\frac{V_{\text{CC}}}{V_{\text{CC}} - V_{\text{BS(min)}} - V_{\text{F}} - V_{\text{LS}}}\right) \quad (4)$$

ここで:

V_{F} : ブートストラップダイオードの順方向ドロップ電圧

$V_{\text{BS(min)}}$: ブートストラップコンデンサ最小値;

V_{LS} : ローサイド MOSFET または負荷 に発生する電圧ドロップ、

δ : PWM 波形のデューティ比(0-1)

実際には V_{F} は一定ではなく、ブートストラップ充電電流に応じて変化し、また、 V_{LS} は通常動作時の出力相電流の大きさと方向によって変化します。初期充電の際には出力相電流はゼロと考えられるため、ブートストラップ充電電流によって $R_{\text{DS_ON}}$ に発生する電圧ドロップを考慮しなければなりません。ここでは V_{LS} はゼロと考えてよく、 $R_{\text{DS_ON}}$ は RC 時定数の一部とする必要があります。その場合 V_{F} は約 1 V(この値は抵抗成分を持たない場合の値)とし、 R_{BS} を 15 Ω とします。

図 26 及び図 27 に実際のブートストラップコンデンサ初期充電の波形を示します。図 26 及び図 27 は、それぞれコンデンサの値を 1 μF と 47 μF にした場合の二つの極端なケースを示しています。図 26 では、ブートストラップ電圧が 25 μs の間に 13 V にまで充電されていますが、図 27 では、50% デューティ比で数 ms かかっています。初期ピーク電流値は約 1 A であり、図 24 から推測できます。

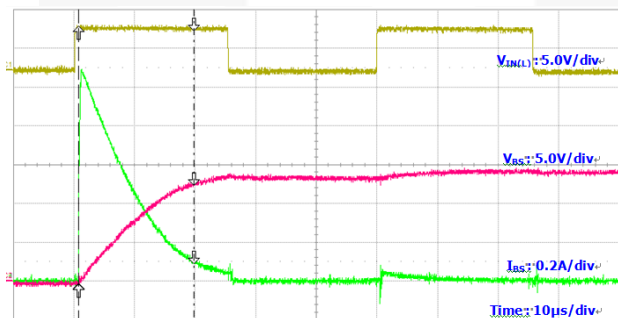


図 26. ブートストラップ 初期充電波形
(条件: $V_{\text{DC}}=300\text{ V}$, $V_{\text{CC}}=15\text{ V}$, $C_{\text{BS}}=1\text{ }\mu\text{F}$,
ローサイド MOSFET 立上がり時間=25 μs)

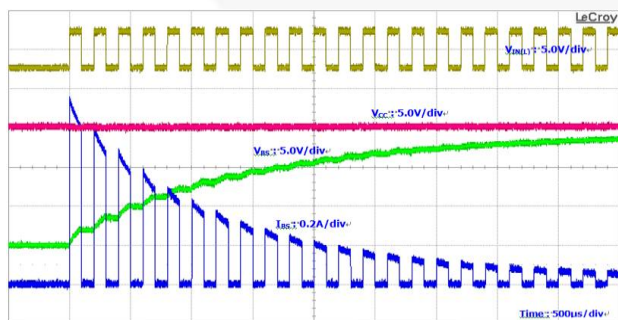


図 27. ブートストラップ 初期充電波形
(条件: $V_{\text{DC}}=300\text{ V}$, $V_{\text{CC}}=15\text{ V}$, $C_{\text{BS}}=47\text{ }\mu\text{F}$,
ローサイド MOSFET 立上がり時間=100 μs)

ブートストラップコンデンサの選択

ブートストラップコンデンサの値は次式により求められます:

$$C_{\text{BS}} = \frac{I_{\text{Leak}} \times \Delta t}{\Delta V_{\text{BS}}} \quad (5)$$

ここで:

Δt : ハイサイド MOSFET のオン時最大パルス幅;

ΔV_{BS} : C_{BS} の許容放電電圧(リップル電圧);

I_{Leak} : C_{BS} の最大放電電流、以下の要素を含む:

- ハイサイド MOSFET ターンオン時のゲートチャージ
- HVIC 内ハイサイド回路で消費される静電流
- HVIC 内レベルシフト回路に必要なレベルシフト電荷量
- ブートストラップダイオードのリーク電流
- C_{BS} コンデンサリーク電流 (電解コンデンサでない場合は省略可)
- ブートストラップダイオード逆回復電荷量

実際的には Motion SPM[®]5 シリーズ Ver2 製品では I_{Leak} の値として 1 mA を推奨します。バラツキと信頼性を考慮して、コンデンサの値は計算値の 2~3 倍を選択します。 C_{BS} はハイサイド MOSFET がオフし、 V_{S} がグラウンドに引き落とされた時にのみ充電されます。従って、コンデンサ C_{BS} から放電されたチャージを完全に補給できるようにローサイド MOSFET のオン期間は十分大きくする必要があります。即ち、ローサイド MOSFET には固有の最小オン期間(或いは、ハイサイド MOSFET にとってのオフ期間)があります

ブートストラップコンデンサの値を求める計算例

ブートストラップコンデンサの値を求める計算例:

$I_{\text{Leak}} = 1.0\text{ mA}$ (推奨値)

$\Delta V_{\text{BS}} = 0.1\text{ V}$ (推奨値)

$\Delta t = \text{ハイサイド MOSFET のオン時最大パルス幅} = 0.2\text{ ms}$.
(ユーザーのシステムに依存)

$$C_{\text{BS_min}} = \frac{I_{\text{Leak}} \times \Delta t}{\Delta V_{\text{BS}}} = \frac{1\text{ mA} \times 0.2\text{ ms}}{0.1\text{ V}} = 2.0 \times 10^{-6} \quad (6)$$

→ 2 倍以上 → 4.7 μF .

注:

4. このコンデンサの値はスイッチング周波数、使用されるコンデンサ、及び推奨 V_{BS} 電圧値である 13.5~16.5V(データシートより)に応じて変更することが可能です。上記の結果は計算例を示したもので、この値は実際の制御方式および部品の寿命を考慮して変更することができます。

図 28 に最大放電電流 2 mA 時のスイッチング周波数に対するブートストラップコンデンサの値を示します。

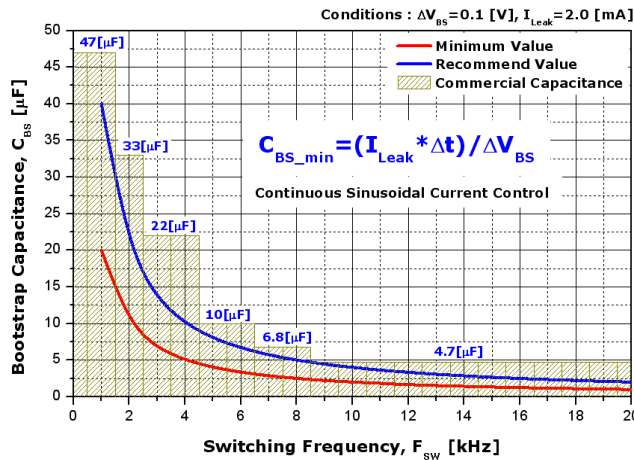


図 28. スイッチング周波数の変化に対するブートストラップコンデンサの値

5.3. 最小パルス幅

図 29 に示すように、HVIC 内には 90 ns の時定数を持つノイズフィルタが搭載されており、この時定数より短いパルス幅のノイズを除去します。更にレベルシフター及びその他の回路での伝播遅延時間、そしてゲートチャージ時間が加わり、SPM 5 製品は、120 ns までのパルス幅入力には反応しないようになっています。

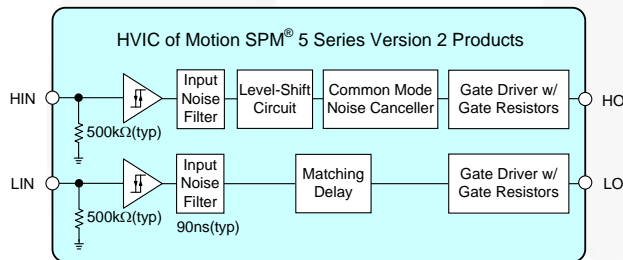


図 29. Internal Structure of Signal Input Pins

図 30 に t_{on_pw} 及び t_{off_pw} の定義を、また図 31 にその値をグラフに示します。 t_{on_pw} は V_{DS} をゼロに減少させるのに必要な PWM 信号オン期間の最小パルス幅で、図 30 の左側に示します。 t_{off_pw} は I_D をゼロにまで低下させるのに必要な PWM 信号オフ期間の最小パルス幅です。

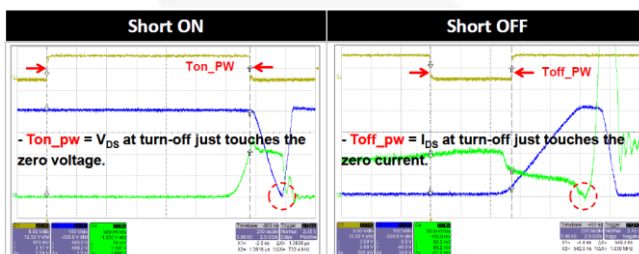


図 30. t_{on_pw} 及び t_{off_pw} の定義

図 31 に FSB50450A の I_D 及び T_J が変化した時の t_{on_pw} 及び t_{off_pw} の変化を示します。 I_D が増加するにつれ、 t_{on_pw} も増加しますが、 t_{off_pw} はあまり変化しません。 T_J が増加すると、 t_{on_pw} が減少しますが、 t_{off_pw} はあまり変化しません。

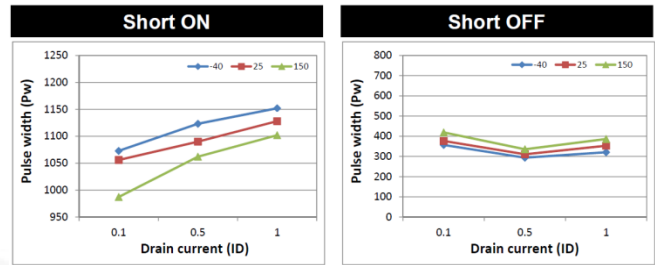


図 31. I_D 及び T_J の変化に対する t_{on_pw} 及び t_{off_pw} の変化 FSB50450A

このグラフに示していませんが、 V_{CC} が増加するにつれ t_{on_pw} は減少し、 t_{off_pw} は増加します。

5.4. 短絡時SOA

SPM 5 シリーズ製品は出力段に MOSFET を使用しており、IGBT を使用したモジュールに比べ出力短絡状態になった場合、長い間耐えることができます。図 32 に短絡時耐久時間の測定に使用されるテスト回路と、測定項目の定義を示します。ローサイド MOSFET はワイヤーで短絡され、ハイサイド・デバイスをオンします。

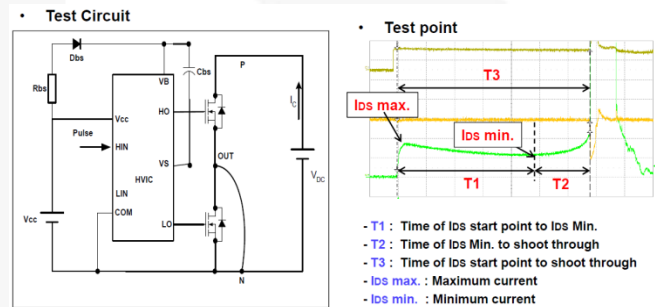


図 32. 短絡時耐久時間テスト

図 33 に $V_{DC} = 400 V$ 、 $V_{CC} = V_{BS} = 20 V$ 、 $T_J = 150^\circ C$ の条件で FSB50550A が短絡した場合の波形を示します。このような厳しい条件下においても FSB50550A は IGBT モジュールに比べ数倍もの長時間、耐え得ることを示しています。

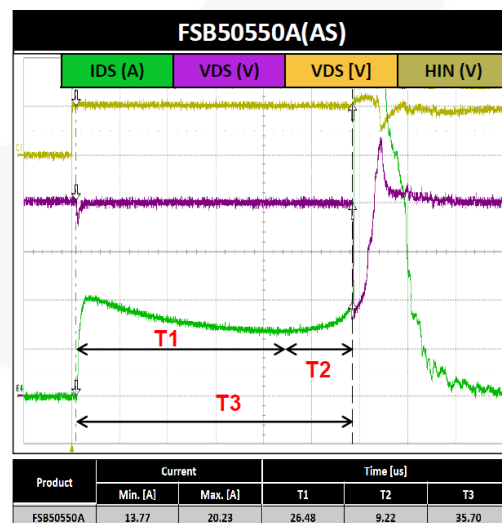


図 33. FSB50550A ワorstケース短絡時耐久時間

6. アプリケーション回路例

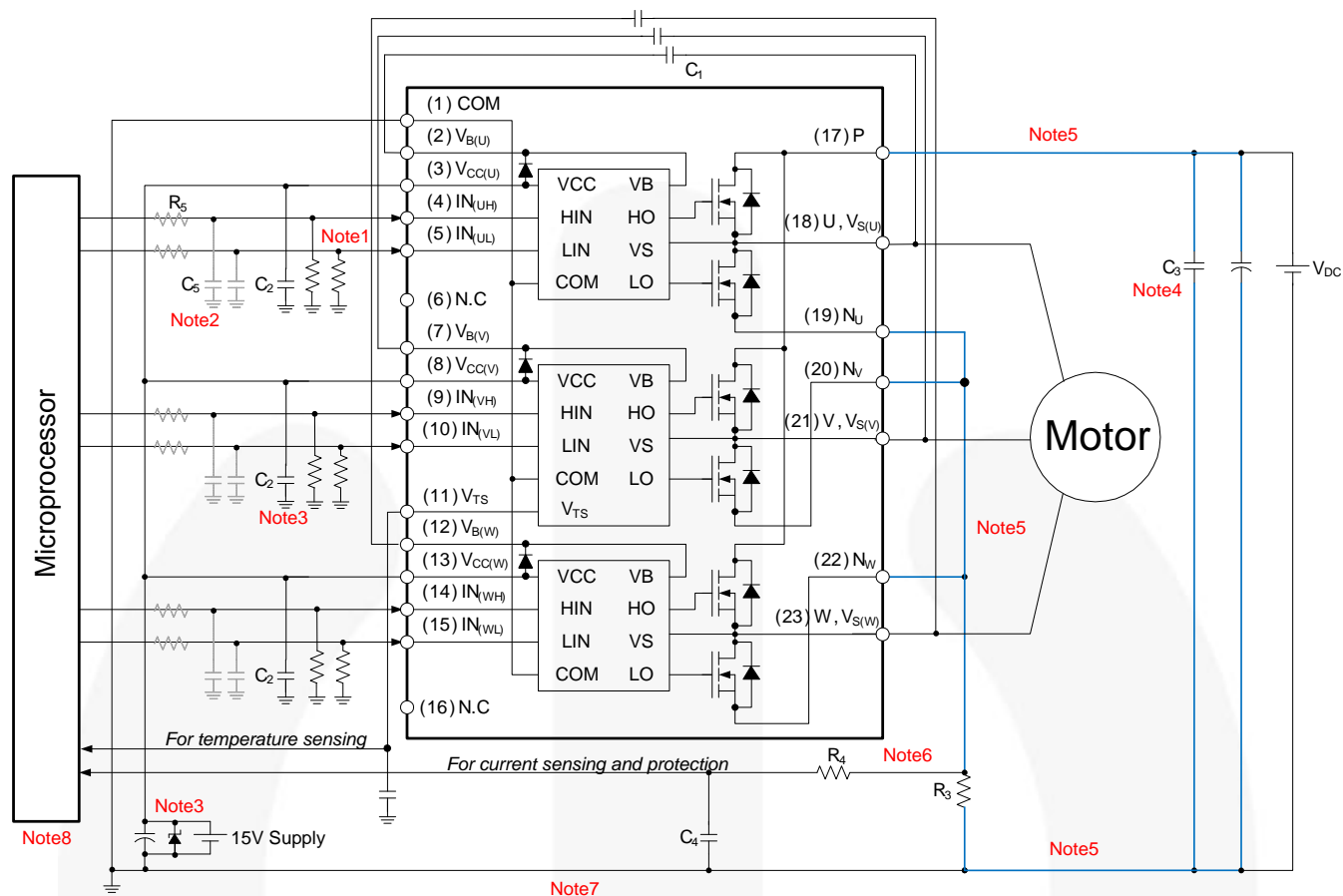


図 34. アプリケーション回路例

注:

1. ゲート信号入力は 500 k Ω ブルダウン抵抗内蔵のアクティブ HIGH ロジックです。但し、スイッチングノイズが原因となって発生する誤動作を防ぐ為、それぞれのゲート信号入口に 4.7 k Ω のブルダウン抵抗を接続することを推奨します。
2. マイクロプロセッサとパワーモジュール間を結ぶ配線パターンはできるだけ短くしてください。必要に応じて RC フィルターをゲート信号経路に挿入することで、電源パターンとの結合によるノイズを抑え、更に極細パルスを取り除くことが出来ます。RC の値は入力信号がモジュールのターンオン/ターンオフしきい値電圧と適合するように選ぶ必要があります。この RC フィルタは PWM 信号のタイミング、そして結果的に電圧時間積の関係に変化を与える可能性があることに注意してください。
3. 瞬時的にパワーを供給する為、それぞれの HVIC には 1 μ F のセラミックコンデンサを V_{CC} 端子直近と、できる限り COM 端子直近との間に接続してください。また、モジュールへ安定した V_{CC} 電源を供給するため 10 μ F の電解コンデンサを接続してください。サージが加わった場合、V_{CC} がある電圧以上に上昇しないようにする為、ツェダイオードを並列に接続することもできます。
4. 0.1~0.22 μ F/600 V 程度の高周波無誘導コンデンサ C3 をモジュールにできるだけ近づけて P 端子とシャント抵抗 R3 のグラウンド側との間に接続して下さい。
5. DC バス電源用コンデンサとモジュールとの間のメイン電源経路の基板パターンは寄生インダクタンスに起因するノイズを抑えるため出来るだけ短くしてください。これらの配線パターンは青色で示してあります。
6. 電流フィードバックの配線パターンはクリーンで歪のない信号経路になるよう、シャント抵抗に直接 (Kelvin 接続) 接続してください。
7. パワーグラウンドと信号グラウンドとはパワーグラウンド上のスイッチングノイズが制御信号と干渉するのを防ぐ為、一点接続をしてください。
8. 家電製品では通常リレーが使用されますが、電磁的な干渉を避ける為、マイクロプロセッサとは十分に離してください。

6.1. シャント抵抗の推奨接続方法

相電流を検出するためのセンス抵抗が外部に接続されますが、SPM 端子とシャント抵抗との間の配線パターンが長いと、大きなサージ電圧が発生し、内部の IC に損傷を与え、正しい検出信号が得られなくなる可能性があります。配線インダクタンスを小さくする為、SPM 端子とシャント抵抗との間の配線は出来るだけ短くしてください。パワーモジュールとシャント抵抗との間の寄生インダクタンスは 10 nH 以下にする必要があります。これは、幅 3 mm、長さ 20 mm、厚さ 1 oz のパターンにより結果的に生成される値です。

6.2. スナバコンデンサー

スナバコンデンサーは、図 35 に示すようにサージ電圧が効果的に減少するよう正しく接続します。スナバコンデンサーの値は標準的に 0.1~0.22 μF を推奨します。

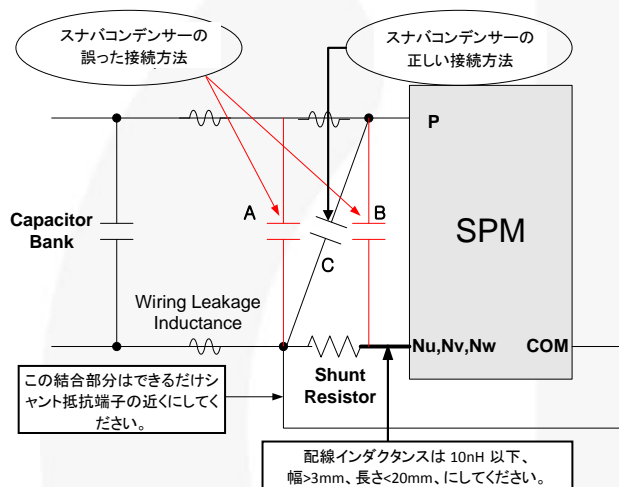


図 35. シャント抵抗およびスナバコンデンサーの推奨配線図

図 35 の A に示すような位置にスナバコンデンサーが接続された場合、モジュールとコンデンサー間に寄生インピーダンスが存在し効果的にサージ電圧を抑制できません。B に接続された場合、スナバコンデンサーはモジュールの電源端子の直近に接続される為、より大きなサージ抑制効果が得られます。しかし、フェーズ電流検出或いは過電流保護を目的として単一シャント抵抗が使用されている場合、シャント抵抗の両端に発生する電圧はモジュールで消費される DC バス電流の値を正しく反映することができず、即ち、フィードバック電流値は正しくないことになります。位置 C は、A に比べサージ抑制効果があり、電流検出精度への影響がないこともあり、合理的な妥協案です。このような理由から総合的に位置 C が使用されます。

6.3. PCB レイアウト・ガイド

図 36 にファンモーター用アプリケーションにおけるプリント基板レイアウトの例を示します。このように基板をドーナツ状にすることで、モーターフレームの内側に基板を収め易いようにしています。Motion SPM 5 シリーズが小型であることは、このような機構的な課題を持つ設計を克服する上で重要な鍵となります。より詳細なガイドラインは以下のフェアチャイルド参考文献デザインをご覧ください：[RD-FSB50450A](#)、または [RD-FSB50760SF](#)。

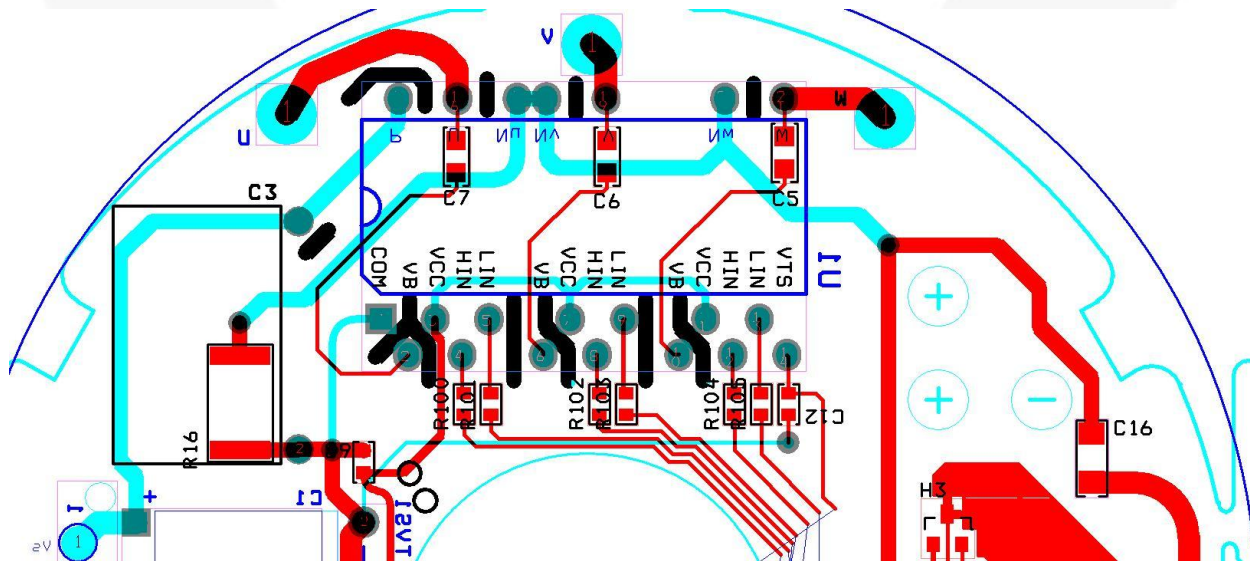


図 36. プリント基板レイアウト例

6.4. ヒートシンクの装着

推奨冷却方法

Motion SPM 5 シリーズは、小電力アプリケーション向けの小型デバイスであることから、ヒートシンクに装着するためのネジ穴がモジュール上にはありません。しかし、ヒートシンクを用いることでモジュールの出力性能を最大に引き出したい場合には、この項で紹介するいくつかの方法を参考にしてください。パワー半導体の温度上昇は、IGBT、MOSFET、及びダイオードのようなスイッチングデバイスの非理想的な特性により発生します。スイッチングデバイスがオンする場合、順方向の電圧降下は導通損失を発生させ、スイッチング期間における電流及び電圧に関する有限の立上がり時間、立下がり時間はスイッチング損失を発生させます。これらの電力損失は、以下の式に示すように、接合部及びケース温度を上昇させ、個々のパッケージ熱抵抗は重要な役割を果たしています：

$$T_j - T_c = (\text{電力損失}) \cdot (\text{接合部-ケース間熱抵抗}) \quad (7)$$

即ち、ケース温度を低下させ SOA 範囲を広げるためには、熱抵抗の総計及び電力損失の値を最小にする必要があります。パワーデバイスの最も一般的な冷却方法の一つであるヒートシンクは、パッケージケースと周囲温度との間の熱抵抗を低下させます。ヒートシンクは熱をより効果的に周囲に拡散させることで熱特性が改善されます。熱伝導率の比較的高いものであればヒートシンクとして使用可能です。例えば、PCB パターンでさえも十分に冷却用の面積があればヒートシンクとして用いることができます。スタンドオフ無し DIP パッケージ及び SMD パッケージ製品は PCB 上の冷却面にモジュールの底面を接触させて放熱させることができる利点があります。より厚く、幅の広いパターンを電源端子に使用することは、同じ理由で有益です。図 37 に Motion SPM 5 シリーズの一般的な冷却面無しテストボードを示します。また、図 38 に PCB 上に、モジュールの底面と接触する冷却面、及び電源端子用に広い幅のパターンを設けたテストボードを示します。

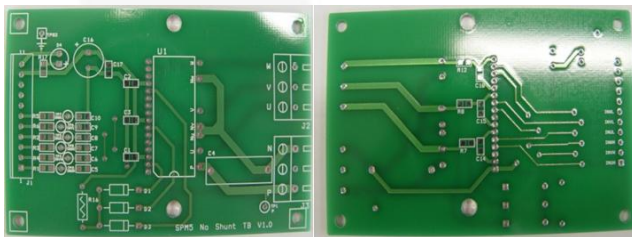


図 37. 冷却面無しのテストボード

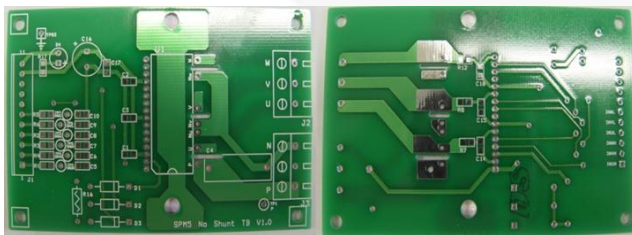


図 38. モジュール下に銅パターンによる冷却面を施し、電源端子用パターンを太くしたテストボード

Motion SPM 5 シリーズはネジ穴を持たない為、データシートで表面の平坦性を規定していません。しかし、サイズが小さい為、表面のそりは数 10 μm 以下です。図 39 に示すように、ヒートシンクを装着するには特殊な方法が求められます。

図 39(a)に示すように、Loctite®384 のような、熱伝導率の高い粘着性のある物質でヒートシンク表面をモジュールに固定します。

ヒートシンクを取り付ける別な方法は、図 39(b)に示すように PCB からヒートシンクに達するネジを使用することです。SPM 5 製品は最初にハンダ付けしてください。また、過度の締め付けは PCB を曲げる可能性があります。

図 39(c)に示すように、フェアチャイルドは SPM5 パッケージの底面部にある溝部に合うような特殊なメタルを開発しました。ヒートシンクはハンダ付け工程の前、最初にモジュールに取り付けることができます。

図 39(d)に示すようなリード付きのヒートシンクを使うことも可能です。ハンダ付け工程の際、モジュールの表面とヒートシンクとの間を十分に接触させてください。

図 39(e)に示すようにシャーシをヒートシンクとして使用することも組み込み型アプリケーションでは効果的な方策です。但し、組立ての際に機構的な精度を保つのは困難であり、しばしば柔らかく熱伝導性の良いインターフェース材がモジュールとシャーシ間に充填されます。

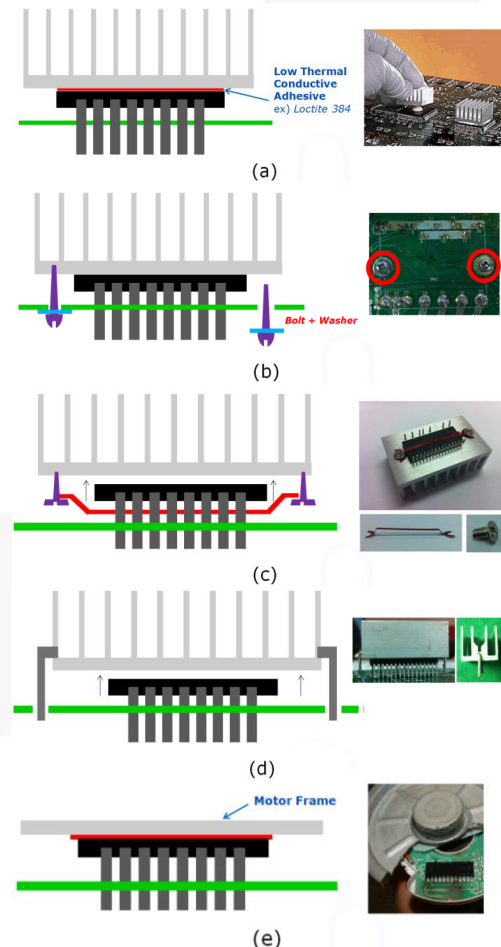


図 39. ヒートシンク装着方法

シリコンサーマルコンパウンド

シリコンサーマルコンパウンド、或いはサーマルグリス、をヒートシンクと SPM 5 シリーズ製品表面との間に塗布することにより、平面の不完全性から生ずる微細なエアギャップを埋め、最終的に接触熱抵抗を低下させることが可能です。サーマルコンパウンドの熱伝導率は約 0.5–10 W/(mK)であり、空気のそれ(0.024)に比べ高い値ですが、金属(アルミ 220、銅 390)と比較した場合かなり低い値となります。多量に使用することは避け、均一に 100~200 μm の厚みで塗布することを推奨します。

6.5. システム性能

エアコン室内機用のファンモーターをテストし、Motion SPM 5 シリーズ Ver2 製品と競合製品との間で比較データを採取しました。

図 40 に MOSFET 或いは IGBT のようなパワーデバイス単体の電力損失を示します。FSB50450A (Motion SPM 5 シリーズ Ver2– 500 V/1.5 A)が同じ条件で測定された競合製品に比べ、最も低い導通損失及びスイッチング損失を示しています。この Motion SPM 5 シリーズ Ver2 製品が示す最も低い電力損失はシステムにおいて、より高いエネルギー効率を提供することを意味します。

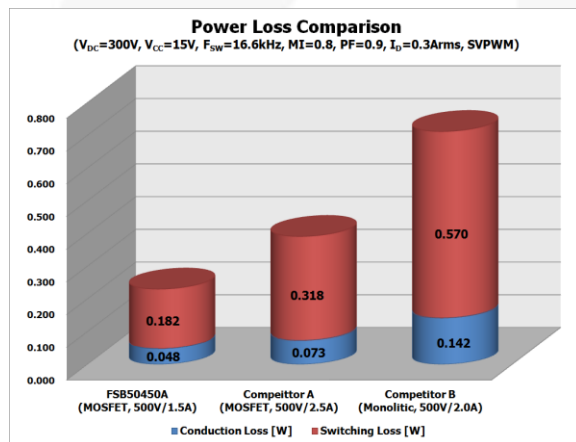


図 40. 電力損失の比較

図 41 にテストベンチ環境及びケース温度の比較結果を示します。FSB50450A が同条件で測定された競合製品と比べ優れた熱特性を現しています。

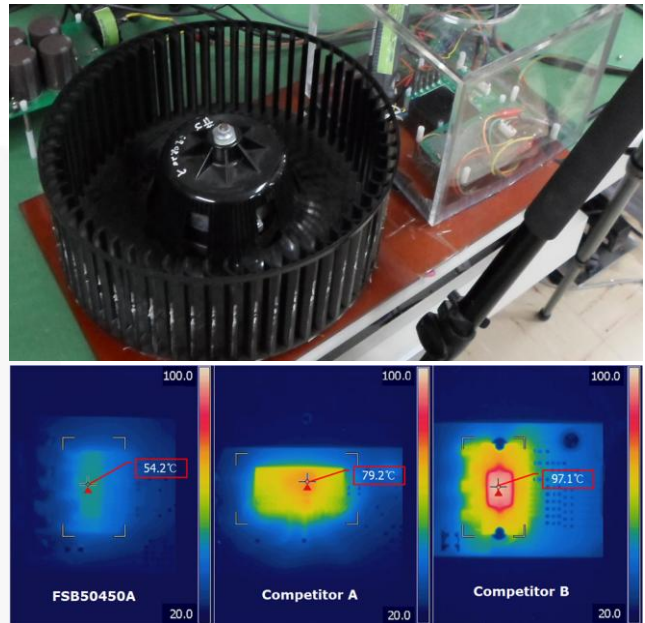


図 41. SPM 5 シリーズ V2 と競合他社製品とのケース温度比較(テスト条件: $V_{DC}=300\text{ V}$, $V_{CC}=15\text{ V}$, $f_{sw}=16.6\text{ kHz}$, $I_D=0.3\text{ A}_{rms}$, $T_A=25^\circ\text{C}$, SVPWM, デッドタイム=2.6 μs , 124 W エアコン用ブレードファンモーター)

7. 取り扱い上の注意点およびパッケージ情報

7.1. 取り扱い上の注意

半導体を使用する上で、不適切な取り扱いによりデバイスに熱的及び/または機械的なストレスを与えると電気的特性及び/または信頼性に重大な損傷を与える可能性があります。

運搬方法

デバイス及び梱包材料の取り扱いには十分お気をつけください。デバイスの損傷を避けるため、投げたり落としたりしないようにしてください。搬送中はデバイスに振動や衝撃を加えないでください。デバイスが濡れないよう注意してください。湿気はデバイスパッケージに悪影響を与えます(帯電防止剤の効果を減少させることによる)。デバイスは特別な導電性トレイに置くようにしてください。デバイスを扱う時は、パッケージを支え、リード、特にゲート端子に触れるのは避けてください。梱包箱は正しい向きに置いてください。逆さに、または傾けて置いたり、不均一な力を加えると、電極端子の変形や樹脂ケース損傷の原因となります。梱包箱を投げたり落としたりするとデバイスの損傷につながります。梱包箱が濡れた場合、デバイスを動作させた時、破壊に結びつく可能性があります。降雨時または降雪時の運搬には梱包箱を濡らさないよう気を付けてください。

保存

1. 湿気の多い、または直射日光の当たる場所での保存は避けてください(降雨時または降雪時には特に注意)。
2. 梱包箱を逆さに置かないでください。梱包箱はそれぞれの上面のみに、まっすぐ重ねて積んでください。横積みをしてしないでください。
3. 保管場所の温度及び湿度はそれぞれ、5°C～35°C、40%～75%に設定してください。
4. 有害な(特に腐食性)ガスの存在する場所、或いは粉塵の多い場所でデバイスを保管しないでください。
5. 温度変化が極めて少ない場所に保管してください。急激な温度変化は保管デバイスに結露を発生させ、リードの酸化或いは腐食の原因となります。また、結果的にリードのハンダ付け性の低下を招きます。
6. デバイスを再包装する場合は帯電防止の容器を使用してください。未使用のデバイスを一ヶ月以上保管しないでください。
7. 保管中のデバイスに外部から力または負荷を加えないでください。

環境

1. 作業環境の湿度が低下すると、人間の体や他の絶縁体も摩擦等により容易に静電気帯電します。作業環境の湿度を40%から60%に保つことを推奨します。
2. 防湿容器の開封後は、製品に吸湿のリスクがあることを認識してください。

3. 作業環境の全ての装置、治具、及びツールは確実にグランド接地してください。
4. 作業スペースのフロアには導電性マットを敷くか、他の適切な方法でフロア表面をグランド接地し、静電気の帯電を防いでください。
5. 作業ベンチの表面には導電性マットを敷いた上でグランド接地し、抵抗性成分を通して表面の静電気を分散します。帯電したデバイスが直接接触した時、急速に電荷が放電するのを避ける為、作業ベンチの表面を金属のような抵抗性の低い素材で組み立てないようにしてください。
6. 作業椅子は帯電防止素材でカバーしフロア表面にアースケーブルで接地してください。
7. デバイス保管棚の表面には帯電防止マットを敷いてください。
8. デバイスの運搬或いは一時的な保管には帯電防止素材、或いは静電気を分散する材質でできた容器を使用してください。
9. デバイスパッケージと接触するカートの表面は静電気を通す材料を使用し、アースケーブルでフロア表面に接地してください。
10. 作業者は帯電防止材の衣類を身に付け、導電性の靴(またはレッグ、またはヒールストラップ)を着用してください。
11. 作業者は、約 $1M\Omega$ の抵抗でグランド接地されたリスト・ストラップを着用してください。
12. ピンセットがデバイスのリードに接触するようであれば、金属製のものは避け、帯電防止タイプのものお使いください。帯電されたデバイスがそのような低抵抗性のツールに接触した場合急激な放電が起こります。真空ピンセットを使用する場合、先端に導電性のパッドを装着し、帯電防止対策専用のグランドに接地してください。
13. デバイスを装着した回路基板を保管するときは帯電防止をした基板収納容器、或いはバッグを使用してください。摩擦により静電気の帯電/放電を防ぐため基板同志を直接積み重ねたりせず、それぞれ離して収納してください。
14. 静電気対策済みエリアに物品(例えばクリップボード)を持ち込む場合は出来るだけ帯電防止材を使用して製造されているものにしてください。
15. 作業者がデバイスに直接接触するような場合は、帯電防止を施した指サック或いは手袋を常時着用してください。

感電

電気特性の測定を行っている時に感電する場合があります。測定器の電源がオフであることを確認せずに、デバイスに触れることのないよう注意してください。

回路基板コーティング

デバイスが高い信頼性、或いは厳しい使用環境(湿気、腐食性ガス、粉塵が存在する環境)での使用、を要求される場合、保護のため基板をコーティングすることがあります。但し、事前にストレス及び不純物による汚染などの可能性を調査する必要があります。多種多様なコーティング樹脂がありますが、多くの場合実験を基にその選択をすることになります。しかし、デバイスが装着された回路基板の使用方法は様々で、基板のサイズ、厚み、基板上の部品それぞれによる影響など多くの

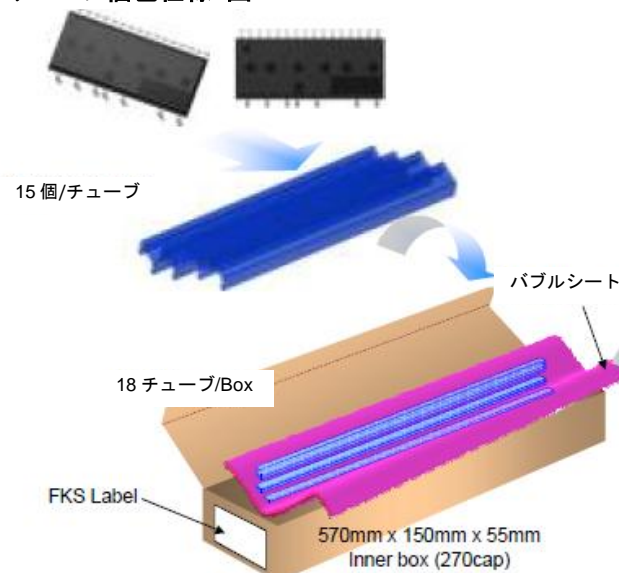
要素があり、半導体デバイスに及ぼすと考えられる熱的及び機械的ストレスを予測することは実質上困難です。

7.2. パッケージ規格

通常、Motion SPM 5 シリーズ製品はチューブで輸送されます。SMD パッケージの場合はテープ梱包して輸送されます。更に詳細な情報について、DIP パッケージは図 42、SMD パッケージは図 43 及び図 44、ダブル DIP パッケージは図 45、ジグザグ DIP パッケージは図 46 を参照してください。また、これらの図の内部に表示されているパッケージ名は無視してください。

SPM5P-023

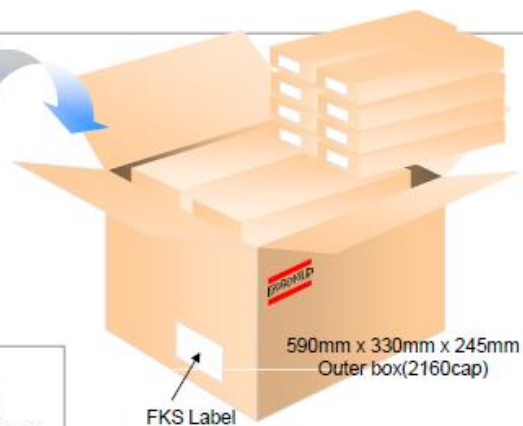
チューブ梱包仕様: 図 1.0



パッケージ概要

通常、SPM5P-023 製品はチューブで輸送されます。チューブは帯電防止処理された PVC プラスチック製です。標準オプションでは、これらチューブは帯電防止プラスチックバブルシートで包まれ、バーコードラベルの付いた再生紙で作られた箱に収められます。一つの箱には最高 18 本までのチューブが収容されます (図 1.0 参照)。その後、これらの箱は 1 個から数個にまとめられラベルの付いた輸送用箱に箱詰めされます。この外箱のサイズは、収容する製品個数によって変化します。

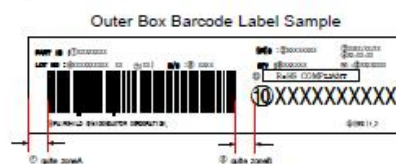
SPM5R-023(PHG-MOD23DC)も同様に梱包データを使用します。



SPM5P-023

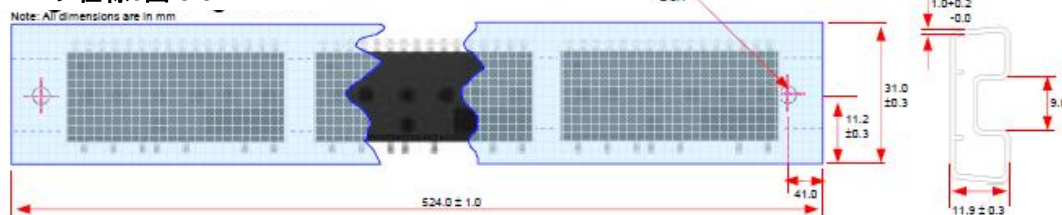
パッケージ仕様: 図 2.0

SPM5P-023 Packaging Information	
Packaging Option	Standard (no flow code)
Packaging type	Roll/Tube
Qty per Tube/ Inner Box	15
Inner Box Dimension (mm)	570x150x55
Max qty per Box	270
Outer Box Dimension (mm)	590x330x245
Max qty per Box	2160
Weight per unit (gm)	-
Note/Comments	



SPM5P-023

チューブ仕様: 図 3.0



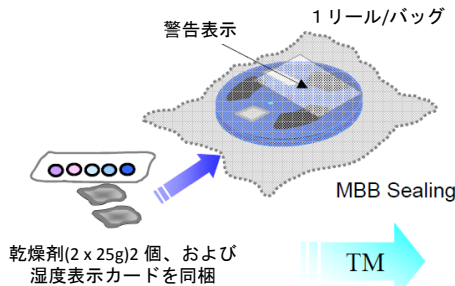
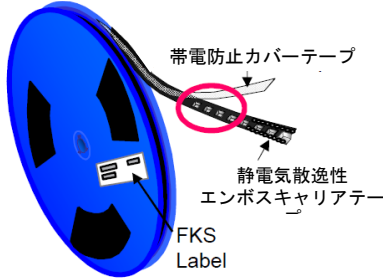
注:

A : 特に指定のない限りすべての寸法単位はミリメートル[mm]です

B : 図面ファイル名: PKG-MOD23DCREV1

図 42. DIP パッケージ パッケージ情報

SPM5H-023
梱包仕様: 図 1.0

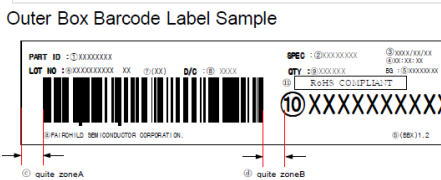
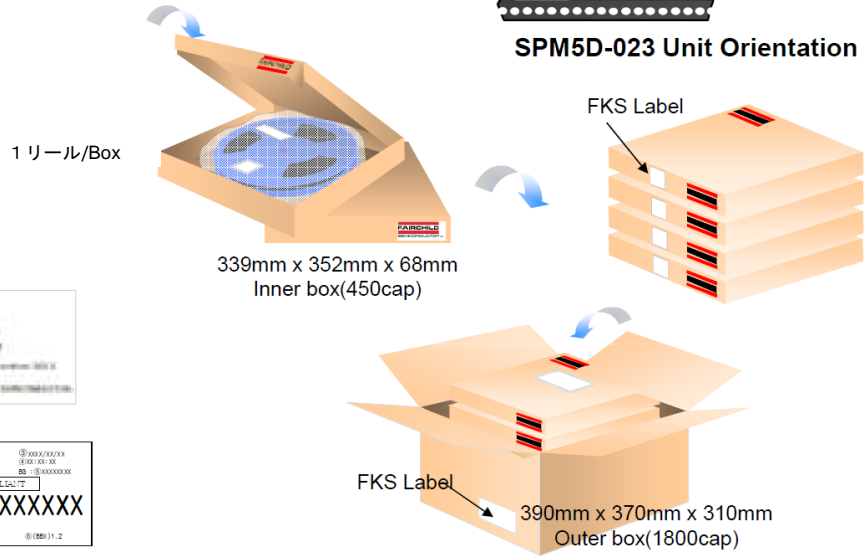
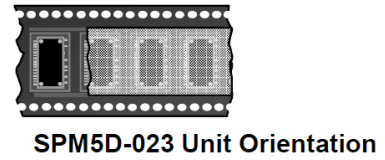


パッケージ概要

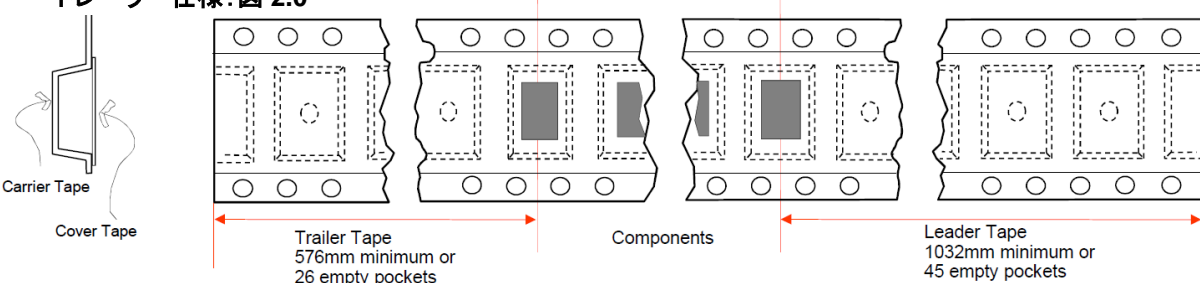
SPM5H-023 製品はテープで輸送されます。キャリアテープは静電気散逸性(炭素充填)ポリカーボネート・レジンは。カバーテープはポリエステルフィルム、接着層、シール剤からなる多層フィルム(加熱接着性)で帯電防止剤噴霧されています。これらリール品は標準オプションでは直径 13"または 330mm のリールで輸送されます。リールは濃い青または黒色で、ポリステレンプラスチック(帯電防止コーティング)製です。これを含めて他のオプションは Packaging Information table で詳細に説明されています。これらのリールはそれぞれバーコード・ラベルが付けられ、再生紙で作られた箱に収められます。一つの箱には最高 2 リールが収容されます(図 1.0 参照)。その後、これらの箱はラベルのついた輸送用箱に箱詰めされます。この外箱のサイズは、収容する製品個数によって変化します。

SPM5R-023(PHG-MOD23DC)も同様に梱包データを使用します。

SPM5H-023 Packaging Information	
Packaging Option	Standard TM
Packaging type	TNR
Qty per Reel/Tube/Bag	450
Reel Size	13" Dia
Inner Box Dimension (mm)	339x352x68
Max qty per Box	450
Outer Box Dimension (mm)	390x370x310
Max qty per Box	1800
Weight per unit (gm)	-
Weight per Reel (kg)	-
Note/Comments	



**SPM5H-023 テープリーダーおよび
トレーラー仕様: 図 2.0**

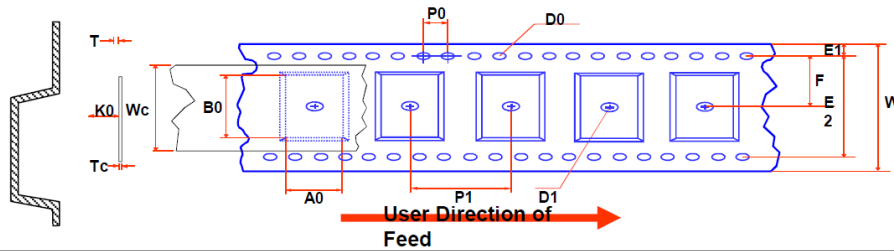


注:
A : 特に指定のない限りすべての寸法単位はミリメートル[mm]です
B : 図面ファイル名 : PKG-MOD23DGREV1

図 43. SMD パッケージ パッケージ情報

SPM5H-023 テープ&リールデータ、(続き)
 SPM5D-023 エンボスキャリアテープ仕様:

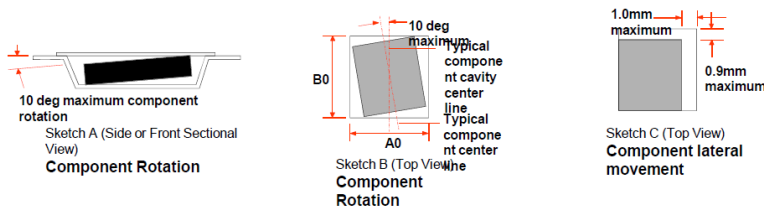
図 3.0



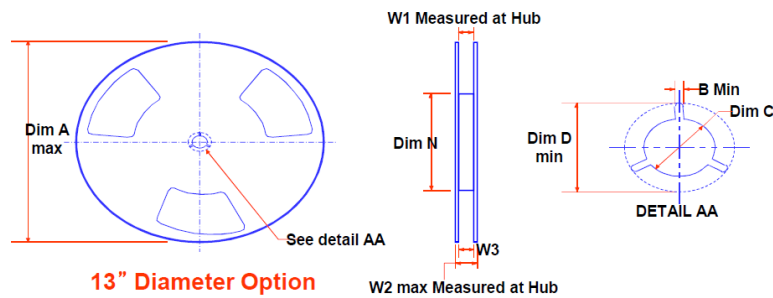
寸法単位はミリメートル

PKG Type	A0	B0	W	D0	D1	E1	E2	F	P1	P0	K0	T	Wc	Tc
SPM5D-023 TM (24mm)	17.20 +/-0.10	29.20 +/-0.10	44.0 +/-0.3	1.50 +0.10 /-0.00	2.00 min	1.75 +/-0.10	40.40 +/-0.10	20.20 +/-0.15	24.0 +/-0.1	4.0 +/-0.1	3.90 +/-0.10	0.30 +/-0.05	37.50 +/-0.1	0.06 max

Notes: A0, B0, and K0 dimensions are determined with respect to the EIA/JEDEC RS-481 rotational and lateral movement requirements (see sketches A, B, and C).



SPM5H-023
 リール仕様: 図 4.0



寸法単位はインチおよびミリメートル

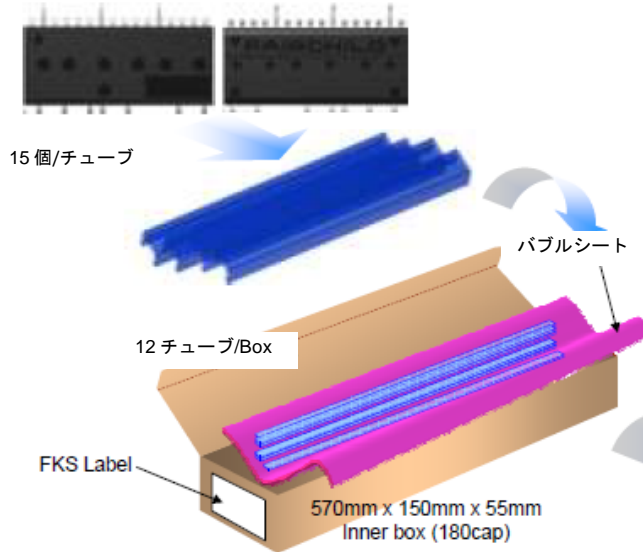
Tape Size	Reel Option	Dim A	Dim B	Dim C	Dim D	Dim N	Dim W1	Dim W2	Dim W3 (LSL-USL)
44mm	13" Dia	13.00 330	0.059 1.5	0.512 +0.020/-0.008 13 +0.5/-0.2	0.795 20.2	7.00 178	1.748 +0.079/-0.000 44.4 +2/0	1.984 50.4	1.866 - 1.728 47.4 - 43.9

注:

- A : 特に指定のない限りすべての寸法単位はミリメートル[mm]です
- B : 図面ファイル名: PKG-MOD23DGREV1

図 44. SMD パッケージ パッケージ情報(Continued)

SPM5G-023
チューブ梱包仕様: 図 1.0



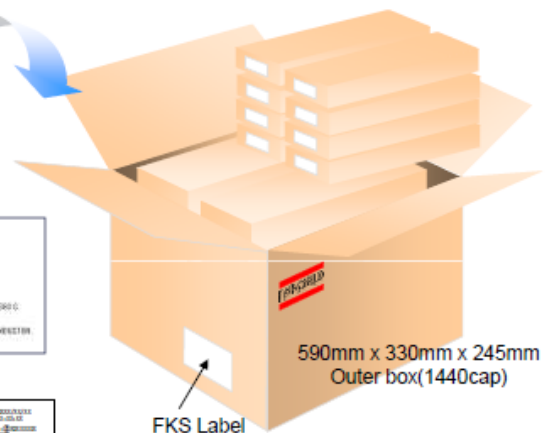
パッケージ概要

通常、SPM5G-023 製品はチューブで輸送されます。チューブは帯電防止処理された PVC プラスチック製です。標準オプションでは、これらチューブは帯電防止プラスチックバブルシートで包まれ、バーコードラベルの付いた再生紙製の箱に収められます。一つの箱には最高 12 本までのチューブが収容されます (図 1.0 参照)。その後、これらの箱は 1 個から数個にまとめられラベルのついた輸送用箱に箱詰めされます。この外箱のサイズは、収容する製品個数によって変化します。

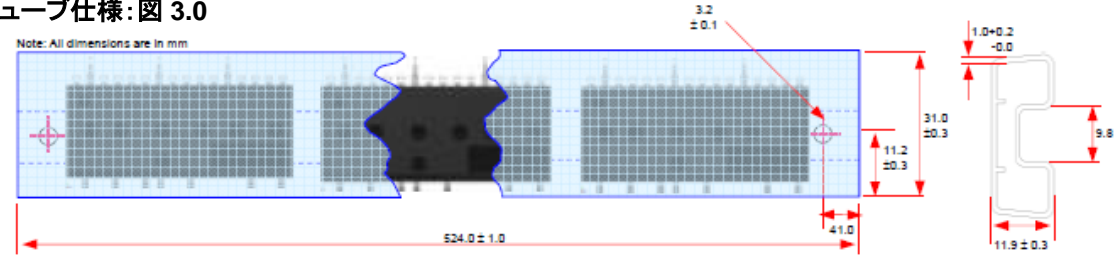
SPM5N-023(PHG-MOD23DF)も同様に梱包データを使用します。

SPM5G-023
パッケージ仕様: 図 2.0

SPM5G-023 Packaging Information	
Packaging Option	Standard (no flow code)
Packaging type	Rail/Tube
Qty per Tube/ Inner Box	15
Inner Box Dimension (mm)	570x150x55
Max qty per Box	180
Outer Box Dimension (mm)	590x330x245
Max qty per Box	1440
Weight per unit (gm)	-
Note/Comments	



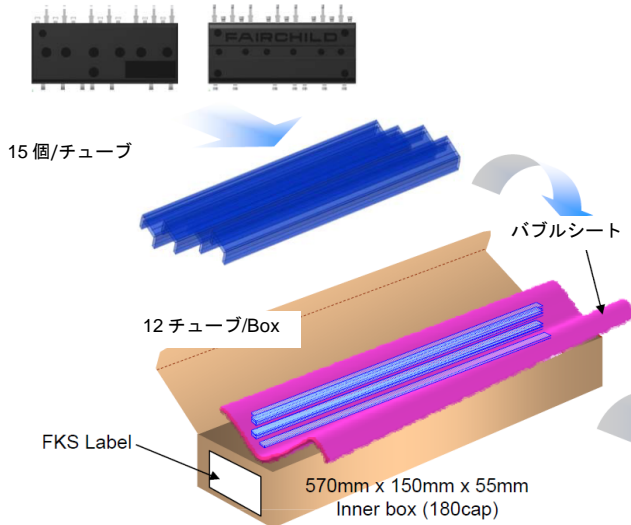
SPM5G-023
チューブ仕様: 図 3.0



注:
A : 特に指定のない限りすべての寸法単位はミリメートル[mm]です
B : 図面ファイル名: PKG-MOD23DFREV1

図 45. Double DIP パッケージ パッケージ情報

SPM5T-021
チューブ梱包仕様: 図 1.0

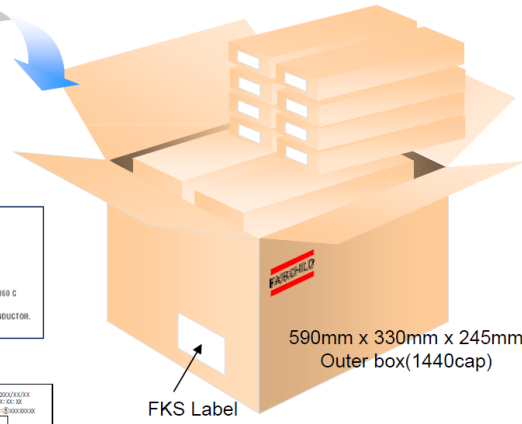
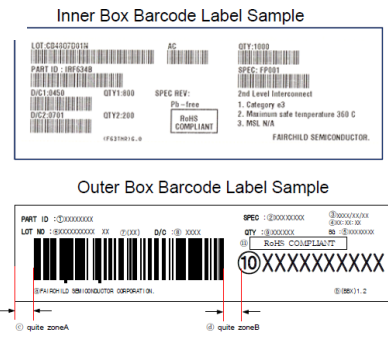


パッケージ概要

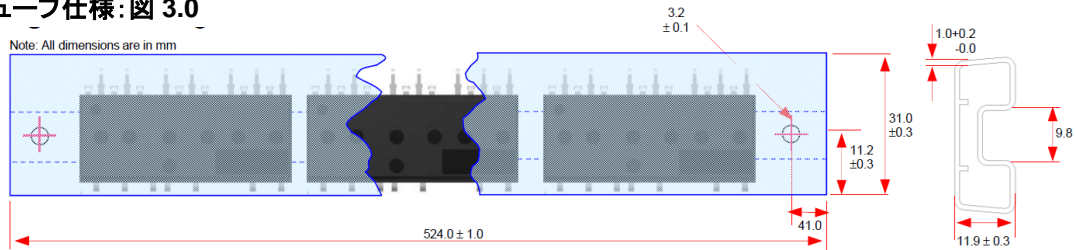
通常、SPM5T-023 製品はチューブで輸送されます。チューブは帯電防止処理された PVC プラスチック製です。標準オプションでは、これらチューブは帯電防止プラスチックバブルシートで包まれ、バーコードラベルの付いた再生紙製の箱に収められます。一つの箱には最高 12 本までのチューブが収容されます (図 1.0 参照)。その後、これらの箱は 1 個から数個にまとめられラベルのついた輸送用箱に箱詰めされます。この外箱のサイズは、収容する製品個数によって変化します。

SPM5T-021
パッケージ仕様: 図 2.0

SPM5T-023 Packaging Information	
Packaging Option	Standard (no flow code)
Packaging type	Rail/Tube
Qty per Tube/ Inner Box	15
Inner Box Dimension (mm)	570x150x55
Max qty per Box	180
Outer Box Dimension (mm)	590x330x245
Max qty per Box	1440
Weight per unit (gm)	-
Note/Comments	



SPM5T-021
チューブ仕様: 図 3.0



注:
A : 特に指定のない限りすべての寸法単位はミリメートル[mm]です
B : 図面ファイル名: PKG-MOD23DAREV1

図 46. ZigZag DIP パッケージ パッケージ情報

8. 関連資料

[AN-9760: PCB Design Guidance for SPM®](#)

[AN-9082: Motion SPM® 5 Series Thermal Performance Information by Contact Pressure](#)

[AN-9042: Motion SPM® 5 Series VI User's Guide](#)

[RD-FSB50450A \(Reference Design\)](#)

[RD-402 FSB50760SF \(Reference Design\)](#)

[FSB50260SF\(T\) — Motion SPM® 5 SuperFET® Series](#)

[FSB50660SF\(T\) — Motion SPM® 5 SuperFET® Series](#)

[FSB50760SF\(T\) — Motion SPM® 5 SuperFET® Series](#)

[FSB50450AS — Motion SPM® 5 Series](#)

[FSB50825AS — Motion SPM® 5 Series](#)

[FSB50250A\(T\) — Motion SPM® 5 Series](#)

[FSB50250AS — Motion SPM® 5 Series](#)

[FSB50325A\(T\) — Motion SPM® 5 Series](#)

[FSB50450A — Motion SPM® 5 Series](#)

[FSB50550A\(T\) — Motion SPM® 5 Series](#)

[FSB50550AS — Motion SPM® 5 Series](#)

[SPM® Module Design Guide](#)

[Motion Control Design Tool](#)

[FCM8531 — MCU Embedded and Configurable 3-Phase PMSM / BLDC Motor Controller](#)

[FCM8201 — 3-Phase Sinusoidal Brushless DC Motor Controller](#)

[FCM8202 — 3-Phase Sinusoidal Brushless DC Motor Controller](#)

注意事項

フェアチャイルドセミコンダクターは、本書に記載したすべての製品に対して、信頼性、機能、及びデザインを改善する為に予告なしに変更する権利を所有しています。また、フェアチャイルドはここに記載した製品或いは回路の使用及び応用に起因するいかなる債務を負うものではなく、また、当社の特許権または第三者の権利に基づきいかなるライセンスを許諾するものではありません。これらの製品規格はフェアチャイルドの全世界における販売契約条件、その中で特に保証に関する条件を拡大するものではありません。

生命維持装置への使用について

フェアチャイルドセミコンダクターの製品はフェアチャイルドセミコンダクターコーポレーション社長の書面による承諾がない限り生命維持装置または生命維持システム内の重要な部品に使用することは認められていません。

ここで、

- 生命維持装置または生命維持システムとは、(a) 外科的に体内に埋め込まれて使用されることを意図したもの、(b) 生命を維持或いは支持するもの、(c) ラベルに表示された使用方法に従って適切に使用された場合にその不具合が使用者に重大な損傷をもたらすことが合理的に予想されるもの、をいいます。
- 重要な部品とは、生命維持装置或いは生命維持システム内のあらゆる部品を指し、これらの不具合が生命維持装置或いは生命維持システムの不具合の原因に、またはその安全性および効果に影響を及ぼす原因になるものと合理的に予想されるものをいいます。

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com
Order Literature: <http://www.onsemi.com/orderlit>
For additional information, please contact your local
Sales Representative