AND8309/D

ESD保護要件に影響を及ぼす集積回路のトレンド

ON Semiconductor®

www.onsemi.jp

APPLICATION NOTE

集積回路のトレンド

過去40年間における集積回路能力の驚異的な進歩は、ムーアの法則「集積回路で経済的に製造できるトランジスタ数は2年ごとに倍になる」と明確に表現されます。この成功の秘密は集積回路の形状サイズが、3次元すべてで縮小されてきたことです。より小さなサイズの回路で信頼性を維持するために、集積回路の動作電圧は絶えず低下してきました。このトレンドは将来も継続すると考えられます。この情報については、International Technology Roadmap for Semiconductors (International Technology Roadmap for Semiconductors')、Figure 1にまとめられています。集積回路の使用電圧が低下すると、回路が損傷を受ける可能性がある電圧も低下します。

より小型形状への移行によっても、ESDストレスに耐えるための固有の技術力に悪影響を及ぼすIC技術の基礎的な変化が求められてきました。典型的な例が、CMOS技術におけるnMOSトランジスタの進化です。nMOSのESD耐久性を低下させる変化のいくつかをTable 1に要約します。

Table 1. nMOS INNOVATIONS IN CMOS TECHNOLOGY

Change	Reason for Implementation	Impact on ESD
Shallower Junctions	Allows Shorter Channel Length Transistors	Higher Current Density During an ESD Event
Lightly Doped Drains	Reduce Hot Carrier Transistor Degradation	Degraded Performance of Parasitic Bipolar Transistor which Provides Intrinsic High Current Capability
Silicided Junctions	Reduced Transistor Series Resistance	Removes Ballast Resistance in nMOS Drains, Degrading High Current Carrying Capability of Parasitic Bipolar Transistor
Thin Gate Oxides	Improved Transistor Performance	Reduced Voltage at Which Oxide Damage Occurs

集積回路のESD耐久性に及ぼす技術的変化の全体的な影響についてはElectrostatic Discharge Association (ESDA)によって作成された"Electrostatic Discharge (ESD) Technology Roadmap"で説明されています(Electrostatic Discharge (ESD) Technology Roadmap, ESD Association, 7900 Turin Rd. Bldg. 3, Rome NY 13440, 2005参照)。この資料は集積回路のESDに対する耐久性の歴史と将来のトレンドを示しています。人体モデル(HBM)の耐久性の例をFigure 2に示します。HBMトレンド、およびデバイス帯電モデル(CDM)やマシン・モデル(MM)に対する類似トレンドは、重要な進歩を示しています。1980年代および1990年代に入ると、集積回路はIC形状の縮小に拍車がかかった期間でさえも、より堅牢になりました。これはICにESD保護機能を組み込む方法に関する理解の向上を反映したものです。1990年代後半および21世紀にかけて、IC形状の縮小は革新的な技術がオンチップ保護を提供するペースを上回り、ICはESDからの損傷を受けやすくなります。

© Semiconductor Components Industries, LLC, 2008

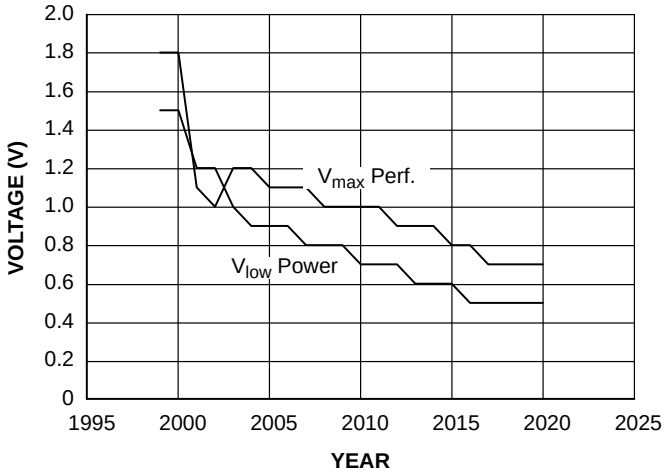

Figure 1. Operating Voltage for Advanced ICs from the International Technology Roadmap for Semiconductors. Values from 1999 to 2006 Were Taken from that Year's Roadmap. Values for 2007 through 2020 Were Taken from the 2006 Update

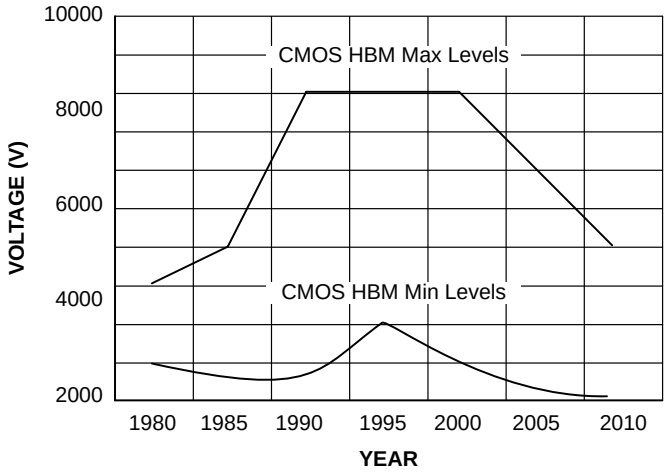

Figure 2. Human Body Model Sensitivity Limits Based on ANSI/ESD STM5.1

システム・レベルESDにおけるICトレンドの影響

使用電圧の低下やデバイス・レベルでのESD耐久性の低下は、外部ESD保護部品に対する要件に影響を与えます。HBM、CDM、MMに対するICのESD試験規格は、ESD制御環境での回路基板およびシステム・アセンブリにおけるICの耐久性を示しています。IEC 61000−4−2などのシステム・レベルのESD試験は、デバイス・レベルの試験よりも厳しくなっています。したがって、ラップトップや携帯電話などの電子システムは、システム内のICに対してオフチップESD保護を提供できなければなりません。

システム・レベルのESD保護は多くの方法で提供されます。システム・ケースは、物理的保護とシールディングを提供し、優れた基板設計は多くのESD脅威を敏感な回路素子ではなく、システム・グランドに向けることができます。しかし、これらの設計要素で敏感なICにESDが結合される危険を完全に防止することはできません。敏感なノードに保護素子を配置することは、有害なESDイベントをICから遠ざけるのに有効な対策です。保護素子は保護対象の回路に適合している必要があります。すべてのICピンには、Figure 3に示すとおり目的とする動作電圧範囲があります。目的の電圧範囲を超える部分がセーフガード・バンドです。電圧がセーフガード・バンドを超えると回路に損傷が起こり始めます。より高度な技術が採用され動作電圧が低下すると、ガードバンド領域の幅も狭くなります。ESD保護部品はガードバンド内で動作する必要があります(Figure 3参照)。ガードバンドが狭い場合は、電圧エクスカーションがデバイスの損傷領域に入らないようにするために、オン状態での抵抗が低いためESDクランプ電圧が低い保護素子が必要です。オン・セミコンダクターはこの要件を認識しており、業界をリードする低いクランプ電圧を備えたESD保護ソリューションを設計しています。

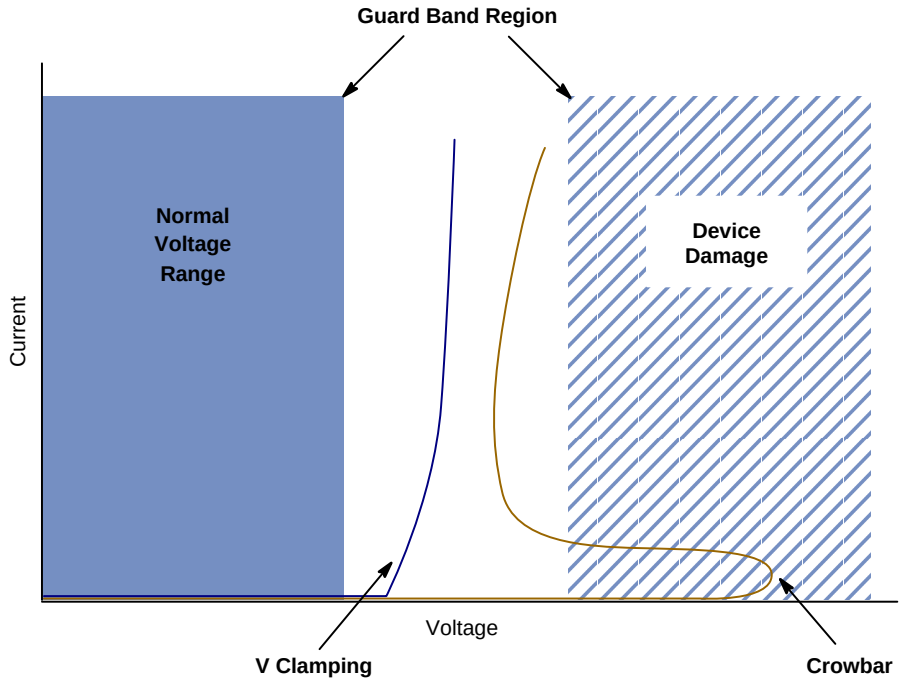

Figure 3. Operation of ESD Protection Components

ON Semiconductor及びON Semiconductorのロゴは ON Semiconductorという商号を使うSemiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductorは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。ON Semiconductorの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent−Marking.pdf. ON Semiconductorは通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductorは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductorによって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとします。ON Semiconductorデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductorは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。ON Semiconductor製品は、生命維持装置や、いかなるFDA (米国食品医薬品局)クラス3の医療機器、FDAが管轄しない地域において同一もしくは類似のものと分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にON Semiconductor製品を購入または使用した場合、たとえ、ON Semiconductorがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductorとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。ON Semiconductorは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:
Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303−675−2175 or 800−344−3860 Toll Free USA/Canada
Fax: 303−675−2176 or 800−344−3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800−282−9855 Toll Free USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81−3−5817−1050

ON Semiconductor Website: **www.onsemi.com**

Order Literature: http://www.onsemi.com/orderlit

For additional information, please contact your local Sales Representative