

NCP1607による堅牢かつ低コストの力率補正



ON Semiconductor®

www.onsemi.jp

APPLICATION NOTE

はじめに

NCP1607は、電圧モードの力率補正(PFC)コントローラで、低コストのコンバータでも入力ラインの高調波規制に適合できるように設計されています。約300 Wまで最適性能が得られるよう臨界導通モード(CRM)で動作します。独自の電圧モード方式により、ライン検知ネットワークを用いずに力率1を達成できます。出力電圧は内蔵の高精度誤差アンプで正確に制御されます。堅牢な設計のために、安全性に関しても多くの機能を実装します。

このアプリケーション・ノートでは、NCP1607を使用したCRMブーストPFCコンバータ(400 V、100 W)の設計と実装について説明します。このコンバータは、高力率、低スタンバイ時消費電力、高アクティブ・モード時効率、多彩な保護機能を備えています。

PFCの必要性

大部分の電子安定器およびスイッチング電源は、ダイオード・ブリッジ整流器とバルク・コンデンサを使用してAC電源コンセントからDC電圧を生成し

ています。しかしこの方法では、非正弦波の電流引き込みが生じるため、電力供給設備の負担が大きくなります。また、政府規制や電力会社からの要求により、ライン電流に乗る高調波成分を抑えなければならないことも多々あります。

これらの高調波成分に対する要件を満たす方法として、アクティブ型PFC回路が最も普及しています。Figure 1に示すように、整流ブリッジとバルク・コンデンサとの間にPFCプリレギュレータを挿入する構成にします。アクティブ型力率補正の場合、ブースト・コンバータ(または昇圧コンバータ)が最も一般的な回路構成です。適正に制御すれば、ACラインからの入力電流波形を正弦波に維持したまま、一定の出力電圧を生成できます。

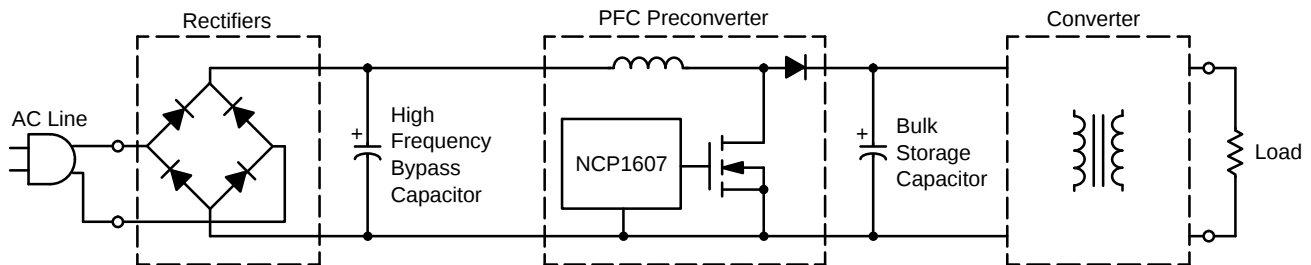


Figure 1. Active PFC Stage with the NCP1607

CRMブースト・コンバータの基本動作

定格が300 W未満と中電力の場合は、臨界導通モード(CRM)が好ましい制御方式です。臨界導通モードとは、不連続導通モード(DCM)と連続導通モード(CCM)との境界に位置する導通モードのことです。CRMでは、ブースト・インダクタ電流がゼロに達したときにドライバのオン・タイムが開始されます。そのため、CRMはピーク電流の低いCCM動作の特徴

と、スイッチング時の電流がゼロであるDCM動作の特徴を兼ね備えています。CRMでの制御方式では、ライン入力電圧と出力負荷に応じて周波数が変動します。PFCブースト・コンバータの動作と波形をFigure 2に示します。PFCアプリケーションに使用するCRMブースト・コンバータの動作について詳しくは、AND8123 (www.onsemi.jp)を参照してください。

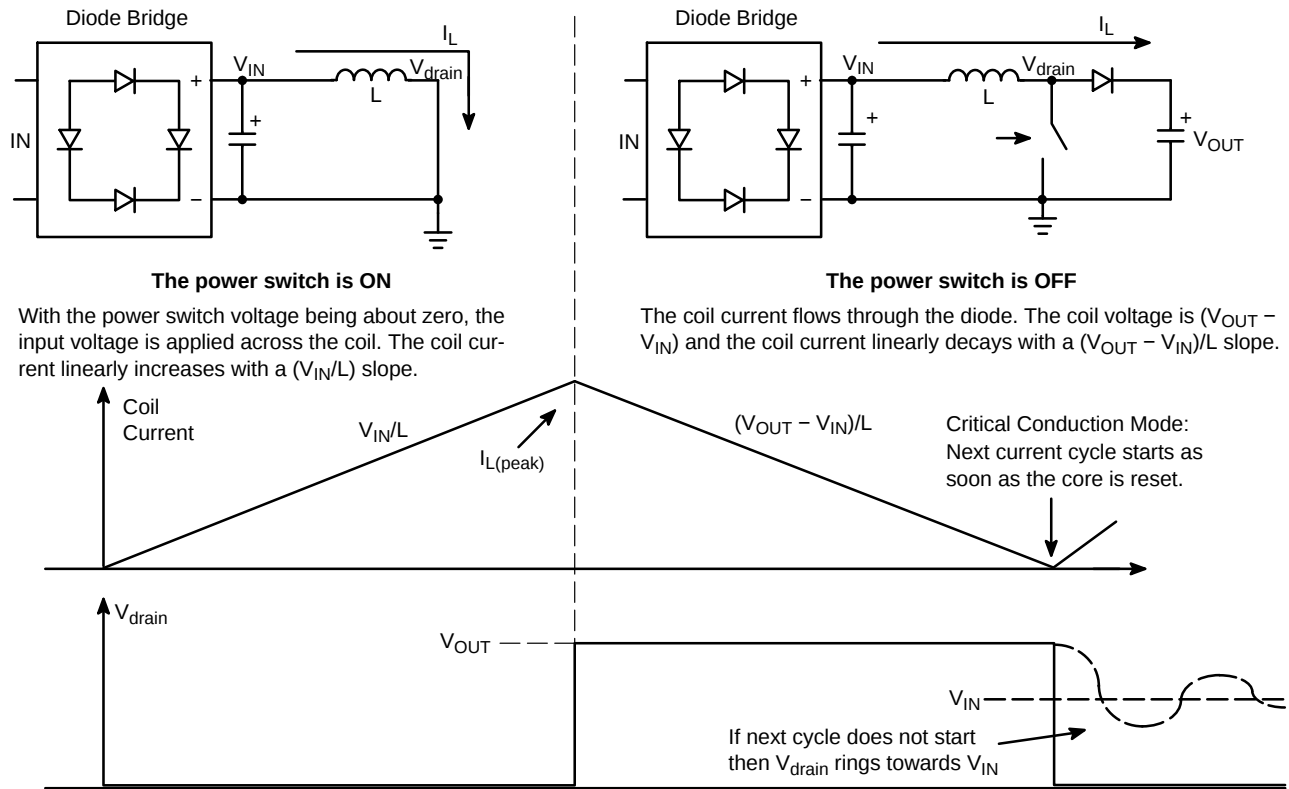


Figure 2. Schematic and Waveforms of an Ideal CRM Boost Converter

NCP1607の特徴

NCP1607は、中電力のCRMブーストPFCアプリケーションに理想的なコントローラの1つです。

NCP1607を備えたシンプルなCRMブースト・プリコンバータをFigure 3に示します。

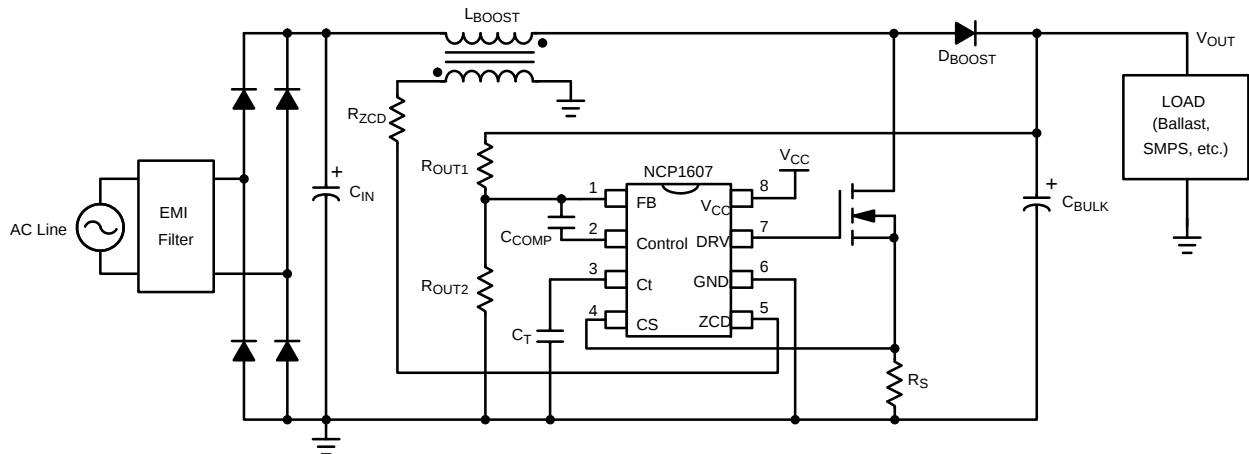


Figure 3. CRM Boost PFC Stage Featuring the NCP1607

ピン1 (FB)は、 R_{OUT1} と R_{OUT2} で構成される抵抗分圧器を通じてブースト出力電圧を検知します。このピンが誤差アンプへの入力で、誤差アンプの出力はピン2 (Control)です。ピン1とピン2に接続される抵抗とコンデンサとを組み合わせることにより、コンバータの帯域幅を制限する補償ネットワークを形成しています。力率が高い場合、コンバータの帯域幅は一般に20 Hz未満です。ピン3 (Ct)に接続されたコンデンサは、特定の制御電圧に対するオン・タイムを設定します。

CS (ピン4)は1サイクルごとに過電流保護を行います。この過電流保護は、スイッチ電流と R_{SENSE} で生成される電圧と、内部の0.5 Vリファレンスを比較する内蔵コンパレータで行われます。

ピン5 (ZCD)はブースト・インダクタが消磁されたかどうかを検知します。このピンの電圧が2.1 V (標準)を超えてから1.6 V (標準)より下がるとドライバのオン・タイムがスタートします。ゼロ電流検出 (ZCD)巻線に直列接続された抵抗は、このピンに流れ込む電流を制限します。また、このピンをグラウン

ド電位にプルダウンすれば、ドライブ・パルスがオフになって、低電流スタンバイ・モードに入ります。

NCP1607は強力な出力ドライバ(ピン7)を備えています。このドライバは大型のMOSFETのゲートを効率よくスイッチングすることが可能です。V_{CC}がオフのときに出力が“H”のままフロート状態にならないよう、アクティブとパッシブ両方のプルダウン回路を内蔵しています。

ピン8 (V_{CC})は電源端子です。V_{CC}がターン・オン・レベル(V_{CC(on)})、標準11.8V)よりも低いとき、デバイスの消費電流は< 40 μ Aに制限されます。これは起動時間を短くするためであり、スタンバイ時の電力損失を減らすためです。もう1つの方法として、NCP1230などの別のコントローラから直接、V_{CC}に電力を供給することもできます。この方法なら2段階構成のSMPSシステムでは、スタンバイ時の電力性能がさらに改善できます。

オープン・フィードバック・ループに対する保護

NCP1607は、過電圧保護(OVP)、低電圧保護(UVP)、フローティング端子保護(FPP)という3つの保護機能を備えており、フィードバック・ループのオープン状態に対して包括的な保護を提供します。フィードバック・ループがオープンになる可能性がある条件は、以下の3つです。

1. UVP保護：抵抗ROUT1とFBピンの接続がオープンになったとき。この状態になると、FBピンがROUT2によってグラウンド電位にプルダウンされます。すると、UVPコンパレータによってUVP障害が検出され、ドライブがディセーブルされます。
2. OVP保護：抵抗ROUT2とFBピンとの接続がオープンになったとき。この状態になると、FBピンがROUT1によって出力電圧にプルアップされます。すると、ESDダイオードがFB電

圧を10 Vにクランプし、ROUT1がFBピンに流れ込む電流を制限します。VEALがクランプして静的OVP障害を検出し、ドライブがディセーブルされます。

3. FPP保護：FBピンがフロート状態になったとき。内蔵プルダウン抵抗R_{FB}によってFB電圧がUVPのしきい値電圧よりも低い値にプルダウンされます。すると、UVPコンパレータはUVP障害を検出し、ドライブをディセーブルします。

UVPおよびOVPは、それぞれバルク電圧の低下からシステムを保護する機能および動作点の急変からシステムを保護する機能です。一方FPPは、フィードバック・ピンのフロート状態からシステムを保護する機能です。FPPの機能がないと、製造エラーによってフィードバック・ピンがフロート状態になった場合、システム内の結合と周囲環境によってフィードバック電圧が決まります。この結合フィードバック電圧が規制値内(UVPのしきい値よりも高く、V_{ref}よりも低い値)に収まると、過大な電力が出力されるおそれがあります。それにより、過電圧ストレスで部品が故障するまで出力電圧が上昇することになります。

NCP1607の動作について詳しくは、[NCP1607/D](#)を参照してください。

設計手順

CRMブーストPFC回路の設計については、オン・セミコンダクターの多くのアプリケーション・ノート(Table 1を参照)で解説されています。このアプリケーション・ノートでは、NCP1607の特長を活かしたコンバータ(400 V、100 W)の設計手順について述べます。部品値を素早く求めるための設計上のヒントはwww.onsemi.jpで入手できます。

Table 1.

AND8123	Power Factor Correction Stages Operating in Critical Conduction Mode
AND8016	Design of Power Factor Correction Circuits Using the MC33260
AND8154	NCP1230 90 W, Universal Input Adapter Power Supply with Active PFC
HBD853	Power Factor Correction Handbook

*Additional resources for the design and understanding of CRM Boost PFC circuits available at www.onsemi.com.

設計手順1：必要なブースト・パラメータを決定する

Minimum AC Line Voltage	V _{acLL}	85	V _{ac}
Maximum AC Line Voltage	V _{acHL}	265	V _{ac}
Line Frequency	f _{line}	47–63	Hz
Boost PFC Output Voltage	V _{OUT}	400	V
Maximum Output Voltage	V _{OUT(OVP)}	440	V
Boost Output Power	P _{OUT}	100	W
Minimum Switching Frequency	f _{SW(MIN)}	50	kHz
Estimated Efficiency	η	92	%

設計手順2： ブースト・インダクタを計算する

ブースト・インダクタは(eq. 1)で計算されます。

$$L \leq \frac{V_{ac}^2 \cdot \left(\frac{V_{OUT}}{\sqrt{2}} - V_{ac} \right) \cdot \eta}{V_{OUT} \cdot P_{OUT} \cdot f_{(min)} \cdot \sqrt{2}} \quad (\text{eq. 1})$$

スイッチング周波数は必ず最低周波数より高くなければならないので、ブースト・インダクタの値はライン電圧(実効値)が最小値の場合と最大値の場合の両方で計算します。

- $L \leq 465 \mu\text{H}$ for V_{acLL}
- $L \leq 408 \mu\text{H}$ for V_{acHL}

値は400 μH を選択します。全負荷時の最低周波数は(eq. 2)で計算します。

$$f_{SW} = \frac{V_{ac}^2 \cdot \eta}{2 \cdot L \cdot P_{OUT}} \cdot \left(1 - \frac{V_{ac} \cdot \sqrt{2}}{V_{OUT}} \right) \quad (\text{eq. 2})$$

f_{SW} は、85 V_{ac} のときが58 kHz、265 V_{ac} のときが51 kHzです。

設計手順3： コンデンサCtの値を決める

コンデンサCtは、低ライン電圧および最大電力時にオン・タイムが最大となるような値でなければなりません。最大オン・タイムは次の式で与えられます。

$$t_{on(MAX)} = \frac{2 \cdot L \cdot P_{OUT}}{\eta \cdot V_{acLL}^2} = 12.0 \mu\text{s} \quad (\text{eq. 3})$$

ただしオン・タイムが長すぎると、出力が過剰になるだけでなく、高いライン電圧または軽負荷時の制御範囲が狭まります。コンデンサCtの値は、(eq. 4)で計算される値よりわずかに大きくするのが最良です。

$$C_t > \frac{I_{CHARGE} \cdot t_{on(MAX)}}{V_{CTMAX}} = \frac{2 \cdot P_{OUT} \cdot L \cdot I_{CHARGE}}{\eta \cdot V_{ac}^2 \cdot V_{CTMAX}} \quad (\text{eq. 4})$$

I_{CHARGE} および V_{CTMAX} の値はNCP1607のデータシートに記載されています。オン・タイムが最大値になるよう、Ctの計算には、 I_{CHARGE} の最大値と V_{CTMAX} の最小値を使用してください。NCP1607のデータシートによれば各値は以下のとおりです。

- $V_{CTMAX} = 2.9 \text{ V (min)}$
- $I_{CHARGE} = 297 \mu\text{A (max)}$

Ctは1.2 nFです。標準的な1.5 nF ($\pm 10\%$)で十分です。

設計手順4： ZCD巻線の巻数比を決める

ゼロ電流検出(ZCD)信号は、ブースト・インダクタにカップリングしている巻線(ZCD巻線)から得ます。スイッチがオンのときのZCD電圧は(eq. 5)で計算されます。

$$V_{ZCD(on)} = \frac{-V_{in}}{N_B : N_{ZCD}} \quad (\text{eq. 5})$$

V_{IN} はACライン電圧の瞬時値です。

スイッチがオフのときのZCD電圧は(eq. 6)で計算されます。

$$V_{ZCD(off)} = \frac{V_{OUT} - V_{in}}{N_B : N_{ZCD}} \quad (\text{eq. 6})$$

NCP1607のゼロ電流検出コンパレータ(Figure 5を参照)を動作させるには、すべての動作条件で最低でも V_{ZCDH} (標準2.1 V)がZCDピンに印加されるような巻数比にしなければなりません。巻数比は(eq. 7)で計算されます。

$$N_B : N_{ZCD} \leq \frac{V_{OUT} - V_{acHL} \cdot \sqrt{2}}{V_{ZCDH}} = 11 \quad (\text{eq. 7})$$

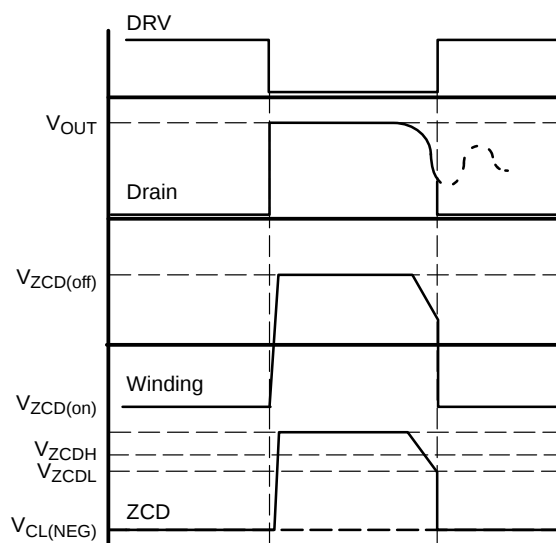


Figure 4. Voltage Waveforms for Zero Current Detection

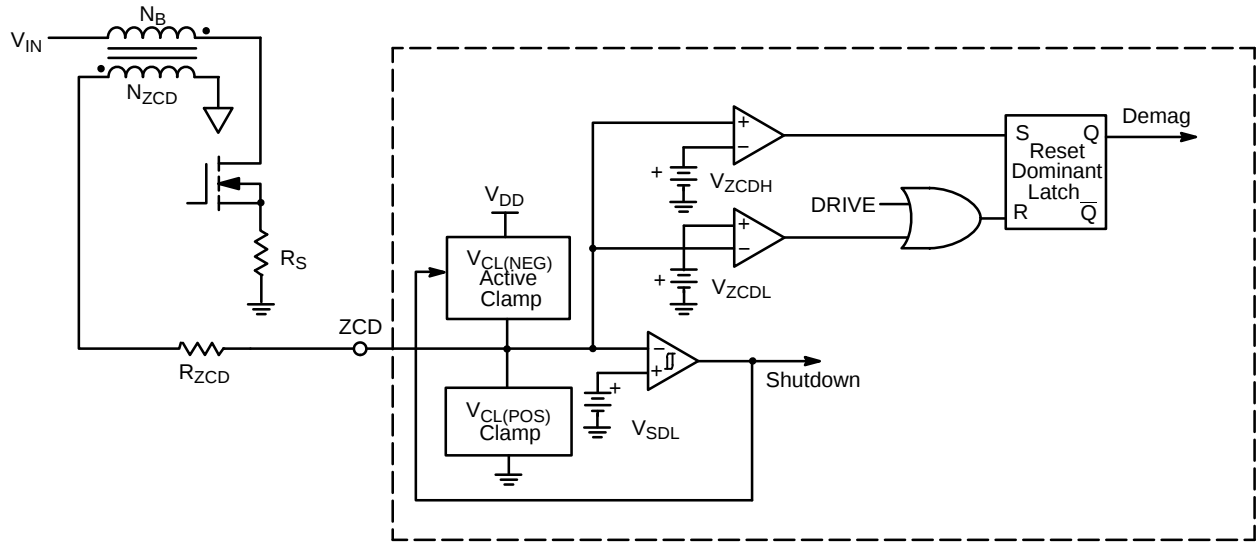


Figure 5. ZCD Winding and Internal Logic Arrangement

この設計では巻数比を10とします。R_{ZCD}がZCD巻線とピン5との間に追加されていますが、これはピン5に出入りする電流を制限するためです。この電流は、ZCDシャットダウン機能がトリガされない程度に低くしなければなりません。R_{ZCD}は(eq.8)で計算されます。

$$R_{ZCD} \geq \frac{V_{acHL} \cdot \sqrt{2}}{I_{CL(NEG)} \cdot (N_B : N_{ZCD})} = 15.0 \text{ k}\Omega \quad (\text{eq. 8})$$

NCP1607のデータシートによればI_{CL(NEG)} = 2.5 mAです。

いつZCD巻線の信号が検出されて次のドライブ・パルスがスタートするかは、R_{ZCD}の値と、ZCDピンに寄生している小さな静電容量によって決まります。スイッチング損失が最小になるため、ドレイン電圧が谷にあるときにR_{ZCD}がドライブをターン・オンするのが理想的です。R_{ZCD}の値が大きいとドレイン電圧スイッチングが小さくなることが実験で分かっています。しかし大きすぎると、ZCDイベントの検出に著しい遅延が生じます。この場合、コントローラは不連続導通モード(DCM)で動作し、力率が低下します。R_{ZCD}が小さすぎると、ZCD電圧が高いときにドライブの次のオン・タイムがスタートするため、スイッチング効率が低下します。

設計手順：FB、OVP、UVPの各レベルを設定する

PFC段は帯域幅が狭いため、負荷の急変時または起動時にオーバーシュートが生じます。NCP1607はオーバーシュートからの保護手段として、調整可能な過電圧保護(OVP)回路を内蔵しています。OVPの発動レベルはR_{OUT1}で設定されます。NCP1607のデータシートから(eq. 9)が導かれます。

$$V_{OUT(OVP)} = V_{OUT(OVP)} + R_{OUT1} \cdot I_{OVP} \quad (\text{eq. 9})$$

I_{OVP} = 10 μAです。

R_{OUT1}は(eq. 10)で計算されます。

$$R_{OUT1} = \frac{V_{OUT(OVP)} - V_{OUT}}{I_{OVP}} \quad (\text{eq. 10})$$

R_{OUT1}は4.0 MΩです。

R_{OUT2}の値は、V_{out}が目標レベルにあるときにFBピンを2.5 Vに維持できる大きさにします。FPP機能があるため、出力電圧には誤差が生じます。

R_{FB}に起因する誤差を含む出力電圧($\overline{V_{OUT}}$)は、(eq. 11)で計算されます。

$$\overline{V_{OUT}} = V_{OUT} + R_{OUT1} \cdot \frac{V_{REF}}{R_{FB}} \quad (\text{eq. 11})$$

$$\overline{V_{OUT}} = 400 + 4 \text{ M} \cdot \frac{2.5}{4.7 \text{ M}} = 402 \text{ V}$$

R_{FB}に起因する誤差は、R_{OUT2}を調整して補償します。R_{FB}とR_{OUT2}の並列接続で形成される等価抵抗R_{EQ}は、(eq. 12)で計算されます。

$$R_{EQ} = R_{OUT1} \cdot \frac{V_{REF}}{V_{OUT} - V_{REF}} \quad (\text{eq. 12})$$

$$R_{EQ} = 4 \text{ M} \cdot \frac{2.5}{400 - 2.5} = 25.16 \text{ k}\Omega$$

R_{EQ}を使用してR_{OUT2}を計算します。

$$R_{OUT2} = \frac{R_{EQ} \cdot R_{FB}}{R_{FB} - R_{EQ}} \quad (\text{eq. 13})$$

$$R_{OUT2} = \frac{25.16 \text{ k} \cdot 4.7 \text{ M}}{4.7 \text{ M} - 25.16 \text{ k}} = 25.29 \text{ k}\Omega$$

この設計では、25.5 kΩの抵抗をR_{OUT2}に使用します。補償後の出力電圧は(eq. 14)で計算されます。

$$V_{OUT} = V_{REF} \cdot \frac{R_{OUT1} + R_{OUT2}}{R_{OUT2}} + R_{OUT1} \cdot \frac{V_{REF}}{R_{FB}} \quad (\text{eq. 14})$$

$$V_{OUT} = 2.5 \cdot \frac{4 \text{ M} + 25.5 \text{ k}}{25.5 \text{ k}} + 4 \text{ M} \cdot \frac{2.5}{4.7 \text{ M}} = 397 \text{ V}$$

最大出力電圧レベルを決定するときには、出力コンデンサの固有ライン周波数リップルに妨害されないよう注意する必要があります。リップルはPFC段の平均化作用によって生じます。パルク・コンデンサを充電する電流は正弦波であり、入力ラインと同位相ですが負荷電流はそうではありません。結果として生じるリップル電圧は(eq. 15)で計算されます。

$$V_{\text{ripple(pk-pk)}} = \frac{P_{OUT}}{C_{BULK} \cdot 2 \cdot \pi \cdot f_{line} \cdot V_{OUT}} \quad (\text{eq. 15})$$

ここで、 $f_{line} = 47 \text{ Hz}$ (リップルのワースト・ケース)です。

パルク・コンデンサの値が $68 \mu\text{F}$ なので、リップル電圧は 12.5 V (ピークツーピーク値)となります。この値はピーク出力電圧 406.25 V に対応する値で、ピーク出力過電圧レベル 440 V よりも低くなります。

NCP1607は低電圧保護(UVP)機能も内蔵しています。通常状態のとき、ブースト出力コンデンサがACラインのピーク値まで充電されます。最低電圧まで充電されない場合、NCP1607の低電圧保護機能が働きます。UVP障害が発生する出力電圧は(eq. 16)で計算されます。

$$V_{OUT(UVP)} = \frac{R_{OUT1} + R_{OUT2}}{R_{OUT2}} \cdot V_{UVP} = 48 \text{ V} \quad (\text{eq. 16})$$

$$V_{OUT(UVP)} = \frac{4 \text{ M} + 25.5 \text{ k}}{25.5 \text{ k}} \cdot 300 \text{ mV} = 48 \text{ V}$$

この機能はフィードバック・パスがオープン・ループ状態になったときの保護も提供します。何らかの事情でピン1がフロート状態になると(ハンダ付け不良が多い)、コントローラは V_{FB} の低下を検出し、最大電力を出力して対処します。すると出力電圧が上昇して部品に過度なストレスがかかります。NCP1607はFBのフロート状態からアプリケーションを保護するための2つの機能を内蔵しています。1つは内蔵のプルダウン抵抗 R_{FB} で、FBピンがフロート状態になった場合は“L”レベルにプルダウンされます。もう1つは内蔵タイマで、起動中に最初のドライブ・パルスの前に $180 \mu\text{s}$ の遅延を追加します。通常は内蔵の誤差アンプがFBを V_{REF} にプルアップするため、この遅延時間中は誤差アンプがディセーブルされます(Figure 6)。 V_{FB} がUVP(標準 300 mV)よりも低いままの場合、ドライバと誤差アンプがディセーブルされたままです。起動中にフィードバック・ループがオープンになっても、 R_{FB} とスタート・タイマの組み合わせにより保護されます。

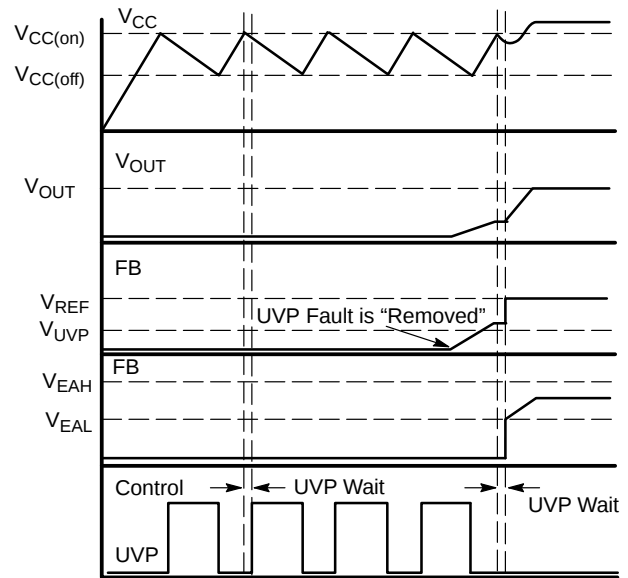


Figure 6. Timing Diagram Showing UVP and Recovery from UVP

動作中にFBピンがフロートした場合は、 V_{FB} が V_{ref} から低下し始めます。低下率は、 R_{FB} と、FBピンの寄生容量によって左右されます。 V_{FB} が低下すると、オン・タイムの制御端子電圧は、 $V_{FB} < V_{UVP}$ まで上昇します。FB電圧がUVPのしきい値以下に低下すると低電圧障害が発生します。Figure 7にタイム・チャートを示します。

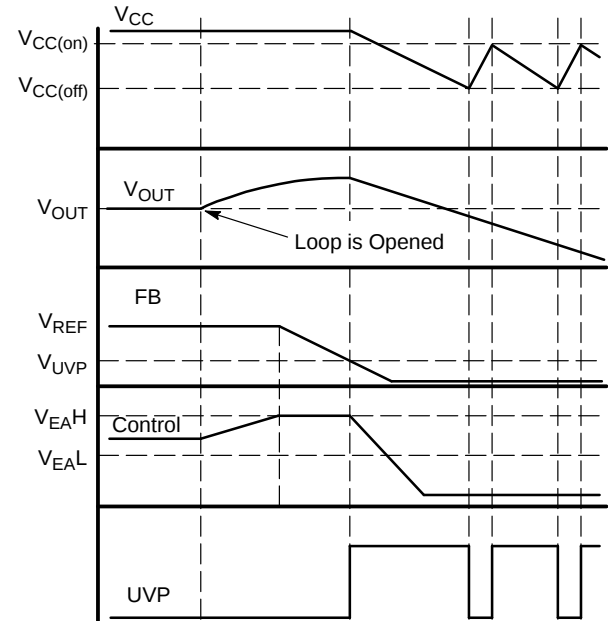


Figure 7. UVP Operation if Loop is Opened After Startup

設計手順6：電力部品の値を決める

電力部品の値は、印加される電流と電圧に合わせて適切に決定します。最も大きなストレスがかかるのは、負荷が最大でライン電圧が低いときです。

1. ブースト・インダクタL

$$I_{L(\text{peak})} = \frac{2 \cdot \sqrt{2} \cdot P_{\text{OUT}}}{\eta \cdot V_{\text{ACLL}}} = 3.62 \text{ A} \quad (\text{eq. 17})$$

$$I_{L(\text{RMS})} = \frac{2 \cdot P_{\text{OUT}}}{\sqrt{3} \cdot V_{\text{ACLL}} \cdot \eta} = 1.48 \text{ A} \quad (\text{eq. 18})$$

2. ブースト・ダイオードD_{BOOST}

$$I_{D(\text{RMS})} = \frac{4}{3} \cdot \sqrt{\frac{2 \cdot \sqrt{2}}{\pi}} \cdot \frac{P_{\text{OUT}}}{\eta \cdot \sqrt{V_{\text{ACLL}} \cdot V_{\text{OUT}}}} = 0.75 \text{ A} \quad (\text{eq. 19})$$

3. MOSFET Q1

$$I_{M(\text{RMS})} = \frac{2}{\sqrt{3}} \cdot \frac{P_{\text{OUT}}}{\eta \cdot V_{\text{ACLL}}} \quad (\text{eq. 20})$$

$$\sqrt{1 - \left(\frac{8 \cdot \sqrt{2} \cdot V_{\text{ACLL}}}{3 \cdot \pi \cdot V_{\text{OUT}}} \right)} = 1.27 \text{ A}$$

MOSFETにかかる最大電圧はV_{OUT}の過電圧レベル(この設計例では440 V)と同じ値です。MOSFETのBV_{DSS}に適用するデレーティングを80%とすれば、耐圧550 VのFETで十分に余裕があります。

4. センス抵抗R_S

$$R_S = \frac{V_{\text{CS}(\text{limit})}}{I_{\text{peak}}} = 0.14 \Omega \quad (\text{eq. 21})$$

$$P_{\text{RS}} = I_{M(\text{RMS})}^2 \cdot R_S = 0.22 \text{ W} \quad (\text{eq. 22})$$

$$V_{\text{CS}(\text{limit})} = 0.5 \text{ V (typ)}$$

5. バルク・コンデンサC_{BULK}

$$I_{C(\text{RMS})} = \quad (\text{eq. 23})$$

$$\sqrt{\frac{32 \cdot \sqrt{2} \cdot P_{\text{OUT}}^2}{9 \cdot \pi \cdot V_{\text{ACLL}} \cdot V_{\text{OUT}} \cdot \eta^2} - (I_{\text{LOAD}(\text{rms})})^2} = 0.70 \text{ A}$$

バルク・コンデンサの値は手順5で計算され、出力の過電圧保護機能が発動しない程度にリップル電圧を抑えるための値です。この値は、電流の実効値をコンデンサの定格に収めるために増やさなければなりません。

C_{BULK}の電圧定格は、V_{OUT}の最大レベルよりも高くします。この設計は出力の過電圧レベルが440 Vなので、耐圧450 Vのコンデンサを選択します。

設計手順7：電源電圧V_{CC}

一般に、AC入力とピン8の間に接続された抵抗によってコンデンサC_{VCC}がV_{CC(on)}レベルまで充電されます。このときのNCP1607の消費電力は非常に小さいため、電流の大半は直接コンデンサC_{VCC}を充電す

るのに費やされます。そのため、起動時間は短縮され、スタンバイ時の消費電力は減少します。起動時間の概算値は次の式で計算されます。

$$t_{\text{START}} = \frac{C_{\text{VCC}} \cdot V_{\text{CC}(\text{on})}}{\frac{V_{\text{AC}} \cdot \sqrt{2}}{R_{\text{START}}} - I_{\text{CC}(\text{startup})}} \quad (\text{eq. 24})$$

ここで、I_{CC(startup)} = 40 μA(最大値)です。

V_{CC}電圧がV_{CC(on)}レベル(標準12 V)を超えると、NCP1607の内部リファレンスとロジック回路がオンになります。NCP1607は、V_{CC}が約9.5 Vより低くなるまで動作状態を維持する低電圧ロックアウト(UVLO)機能を備えています。このヒステリシスにより、別の電源に引き継いでV_{CC}に必要な電力を供給するだけの十分な時間が許容されます。別電源に最適なのはZCD巻線です。ただしZCD巻線に発生する電圧は、必要なV_{CC}レベルよりも十分低い場合があります。したがって、V_{CC}を供給するには、小さなチャージ・ポンプ回路を構築しなければなりません。そのような回路をFigure 8に示します。

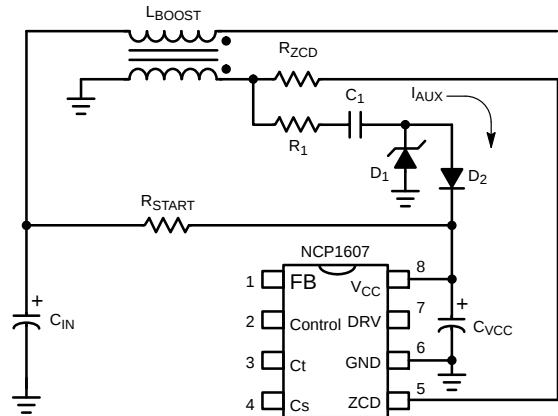


Figure 8. The ZCD Winding can Supply V_{CC} through a Charge Pump Circuit

C1はチャージ・ポンプ用エネルギーを蓄えます。R1は電圧の変化率を低減することによって電流を制限します。D1はカソード側が負のときにはC1に電流を供給し、正のときには、V_{CC}に印加される最大電圧を制限します。ZCD巻線がスイッチングしているとき、C1の両端電圧の1周期における変化は次の式で計算されます。

$$\Delta V_{C1} = \frac{V_{\text{OUT}} - V_{\text{CC}}}{N_B : N_{\text{ZCD}}} \quad (\text{eq. 25})$$

したがってコンデンサC_{VCC}の充電に利用可能な電流は次のとおりです。

$$I_{\text{AUX}} = C1 \cdot f_{\text{SW}} \cdot \Delta V_{C1} = C1 \cdot f_{\text{SW}} \cdot \frac{V_{\text{OUT}} - V_{\text{CC}}}{N_B : N_{\text{ZCD}}} \quad (\text{eq. 26})$$

PFCを必要とするオフ・ラインAC-DC電源の場合は、一般に2段方式が使用されます。1段目はCRMブーストPFCです。これから2段目(一般的にフライバックまたはフォワード方式の絶縁型コンバータ)に電

力を供給します。この方法なら低コストで優れた性能を実現できます。しかし、軽負荷時は入力電流が少ないため、PFC段は不要です。事実、PFCがオンのままだと、システムの効率が低下するだけです。NCP1230やNCP1381などの高度なコントローラは、

軽負荷状態を検出してPFCにシャットダウンを指示します(Figure 9)。NCP1607もこのような回路構成にすることができますが、供給される V_{CC} が最初からNCP1607の $V_{CC(on)}$ レベルよりも高いことが条件です。

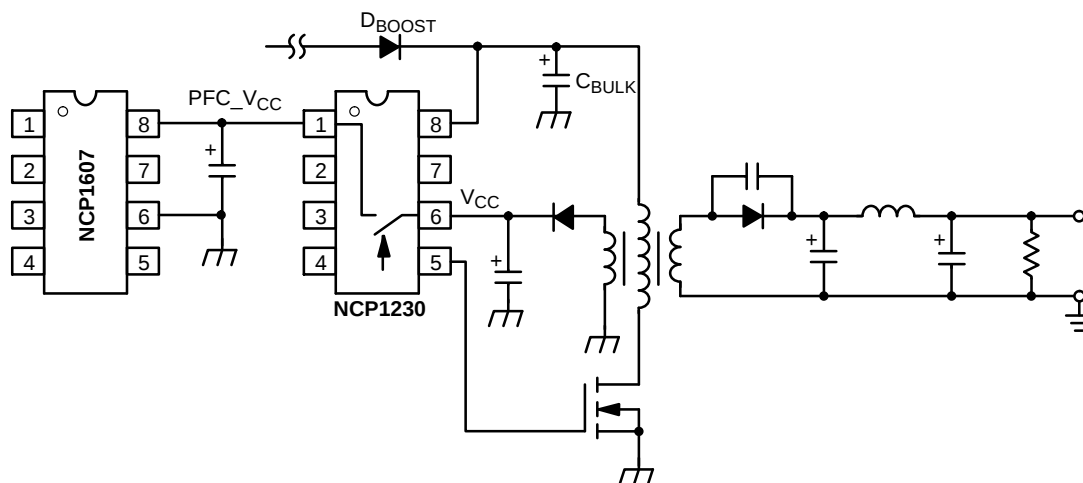


Figure 9. Using the SMPS Controller to Supply Power to the NCP1607

設計手順8：突入電流を抑える

AC電源をPFCコンバータに急に接続すると、突入電流が流れ、通常値の数倍の共振電圧オーバーシュートが発生します。この問題に対処できるように電力部品の値を見直してはコストがかかりすぎます。さらに、NCP1607にはこの問題を防止する手段がまったくありません。ブースト・スイッチをオンにすると、問題がさらに悪化します。この問題の基本的な解決法は次の2つです。

1. 起動時バイパス整流器：

入力電圧と出力電圧との間に整流器(D_{BYPASS})を挿入する方法です(Figure 10)。この整流器は、インダクタへの起動電流を迂回させて直接、バルク・コンデンサに流す働きをします。この方法なら、共振オーバーシュートも過度なインダクタ電流もなく、ACライン電圧のピーク値までバルク・コンデンサが充電されます。起動後に、D_{BYPASS}には逆バイアスがかか

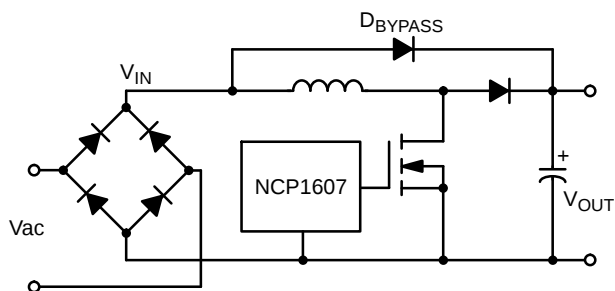


Figure 10. Use a Second Diode to Route the Inrush Current Away from the Inductor

るため、ブースト・コンバータを妨害することはありません。

2. 外付け突入電流制限抵抗：

NTC(負温度係数)サーミスタをブースト・インダクタと直列に接続して、突入電流を制限する方法です(Figure 11)。NTCサーミスタの抵抗値は、 I^2R の電力損失によって加熱されるため、数オームから数ミリオームに低下します。ブースト・ダイオードと直列に接続する方法もあります。この方法なら、入力電流ではなく出力電流だけが抵抗に流れるため、動作時の効率が改善されます。しかしNTC抵抗では、ライン電圧の低下および回復時など、AC電源の瞬断時に発生する突入電流からインダクタとバルク・コンデンサを十分保護できないおそれがあります。

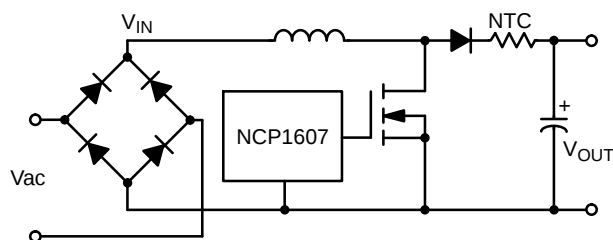


Figure 11. Use an NTC to Limit the Inrush Current Through the Inductor

設計手順9： 補償ネットワークを製作する

前述のとおり、自然出力電圧リップルのために、PFCフィードバック・ループの帯域幅は一般に20 Hz以下のままです。シンプルなタイプ1補償ネットワークは、FBピンとControlピンの間にキャパシタを1個だけ配置します。フィードバック・ネットワークの利得 $G(s)$ は、次の式で与えられます。

$$G(s) = \frac{1}{s \cdot R_{OUT1} \cdot C_{COMP}} \quad (\text{eq. 27})$$

したがって、バルク電圧のリップルを減衰させるのに必要な容量は次の式で与えられます。

$$C_{COMP} = \frac{10^{G/20}}{4 \cdot \pi \cdot f_{line} \cdot R_{OUT1}} \quad (\text{eq. 28})$$

G はdB単位で表した減衰レベル(一般に60 dB)です。 f_{line} はACライン周波数の最小値(47 Hz)です。

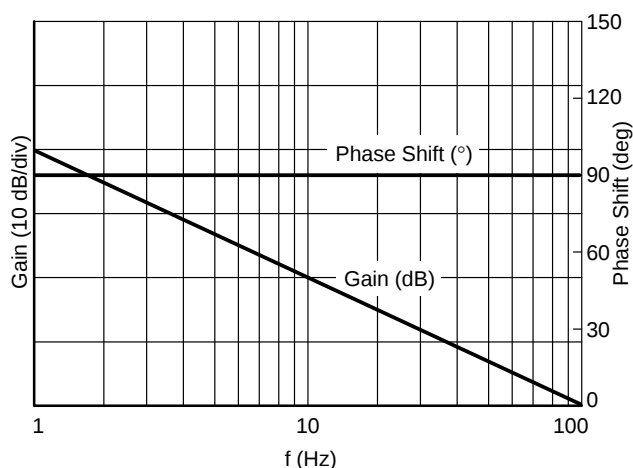


Figure 12. Gain and Phase for a Type 1 Feedback Network

Figure 12に示すとおり、タイプ1の補償ネットワークには、位相ブーストを行って安定性を改善する機能はありません。抵抗性負荷の場合、これで十分でしょう(Figure 13)。しかしSMPS回路のような定電力負荷の場合は、位相余裕が小さくなります(Figure 14)。

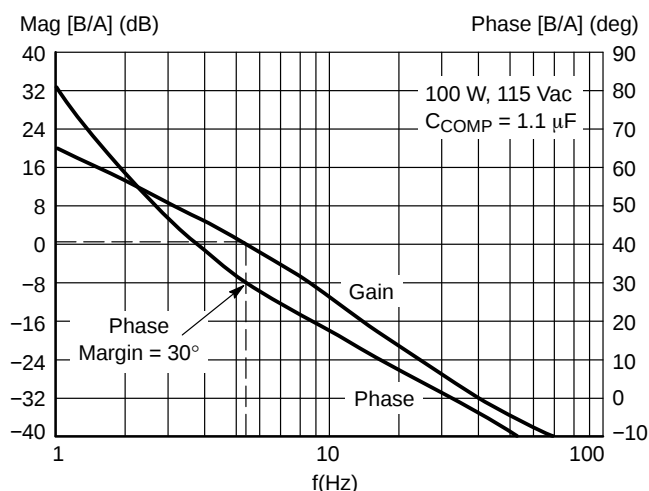


Figure 13. Boost Demo Board with a Resistive Load (Phase margin = 30°)

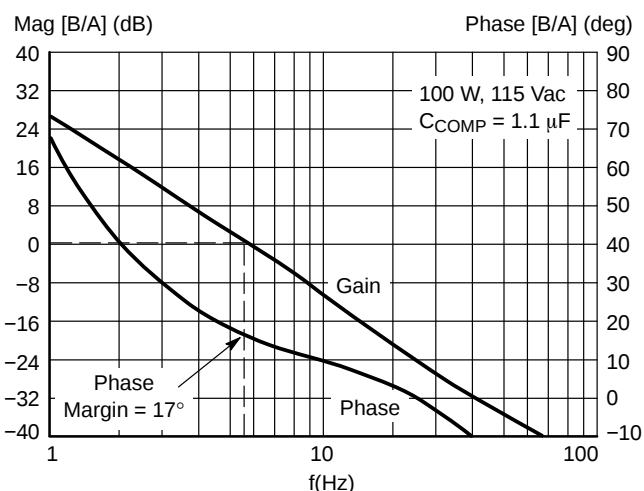


Figure 14. Boost Demo Board with a Constant Power Load (Phase margin is reduced to 17°)

システムの安定性を上げる必要がある場合は、タイプ2の補償ネットワークを実装します。この構成では、抵抗とコンデンサを C_{COMP} と並列に接続します(Figure 15)。

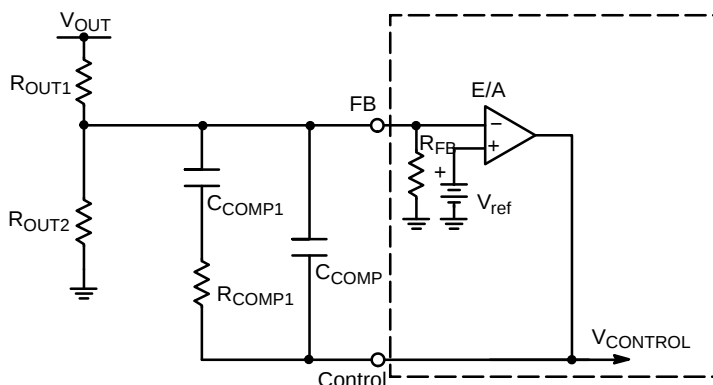


Figure 15. Type 2 Compensation Network

タイプ2の誤差アンプの伝達関数は次のとおりです。

$$G(s) = \frac{1 + s \cdot R_{COMP1} \cdot C_{COMP1}}{s \cdot R_{OUT1} \cdot (C_{COMP} + C_{COMP1}) \cdot \left(1 + s \cdot R_{COMP1} \cdot \left(\frac{C_{COMP} \cdot C_{COMP1}}{C_{COMP} + C_{COMP1}} \right) \right)} \quad (\text{eq. 29})$$

このことから、1つの極が0 Hz、零点が f_Z (eq. 30)、もう1つの極が f_P (eq. 31)にあることが分かります。

$$f_Z = \frac{1}{2 \cdot \pi \cdot R_{COMP1} \cdot C_{COMP1}} \quad (\text{eq. 30})$$

$$f_P = f_Z \cdot \left(\frac{C_{COMP} + C_{COMP1}}{C_{COMP}} \right) \quad (\text{eq. 31})$$

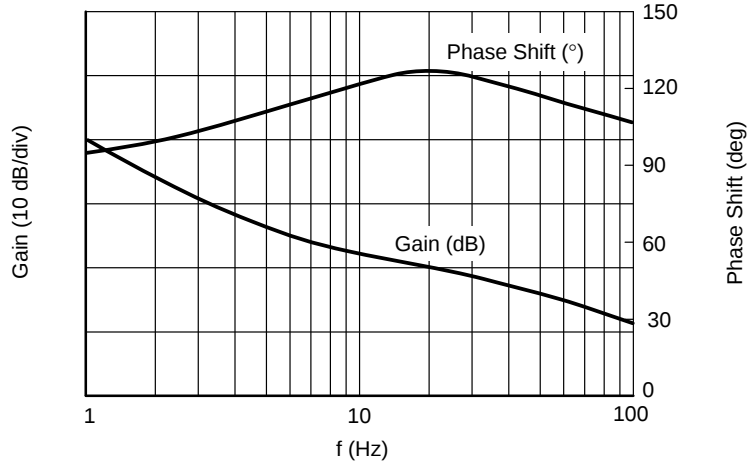


Figure 16. Representative Gain and Phase for a Type 2 Feedback Network (Note the Phase Boost)

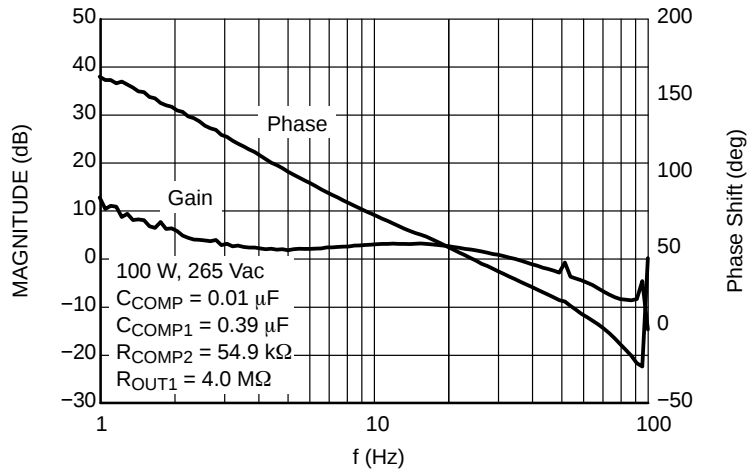


Figure 17. Improved Stability with a Type 2 Compensation Network (Phase Margin = 50 deg)

Figure 14を見ると、タイプ1補償ネットワークの安定性の低さが分かりますが(補償コンデンサの全容量は同じでも)タイプ2にすればFigure 17まで改善されます。

位相余裕およびクロスオーバー周波数はライン電圧に応じて変化します。したがって、どのような設計

でもあらゆる動作条件下で利得-位相特性を測定することが重要です。この測定は、Figure 18に示すシンプルな検証用回路とネットワーク・アナライザで行います。

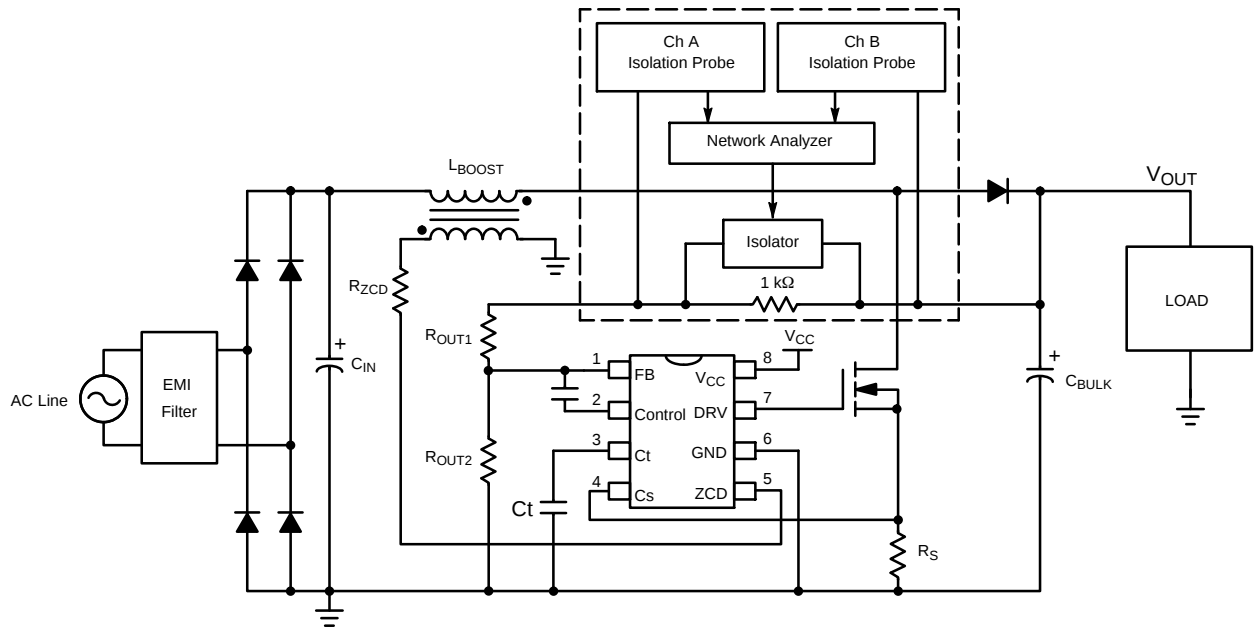


Figure 18. Gain-Phase Measurement Setup for Boost PFC Pre-Converters

THDをさらに低減するための簡単な改善策

NCP1607はオン・タイムが固定されており、各設計の最適化を図る際の自由度かなり高くなっています。さらに力率性能を上げる必要がある場合は、以下の設計ガイドラインを検討してください。

1. ゼロ・クロス時のオン・タイムを長く延ばすことで全負荷時のTHDとPFを改善する：

CRM制御の1つの問題は、ACラインがゼロ・クロスするときは電圧が不十分で、固定オン・タイム期間中だけではブースト・インダクタに十分にエネルギーが蓄えられないことです。エネルギーがほとんど処理されず、“ゼロ・クロスオーバー歪み”(Figure 19)が発生します。

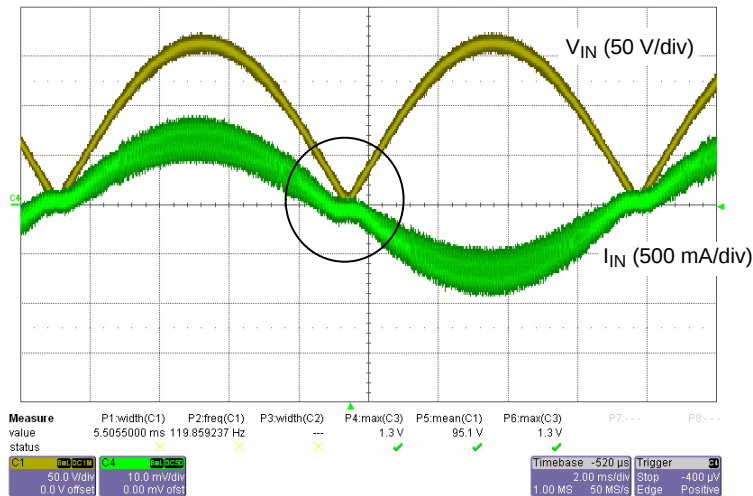


Figure 19. Zero Crossover Distortion

その結果、THDが増加し、プリコンバータのPFが下がってしまいます。NCP1607は電流歪みを十分抑えることができるため、IEC1000要件を満たすには、一般にこのことは問題ではありません。THDまたはPFをさらに改善する必要がある場合は、このゼロ・クロスオーバー歪みを低減できます。その鍵は入力電圧が低いときのオン・タイムを長く延ばすことで

す。これにより、インダクタにエネルギーを蓄えるための時間を延長できるため、歪みが始まる電圧レベルが下がります。

幸い、この方法はNCP1607では簡単に実装できます。ピン3 (Ct)と入力電圧の間に抵抗を接続すると、瞬時ライン電圧に比例した電流がCtに注入されます (Figure 20)。この電流はライン電圧のピーク時には

高くなりますが、入力電圧が低いときは何の作用もありません。

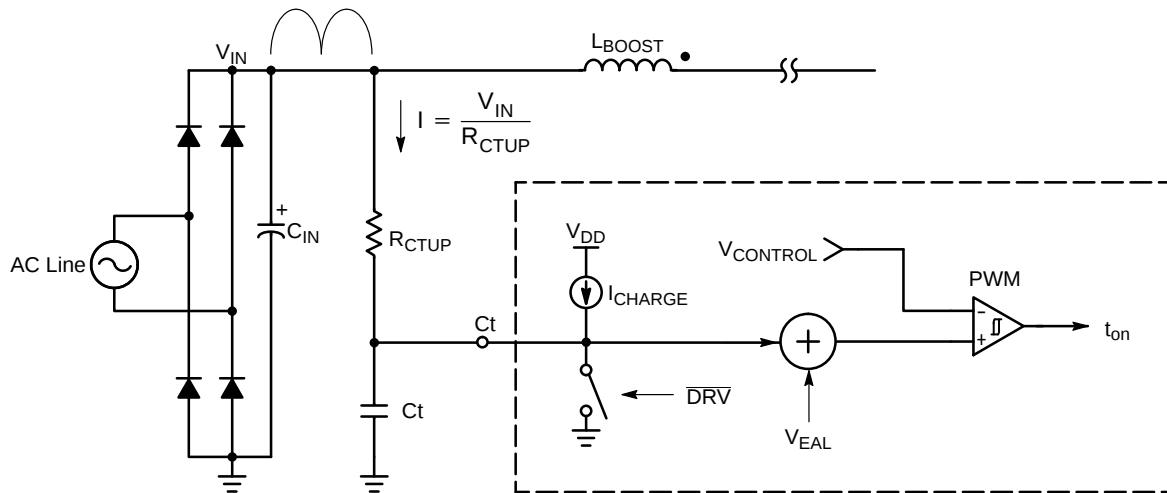


Figure 20. Add R_{CTUP} to Modify the On Time and Reduce the Zero Crossing Distortion

コンデンサ C_t の容量を大きくするほど、ゼロ・クロス付近でのオン・タイムが長くなります(Figure 21)。ACライン周期の周波数変動も減少します。この方法の欠点は、 R_{CTUP} によって無負荷時の電力損失が増

大することです。THDおよびPFに求められる性能と、無負荷時の電力損失に対する要件の2つのバランスを図る必要があります。

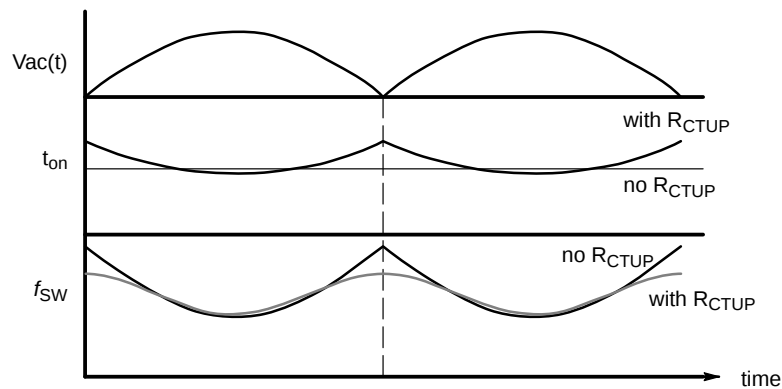


Figure 21. On Time and Switching Frequency with and without R_{CTUP}

この抵抗がTHDと力率とに及ぼす影響をFigure 22に示します。

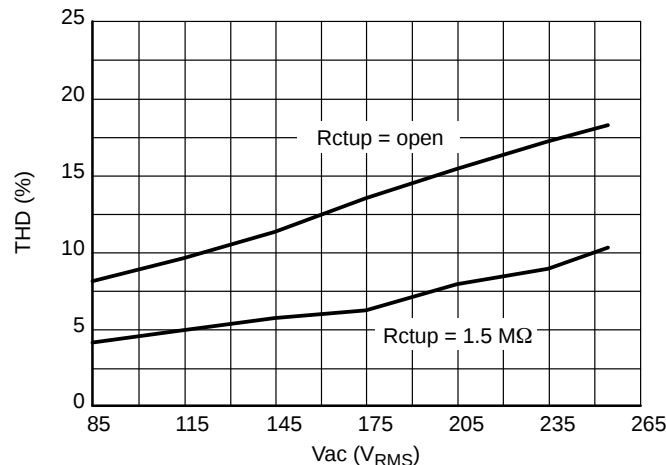


Figure 22. Effect of R_{CTUP} on Full Load (100 W) THD

2. 軽負荷時または高ライン電圧時のTHDとPFを改善する：

軽負荷時または高ライン電圧時に必要なオン・タイムが最小オン・タイムよりも短いと、過度な電力が出力されます。これにより、制御電圧が最小レベル(V_{EAL})にまで低下します。次に、出力電圧が高くなりすぎないようにドライブ(静的OVP)をディセーブルします。いったん出力が低下した後、制御電圧が上昇し、このサイクルが繰り返されます。この現象が起きると、入力電流の歪みと出力電圧のリップルが増加します。軽負荷時または高ライン電圧時のTHDおよびPFを改善する方法は次の2つです。

1. コンデンサ C_t を最適な容量にすること。

前述のとおり、コンデンサ C_t の容量は、全負

荷時および低ライン電圧時に、必要なオン・タイムが得られる程度に大きくなければなりません。しかしあまり大きすぎると、軽負荷時または高ライン電圧時の制御レベルの範囲が狭まります。

2. 伝播遅延を補償する：

コンデンサ C_t の容量を最適化しても、必要な性能が達成されない場合は、PWMの伝播遅延を補償する必要があるでしょう。 C_t の電圧が $V_{CONTROL}$ の設定値を超えると、PWMコンパレータがドライブのオン・タイムを終了させる信号を出力します(Figure 23)。

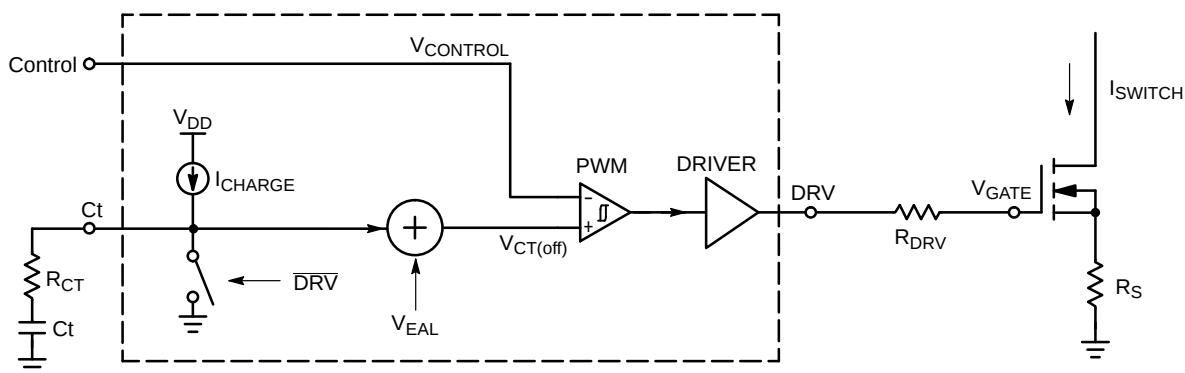


Figure 23. Block Diagram of the Propagation Delay Components

しかしMOSFETが完全にターン・オフするまでに遅延があります。この遅延は、PWMコンパレータの伝播遅延と、MOSFETのゲート電圧がゼロになるまでの時間によって生じます(Figure 24)。

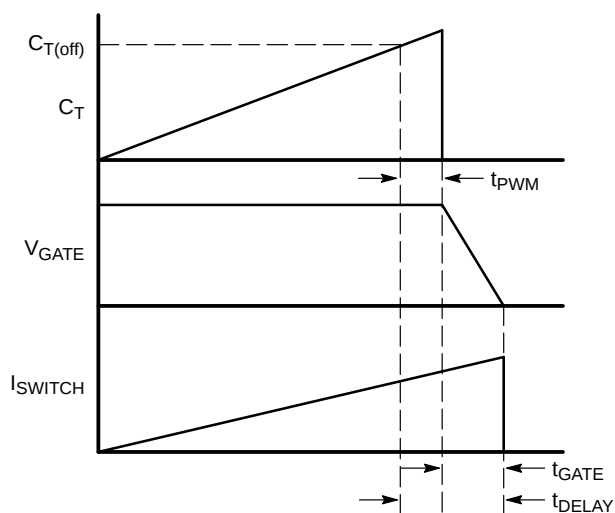


Figure 24. Driver Turn Off Propagation Delay

全体の遅延時間 t_{DELAY} は(eq. 32)でおおよそ計算されます。

$$t_{DELAY} = t_{PWM} + t_{GATE} \quad (\text{eq. 32})$$

この遅延によって実際のオン・タイムが伸びます。抵抗(R_{CT})をコンデンサ C_t に直列に挿入した場合、全体のオン・タイムは、次の式で計算される値だけ短くなります。

$$\Delta t = C_t \cdot \frac{\Delta V_{R_{CT}}}{\Delta I_{R_{CT}}} = C_t \cdot R_{CT}$$

したがって、伝播遅延を補償するために、(eq. 33)で R_{CT} を計算します。

$$R_{CT} = \frac{t_{DELAY}}{C_t} \quad (\text{eq. 33})$$

NCP1607のデータシートによれば t_{PWM} の標準値は100 nsです。遅延時間 t_{GATE} は、MOSFETのゲート電荷と抵抗 R_{DRV} に応じて変化します。このアプリケーション・ノートで示すデモ・ボードのゲート遅延時間は、約150 nsで測定されます。伝播遅延を補償するには、 $R_{CT} = 300 \, \Omega$ で十分です。これで軽負荷時および高ライン電圧時のPFとTHDが改善されます(Figure 25)。

AND8353/D

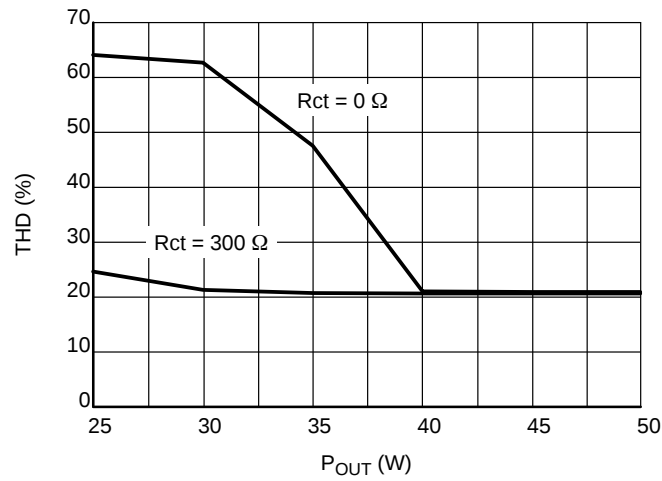


Figure 25. Effect of R_{CT} on Light Load THD at 265 Vac/50 Hz (R_{CTUP} = Open)

設計結果

NCP1607を使用して完成したデモ・ボードの回路図をFigure 26に示します。

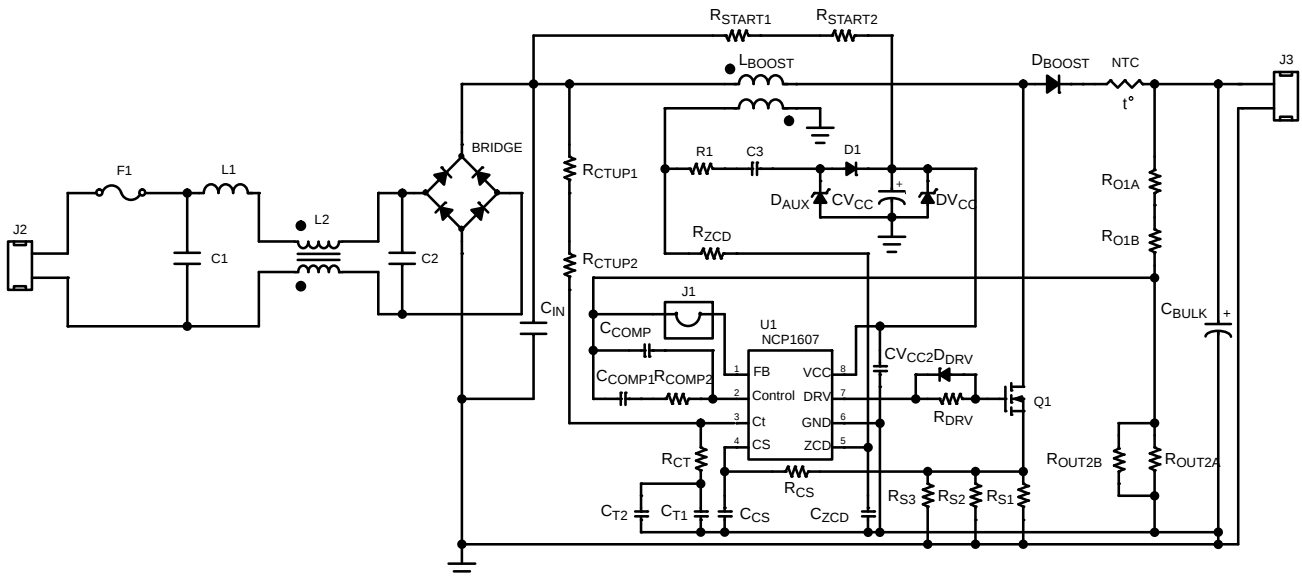


Figure 26. 100 W PFC Pre-Converter Using the NCP1607

部品表(BOM)およびレイアウト図はそれぞれ [Appendix 1](#)、[Appendix 2](#)に示します。今回設計したプ

リコンバータは、THD (Figure 27, 28)、PF (Figure 29)、効率 (Figure 30) で優れた性能が得られました。

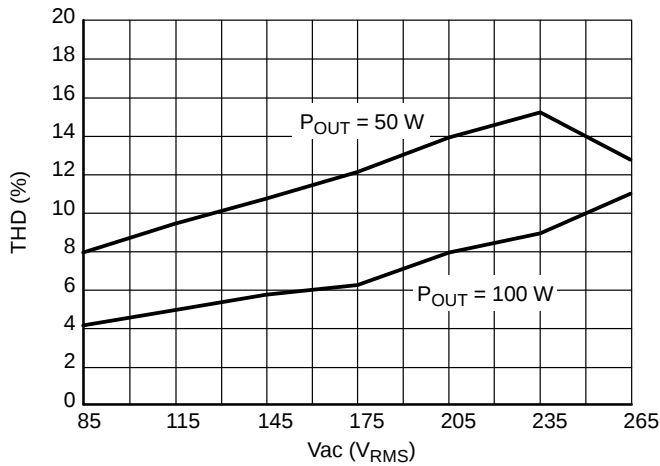


Figure 27. THD vs. Input Voltage at Full Load and 50% Load

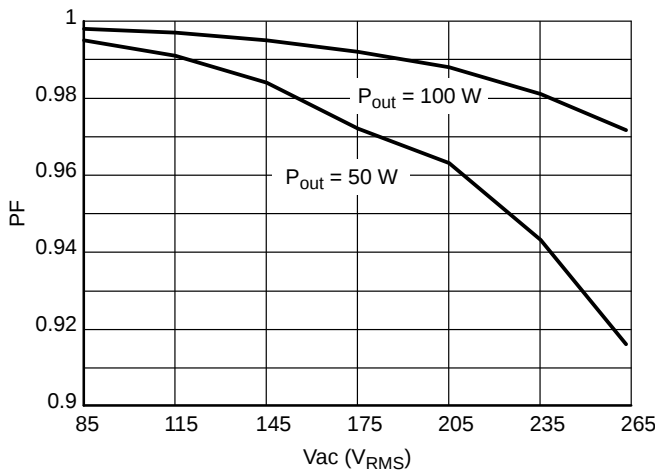


Figure 29. PF vs. Input Voltage at Full Load and 50% Load

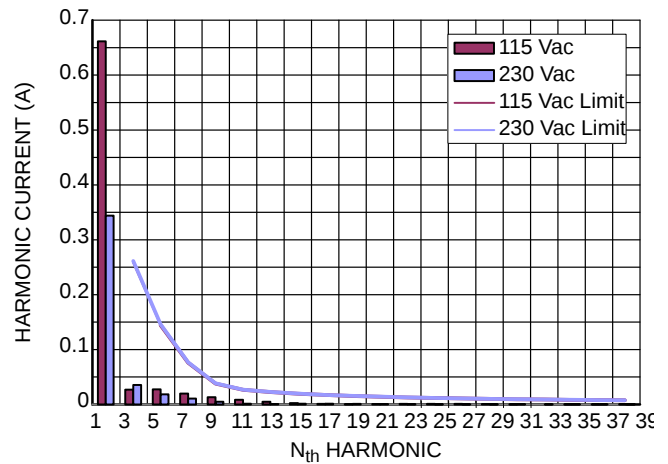


Figure 28. Individual Harmonic Current at 115 Vac and 230 Vac

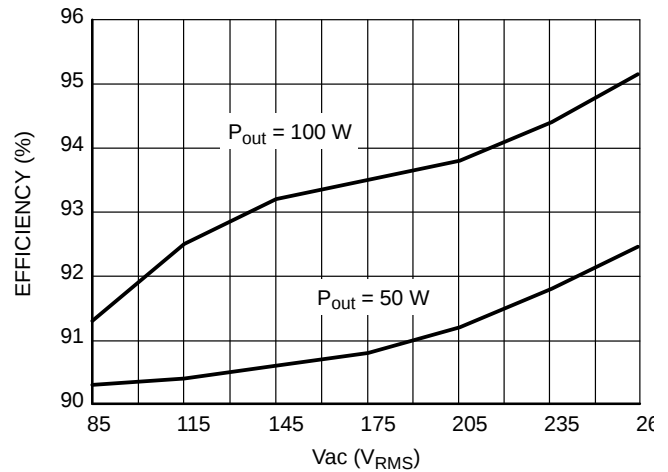


Figure 30. Efficiency vs. Input Voltage at Full Load and 50% Load

入力電流と発生した出力電圧リップルをFigure 31に示します。出力に軽負荷を接続した状態でプリコンバータを起動させることにより、過電圧保護機能

を確認できます(Figure 32)。約440 Vで過電圧保護機能が発動し、約410 Vで再起動します。

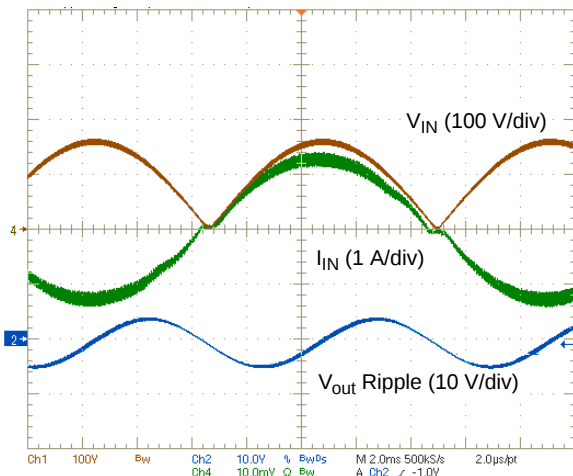


Figure 31. Full Load Input Current at 115 Vac/60 Hz

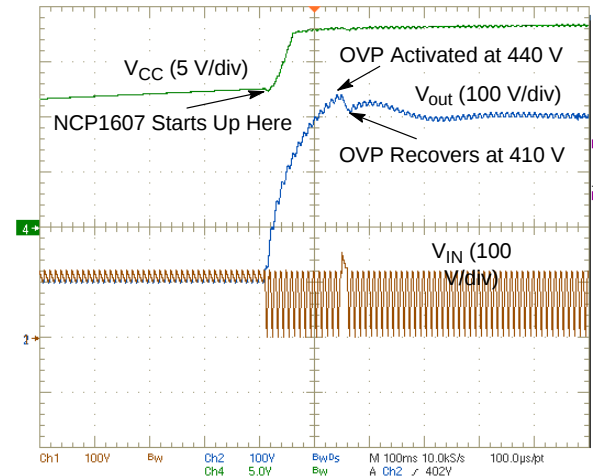


Figure 32. Startup Transient Showing OVP Activation and Recovery

FPPジャンパ

このデモ・ボードには、NCP1607のFPP機能を実証する手段として、NCP1607のピン1とフィードバック・ネットワークの間にジャンパを装着できます。入力電力を印加する前にジャンパを取り外した場合、ドライブはディセーブルされます(Figure 33、34)。

動作中にジャンパを取り外した場合は、1 ms以内にドライブがディセーブルされます(Figure 35、36)。このジャンパは、FPPの機能を確認するためだけに設けているもので、最終製品には不要です。

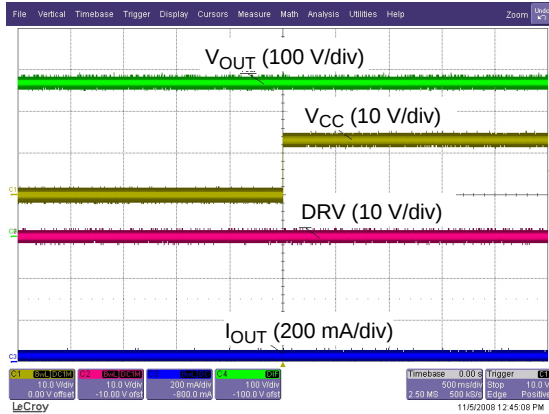


Figure 33. Startup with Jumper Removed at 265 Vac/50 Hz, $I_{OUT} = 0$ mA, $V_{CC} = 13$ V, and $T_J = -40^\circ\text{C}$

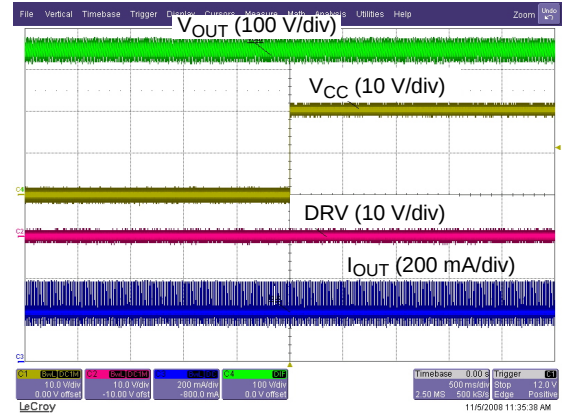


Figure 34. Startup with Jumper Removed at 265 Vac/50 Hz, $I_{OUT} = 250$ mA, $V_{CC} = 20$ V, and $T_J = -40^\circ\text{C}$

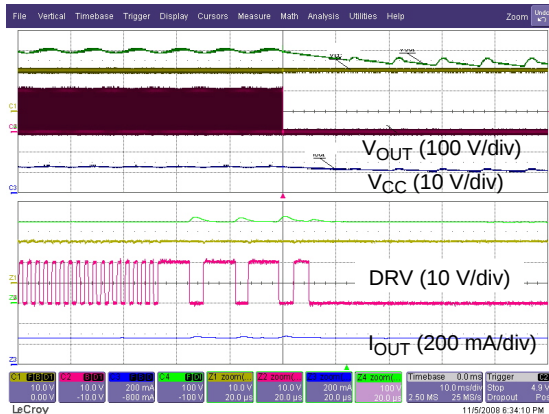


Figure 35. Removing Jumper During Operation at 265 Vac/50 Hz, $I_{OUT} = 250$ mA, $V_{CC} = 20$ V, and $T_J = -40^\circ\text{C}$

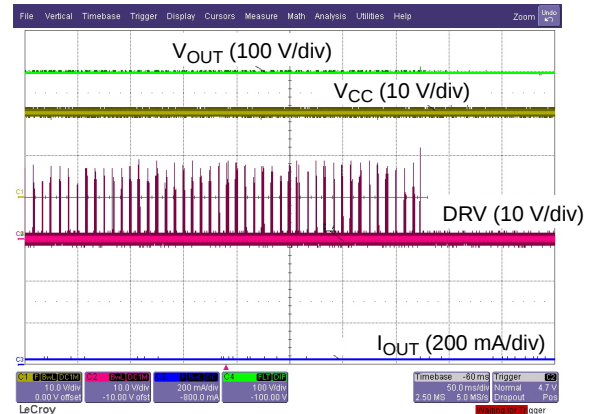


Figure 36. Removing Jumper During Operation at 265 Vac/50 Hz, $I_{OUT} = 0$ mA, $V_{CC} = 13$ V, and $T_J = -40^\circ\text{C}$

このデモ・ボードは、様々な方法で構成して性能を最適化できます。構成例のいくつかをTable 2に示します。

Table 2. SUMMARY OF KEY PARAMETERS FOR DIFFERENT VARIATIONS OF THE DEMO BOARD

R_{CTUP}	C_t	Shutdown ($V_{ZCD} = 0$ V) P_{diss} @ 265 Vac	Efficiency @ 100 W		THD @ 100 W	
			115 Vac 60 Hz	230 Vac 50 Hz	115 Vac 60 Hz	230 Vac 50 Hz
Open	1.5 nF	225 mW	92.5%	94.6%	9.5%	16.7%
1.5 MEG	1.8 nF	295 mW	92.5%	94.4%	4.9%	8.9%

安全性の問題

FPP機能はFBピンがフロート状態になったときに回路を保護することのみを目的としていますので、ジャンパを取り外すときは注意が必要です。ジャンパを取り外した状態では、ジャンパ・ピンにどのワイヤも取り付けないでください。ワイヤを取り付けると、FBピンにノイズが乗るためFPPが正しく動作しなくなり、出力に最大電力が送られます。これにより、 C_{BULK} が一気に放電することがあります。ジャンパを取り外すときは必ず、適切な安全メガネを装着してください。

ジャンパはいくつかの高圧部品の隣に配置されているので、動作中は、素手や非絶縁金属工具では取り外さないでください。

レイアウトに関する検討事項

多くのスイッチング電源と同様、レイアウト時は重要部品の配置を慎重に検討しなければなりません。メイン電源スイッチの高いピーク電流が引き起こすノイズは、NCP1607の感度の高い入力に容易に

結合されます。このノイズを低減するために、以下のガイドラインに従ってください。

1. 重要な部品は、以下の優先順位で、可能な限り物理的にNCP1607に近づけて配置すること。
 - a. コンデンサ C_t
 - b. デカップリング・コンデンサ V_{CC}
 - c. その他の補償用部品
2. 信号トレースはすべて最短にすること。
3. R_S はQ1のソース・ピンに隣接すること。
4. C_{IN} 、BRIDGE、 R_S 、 C_{BULK} の各グランド接続は、可能な限り近づけて配置すること。
5. 必要なら、ZCDピンとCSピンにもデカップリング・コンデンサを追加すること。
 - a. このピンにコンデンサを追加した場合は、適切なタイミングを確保するために R_{ZCD} および R_{CS} の調整が必要になることがあります。
 - b. このデモ・ボードには C_{ZCD} および C_{CS} は不要ですが、基板上にパターンが設けてあるため、必要な場合は追加できます。

APPENDIX 1: BILL OF MATERIALS (BOM)

Designator	Qty	Description	Value	Tolerance	Foot-Print	Manufacturer	Manufacturer Part Number	Substitution Allowed	Pb-Free
U1	1	NCP1607	NCP1607	–	SOIC-8	ON Semiconductor	NCP1607BDR2G	No	Yes
D1	1	Diode, General Purpose	100 V	–	SOD123	ON Semiconductor	MMSD4148T1G	No	Yes
DAUX	1	Diode, Zener	18 V	–	SOD123	ON Semiconductor	MMSZ4705T1G	No	Yes
DBOOST	1	Diode, Ultrafast	4 A, 600 V	–	Axial	ON Semiconductor	MUR460RLG	No	Yes
BRIDGE	1	Diode, Bridge Rectifier	4A, 600 V	–	KBL	Vishay	KBL06-E4/51	Yes	Yes
DVCC, DDRV	2	Diode, General Purpose	open	–	SOD123	–	–	–	–
F1	1	Fuse, SMD	2 A, 600 V	–	SMD	Littelfuse	0461002.ER	Yes	Yes
LBOOST	1	Inductor, Boost, Nboost:Nzcd = 10:1	400 μ H, 10:1	–	Custom	Coilcraft	FA2890-CL	No	Yes
L1	1	Inductor, Radial	180 μ H	10%	Through Hole	Coilcraft	PCV-2-184-05L	No	Yes
L2	1	Inductor, Common-Mode Choke	4.7 mH, 2.7 A	–	Through Hole	Panasonic	ELF-20N027A	Yes	Yes
Q1	1	MOSFET, N-Channel	11.6 A, 560 V	–	TO-220	Infineon	SPP12N50C3	Yes	Yes
NTC	1	Thermistor, Inrush Current Limiter	4.7 Ω	20%	Radial	EPCOS	B57238S479M	Yes	Yes
RCOMP1	1	Resistor, SMD	54.9 k Ω	1%	1206	Yageo	RC1206FR-0754K9L	Yes	Yes
R1	1	Resistor, SMD	100 Ω	1%	1206	Yageo	RC1206FR-07100RL	Yes	Yes
RCT	1	Resistor, SMD	0 Ω	1%	1206	Yageo	RC1206FR-070RL	Yes	Yes
RDRV	1	Resistor, SMD	10.0 Ω	1%	1206	Yageo	RC1206FR-0710RL	Yes	Yes
ROUT2A	1	Resistor, SMD	25.5 k Ω	1%	1206	Yageo	RC1206FR-0725K5L	Yes	Yes
RO1A,RO1B	2	Resistor, SMD	2.00 M Ω	1%	1206	Yageo	RC1206FR-072ML	Yes	Yes
RS1	1	Resistor, SMD	0.100 Ω , 1 W	1%	2512	KOA	SR733ATTER100F	Yes	Yes
RS2,RS3	2	Resistor, SMD	open	–	2512	–	–	–	–
ROUT2B	1	Resistor, SMD	open	–	1206	–	–	–	–
RCS	1	Resistor, 1/4 W Axial	510 Ω	5%	Axial	Yageo	CFR-25JB-510R	Yes	Yes
RCTUP1, RCTUP2	2	Resistor, 1/4 W Axial	750 k Ω	5%	Axial	Yageo	CFR-25JB-750K	Yes	Yes
RZCD	1	Resistor, 1/4 W Axial	51 k Ω	5%	Axial	Yageo	CFR-25JB-51K	Yes	Yes
RSTART1, RSTART2	2	Resistor, 1/4 W Axial	330 k Ω	5%	Axial	Yageo	CFR-25JB-330K	Yes	Yes
C1,C2	2	X Capacitor	0.47u	20%	Radial	EPCOS	B32923C3474M	Yes	Yes
CIN	1	X Capacitor	0.1u	20%	Radial	EPCOS	B32921A2104M	Yes	Yes
CVCC	1	Capacitor, Electrolytic	47 μ F, 25 V	20%	Radial	Panasonic	EEU-FC1E470	Yes	Yes

APPENDIX 1: BILL OF MATERIALS (BOM) (continued)

Designator	Qty	Description	Value	Tolerance	Foot-Print	Manufacturer	Manufacturer Part Number	Substitution Allowed	Pb-Free
CBULK	1	Capacitor, Electrolytic	68 μ F, 450 V	20%	Radial	NCC	EKXG451ELL680MM N3S	Yes	Yes
CVCC2,CCOMP	2	Capacitor, Ceramic, SMD	0.1 μ F, 25 V	10%	1206	Vishay	VJ1206Y104KXX	Yes	Yes
CCOMP1	1	Capacitor, Ceramic, SMD	0.39 μ F, 25 V	10%	1206	Vishay	VJ1206Y394KXX	Yes	Yes
CT1	1	Capacitor, Ceramic, SMD	1.5 nF, 25 V	10%	1206	Vishay	VJ1206Y152KXX	Yes	Yes
CT2	1	Capacitor, Ceramic, SMD	330 pF, 25 V	10%	1206	Vishay	VJ1206Y331KXX	Yes	Yes
C3	1	Capacitor, Ceramic, SMD	22 nF, 25 V	10%	1206	Vishay	VJ1206Y223KXX	Yes	Yes
CZCD,CCS	2	Capacitor, Ceramic, SMD	open	–	1206	–	–	–	–
J1	1	Header	1 Row of 3, 1 Row of 2	–	2.54 mm	3M	929400-01-36	Yes	Yes
J2,J3	2	Connector, 156 mil 3 pin	–	–	156 mil	MOLEX	26-60-4030	Yes	Yes
MECHANICAL	1	Jumper, Shorting	–	–	–	3M	929955-06	Yes	Yes
MECHANICAL	1	Heatsink	–	–	TO220	Aavid	590302B03600	Yes	Yes
MECHANICAL	1	Screw	4-40 1/4" screw	–	–	Building Fasteners	PMSSS 440 0025 PH	Yes	Yes
MECHANICAL	1	Nut	4-40 screw nut	–	–	Building Fasteners	HNSS440	Yes	Yes
MECHANICAL	1	Nylon Washer	Shoulder washer #4	–	–	Keystone	3049	Yes	Yes
MECHANICAL	1	TO220 Thermal Pad	9 mil	–	–	Wakefield	173-9-240P	Yes	Yes
MECHANICAL	4	Standoffs	Hex 4-40, Nylon 0.75"	–	–	Keystone	4804K	Yes	Yes
MECHANICAL	4	Nylon Nut	Hex 4-40	–	–	Building Fasteners	NY HN 440	Yes	Yes

APPENDIX 2: LAYOUT DRAWINGS

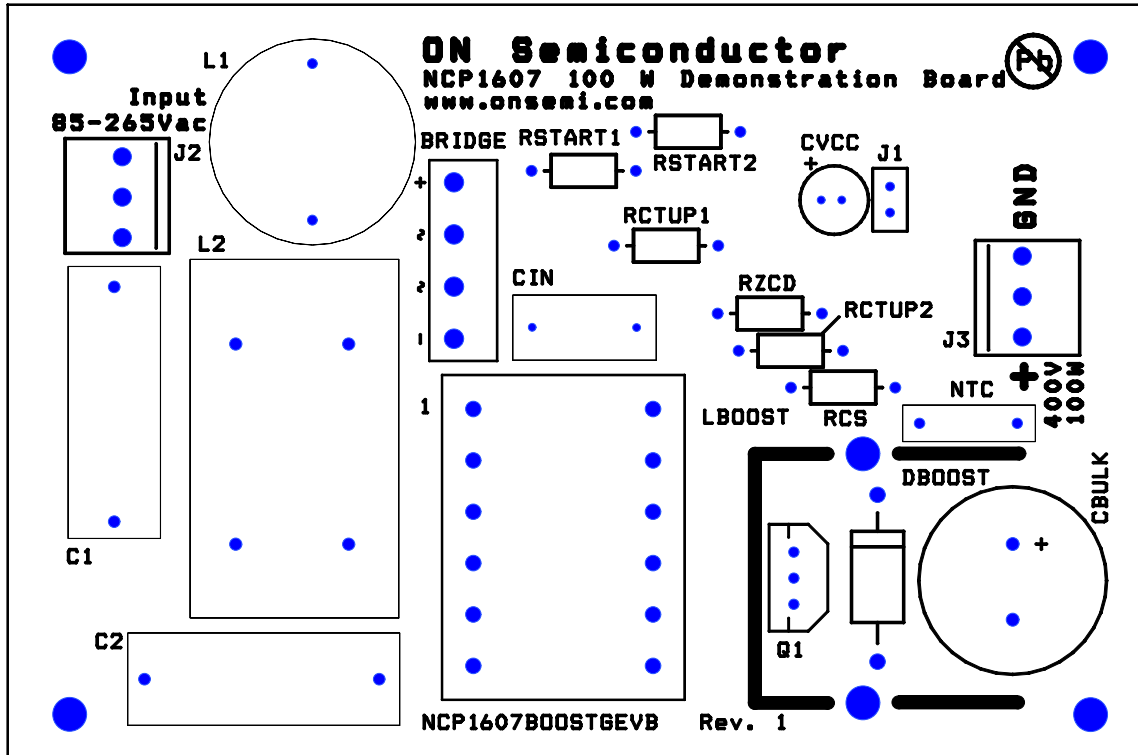


Figure 37. Top View of 100 W Board Layout

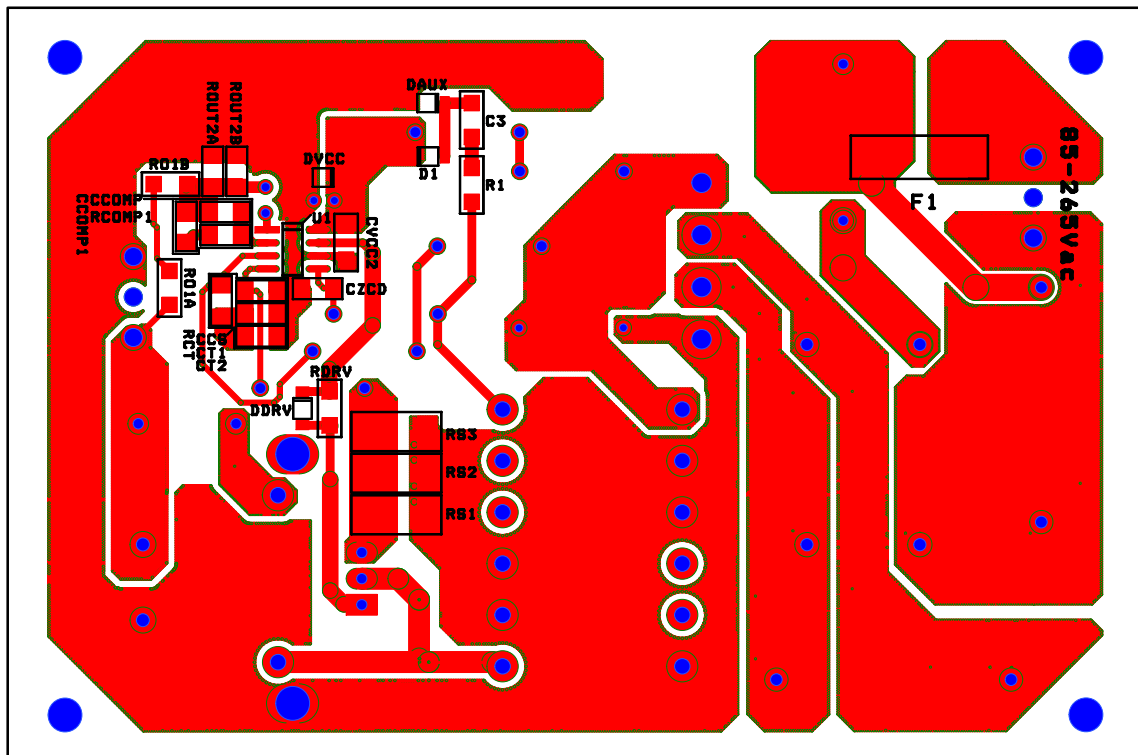


Figure 38. Bottom View of 100 W Board Layout

APPENDIX 3: SUMMARY OF BOOST EQUATIONS FOR THE NCP1607

RMS Input Current	$I_{ac} = \frac{P_{OUT}}{\eta \cdot V_{ac}}$	η (the efficiency of only the Boost PFC stage) is generally in the range of 90 – 95%
Maximum Inductor Peak Current	$I_{pk(MAX)} = \frac{2 \cdot \sqrt{2} \cdot P_{OUT}}{\eta \cdot V_{ac_{LL}}}$	Where $V_{ac_{LL}}$ is the minimum line input voltage. $I_{pk(MAX)}$ occurs at the lowest line voltage.
Inductor Value	$L \leq \frac{2 \cdot V_{ac}^2 \cdot \left(\frac{V_{OUT}}{\sqrt{2}} - V_{ac} \right)}{V_{OUT} \cdot V_{ac} \cdot I_{pk(MAX)} \cdot f_{SW(MIN)}}$	$f_{SW(MIN)}$ is the minimum desired switching frequency. The maximum L must be calculated at low line and high line.
Maximum On Time	$t_{on(MAX)} = \frac{2 \cdot L \cdot P_{OUT}}{\eta \cdot V_{ac_{LL}}^2}$	The maximum on time occurs at the lowest line voltage and maximum output power.
Off Time	$t_{off} = \frac{t_{on}}{\frac{V_{OUT}}{V_{ac} \cdot \sin(\theta) \cdot \sqrt{2}} - 1}$	The off time is greatest at the peak of the ac line voltage and approaches zero at the ac line zero crossings. Theta (θ) represents the angle of the ac line voltage.
Frequency	$f_{SW} = \frac{V_{ac}^2 \cdot \eta}{2 \cdot L \cdot P_{OUT}} \cdot \left(1 - \frac{V_{ac} \cdot \sin \theta \cdot \sqrt{2}}{V_{OUT}} \right)$	
Pin 3 Capacitor	$C_t \geq \frac{2 \cdot P_{OUT} \cdot L \cdot I_{CHARGE}}{\eta \cdot V_{ac}^2 \cdot V_{CTMAX}}$	I_{CHARGE} and V_{CTMAX} are given in the NCP1607 specification table.
Boost Turns to ZCD Turns Ratio	$N_B : N_{ZCD} \leq \frac{V_{OUT} - V_{ac_{HL}} \cdot \sqrt{2}}{V_{ZCDH}}$	Where $V_{ac_{HL}}$ is the maximum line input voltage. The turns ratio must be low enough so as to trigger the ZCD comparators at high line.
Resistor from ZCD winding to the ZCD pin (pin 5)	$R_{ZCD} \geq \frac{V_{ac_{HL}} \cdot \sqrt{2}}{I_{CL(NEG)} \cdot (N_B : N_{ZCD})}$	R_{ZCD} must be large enough so that the shutdown comparator is not inadvertently activated.
Boost Output Voltage	$V_{OUT} = V_{REF} \cdot \frac{R_{OUT1} + R_{EQ}}{R_{EQ}}$ $R_{EQ} = \frac{R_{OUT2} \cdot R_{FB}}{R_{OUT2} + R_{FB}}$	
Maximum V_{OUT} voltage prior to OVP activation and the necessary R_{OUT1} and R_{OUT2} .	$V_{OUT(OVP)} = V_{OUT} + R_{OUT1} \cdot I_{OVP}$ $R_{OUT1} = \frac{V_{OUT(OVP)} - V_{OUT}}{I_{OVP}}$ $R_{EQ} = R_{OUT1} \cdot \frac{V_{REF}}{V_{OUT} - V_{REF}}$ $R_{OUT2} = \frac{R_{EQ} + R_{FB}}{R_{FB} - R_{EQ}}$	I_{OVP} is given in the NCP1607 specification table.
Minimum output voltage necessary to exit undervoltage protection (UVP)	$V_{OUT(UVP)} = \frac{R_{OUT1} + R_{EQ}}{R_{EQ}} \cdot V_{UVP}$	V_{UVP} is given in the NCP1607 specification table.
Bulk Cap Ripple	$V_{ripple(pk-pk)} = \frac{P_{OUT}}{C_{BULK} \cdot 2 \cdot \pi \cdot f_{line} \cdot V_{OUT}}$	Use $f_{line} = 47$ Hz for worst case at universal lines. The ripple must not exceed the OVP level for V_{OUT} .
Inductor RMS Current	$I_{L(RMS)} = \frac{2 \cdot P_{OUT}}{\sqrt{3} \cdot V_{ac_{LL}} \cdot \eta}$	
Boost Diode RMS Current	$I_{D(RMS)MAX} = \frac{4}{3} \cdot \sqrt{\frac{2 \cdot \sqrt{2}}{\pi}} \cdot \frac{P_{OUT}}{\eta \cdot \sqrt{V_{ac_{LL}} \cdot V_{OUT}}}$	

AND8353/D

APPENDIX 3: SUMMARY OF BOOST EQUATIONS FOR THE NCP1607 (continued)

MOSFET RMS Current	$I_{M(RMS)MAX} = \frac{2}{3} \cdot \frac{P_{OUT}}{\eta \cdot V_{acLL}} \cdot \sqrt{1 - \left(\frac{8 \cdot \sqrt{2} \cdot V_{acLL}}{3 \cdot \pi \cdot V_{OUT}} \right)^2}$	
MOSFET Sense Resistor	$R_S = \frac{V_{CS(limit)}}{I_{pk(MAX)}}$ $P_{RS} = I_{M(RMS)}^2 \cdot R_S$	$V_{CS(limit)}$ is given in the NCP1607 specification table.
Bulk Capacitor RMS Current	$I_{C(RMS)MAX} = \sqrt{\frac{32 \cdot \sqrt{2} \cdot P_{OUT}^2}{9 \cdot \pi \cdot V_{acLL} \cdot V_{OUT} \cdot \eta^2} - (I_{LOAD(RMS)})^2}$	
C_{COMP} for Type 1	$C_{COMP} = \frac{10^{G/20}}{4 \cdot \pi \cdot f_{line} \cdot R_{OUT1}}$	G is the desired attenuation in decibels (dB). Typically it is 60 dB.

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC) 若しくはその子会社の米国及び/または他の国における登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。 www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえば、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative