

## NCP1631で駆動するインタリーブ PFCの低電力効率をさらに改善する



ON Semiconductor®

<http://onsemi.com>

### APPLICATION NOTE

最新の電源を設計する際には、環境への懸念から、新たな効率要件が求められるようになってきています。例えば80 PLUS®規格の制定と、そこから派生した「ブロンズ」「シルバ」「ゴールド」という各ランク付けとによって、デスクトップ・メカおよびサーバ・メカは、創意に富んだ取り組みをせざるを得ない状況にあります(注1)。そこで重要になるのが、低電源ラインに全負荷がかかったときに出力電力の5~8%がEMIフィルタで容易に消費されてしまうPFCステージです。それを解決する手段の1つがインタリーブPFC (IPFC)です。

インタリーブ方式では、比較的規模の大きなステージを1段設ける代わりに、小さなステージを2つ並列にしますので、それだけ設計が難しくなることがあります。具体的には、150 WのPFCステージを2つ組み合わせると300 WのPFCプリレギュレータを構成します。IPFCは、部品の数は増えますが、小型の部品で済むため、ノートPC用の薄型電源アダプタや液晶テレビのような、厳しいフォーム・ファクタの求められる用途で特に普及が進んでいます。臨界導通モード(CrM)と、その周波数制限版である周波数クランプ臨界導通モード(FCCrM)は、効率と費用効果に非常に優れた手法です( $t_{rr}$ の低いダイオードが不要)。インタリーブ方式には、IPFCでよく知られた長所(入力/出力電流のリップルの低減や、加熱分布の改善など)だけでなく、CrMおよびFCCrMで電力が最適に処理される負荷範囲が広がるという特長もあります。

NCP1631は、入力電流値が高いときはCrMで動作するように設計されています。通常、入力電流値が低いときには、電源ラインのゼロ・クロス点付近に周波数がクランプされます。この固定周波数動作は、負荷が軽ければ電源ラインの正弦波全域でも行われます。このことは、非常に軽い負荷でも効率を高く維持する手段として電力変化に応じてクランプ周波数を線形に低下させるNCP1631に特に当てはまります。ピン6とグランドとの間に配置した抵抗で設定する電力スレッシュホールドを下回ると、周波数が低下します。この回路では、無負荷のときにレギュレーションが行われれないというリスクを防ぐため、エラ

ー・アンプが低クランプ・レベルに達したときにさらに何サイクルか省略されます。

このアプリケーション・ノートでは、周波数フォールドバック特性をどう調整すれば負荷範囲全域で効率が最適化されるのかを示します。

#### NCP1631の周波数フォールドバック

Figure 2に、NCP1631の周波数フォールドバック機能のしくみを示しました。 $V_{REGUL}$ は、安定化ブロックの $V_{control}$ 出力から得られる信号です。参考文献1に詳述したように、電力供給は、この信号により次の式に従って規定されます。

$$P_{in,avg} = \frac{(R_T)^2 \cdot V_{REGUL}}{26.9 \cdot 10^{12} \cdot L \cdot k_{BO}^2} \quad (eq. 1)$$

ここで、

- $R_T$ は、最大オン時間の設定用としてピン3に接続するタイミング抵抗です。
- $L$ はインダクタの値です。
- $k_{BO}$ はブラウンアウト・スケールダウン係数です。

NCP1631には $V_{in}^2$ フィードフォワード機能があるため、この電力計算式は電源ラインの振幅とは無関係です。設計によっては、 $R_T$ 、 $L$ 、 $k_{BO}$ を固定値にして、電力供給が $V_{REGUL}$ の値だけで決まることもあります。 $V_{REGUL}$ は、次の式に示すように制御信号と関係があります。

$$V_{REGUL} = \frac{V_{control} - V_F}{1.8} \quad (eq. 2)$$

ここで、

- $V_{control}$ は、ピン5で利用できる制御信号です。ピーク値は3.6 Vです。
- $V_F$ は $V_{control}$ の最低レベル(約0.6 V)です。

$V_{control}$ は0.6~3.6 Vの範囲で変動します。したがって、 $V_{REGUL}$ は、Figure 1に示したように、供給できる最大電力( $(P_{in,avg})_{HL}$ )に応じて0~1.66 Vの範囲となります。

1. 詳細は、<http://www.80plus.org/>を参照してください。

# AND8456/D

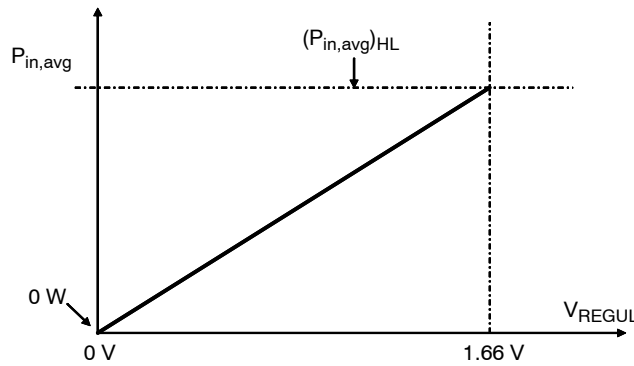


Figure 1. Averaged Input Power versus the  $V_{REGUL}$  Signal

参考文献1に示したように、PFCステージの最大電力能力( $V_{REGUL}$ がその最大値1.66 Vである場合に供給される電力のこと)を指定する $(P_{in,avg})_{HL}$ は、ある程度の余裕を持たせるため、実際に必要な電力よりも少なくとも30%高い値が選択されます ( $(P_{in,avg})_{HL} \geq 130\% (P_{in,avg})_{max}$ ) (注2)。

式1で $V_{REGUL}$ に最大値を代入すると、次のようになります。

$$(P_{in,avg})_{HL} = \frac{(R_t)^2 \cdot (V_{REGUL})_{max}}{26.9 \cdot 10^{12} \cdot L \cdot k_{BO}^2} \cong \frac{(R_t)^2}{16.2 \cdot 10^{12} \cdot L \cdot k_{BO}^2} \quad (eq. 3)$$

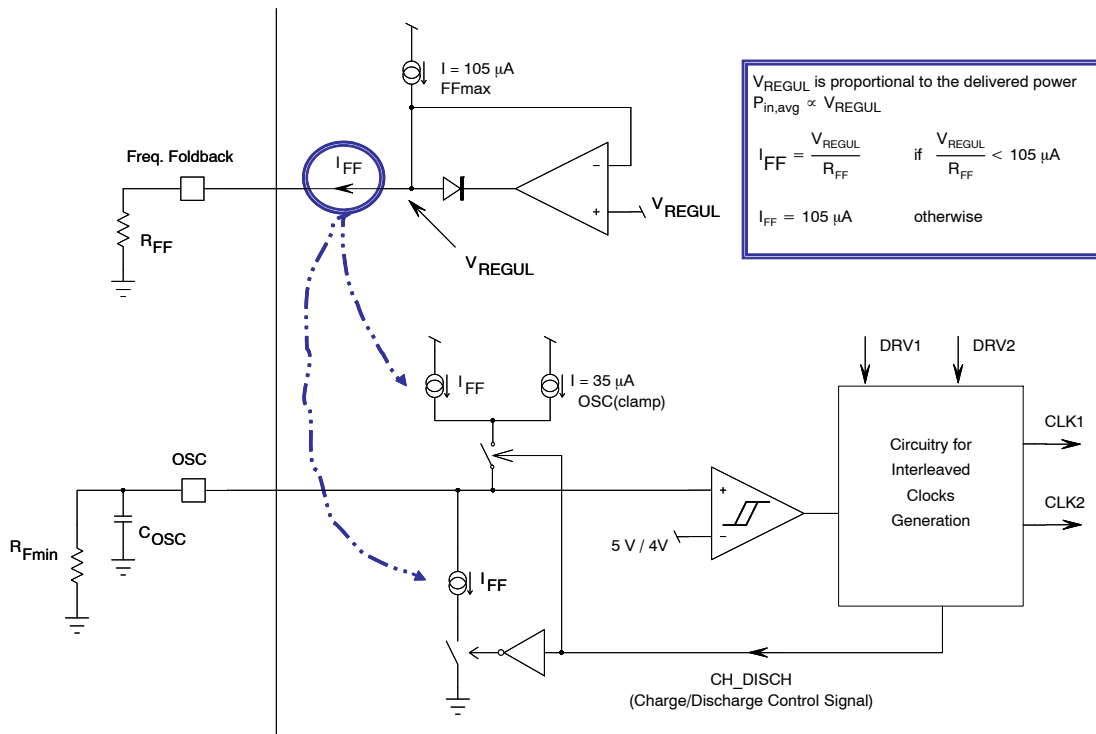


Figure 2. Oscillator and Frequency Fold-back

2.  $(P_{in,avg})_{HL}$  stands for Highest Level of the power.

Figure 2に示したように、この回路では、周波数フォールドバック・ピンの $V_{REGUL}$ が維持されます。外付け抵抗 $R_{FF}$ でピン6をグラウンドに接続します。抵抗 $R_{FF}$ の両端に電圧 $V_{REGUL}$ を強制的に印加するのに必要な電流 $I_{FF}$ は、この回路から供給されます。ただしピン6の電流供給能力は、意図的に $I_{FFmax}$  ( $I_{FFmax} = 105 \mu A$ )に制限できます。 $V_{REGUL}$ が( $R_{FF} \cdot I_{FFmax}$ )よりも低い限り、電流 $I_{FF}$ は、ピン6の $V_{REGUL}$ を維持できるだけの高さになります。 $V_{REGUL}$ が( $R_{FF} \cdot I_{FFmax}$ )を超えると、 $I_{FF}$ は、そのクランプ値 $I_{FFmax}$ に等しくなります。

式で表すと次のようになります。

- $I_{FF} = (V_{REGUL}/R_{FF})$  ( $V_{REGUL} \leq R_{FF} \cdot I_{FFmax}$  の場合)
- $I_{FF} = I_{FFmax}$  ( $V_{REGUL} \geq R_{FF} \cdot I_{FFmax}$  の場合)

電流 $I_{FF}$ は、発振器の外付けコンデンサの充放電に使われます。

- 充電電流は( $I_{FF} + I_{OSC(clamp)}$ )です。ここで、 $I_{OSC(clamp)}$ は、35  $\mu A$ 固定の電流源です。
- 放電電流は $I_{FF}$ です。

したがって、( $V_{REGUL} \geq R_{FF} \cdot I_{FFmax}$ )である場合、クランプ周波数は高負荷時に最大になります。これが公称周波数です。 $V_{REGUL} \leq R_{FF} \cdot I_{FFmax}$ である場合、クランプ周波数は、 $V_{REGUL}$ の値に応じて最低レベルまで線形的に下がります。この最低周波数は、発振器のコンデンサと並列接続される抵抗( $R_{Fmin}$ 、Figure 2)で調整されます。この抵抗値の計算方法について、または<http://www.onsemi.com/pub/Collateral/NCP1631%20DWS.XLS>にあるMicrosoft Excel<sup>®</sup>のスプレッドシートの使用方法については、参考文献1を参照してください。

**周波数フォールドバック特性の急峻度を高める**

周波数フォールドバックは、pfcOKピンと周波数フォールドバック・ピンとの間に抵抗を1個追加することにより微調整できます。これをFigure 3に示し

ます。PFCステージが定格動作をしているときには、pfcOKピンは5 Vの電圧源となります。FFピンの電圧は $V_{REGUL}$ です。したがって、ピン6の電流が( $I_{FFmax} = 105 \mu A$ )を超えない限りは、FFピンとグラウンドとの間に配置された下側の抵抗( $R_{FF2}$ )によって( $V_{REGUL}/R_{FF2}$ )が低下します。pfcOKピンとFFピンとの間に追加された上側の抵抗( $R_{FF1}$ )の両端電圧は( $(5 V - V_{REGUL})/R_{FF1}$ )になります。結局、FFピンからは以下のいずれかの値が供給されます。

$$\left( \frac{V_{REGUL}}{R_{FF2}} - \frac{5 V - V_{REGUL}}{R_{FF1}} \right)$$

または

$$\left( \left( \frac{R_{FF1} + R_{FF2}}{R_{FF1} \cdot R_{FF2}} V_{REGUL} \right) - \frac{5 V}{R_{FF1}} \right)$$

したがって、

- $I_{FF} = I_{FFmax}$   
(

$$V_{REGUL} \geq \frac{R_{FF2} \cdot ((R_{FF1} \cdot I_{FFmax}) + 5 V)}{R_{FF1} + R_{FF2}}$$

の場合)

- $I_{FF} = 0$   
(

$$V_{REGUL} \leq \frac{R_{FF2} \cdot 5 V}{R_{FF1} + R_{FF2}}$$

の場合)

- $I_{FF} = \left( \left( \frac{R_{FF1} + R_{FF2}}{R_{FF1} \cdot R_{FF2}} V_{REGUL} \right) - \frac{5 V}{R_{FF1}} \right)$   
(それ以外の場合)

ここで $I_{FFmax}$ は、FFピンによる電流源のクランプ値です( $I_{FFmax} = 105 \mu A$ )。

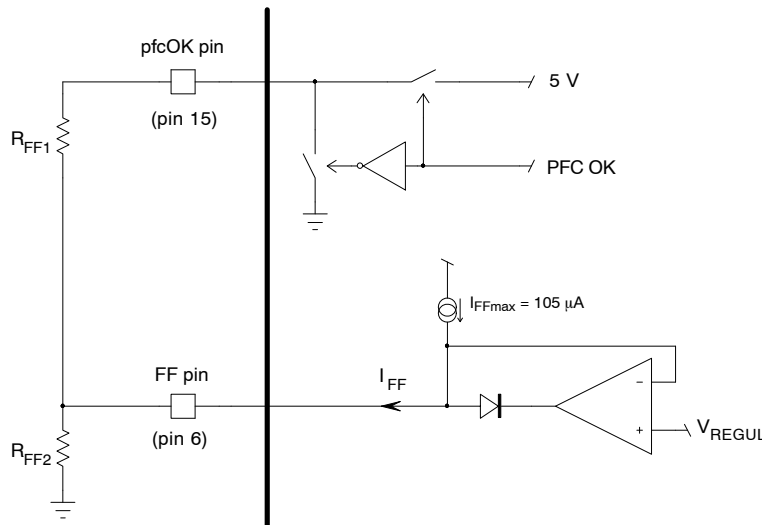


Figure 3. Resistor  $R_{FF1}$  Tweaks the Fold-back Characteristic

$I_{FF}$ が下がったときに周波数が下がるようにするため、電圧が $(R_{FF} \cdot I_{FFmax})$ に達するまで、 $V_{REGUL}$ で決まる電流値によって発振器が充放電されます (Figure 2を参照)。

一般に効率比は、低電源ラインで一番低くなります。そのため、この条件でPFCステージを最適化し

なければなりません。実験の結果、ほとんどのアプリケーションでは、20%負荷のときにクランプ周波数を最低にしなければなりません、CrMで動作させる場合は50%負荷のときに最適であることが分かっています。

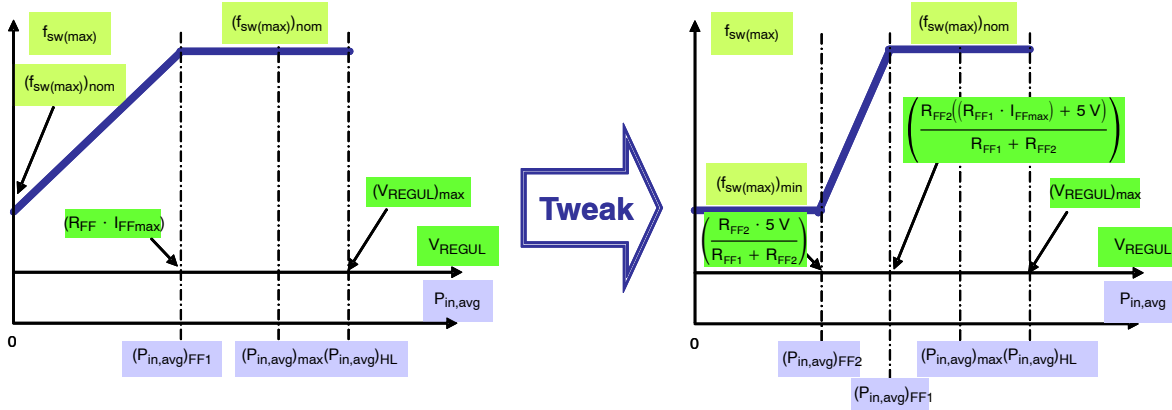


Figure 4. Change in the Frequency Clamp ( $f_{sw(max)}$ ) Characteristic as a Function of the Frequency Fold-back Setting

Table 1に、PFCステージの電力性能 $(P_{in,avg})_{HL}$ ごとのフォールドバック電力レベルをまとめました。 $(P_{in,avg})_{HL}$ は、選択したタイミング抵抗(最大オン時間の設定用としてピン3に接続する $R_t$ )に応じてPFC

ステージから供給できる電力です。 $(P_{in,avg})_{HL}$ は、実際に必要な電力である $(P_{in,avg})_{max}$ よりも少なくとも30%は $(P_{in,avg})_{HL}$ が高くなるように選択しなければなりません。

Table 1. FREQUENCY FOLD-BACK POWER THRESHOLD WITH AND WITHOUT THE TWEAK

	Without Tweak	With Tweak
Maximum power of your application	$(P_{in,avg})_{max}$	$(P_{in,avg})_{max}$
Power Capability of the PFC stage	$(P_{in,avg})_{HL} \cong \frac{R_t^2}{16209 \cdot 10^9 \cdot L \cdot k_{BO}^2}$	$(P_{in,avg})_{HL} \cong \frac{R_t^2}{16209 \cdot 10^9 \cdot L \cdot k_{BO}^2}$
Power threshold below which the frequency reduces	$\frac{(P_{in,avg})_{FF1}}{(P_{in,avg})_{HL}} = \frac{R_{FF} \cdot I_{FFmax}}{(V_{REGUL})_{max}}$	$\frac{(P_{in,avg})_{FF1}}{(P_{in,avg})_{HL}} \cong \frac{R_{FF2} \cdot ((R_{FF1} \cdot I_{FFmax}) + 5V)}{R_{FF1} + R_{FF2}}$ $(V_{REGUL})_{max}$
Power level below which the minimal frequency is obtained	$\frac{(P_{in,avg})_{FF2}}{(P_{in,avg})_{HL}} \cong 0$	$\frac{(P_{in,avg})_{FF2}}{(P_{in,avg})_{HL}} \cong \frac{R_{FF2} \cdot 5V}{R_{FF1} + R_{FF2}}$ $(V_{REGUL})_{max}$

- $R_t$ は、最大オン時間の調整用としてピン3に接続するタイミング抵抗です。
- $k_{BO}$ はブラウンアウト・スケールダウン係数です。
- $L$ はインダクタの値です。

- $I_{FFmax}$ は、FFピンから供給できる最大電流です。  
 $I_{FFmax} = 105 \mu A$
- $(V_{REGUL})_{max}$ は $V_{REGUL}$ の最大電圧です。  
 $(V_{REGUL})_{max} = 1.66 V$

実現例

300 WのNCP1631デモボードを使用しました。参考文献2に示したように、各諸元は次のとおりにしました。

- $R_T = 18 \text{ k}\Omega$ 。最大オン時間の調整用としてピン3に接続するタイミング抵抗です。

- $k_{BO} = \frac{120 \text{ k}\Omega}{120 \text{ k}\Omega + 7200 \text{ k}\Omega} = \frac{1}{61}$

(入力電圧レールとBOピンとの間に7,200 k $\Omega$ の抵抗 $R_{BO1}$ が接続され、120 k $\Omega$ の抵抗 $R_{BO2}$ によってBOピ

ンとグランドとが接続されるため、

$$k_{BO} = \frac{R_{BO1}}{R_{BO1} + R_{BO2}} \text{ となります)}$$

- $L = 150 \mu\text{H}$
- $R_{FF} = 4.7 \text{ k}\Omega$

特性を微調整するため、 $R_{FF}$ を( $R_{FF2} = 2 \text{ k}\Omega$ )に交換し、pfcOKピンとFFピンとの間に( $R_{FF1} = 33 \text{ k}\Omega$ )を配置しました。Table 2に、今回のFF電力レベルを示します。

Table 2. EXAMPLE WITH A 300 W APPLICATION

	Without Tweak	With Tweak
Maximum power of your application	320 W	320 W
Power Capability of the PFC stage	$(P_{in,avg})_{HL} \cong \frac{18000^2}{16209 \cdot 10^9 \cdot 150 \cdot 10^{-6} \cdot \frac{1}{61}^2} \cong 496$ $\Rightarrow (P_{in,avg})_{max} \cong 64\% \cdot (P_{in,avg})_{HL}$	$(P_{in,avg})_{HL} \cong \frac{18000^2}{16209 \cdot 10^9 \cdot 150 \cdot 10^{-6} \cdot \frac{1}{61}^2} \cong 496$ $\Rightarrow (P_{in,avg})_{max} \cong 64\% \cdot (P_{in,avg})_{HL}$
Power threshold below which the frequency reduces	$\frac{(P_{in,avg})_{FF1}}{(P_{in,avg})_{HL}} = \frac{4.7\text{k} \cdot 105\mu}{1.66} \cong 30\%$ or $\frac{(P_{in,avg})_{FF1}}{(P_{in,avg})_{max}} = \frac{30\% \cdot (P_{in,avg})_{HL}}{64\% \cdot (P_{in,avg})_{HL}} \cong 46\%$	$\frac{(P_{in,avg})_{FF1}}{(P_{in,avg})_{HL}} \cong \frac{2\text{k} \cdot ((33\text{k} \cdot 105\mu) + 5 \text{ V})}{2\text{k} + 33\text{k}} \cong 29\%$ or $\frac{(P_{in,avg})_{FF1}}{(P_{in,avg})_{max}} \cong \frac{29\% \cdot (P_{in,avg})_{HL}}{64\% \cdot (P_{in,avg})_{HL}} \cong 45\%$
Power level below which the minimal frequency is obtained	$\frac{(P_{in,avg})_{FF1}}{(P_{in,avg})_{HL}} = 0$ or $\frac{(P_{in,avg})_{FF1}}{(P_{in,avg})_{max}} = 0$	$\frac{(P_{in,avg})_{FF2}}{(P_{in,avg})_{HL}} = \frac{2\text{k} \cdot 5 \text{ V}}{33\text{k} + 2\text{k}} \cong 17\%$ or $\frac{(P_{in,avg})_{FF2}}{(P_{in,avg})_{max}} = \frac{17\% \cdot (P_{in,avg})_{HL}}{64\% \cdot (P_{in,avg})_{HL}} \cong 27\%$

## AND8456/D

今までにない周波数フォールドバック特性が実現できました。公称クランプ周波数( $f_{sw(max)}$ )<sub>nom</sub>を125 kHzから250 kHzと2倍にして、50%負荷のときに臨界導通モードの動作になるようにしました。最初に選択した270 k $\Omega$ の代わりに( $R_{fmin} = 820\text{ k}\Omega$ )の抵抗を発振器のコンデンサと並列に接続して、最低クランプ周波数を20 kHzに設定しました( $f_{sw(max)}$ )<sub>min</sub> =

20 kHz)。Table 2に示したように、クランプ周波数は、45%負荷の状態から27%負荷での( $f_{sw(max)}$ )<sub>min</sub>まで低下します。

所期の目的どおり、50%負荷時の動作はCrMとなり、その周波数は20%負荷時に20 kHzにクランプされ、Figure 5に示したように、電力範囲全域にわたって効率特性の平坦化が図れました。

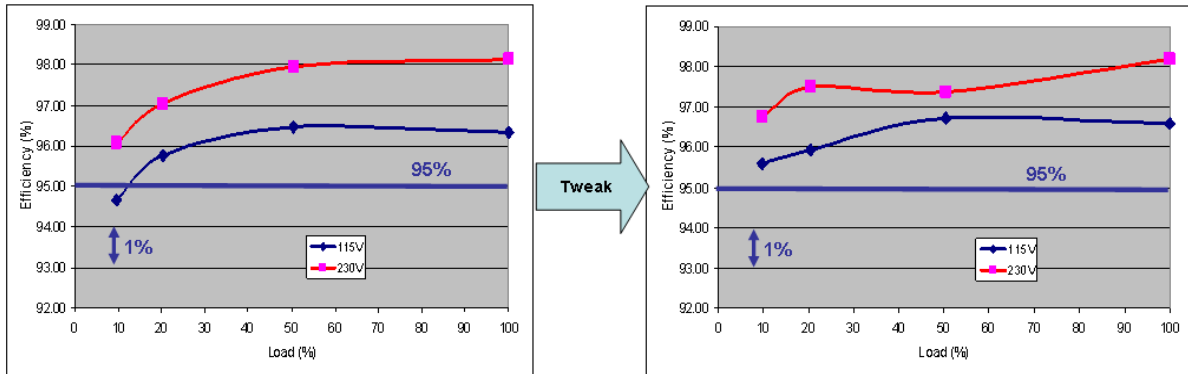


Figure 5. Efficiency Comparison

上記の結果は、小型インダクタPQ2620 (150  $\mu$ H)を使って取得したものです。

### 参考文献

1. Joel Turchi, “Key steps to design an interleaved PFC stage driven by the NCP1631”, Application Notes AND8407, <http://www.onsemi.com/pub/Collateral/AND8407-D.PDF>
2. Stephanie Conseil, “Performance of a 300 W Interleaved PFC driven by the NCP1631”, Evaluation Board Documents NCP1631EVB/D, <http://www.onsemi.com/pub/Collateral/NCP1631EVB-D.PDF>

80 PLUS is a registered trademark of ECOS Consulting.  
Microsoft Excel is a registered trademark of Microsoft Corporation.

ON Semiconductor and are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. “Typical” parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including “Typicals” must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

### PUBLICATION ORDERING INFORMATION

**LITERATURE FULFILLMENT:**  
Literature Distribution Center for ON Semiconductor  
P.O. Box 5163, Denver, Colorado 80217 USA  
**Phone:** 303-675-2175 or 800-344-3860 Toll Free USA/Canada  
**Fax:** 303-675-2176 or 800-344-3867 Toll Free USA/Canada  
**Email:** [orderlit@onsemi.com](mailto:orderlit@onsemi.com)

**N. American Technical Support:** 800-282-9855 Toll Free  
USA/Canada  
**Europe, Middle East and Africa Technical Support:**  
Phone: 421 33 790 2910  
**Japan Customer Focus Center**  
Phone: 81-3-5817-1050

**ON Semiconductor Website:** [www.onsemi.com](http://www.onsemi.com)  
**Order Literature:** <http://www.onsemi.com/orderlit>  
For additional information, please contact your local Sales Representative