

## NCL30051を使用した高効率 LEDドライバ回路の設計



ON Semiconductor®

<http://onsemi.com>

### APPLICATION NOTE

#### はじめに

照明は、世界全体の電力消費のうち、およそ1/6を占めています。経済先進国では、商業分野での照明の使用が多いことから、この比率は大幅に高くなる可能性があります。たとえば、米国では照明に費やされるエネルギーのうち、家庭の消費はわずか28%であると推定されています。照明に費やすエネルギーの多くは、オフィス、レストラン、小売店など商業アプリケーションで使用されています。この状況で、従来の光源と同程度の照度を達成すると同時に、エネルギー消費を大幅に抑制する新しい光源にとって、エネルギー消費の削減を迫る、環境を意識した手法は非常に重要です。

高輝度LED (High Brightness LED、HB-LED)を使用する半導体照明は、高い効率(ルーメン/W)を達成し、長寿命を保証すると同時に保守コストを削減することから、一般的になってきています。どちらも商業用の照明にとって非常に重要ですが、商業用途では使用時間が長く、多くの場合は保守の目的で照明にアクセスするのが容易ではない可能性もあります。さらに、一部の光源とは異なりLEDは短時間で点灯し、調光も容易なので、必要とされる明かりの量をより適切に制御できます。制御が容易なことも、エネルギーを節約するもう1つの方法です。日中の外光を活用し、使用中の領域に関する要因に合わせて、光源を制御できるからです。

白熱電球と異なり、LEDにはいくつかの課題もあります。LEDの最適な動作を実現するにはDC安定化電流が必要であり、ACラインから電力を直接供給することはできません。蛍光灯や低電圧ハロゲン・ランプのような他の光源も、ACラインから電力を直接供給することはできず、ACラインを照明にとって適切な信号に変換するための磁気安定抵抗または電子安定抵抗が必要です。LEDは新しいクラスの電子システム、つまりLEDドライバとLED電源を必要とします。これらは多くの形態と種類で入手できます。広い範囲にわたる各種の照明アプリケーションが存在する商業用照明の場合、このことは特に当てはまります。弓形天井、ロー・ベイ、仕事用、アクセント、スポット、ダウン・ライト、建築物用、およびハイ・ベイなど、いくつも列挙でき、アプリケーション

ごとに検討事項は異なるからです。これらのアプリケーションの多くでは、かなり大きな光量が必要であり、多数のLEDが必要とされる可能性があります。倉庫用のハイ・ベイ照明では、ルーメン出力要件を満たす光を生成するために100個を上回るLEDが必要になることがあります。

LEDドライバの多くは、AC電圧入力で動作するように設計されています。この結果、LED光源は既存の建築構造物に容易に後付けできます。これらのAC入力ドライバの多くでは、一次側と二次側の間で直流的絶縁を必要とし、多くの場合、高調波の低減および力率に関する規格に準拠する必要もあります。これらに準拠するために、力率補正 (PFC) 回路を使用します。

これらのドライバは3つの基本的なカテゴリに分類できます。

- LEDアレイを駆動することを意図した、単一出力のACラインから電力供給を受ける定電流 (Constant Current, CC)ドライバ。このアレイは、単一ストリングのLED、またはLEDの直列-並列の組み合わせのどちらでもかまいません。このドライバには定電圧(Constant Voltage, CV)モードがあり、つまりLEDが不注意で接続解除された場合に、ドライバの最大出力電圧を制限します。このドライバをタイプ1ドライバと呼び、Figure 1に示します。
- 2番目のタイプの構成は、フロントエンドLED電源を使用し、その電源をACラインに接続し、安定化した中間バス電圧を供給します。次に、このバス電圧を1つまたは複数のDC-DCコンバータに供給し、DC-DCコンバータが単一ストリングのLEDの電流を高精度で制御します。このアプローチは、高い精度の制御と柔軟性を実現しますが、追加の回路とコストを要します。このタイプの一般的な例は、弓形天井の照明システムであり、安全な低電圧バス(24 Vdc)などを各照明器具に供給します。この構成をタイプ2と呼び、この文書の残りの部分で取り上げます。この文書では、この構成のフロントエンドにあるAC-DCコンバータをLED電源と呼びます。

- 3番目のバリエーションは、採用頻度が高くありませんが、複数のタイプ1ドライバを単一の筐体に収容し、各ドライバが単一のストリングを駆動します。この構成により、LEDストリングの並列接続に伴う電流共有の問題を排除します。各スト

リングは互いに独立して安定化されるからです。この構成は多くの場合、100 Wを上回るLEDを駆動する必要のあるアプリケーションで採用されます。

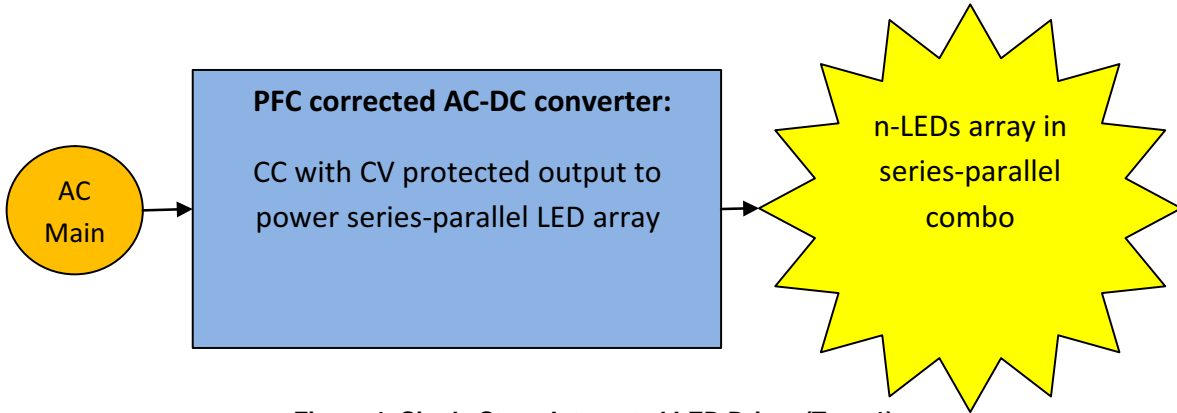


Figure 1. Single Stage Integrated LED Driver (Type 1)

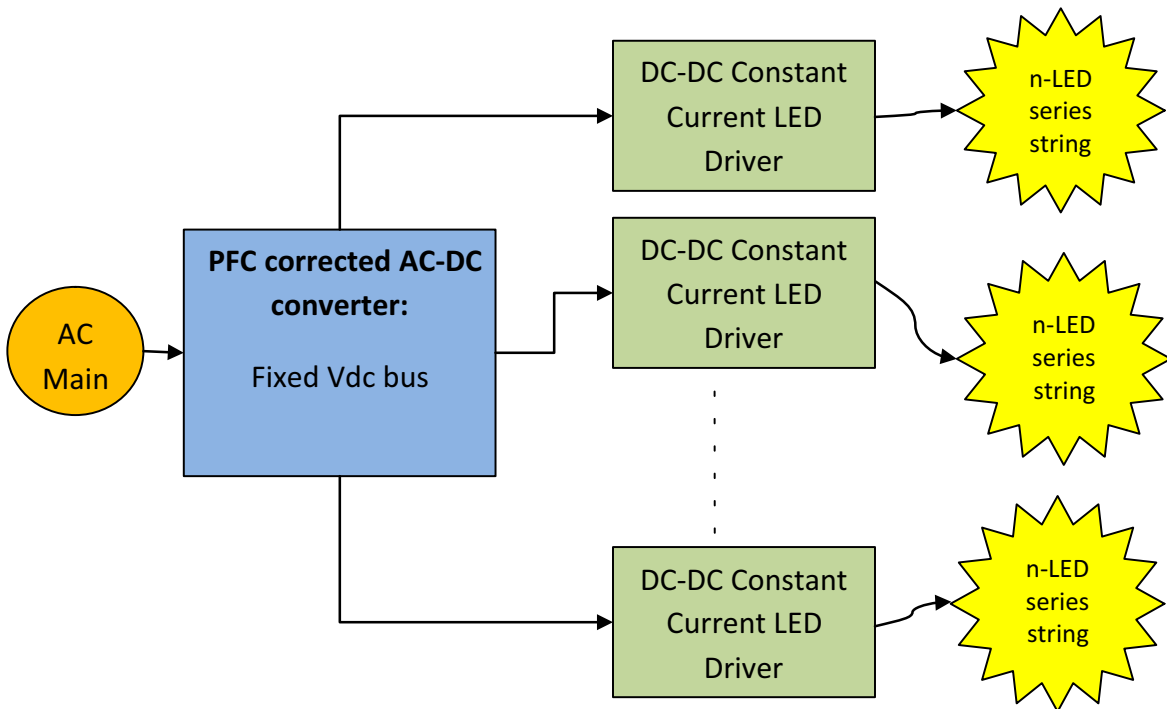


Figure 2. Two-Stage LED Driver with Single Front-End Converter (LED Power Supply) – Type 2

**LEDドライバの要件**

LEDドライバは、必要なルーメン出力、色、長期的なLEDの動作寿命を保証するために、どの構成を採用する場合でも、適切に安定化されたDC電流をLEDに供給する必要があります。標準的なAC電圧入力型LEDドライバは、次の要件を満たす必要があります。

- 選択した構成で、高精度の駆動電流をLEDに供給します。

- 一次側と二次側の間で直流的絶縁を実現します。
- LED電圧の変動や、1つまたは複数のストリングでの発生する可能性のある短絡に対処して安定化を実現します。
- あらゆる入力電圧レベルに対して、LED電流を規定の動作範囲内で安定化します。
- 過電圧、短絡、過負荷、およびその他の異常動作条件に対して保護を実現します。

- 高調波の低減と力率補正(必要な場合)を達成し、規制の要件を満たす。
- 高い変換効率で動作し、熱の発生と温度上昇を抑制する。

商業用照明アプリケーションを意図しているドライバの場合、付加的な要件として広い動作温度範囲全体での動作と、長い寿命を挙げることができません。また、ビル制御システムと連携した特殊な調光制御が課される可能性もあります。

#### 調光に関する考察

LEDの調光には2つの基本的な手法(アナログとデジタル)が存在し、各手法には利点と欠点、およびドライバの全体的な設計に及ぼす影響があります。LEDはダイオードであり、順方向電圧は電流に対して非直線的に変動します。光出力は電流に比例し、電流の特定の領域全体で、直線的な関係に近似できます。この関係はLEDのメーカーごと、およびLEDの特定のタイプの設計ごとにより異なります。また、温度によって変動し、パーツごとおよびロットごとにもばらつきがあります。

アナログ調光の場合は、光出力を減らすために、LEDドライバの出力電流を減らします。電流が減少すると、LEDの順方向電圧と、LEDの接合部温度が低下します。その結果、LED電流を50%減らしても光出力が50%減少するとは限らず、調光曲線は直線的ではありません。さらに、電流を約50%減らすと、LEDの順方向電圧も低下するので、電力の削減幅は50%を上回ります。したがって、アナログ調光の主要な利点は、LEDの調光を行うときにLEDの効率( $lm/W$ )が改善されることだとわかります。また、アナログ調光によってLEDの順方向電圧の変動が生じ、電流を100%から10%に減らしたときに、順方向電圧の変動は約20~25%になることがあります。例えば、ある標準的な白色LEDの順方向電圧は700 mA時に3.4 Vです。70 mA時は2.95 Vに低下します。アナログ調光のもう1つの制限は、広い範囲にわたって電流を変化させたときに、LEDの色がカラー・ポイント・シフトを引き起こす可能性があることです。したがって、色温度を厳格に制御する必要のあるアプリケーションでは、アナログ調光の使用は標準的ではありません。

2番目のオプションはデジタル調光であり、安定化電流値と0の間で、制御可能なデューティ・サイクルを使用してLED電流を高い周波数でパルス供給します。連続パルスの周波数は、人間の目が振幅の変化をちらつきと認識できない十分な高さであると同時に、LEDドライバ電流の安定性に影響を及ぼさない十分な低さでもあります(通常は200 Hz~数 kHzの範囲)。調光は、パルスのデューティ・サイクルを制御する方法で実現します(デューティ・サイクルが低いほど、調光が進みます)。PWM調光の場合は、駆動電流が(存在している場合は)常に一定かつ

安定化レベルにあることで、LEDの色温度は維持されます。調光を実装するために使用できる他のデジタル変調方式も存在しますが、原理は似ています。デジタル調光の場合は、LEDの順方向電圧は一定にかなり近く、RMS接合部温度の変化によって変動するのみです。

白色デジタル調光の場合は、(一連のスイッチとその制御により)回路の実装の複雑さが増しますが、より改善された直線性、より予測しやすいルーメン出力、LEDとして適切に定義されたカラー・ポイントという顕著な利点があります。

#### LEDドライバIC、NCL30051

NCL30051は、単一のAC入力で作動し、力率補正と高い変換効率を必要とするLED照明アプリケーション用に設計された製品です。NCL30051は、従来型の2ステージ電力変換アーキテクチャに比べて、革新的な制御メカニズムを採用しました。この独自の安定化手法は、特定のアプリケーションにとって大幅な簡潔性をもたらします。

従来型の2ステージ・コンバータは、PFCステージと降圧ステージに対して独立した制御ループを用意し、各コンバータ出力を独自に安定化できるようにしていました。ハーフブリッジ共振(Half-bridge Resonant, HBR)コンバータ・トポロジは、従来型のフライバック・トポロジを上回る非常に高い効率とEMIの利点を、第2ステージの変換にもたらします。ただし、LLCのような従来型のHBRトポロジには、出力を安定化するためのスイッチング周波数の変動が関係し、その結果、PFC-PWM複合コントローラがさらに複雑になっていました。

一方、NCL30051は第2ステージのコンバータを固定周波数に設定するHBRアプローチを実装することで、アプローチ全体を大幅に簡略化しました。このことは単純に、第2ステージのコンバータが、安定化されていない固定比率の電圧変換モードで動作するようになったことを意味します。このアプローチを実装した結果、PFCフロントエンド・コンバータの出力を調整することで、必須の出力安定化すべてを実行する必要が生じます。このアプローチの利点は、次のように要約できます。

- ピン数の少ないコントローラに強力な機能セットを統合
- 少ない外付け部品点数
- 調整の要件なしで、第2ステージのFETによるZVS
- 高効率による熱特性の改善
- 固定周波数によるEMIの低減と容易なフィルタリング
- 同期型の整流制御設計の支援
- より容易な磁気部品の設計  
(特に共振トランスとインダクタ)

NCL30051の詳細な動作原理は、データ・シートに掲載されています。

Figure 3および4に、従来型の制御方式と、NCL30051が採用した制御方式の違いを示すブロッ

ク図を掲載します。これらの図が示すように、NCL30051のアプローチは、Figure 1および2に掲載した、タイプ1とタイプ2どちらのLEDドライバの構成にも適用できます。

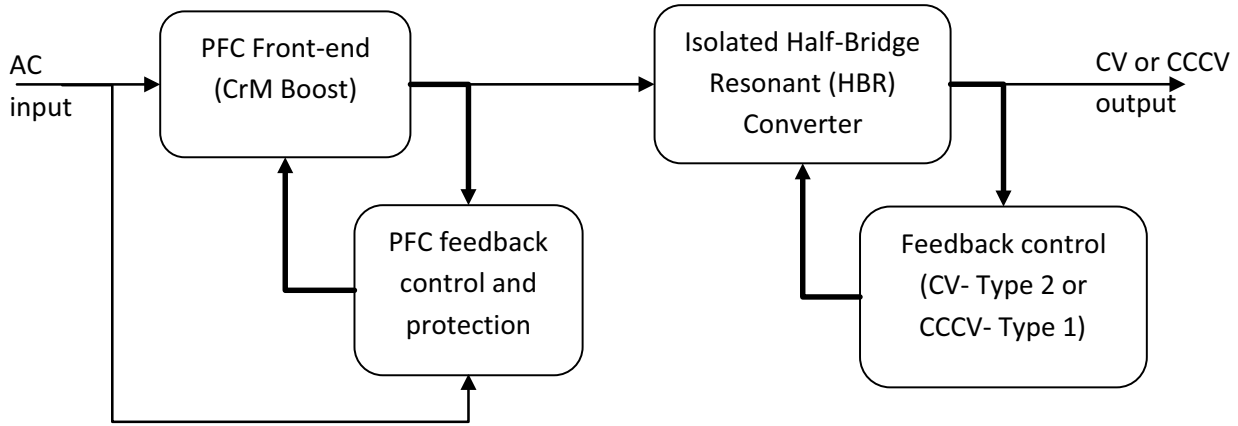


Figure 3. Traditional Two Stage Approach for High-Efficiency LED Driver

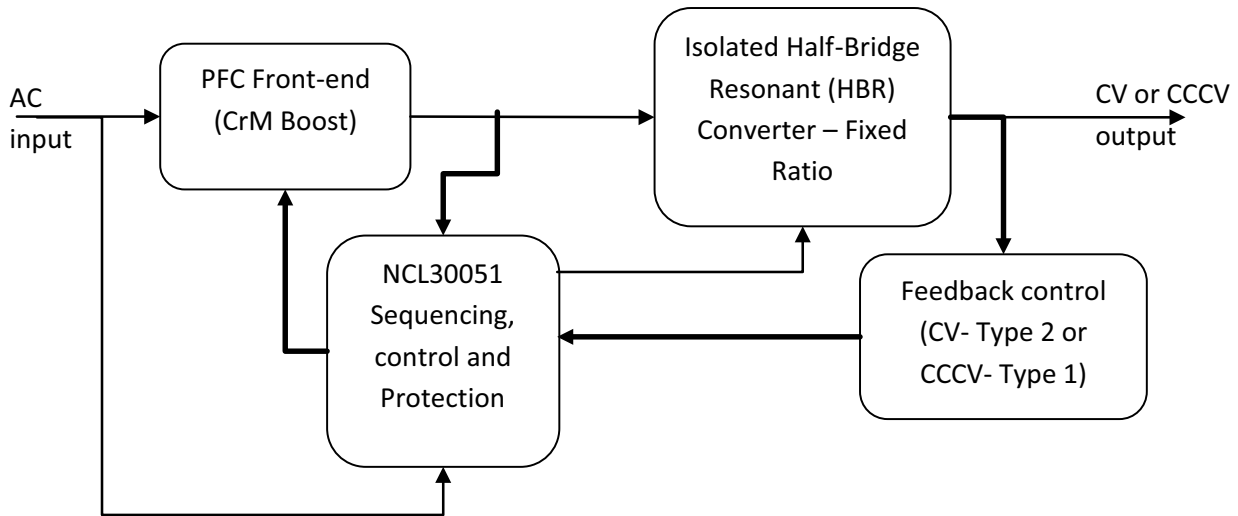


Figure 4. Simplified Control Scheme Offered by NCL30051

NCL30051アーキテクチャの革新性は、設計の手順が従来型の2ステージ設計とは異なることを意味します。タイプ1では、この設計の複雑性が増すので、最初はより簡潔なオプション(タイプ2)に関するステップごとの設計手順を示し、その後、より複雑なオプション(タイプ1)を扱います。ただし、必要な詳細すべては設計手順ごとに独立した形で維持し、どちらも自己完結型にします。電力半導体の経験が多くない読者は、タイプ2の手順全体を最初に取り読む方が役立つ可能性があります。それ以外の読者は、該当する設計手順に直接進むこともできます。

**NCL30051を使用したタイプ2のLEDドライバのフロントエンドの設計手順**

このセクションでは、NCL30051ベースのLED電源に関するステップごとの設計手順を説明します。このLEDドライバ(タイプ1の回路)を設計する場合は、この文書の後半で扱うCCCX回路および電圧の変動に関して複雑性が増しますが、同じ設計手順と原理が適用されます。

[注：LED電源の仕様がすぐに手に入る場合は、ステップ1~3を読み飛ばすこともできます。]

## ステップ1: 負荷の要件の識別

最初のステップは、負荷の特性を理解することです。次の作業が該当します。

- 使用するLEDの識別
- 各LEDを駆動する電流
- 必須の光出力を達成するために採用する直列-並列LEDアレイのタイプ

上記の情報に基づいて、負荷の電圧および電流特性をより高い精度で特性化し、ドライバの設計を進めることができます。

以下に1つの例を示します(設計ステップを示すために、この設計手順全体でこの例を使用します)。

- 使用するLED: OSRAM Golden DRAGON Plus LW W5AM(白色LED)
- LEDごとの駆動電流: 350 mA [注: これらのLEDは、100 mA~1 Aの範囲にあるどの電流値でも駆動できますが、規定の動作ポイントは350 mAです。]
- LEDストリング: このアプリケーションでは、(m=)3ストリングのLEDを並列に配置し、各ストリングに(n=)12個のLEDを直列に配置したアレイを選択しました。結果として、LEDドライバの合計出力電流( $I_{out}$ )は、1.05 A (3×0.35 A)になります。  
[このアプローチ (タイプ2) では、個別のストリング内の電流を制御するために、各ストリング用のDC-DCステージを使用します。]

$$I_{out} = m \cdot I_{LED} \quad (eq. 1)$$

## ステップ2: ドライバの出力電圧範囲と、LED電源の出力電圧の選択

LED、それらの駆動電流、ストリングの配置を選択した後、次のステップはドライバの出力電圧範囲を計算することです。LEDの仕様に基づき、選択した駆動電流に対応する、選択したLEDの値[ $V_{Fmin}$ 、 $V_{Fnom}$ 、および $V_{Fmax}$ ]を決定します。提示した例では、駆動電流が350 mAの場合、これらの値は[2.7、3.2、および3.7] Vです。したがって、 $V_{string}$  [min、nominal、およびmax]の値は、[n\* $V_{Fmin}$ 、n\* $V_{Fnom}$ 、およびn\* $V_{Fmax}$ ]、つまり[32.4、38.4、および44.4] Vになります。その結果、ドライバの最大電圧と最小電圧は、44.4 Vおよび32.4 Vになります。これらの値は、350 mAという静的なLED駆動電流に基づくものです。アナログ調光を使用する場合は、より広い範囲のVF値を適用できますが、その場合はドライバの出力範囲が広がります。LEDの電流が350 mAから50 mAに減少すると(10:1の範囲を下回る)、Vfは約10~15%低下します。さらに、Vfの温度依存もあり、温度が25°Cから100°Cに上昇すると、VFの値は約0.25V低下します。これらすべての要因に基づき、上記の計算値に比べて、 $V_{out}$ の範囲をわずかに広げる必要があります。この例では、 $V_{out}$ の範囲を( $V_{o-min}$ ) 31.4~( $V_{o-max}$ ) 44.4 Vに変更します。

$V_{o-ratio}$ は、計算により、(44.4/31.4 = 1.41)になります。

$$V_{string-max} = n \times V_{Fmax} \quad (eq. 2)$$

$$V_{string-min} = n \times V_{Fmin} \quad (eq. 3)$$

$$V_{o-max} = V_{string-max} \quad (eq. 4)$$

$$V_{o-min} = V_{string-max} - V_{margin} \quad (eq. 5)$$

$$V_{o-ratio} = \frac{V_{o-max}}{V_{o-min}} \quad (eq. 6)$$

LED電源の出力電圧は、DC-DCドライバが $V_{out}$ の範囲をサポートできるように選択する必要があります。より適切、かつ一般的に実装されているDC-DCドライバのトポロジは、バック・コンバータです(ただし、ブースト/バック・ブースト/SEPICの各バリエーションも使用可能です)。バック・コンバータを実装する場合は、LED電源の出力( $V_{dc-bus}$ )は必ず $V_{out}$ を上回り、選択したDC-DCのバック・レギュレータの最大デューティ比に対して十分なマージンを持つものにする必要があります。提示した例では、最大デューティ・サイクルを0.9と想定し、 $V_{dc-bus}$ の値を50 Vに設定します。

$$V_{dc-bus} \geq \frac{V_{o-max}}{D_{max}} \quad (eq. 7)$$

## ステップ3: LED電源の電力定格

次のステップは、 $V_{dc-bus}$ および $I_{out}$ の計算値に基づき、フロントエンドの電力定格を計算することです。フロントエンドは $V_{dc-bus}$ かつ高いデューティ・サイクルの状態で定格電流( $I_{out}$ )を供給することが予期されるので、合計の電力定格は次の式で与えられます。ここで、 $\eta$ は、最大負荷時のDC-DCコンバータの効率を表します。

$$P_o = I_{out} \times V_{dc-bus} \times D_{max} \div \eta \quad (eq. 8)$$

この例では、電力定格は(1.05 × 50 × 0.9)/0.95 = 55.3 Wです。電力損失と設計マージンを考慮に入れると、フロントエンド(入力ブリッジとPFC回路)は、多少大きな電力、この例では60 Wとして設計する必要があります。

## ステップ4: 入力電圧範囲とPFCの出力電圧(最小)の選択

次のステップは、上記の情報に基づいて入力電圧範囲を識別し、PFC出力電圧の計画を立てることです。通常、LEDドライバは次の4つの入力電圧条件のいずれかで動作するように設計します。

1. 単一(低)電圧範囲(85~135 Vac)
  - ・この値は、北米や日本など単一の地理的範囲を持つ市場に適用できます。
2. 単一(高)電圧範囲(170~265 Vac)
  - ・この値は、220/240 Vacのラインを使用する、欧州、中国、およびその他の地域に適用できます。

3. 汎用入力範囲(85~265 Vac)
- この範囲は、世界中のあらゆる地域に合わせて設計を標準化する目的で使用します。
4. 2つの電圧範囲(115 Vacの住宅用と、277 Vacの商業/産業用照明アプリケーション)
- 範囲スイッチなしの単一ドライバに対して、結果として生じる範囲は、公差を要因として考慮すると、90~305 Vacになります。この範囲は、米国で使用される、より高い商業用電圧範囲も網羅します。

この単一電圧範囲(上記の1または2)により、ドライバの実装を容易にできます。低い電圧範囲を使用すると、ドライバのすべてのステージで必要とされる電圧が低下し、高い電圧範囲を使用すると、処理しようとする電流のレベルが低下します。ただし、現在の多くの設計は、汎用または2つの電圧範囲を想定して規定されており、結果として生じる複雑さは、NCL30051のようなICでそれほど困難なく処理できるものです。条件3と4に注目すると、LEDドライバの最大入力AC電圧が265 Vac(住宅用アプリケーションの場合)、または305 Vac(産業/商業用照明の場合)に達する可能性があるかと要約できます。

最大入力AC電圧は、このアプリケーションのPFC出力電圧の最小値( $V_{bulk}$ )を決定するのに役立ちます。

通常のPFCアプリケーションでは、この電圧を、380 V~400 Vの範囲内にある固定電圧に設定します。この選択肢で使用する範囲が原因で、部品ストレスによる顕著な効果が発生することはありません。ただし、NCL30051を使用するアプリケーションでは、出力バリエーションに基づいて $V_{bulk}$ の範囲が広がる可能性があり、最小電圧として、考えられる中で最も低い $V_{bulk}$ を出発点にすると役立ちます。考えられる中で最も低い $V_{bulk}$ は、次の式で与えられます。

$$V_{bulk-min} = V_{in-max}(rms) \times \sqrt{2} \quad (eq. 9)$$

この式を、[265,305]Vacの $V_{in-max}$ に適用すると、[375, 431] Vdcの $V_{bulk-min}$ が得られます。ある程度のマージンを加えると、選択する値はそれぞれ、380 Vおよび435 Vになります。この考え方は、PFC出力の中に存在するリップルを観測しても、Equation 9で与えられる最小バルク電圧の選択肢に何も影響を及ぼさないことに関連しています。整流されたライン電圧のピークにおける瞬時リップル値は、次に図示するように0であることが原因です。瞬時リップルの谷は、ライン電圧が0を交差してから45°後の角度で発生し、したがって、入力と出力の間でのブーストの関係は、Equation 9で与えられる $V_{bulk}$ の選択肢に対して維持されます。

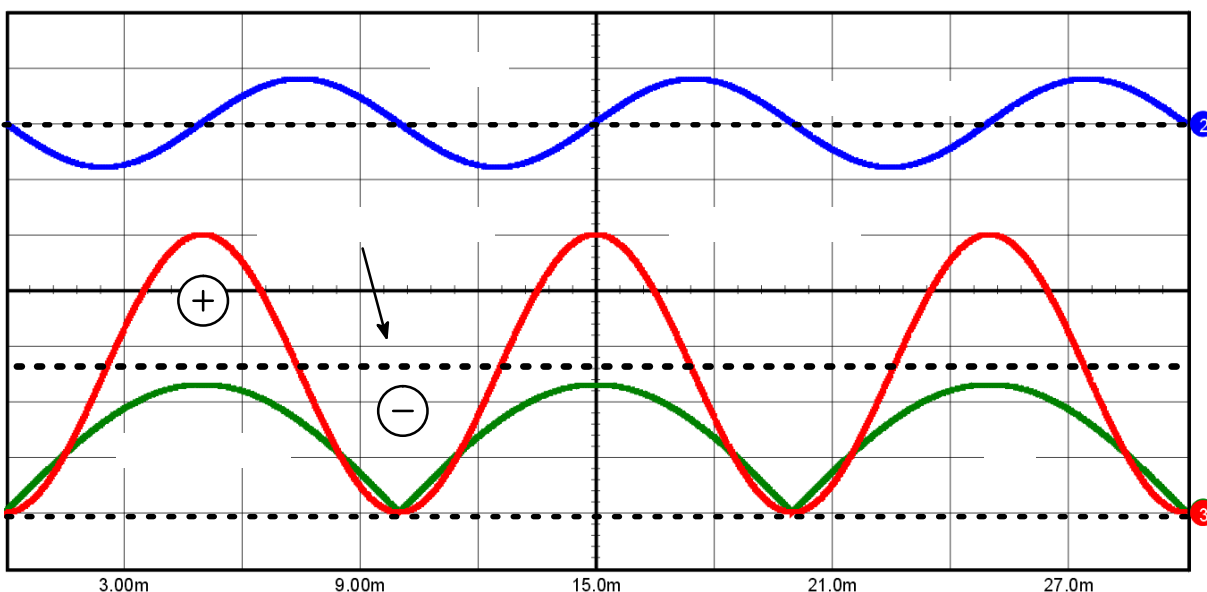


Figure 5. Relationship Between PFC Output Ripple and Input Voltage

ステップ5：必要なPFCの出力電圧範囲の決定

次のステップは、出力電圧範囲の要件を満たすために、必要なPFC出力電圧の範囲を確認することです。LED電源(タイプ2アプリケーション)では、フロントエンドからはPFC出力電圧に関して大きな変動は観測されません。安定化は、バックエンドのDC-DCステージで扱うからです。この例では、PFC出力電圧はEquation 9で選択した値に対して、比較的一定に近い値を保ちます。HBRステージの損失と負

荷の変動に基づいて、設計で対処する必要のある、 $V_{bulk}$ のある程度の変動が存在します。その結果、設計マージンを含めて、 $V_{bulk-min}$ より約15%高くなるように、 $V_{bulk-max}$ の値を選択する必要があります。

$$V_{bulk-max} = V_{bulk-min} \times 1.15 \quad (eq. 10)$$

前のステップで説明した2つの電圧範囲に対応する $V_{bulk-max}$ の計算値は、[437, 500] Vdcです。

$V_{\text{bulk-max}}$ の値は、回路のPFCセクションにあるすべての主要部品に対するストレス・レベルを決定します。500 V (305 Vacの $V_{\text{in-max}}$ に対応)の場合、600 V定格のデバイス(FETとブースト・ダイオード)は、15%を上回るマージンで使用でき、このレベルのディレーティングはこのようなアプリケーションで通常受け入れ可能です。ただし、バルク・コンデンサの定格を考慮する必要があります。これらのアプリケーションで最も効率的なソリューションは、より低い定格(300/400 V)のコンデンサを直列に組み合わせることです。最大265 Vのアプリケーションでは、単一の450 V定格コンデンサを使用すると、マージンを確保して受け入れ可能です。NCL30051は、この電圧レベルを扱えるように設計されています。

#### ステップ6：バルク・コンデンサの設計

バルク・コンデンサの設計は、 $V_{\text{bulk-max}}$ の選択肢に従います。当然のこととして、バルク・コンデンサの電圧定格は、 $V_{\text{bulk-max}}$ と、次の式で与えられるピーク・ツー・ピーク・リップル電圧の半分を足した値を上回っている必要があります。

$$V_{\text{ripple}(p-p)} = \frac{P_o}{(2 \cdot \pi \cdot f) \times V_{\text{bulk-max}} \times C_{\text{bulk}}} \quad (\text{eq. 11})$$

経験則では、出力電力1 Wにつき、約1  $\mu\text{F}$ の出力コンデンサを使用します。この経験則を適用し、このアプリケーションで47  $\mu\text{F}$ のコンデンサを選択すると、[437, 500] Vの $V_{\text{bulk-max}}$ に対応するピーク・ツー・ピークのリップルとして[7.8, 8.8] Vが得られます。このリップルはHBRコンバータによって減衰し、その結果、フロントエンドのLED電源の出力における、対応するリップルが得られます。HBRの設計が終わった後、バルク・コンデンサの設計を変更し、出力側での必須のリップル仕様を満たす必要があります。バルク・コンデンサのrms電流は[1]に記載されており、選択したコンデンサが温度上昇なしでこの電流を処理できるように計算する必要があります。前のステップで説明したように、 $V_{\text{bulk-max}}$ の値が高い場合は、電圧定格がより低い2個のコンデンサ(100  $\mu\text{F}$ , 300 V)を2個直列接続することが望ましく、その場合の等価値として47  $\mu\text{F}$ が与えられます。

#### ステップ7：PFCダイオードの設計

このアプローチでは、PFCダイオードの設計に対して厳しい制限は課されません。ダイオードは電流0の時点でオフになり、顕著な逆回復現象に直面しないからです。提示した設計では、十分な設計マージンを持って、600 Vの超高速ダイオードを選択できます。必要な電流定格は次の式で与えられます。

$$I_{d(\text{avg})} = P_o / V_{\text{bulk-min}} \quad (\text{eq. 12})$$

効率を改善するために、低い $V_f$ が必要であり、わずかに電流定格の高いデバイス(提示しているアプリケーションの場合は、例えば3 Aのデバイス、MURS360)を選択することで達成できます。

#### ステップ8：PFC FETの設計

PFC FETの設計も、CrM PFCの設計で使用した標準的な手順に従います。ここでも、提示した例に関

する電圧定格に対応して、600/650 VのFETを選択し、十分なディレーティングを確保することができます。

#### ステップ9：PFCインダクタの設計

PFCインダクタの設計も、CrM PFCに関するアプリケーションの説明[2]で使用した設計手順に従います。ゼロクロス検出(Zero Crossing Detection, ZCD)を行うために、PFCインダクタで追加の巻線が必要です。

#### ステップ10：PFC回路素子の設計

直前の3つの設計ステップと同様、このステップも従来型のCrMコントローラの設計に従います。NCL30051のPFCセクションはNCP1608に似ているので、電流センス、フィードバック、ZCD、オン時間制御などに使用する素子の選択は、NCP1608アプリケーション・ノート[2]の設計手順に従います。NCP1608用の設計ツール[3]は、このアプリケーションで使用する素子の適切な値を選択するための優れた出発点になります。

#### ステップ11：HBRコンバータの降圧比の計算

HBRコンバータの降圧比は、次の式で決定されます。

$$\text{Ratio}_{\text{HBR}} = \frac{V_{\text{bulk-min}} \times \text{Eff}_{\text{conv}}}{V_{\text{dc-bus}}} \quad (\text{eq. 13})$$

ここで、 $\text{Eff}_{\text{conv}}$ はHBRコンバータの変換効率であり、通常は>0.95です。これは、スイッチングの遷移と他の寄生要因によるデューティ・サイクルの損失を説明します。提示している例では、 $V_{\text{bulk-min}}$ が[380, 435]の場合、HBR比は[7.22, 8.26]になります。安定化ループにより、実際の比または想定される変換効率が最適ではない場合、 $V_{\text{dc-bus}}$ を維持するように $V_{\text{bulk}}$ が上または下に調整されます。

$V_{\text{dc-bus}}$ の出力リップルは、(Equation 10で与えられる)バルク電圧リップルをHBR比で割った値に等しくなります。タイプ2のLED電源アプリケーションでは、2次側のDC-DC LEDドライバにとって必要なヘッドルームを提供する上で、最小電圧が十分な値である限り、このリップルはそれほど重要ではありません。

#### ステップ12：HBRトランスの設計

ハーフブリッジ共振コンバータのトランス設計は、前のステップで計算した降圧比に基づいて実行します。トランスの巻線比は、(ハーフブリッジ・コンバータは半サイクルごとに入力電圧を半分に降圧するので)HBR比を2で割ることで導出されます。したがって、2つの例では、トランスの巻線比は[3.61, 4.13]になります。実際のトランス設計は通常、反復プロセスであり、鉄心飽和を防止するために、特定の鉄心に対して1次側と2次側に必要な巻線数を選択します。その後、電流レベルに基づいて必要な巻線サイズを決定し、使用可能な巻線範囲にそれらの巻線が収まることを確認します。

HBRトランスの場合、磁化インダクタンス( $L_m$ )およびリーク・インダクタンス( $L_{lk}$ )は、(共振とゼロ電

圧スイッチングを実現する)電流動作にとって重大な役割を演じる、非常に重要なパラメータです。ただし、従来型のアプローチは、通常の巻線手法で達成できるすべてのリーク・インダクタンスを考慮し、目的の性能を達成できるように共振タンク(つまり、共振コンデンサ)の残りの部分を実設計します。磁化インダクタンスを減少させるために、鉄心の間隔を変更するオプションがあり、実験で調整することができます。このアプローチはトランスの複雑さを抑えることができ、NCL30051のアプリケーションでは非常に適切に機能します。HBRステージの周波数変調が存在しないからです。

#### ステップ13: HBR共振回路の動作

共振周波数で動作するLLC共振コンバータには、最小のEMI、および最高の効率という利点があります[4]。このモードで動作するために、直列の共振タンクの共振周波数に合わせてスイッチング周波数を固定する必要があります。この周波数は、次の式で与えられます。

$$f_s = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{lk} \cdot C_r}} \quad (\text{eq. 14})$$

この式は、リーク・インダクタンスの値が十分小さく、外付けの共振インダクタを必要としないことを想定しています。

共振タンクは、真の共振動作を達成できるように、NCL30051クロックによって設定された周波数で動作する必要があります。NCL30051が規定するクロック周波数範囲は、約30 kHz~150 kHz(対応するハーフブリッジのクロック周波数範囲は15 kHz~75 kHz)であり、単一のコンデンサを使用して設定できます。例えば、35 kHzのハーフブリッジ周波数を選択します。この値は、非常に大きい共振素子(LまたはC)に対する要求(周波数が非常に低い場合)と、生じる可能性が高い、大きいスイッチング損失と鉄心損失に対する要求(周波数が非常に高い場合)の間にある、適切な妥協点を示します。

$C_r$ の値は、 $f_{sw}$ と $L_{lk}$ が決まった後、上記の式から計算できます。この例では、 $L_{lk}$ は100  $\mu\text{H}$ であり、 $C_r$ の計算値は0.2  $\mu\text{F}$ になり、これは受け入れ可能な実際の値です。

#### ステップ14: HBRのFETの選択

HBRステージのFETの選択は明快です。FETの電圧定格が $V_{\text{bulk-max}}$ に等しいことです。一般的に入手可能な600/650 VのFETを選択することで、適切なダイレーティングを達成できます。次の検討事項は、これらのFETの $R_{\text{ds}}$ /電流定格です。HBRトポロジでは、ターンオン・スイッチング損失が存在しないので、FETの出力容量( $C_{\text{oss}}$ )がFETの選択を妨げることはありません。したがって、この点では、 $R_{\text{ds-on}}$ の小さいデバイスが優先されます。ただし、ターンオフ損失を制限するために、このトポロジでは高速なターンオフ時間が必要です。NCL30051のハーフブリッジ・ドライバの駆動能力(100 mAピーク)を考慮してFETを選択する必要があります。データ・シートで説明しているように、駆動能力を強化する必要

がある場合は、単純なディスクリット・ゲート・ドライバ回路を設計に組み込むことができます。

#### ステップ15: HBRの整流器の選択

HBRトポロジ内の出力整流器は、センター・タップ型の半波整流モードで動作し、出力インダクタが存在せず、各デバイスは出力電圧が2回にわたって自らのピーク定格に達するのを観測します。この例では、150 V定格のショットキ整流器が最善のオプションを提供します。これらの整流器は $V_f$ が低く、逆回復現象が発生しないからです。これらのデバイスの電流定格は、トポロジの共振という性質によって与えられる十分なマージンも含め、 $I_{\text{out}}$ を上回る必要があります。5 Aまたは10 A定格のデバイスが、このアプリケーションに非常に適しています。

#### ステップ16: HBR出力コンデンサの選択

HBR回路の出力コンデンサは、大きなピーク電流とリップル電流(おおよそ、同等のフォワード・コンバータの振幅を上回る大きさ)に直面します。中間インダクタの効果なしで、このコンデンサはトランス内の共振電流をフィルタする必要があるからです。その結果、適切な電圧定格を満たし、ESRが非常に小さく、リップル電流定格が大きいコンデンサを選択することが重要です。コンデンサにかかる実際の電圧リップルはそれほど重要ではありませんが、コンデンサの選択が不適切な場合、大きいリップル電流は損失、自己発熱、および寿命の短縮につながります。

#### ステップ17: CV用のフィードバック・ループの設計

LED電源のフィードバック・ループは、電圧フィードバックのみに基づいています。これは、フィードバック分割器TL431とRC補償ネットワークを含む簡潔な素子を使用して、簡単に実装できます。補償された信号(誤差信号)は通常、オプトカップラを使用して1次側に伝達されます。

#### ステップ18: 2次側の制御信号とPFCフィードバック信号の合成

NCL30051の独自の制御方法により、誤差信号をPFCループに供給することで出力電圧を制御でき、それに応じてバルク電圧が調整されます。1次側では、この誤差信号は、逆OR接続されたダイオードを通じてNCL30051のPcontrolピンに供給されます。Pcontrolピンにも、PFCエラー・アンプによって生成されるデフォルトの誤差信号があります。これら2つの信号のうち小さい方が支配的になり、ここまでのセクションで説明したPFCブロックの固定オン時間を設定できるようになります。意図されている実装では、NCL30051のPFCエラー・アンプは出力電圧の最大値を設定すること、また、出力条件に基づいて、2次側のフィードバックから出力電圧の最大値を低く制御できることを目的として構成する必要があります。

上記のステップを体系的な方法で適用すると、設計者はNCL30051を使用して、タイプ2のLEDドライバで使用するフロントエンド電源を容易に設計でき



ます。高いレベルの集積と革新的なトポロジにより、このアプリケーションにとって非常に小規模で非常に効率の高いソリューションを実現できます。ただし、設計を成功させ、最適化を遂行するには、特定の設計に合わせて、アプリケーション固有のトレードオフを見つけ出す必要があります。この点に関し、上記のステップは設計のガイダンスまたは枠組みを提供するにすぎません。

トレードオフと設計の選択肢は、タイプ1のLEDドライバ・アプリケーションでNCL30051を使用する場合に、より決定的な役割を果たします。

#### NCL30051を使用したタイプ1のLEDドライバの設計手順

タイプ1のLEDドライバは、NCL30051の設計アプローチで取り組む必要のある2つの付加的な課題を投げかけます。

1. LEDの順方向電圧の変動に起因する出力電圧の変動は、第2ステージのDC-DCコンバータによってバッファされることはなく、AC-DC LEDドライバによって直接観測されます。その結果、より広い電圧範囲に対応する必要が生じ、 $V_{o-ratio}$ がさらに高くなります。
2. タイプ2のフロントエンドと同様、出力制御は電圧制御ではなく、LED負荷の要求する、複合的な定電流定電圧(Constant Current/Constant Voltage、CCCV)制御になります。

以下の設計手順は、タイプ1のドライバに適用されます。[簡単にするために、タイプ2のアプローチで紹介したすべてのステップを繰り返し、2つの手順の間の共通性を明示します。]

ステップ1： 負荷の要件の識別 ・ [タイプ2と同じ]

最初のステップは、負荷の特性を理解することです。次の作業が該当します。

- 使用するLEDの識別
- LEDを駆動する電流
- 必須のルーメン出力を達成するために採用する直列-並列LEDアレイのタイプ

上記の情報に基づいて、負荷の電圧および電流特性をより高い精度で特性化し、ドライバの設計を進めることができます。

以下に1つの例を示します（設計ステップを示すために、この設計手順全体でこの例を使用します）。

- 使用するLED： OSRAM Golden DRAGON Plus LW W5AM（白色LED）
- LEDごとの駆動電流： 350 mA[注：これらのLEDは、100 mA~1 Aの範囲にあるどの電流値でも駆動できますが、規定の動作ポイントは350 mAです。]
- LEDストリング：このアプリケーションでは、(m=)3ストリングのLEDを並列に配置し、各ストリングに(n=)12個のLEDを直列に配置したアレイを選択しました。

結果として、LEDドライバの合計出力電流( $I_{out}$ )は、1.05 A ( $3 \times 0.35$  A)になります。

$$I_{out} = m \times I_{LED} \quad (\text{eq. 15})$$

ステップ2： ドライバの出力電圧範囲[タイプ2に比べて短縮]

LED、それらの駆動電流、ストリングの配置を選択した後、次のステップはドライバの出力電圧範囲を計算することです。LEDの仕様に基づき、選択した駆動電流に対応する、選択したLEDの値[ $V_{Fmin}$ 、 $V_{Fnom}$ 、および $V_{Fmax}$ ]を決定します。提示した例では、駆動電流が350 mAの場合、これらの値は[2.7、3.2、および3.7] Vです。したがって、 $V_{string}$  [min、nominal、およびmax]の値は、 $[n \times V_{Fmin}$ 、 $n \times V_{Fnom}$ 、および $n \times V_{Fmax}]$ 、つまり[32.4、38.4、および44.4] Vになります。その結果、ドライバの最大電圧と最小電圧は、44.4 Vおよび32.4 Vになります。これらの値は、350 mAという静的なLED駆動電流に基づくものです。アナログ調光を使用する場合は、より広い範囲のVF値を適用できますが、その場合はドライバの出力範囲が広がります。LEDの電流が350 mAから50 mAに減少すると(10:1の範囲を下回る)、Vfは約10~15%低下します。さらにVFの温度依存もあり、温度が25°Cから100°Cに上昇すると、Vfの値は約0.25 V低下します。これらすべての要因に基づき、上記の計算値に比べて、 $V_{out}$ の範囲をわずかに広げる必要があります。この例では、 $V_{out}$ の範囲を( $V_{o-min}$ ) 31.4~( $V_{o-max}$ ) 44.4 Vに変更します。 $V_{o-ratio}$ は、計算により、 $(44.4/31.4 = 1.41)$ になります。

$$V_{string-max} = n \times V_{Fmax} \quad (\text{eq. 16})$$

$$V_{string-min} = n \times V_{Fmin} \quad (\text{eq. 17})$$

$$V_{o-max} = V_{string-max} \quad (\text{eq. 18})$$

$$V_{o-min} = V_{string-min} - V_{margin} \quad (\text{eq. 19})$$

$$V_{o-ratio} = \frac{V_{o-max}}{V_{o-min}} \quad (\text{eq. 20})$$

ステップ3： LEDドライバの電力定格[タイプ2に類似]

次のステップは、 $V_{o-max}$ および $I_{out}$ の計算値に基づき、ドライバの電力定格を計算することです。

$$P_o = I_{out} \times V_{o-max} \quad (\text{eq. 21})$$

この例では、電力定格は $44.4 \times 1.05 = 46.6$  Wであり、タイプ2の回路で計算した値より小さくなっています。電力損失と設計マージンを考慮に入れると、フロントエンド(入力ブリッジとPFC回路)は、多少大きな電力、この例では50~55 Wとして設計する必要があります。

ステップ4： 入力電圧範囲とPFCの出力電圧(最小)の選択[タイプ2と同じ]

次のステップは、上記の情報に基づいて入力電圧範囲を識別し、PFC出力電圧の計画を立てることで、通常、LEDドライバは次の4つの入力電圧条件のいずれかで動作するように設計します。

1. 単一(低)電圧範囲(85~135 Vac)
  - ・この値は、北米や日本など単一の地理的範囲を持つ市場に適用できます。
2. 単一(高)電圧範囲(170~265 Vac)
  - ・この値は、220/230 Vacのラインを使用する、欧州、中国、およびその他の地域に適用できます。
3. 汎用入力範囲(85~265 Vac)
  - ・この範囲は、世界中のあらゆる地域に合わせて設計を標準化する目的で使用します。
4. 2つの電圧範囲(115 Vacの住宅用と、277 Vacの商業/産業用照明アプリケーション)
  - ・範囲スイッチなしの単一ドライバに対して、結果として生じる範囲は、公差を要因として考慮すると、90~305 Vacになります。この範囲は、米国で使用される、より高い商業用電圧範囲も網羅します。

この単一電圧範囲(上記の1または2)により、ドライバの実装を容易にできます。低い電圧範囲を使用すると、ドライバのすべてのステージで必要とされる電圧が低下し、高い電圧範囲を使用すると、処理しようとする電流のレベルが低下します。この例では、単一範囲の低電圧主電源(85~135 Vac)を使用し、設計手順を示します。

最大入力AC電圧は、このアプリケーションのPFC出力電圧の最小値( $V_{bulk}$ )を決定するのに役立ちます。ただし、NCL30051を使用するアプリケーションでは、出力バリエーションに基づいて $V_{bulk}$ の範囲が広がる可能性があり、最小電圧として、考えられる中で最も低い $V_{bulk}$ を出発点にすると役立ちます。考えられる中で最も低い $V_{bulk}$ は、次の式で与えられます。

$$V_{bulk-min} = V_{in-max(rms)} \times \sqrt{2} \quad (\text{eq. 22})$$

この式を、135 Vacの $V_{in-max}$ に適用すると、154 Vdcの $V_{bulk-min}$ が得られます。ある程度のマージンを加えると、選択する値は160 Vになります。

ステップ5：必要なPFCの出力電圧範囲の決定[タイプ2に比べてより大きな課題]

次のステップは、出力電圧範囲の要件を満たすために、必要なPFC出力電圧の範囲を確認することです。ハーフブリッジ共振コンバータは固定電圧比コンバータとして動作するので、最大PFC電圧は単純に、最小電圧と出力電圧比をかけることで決定されます。

$$V_{bulk-max} = V_{bulk-min} \times V_{o-ratio} \times 1.10 \quad (\text{eq. 23})$$

$V_{bulk-max}$ の計算値は、248 Vdcであり、簡単にするために丸めて250 Vにします。

$V_{bulk-max}$ の値は、回路のPFCセクションにあるすべての主要部品に対するストレス・レベルを決定し

ます。250 V (135 Vacの $V_{in-max}$ に対応)の場合、300 Vまたはそれを上回る定格のデバイス(FETとブースト・ダイオード)は、約16.7%のマージンで使用できます。可用性と供給電力に対する柔軟性を高める目的で、これより高い電圧のFETを選択することもできます。250 Vを上回る定格で、適切なディレーティングに対応できるより一般的なコンデンサは、350 V定格です。上記の計算は、LEDのVF定格電流のみを対象にしていることに注意してください。アナログ調光を使用する場合は、範囲はより広くなり、その結果、 $V_{bulk-max}$ の値がさらに高くなります。

ステップ6：バルク・コンデンサの設計[タイプ2に類似]

バルク・コンデンサの設計は、 $V_{bulk-max}$ の選択肢に従います。当然のこととして、バルク・コンデンサの電圧定格は、 $V_{bulk-max}$ と、次の式で与えられるピーク・ツー・ピーク・リップル電圧の半分を足した値を上回っている必要があります。

$$V_{ripple(p-p)} = \frac{P_o}{(2 \cdot \pi \cdot f) \times V_{bulk-max} \times C_{bulk}} \quad (\text{eq. 24})$$

経験則では、出力電力1 Wにつき、約1  $\mu\text{F}$ の出力コンデンサを使用します。この経験則を適用し、このアプリケーションで47  $\mu\text{F}$ のコンデンサを選択すると、257 Vの $V_{bulk-max}$ に対応するピーク・ツー・ピークのリップルとして12.4 Vが得られます。このリップルはHBRコンバータによって減衰し、その結果、LEDドライバの出力における、対応するリップルが得られます。HBRの設計が終わった後、バルク・コンデンサの設計を変更し、出力側での必須のリップル仕様を満たす必要があります。バルク・コンデンサのrms電流は[1]に記載されており、選択したコンデンサが温度上昇なしでこの電流を処理できるように計算する必要があります。

ステップ7：PFCダイオードの設計[タイプ2に類似]

このアプローチでは、PFCダイオードの設計に対して厳しい制限は課されません。ダイオードは電流0の時点でオフになり、顕著な逆回復現象に直面しないからです。提示した設計では、約15%の設計マージンを持って、300 Vまたはそれを上回る超高速ダイオードを選択できます。必要な電流定格は次の式で与えられます。

$$I_{d(avg)} = P_o / V_{bulk-min} \quad (\text{eq. 25})$$

効率を改善するために、低い $V_f$ が必要であり、わずかに電流定格の高いデバイス(提示しているアプリケーションの場合は、例えば3Aのデバイス、MURS340)を選択することで達成できます。

ステップ8：PFC FETの設計[タイプ2に類似]

PFC FETの設計も、CrM PFCの設計で使用した標準的な手順に従います。ここでも、提示した例に関する電圧定格に対応して、300 Vまたはそれを上回るFETを選択し、十分なディレーティングを確保することができます。

### ステップ9：PFCインダクタの設計[タイプ2に類似]

PFCインダクタの設計も、CrM PFCに関するアプリケーションの説明[2]で使用した設計手順に従います。ゼロクロス検出(Zero Crossing Detection, ZCD)を行うために、PFCインダクタで追加の巻線が必要です。 $V_{\text{bulk}}$ の値が大きくなると、同じ最小スイッチング周波数に対して、マージン(約10%)を見込んだ、より大きなインダクタンスの値が必要になります。

### ステップ10：PFC回路素子の設計[タイプ2に類似]

直前の3つの設計ステップと同様、このステップも従来型のCrMコントローラの設計に従います。NCL30051のPFCセクションはNCP1608に似ているので、電流センス、フィードバック、ZCD、オン時間制御などに使用する素子の選択は、NCP1608アプリケーション・ノート[2]の設計手順に従います。NCP1608用の設計ツール[3]は、このアプリケーションで使用する素子の適切な値を選択するための優れた出発点になります。

### ステップ11：HBRコンバータの降圧比の計算[タイプ2とは異なる]

HBRコンバータの降圧比は、次の式で決定されず。

$$\text{Ratio}_{\text{HBR}} = \frac{V_{\text{bulk-min}} \times \text{Eff}_{\text{conv}}}{V_{\text{o-min}}} \quad (\text{eq. 26})$$

ここで、 $\text{Eff}_{\text{conv}}$ はHBRコンバータの変換効率であり、通常は $>0.95$ です。これは、スイッチングの遷移と他の寄生要因によるデューティ・サイクルの損失を説明します。提示している例では、 $V_{\text{bulk-min}}$ が160 Vの場合、HBR比は4.8になります。安定化ループにより、実際の比または想定される変換効率が最適ではない場合、 $V_{\text{o}}$ または $I_{\text{o}}$ を維持するように $V_{\text{bulk}}$ が上または下に調整されます。

$V_{\text{o}}$ の出力リップルは、(Equation 10で与えられる)バルク電圧リップルをHBR比で割った値に等しくなります。LEDのアプリケーションでは、このリップルはそれほど重要ではない可能性もあります。

### ステップ12：HBRトランスの設計[タイプ2に類似]

ハーフブリッジ共振コンバータのトランス設計は、前のステップで計算した降圧比に基づいて実行します。トランスの巻線比は、(ハーフブリッジ・コンバータは半サイクルごとに入力電圧を半分に降圧するので)HBR比を2で割ることで導出されます。したがって、この例では、計算によるトランスの巻線比は2.4になります。実際のトランス設計は通常、反復プロセスであり、鉄心飽和を防止するために、特定の鉄心に対して1次側と2次側に必要な巻線数を選択します。その後、電流レベルに基づいて必要な巻線サイズを決定し、使用可能な巻線範囲にこれらの巻線が収まることを確認します。

HBRトランスの場合、磁化インダクタンス( $L_{\text{m}}$ )およびリーク・インダクタンス( $L_{\text{lk}}$ )は、(共振とゼロ電圧スイッチングを実現する)電流動作にとって重大な役割を演じる、非常に重要なパラメータです。ただ

し、従来型のアプローチは、通常の巻線手法で達成できるすべてのリーク・インダクタンスを考慮し、目的の性能を達成できるように共振タンク(つまり、共振コンデンサ)の残りの部分を設計します。磁化インダクタンスを減少させるために、鉄心の間隔を変更するオプションがあり、実験で調整することができます。このアプローチはトランスの複雑さを抑えることができ、NCL30051のアプリケーションでは非常に適切に機能します。HBRステージの周波数変調が存在しないからです。

### ステップ13：HBR共振回路の動作[タイプ2に類似]

共振周波数で動作するLLC共振コンバータには、最小のEMI、および最高の効率という利点があります[4]。このモードで動作するために、直列の共振タンクの共振周波数に合わせてスイッチング周波数を固定する必要があります。この周波数は、次の式で与えられます。

$$f_s = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{\text{lk}} \cdot C_r}} \quad (\text{eq. 27})$$

この式は、リーク・インダクタンスの値が十分小さく、外付けの共振インダクタを必要としないことを想定しています。

共振タンクは、真の共振動作を達成できるように、NCL30051クロックによって設定された周波数で動作する必要があります。NCL30051が規定するクロック周波数範囲は、約30 kHz~150 kHz(対応するハーフブリッジのクロック周波数範囲は15 kHz~75 kHz)であり、単一のコンデンサを使用して設定できます。例えば、35 kHzのハーフブリッジ周波数を選択します。この値は、非常に大きい共振素子(LまたはC)に対する要求(周波数が非常に低い場合)と、生じる可能性が高い、大きいスイッチング損失と鉄心損失に対する要求(周波数が非常に高い場合)の間にある、適切な妥協点を示します。

$C_r$ の値は、 $f_{\text{sw}}$ と $L_{\text{lk}}$ が決まった後、上記の式から計算できます。この例では、 $L_{\text{lk}}$ は100  $\mu\text{H}$ であり、 $C_r$ の計算値は0.2  $\mu\text{F}$ になり、これは受け入れ可能な実際の値です。

### ステップ14：HBRのFETの選択[タイプ2に類似]

HBRステージのFETの選択は明快です。FETの電圧定格が $V_{\text{bulk-max}}$ に等しいことです。一般的に入手可能な300 Vまたはそれを上回るFETを選択することで、適切なディレーティングを達成できます。次の検討事項は、これらのFETの $R_{\text{ds}}$ /電流定格です。HBRトポロジでは、ターンオン・スイッチング損失が存在しないので、FETの出力容量( $C_{\text{oss}}$ )がFETの選択を妨げることはありません。したがって、この点では、 $R_{\text{ds-on}}$ の小さいデバイスが優先されます。ただし、ターンオフ損失を制限するために、このトポロジでは高速なターンオフ時間が必要です。NCL30051のハーフブリッジ・ドライバの駆動能力(100 mAピーク)を考慮してFETを選択する必要があります。

## ステップ15：HBRの整流器の選択[タイプ2に類似]

HBRトポロジ内の出力整流器は、センター・タップ型の半波整流モードで動作し、出力インダクタが存在せず、各デバイスは出力電圧が2回にわたって自らのピーク定格に達するのを観測します。この例では、150 V定格のショットキ整流器が最善のオプションを提供します。これらの整流器は $V_f$ が低く、逆回復現象が発生しないからです。他のLEDを選択した結果、 $V_{o-max}$ がさらに抑制された場合、タイプ1の設計では整流器が100 V定格にまで低下する可能性もあります。これらのデバイスの電流定格は、トポロジの共振という性質によって与えられる十分なマージンも含め、 $I_{out}$ を上回る必要があります。5 Aまたは10 A定格のデバイスが、このアプリケーションに非常に適しています。

## ステップ16：HBR出力コンデンサの選択[タイプ2に類似]

HBR回路の出力コンデンサを、大きなピーク電流とリップル電流(おおよそ、同等のフォワード・コンバータの振幅を上回る大きさ)が通過します。中間インダクタの効果なしで、このコンデンサはトランス内の共振電流をフィルタする必要があるからです。その結果、適切な電圧定格を満たし、ESRが非常に小さく、リップル電流定格が大きいコンデンサを選択することが重要です。コンデンサにかかる実際の電圧リップルはそれほど重要ではありませんが、コンデンサの選択が不適切な場合、大きいリップル電流は損失、自己発熱、および寿命の短縮につながります。

## ステップ17：CCCV用のフィードバック・ループの設計[タイプ2に比べてより大きな課題]

LED制御用のフィードバック回路は、2個の並列ループで形成されています(2次側のオペアンプまたは専用ICを使用して実装します)。1つのループは電流制御ループであり、LED電流を規定の値に安定化します。LEDは電流制御負荷なので、これは通常の状態では支配的なループです。ただし、付加的な電圧ループは、LEDオープン・フォールトが発生した、またはPWM調光が適用される条件下で、出力電圧の抑制に役立ちます。2個の並列ループは、2個の出力のうち低い方が優先されるように構成されているので、CC動作とCV動作の間で円滑な遷移が実行されます。補償された信号(誤差信号)は通常、オプトカップラを使用して1次側に伝達されます。

## ステップ18：2次側の制御信号とPFCフィードバック信号の合成[タイプ2に類似]

NCL30051の独自の制御方法により、誤差信号をPFCループに供給することで出力電圧/電流を制御でき、それに応じてバルク電圧が調整されます。1次側では、この誤差信号は、逆OR接続されたダイオードを通じてNCL30051のPcontrolピンに供給されます。Pcontrolピンにも、PFCエラー・アンプによって生成されるデフォルトの誤差信号があります。これら2つの信号のうち小さい方が支配的になり、ここまでのセクションで説明したPFCブロックの固定オ

ン時間を設定できるようになります。意図されている実装では、NCL30051のPFCエラー・アンプは出力電圧の最大値を設定すること、また、出力条件に基づいて、2次側のフィードバックから出力電圧の最大値を低く制御できることを目的として構成する必要があります。

## ステップ19：PWMの調光[タイプ1のみの新規]

PWM調光を適用する必要がある状況では、追加の回路が必要です。通常、PWM調光信号は、外部から2次側CCCV制御ブロックに供給されます。PWM信号はバッファされ、1次側のハーフブリッジをターンオンおよびターンオフさせる目的で使用されます。PWM調光を実行する場合は、正しくないフィードバック信号を1次側に供給することを避けるために、電流センス回路で追加の平均化回路(サンプル&ホールド)が必要になります。この回路をデモ・ボード・マニュアルに示します。

PWM調光に関する1つの付加的な検討事項は、PWMがオフ時間のうちのHBRコンバータのステータスです。HBRコンバータは固定比コンバータとして設計され、周波数変調が存在しないので、PWMがオフ時間のうちの共振タンク内でかなり大きなエネルギーを継続的に循環させ、したがってかなり大きな無負荷時損失が発生し、平均効率に影響を及ぼすこととなります。NCL30051はPWMがオフ時間のうちの共振コントローラを遮断する手段を提供することで、この問題に取り組みました。オプトアイソレータと極性反転回路を通じて、(反転された)PWM信号をNCL30051のOSCピンに供給すると、PWMのオフ時間のうちの発振器を停止することができます。PWMのオフ時間が過度に長い場合を除き、PWM信号がオン・モードになった時点で、LLC共振は即座に再開されます。このモードにより、循環損失を低く抑え、効率の改善に役立てることができます。

## 要約

ここまでのセクションで、AC入力LEDドライバ・アプリケーションでNCL30051を使用するために、ステップごとの詳細な設計手順を説明しました。2つの主要なアーキテクチャ(タイプ1とタイプ2)の両方を、必要とされる詳細さで説明しました。タイプ2アーキテクチャは比較的簡潔なので、最初に扱いました。ただし、タイプ1はより高度に組織化された、魅力的なアプローチです。設計手順と例で示したように、タイプ1アプリケーションの多くの状況で、NCL30051は非常にコンパクトで実用性の高いソリューションを提供します。NCL30051のアーキテクチャは、設計手順で強調したように、過酷な条件下でも、タイプ1のアプローチに対していくつかの制約を課しません。これらの制約について理解し、設計の適切なトレードオフを適用すると、NCL30051を使用した最適なLEDドライバ設計を導くことができます。その結果、高い力率、高い信頼性、高い効率、低THD、および低コストを達成できます。

## 参考文献

1. [AND8123/D](#)
2. [AND8396/D](#)
3. NCP1608 Design Worksheet,  
<http://www.onsemi.com/PowerSolutions/supportDoc.do?type=tools&rpn=NCP1608>
4. [AND8311/D](#)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。[www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf)。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

## PUBLICATION ORDERING INFORMATION

### LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor  
P.O. Box 5163, Denver, Colorado 80217 USA  
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada  
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada  
Email: [orderlit@onsemi.com](mailto:orderlit@onsemi.com)

N. American Technical Support: 800-282-9855 Toll Free  
USA/Canada  
Europe, Middle East and Africa Technical Support:  
Phone: 421 33 790 2910  
Japan Customer Focus Center  
Phone: 81-3-5817-1050

ON Semiconductor Website: [www.onsemi.com](http://www.onsemi.com)

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative