



## データ・アイ・ダイアグラム手法による高速デジタル信号解析の概要

### はじめに

データ・アイ・ダイアグラムは、高速デジタル信号を表現および解析するための手法です。アイ・ダイアグラムを使用すると、信号の電氣的品質に関する重要なパラメータを短時間で視覚化し、決定することができます。データ・アイ・ダイアグラムは、個別の各ビットに対応する波形の複数の部分を1つのグラフに重ね合わせ、信号の振幅を縦軸、時間を横軸で表現することにより、デジタル波形から構築

したものです。波形の多くのサンプルに対してこの構築を繰り返すと、結果として得られたグラフは信号の平均的な統計を表すものとなり、目(アイ)に似た形状になります。アイの開口部は1ビットの周期に対応し、通常はアイ・ダイアグラムの単位間隔(UI)と呼ばれます。峻な立ち上がり時間と立ち下がり時間、および一定の振幅を持つ理想的なデジタル波形は、次のFigure 1に示すようなアイ・ダイアグラムを持ちます。

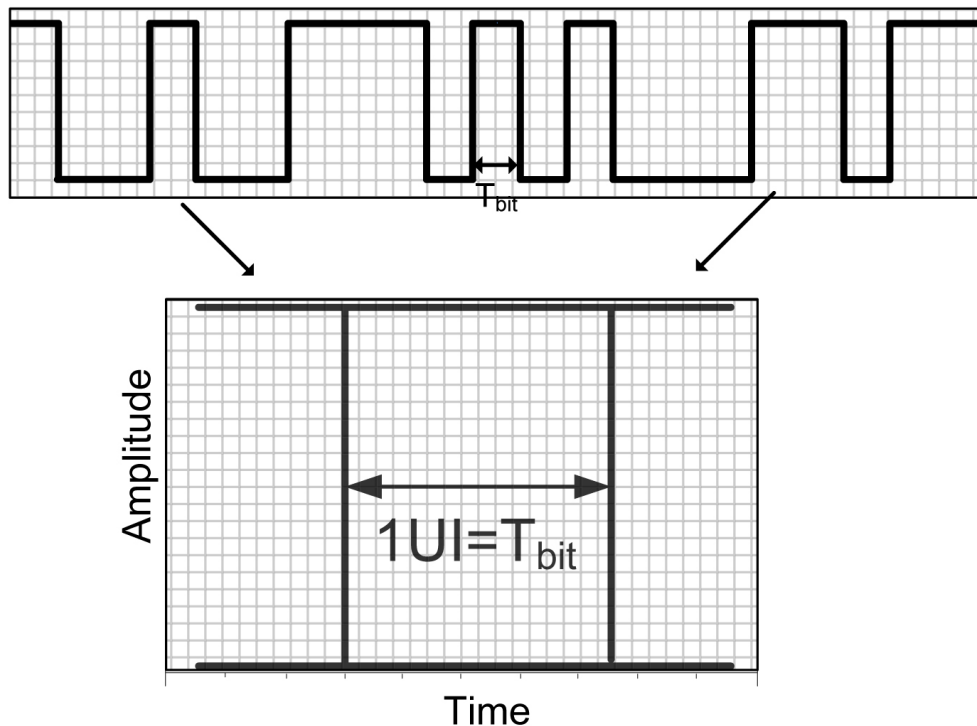


Figure 1. Ideal High Speed Digital Signal with Eye Diagram

明らかに、この理想的なアイ・ダイアグラムは時間領域の波形を表示するのみで、それ以外の情報をほとんど提供していません。一方、現実の高速デジタル信号は減衰、雑音、クロストークなどを受け、

大きく劣化します。代表的な高速デジタル信号に対応するデータ・アイ・ダイアグラムを次のFigure 2に示します。このダイアグラムが、どのような点でアイの形状によく似ているかに注目してください。

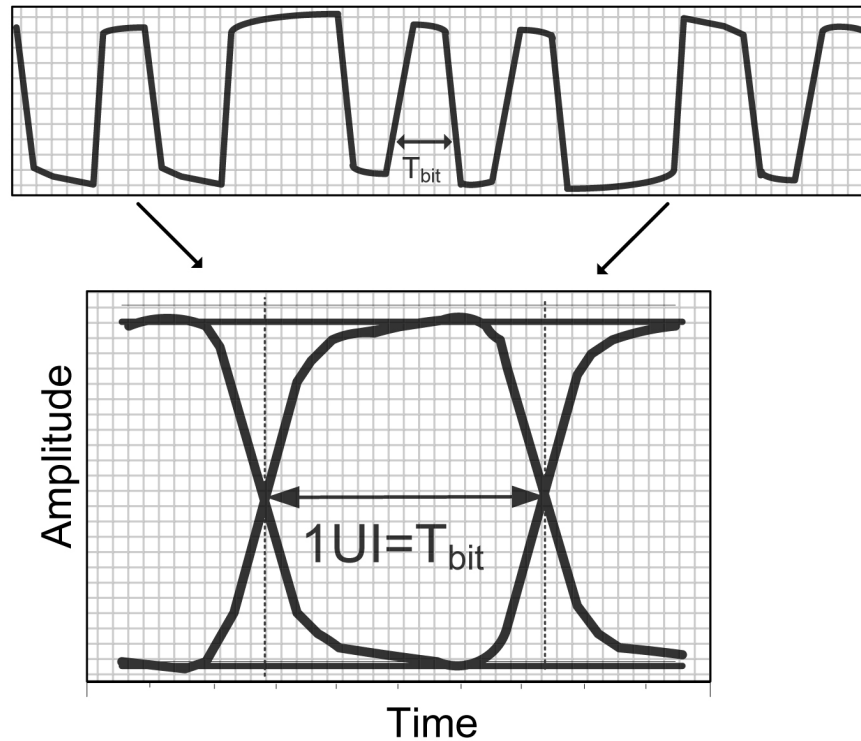


Figure 2. Typical High Speed Digital Signal with Eye Diagram

### データ・アイ・ダイアグラムの基礎

#### 高速デジタル・シグナリング

デジタル・シグナリングとは、ケーブルを使用した接続を経由して、ベースバンド・データを送信することを意味します。このデータは通常、意図されたインタフェースに対応する規格として制定された通信プロトコルに従って変調またはコード化されます。規格に対して選定されているベースバンド・コード化の種類(一般にライン・コード化と呼ぶ)は、データおよび転送メディアに関して所定の電気的特性が満たされているときに、最適化された最善の性能を達成します。USB 1.1/2.0などの従来の高速デジタル規格は、データ・コード化としてノンリターン・ゼロ(NRZ)を使用し、“High”(正)のパルスが論理“1”を表し、“Low”(負)のパルスが論理“0”を表します。“1”と“0”の数が等しくなるようにデータ形式を制御する(すなわち、ビット・スタッフィングなど)ことで、NRZ波形はDCの均衡を維持し、信号内でのDC成分を抑制します。これにより、信号を容量結合(すなわち、AC結合)することができ、また複数の同相電圧、つまりDC電圧を、同一ケーブル上で信号に重ね合わせるすることができます。

リターン・ゼロ(RZ)シグナリングを採用したベースバンド・コード化は、通常は高速デジタル・インタフェースでは使用されません。これはDC不均衡という固有の特性があり、大きなDC成分を追加するため、過剰な帯域幅要件が課されるためです。

DC成分および帯域幅の制御に加えて、データ・フォーマティングで高速信号を対象とするクロック・

リカバリも可能になります。受信側で信頼性の高いクロック・リカバリを実現するために、連続する“1”または“0”は妥当な数に制限する必要があります。これは受信シーケンスでの遷移を観測することによって波形クロックを復元するからです。波形内で“1”および“0”の数を制限する一般的な方法は、8b/10b符号化を使用することです。8b/10bとは、8ビット・シンボルを10ビット・シンボルにマップして波形のDC均衡を実現するライン・コード化で、妥当なクロック・リカバリが可能になる十分な状態変化も提供します。

ライン・コード化の後、信号は物理チャネルを通じて送出されます。ライン・コード化された信号は、伝送ラインに直接送出するか、あるいはレベル・シフトやパルス整形を行って帯域幅を低減してEMI/RFI性能を改善したり、システムのインタフェース要件に合わせるすることができます。LVDS(低電圧差動シグナリング)は、高速デジタル信号に一般的に使用されるインタフェース規格です。LVDSは比較的小さい信号振幅を生成し、2本の差動ラインの間で電界と磁界を緊密に結合することにより、放射する電磁気雑音を大幅に低減し、導電体の抵抗によって失われる電力を削減します。

#### アイ・ダイアグラムの基本

ここまでで説明したように、データ・アイ・ダイアグラムは、信号の電気的品质に関する重要なパラメータを短時間で視覚化して決定することができるように、高速デジタル信号を表現したものです。前のセクションで説明した高速データ信号の要件

は、いくつかの重要な測定値として、アイ・ダイアグラムを使用して測定することができます。

アイ・ダイアグラムは、高速信号源、つまり送信器の特性を定めるために使用します(テスト側の受信

器では通常、ビット・エラー・レートのテスト機能がが必要です)。次のFigure 3に、代表的なアイ・ダイアグラムのテスト用設定を示します。

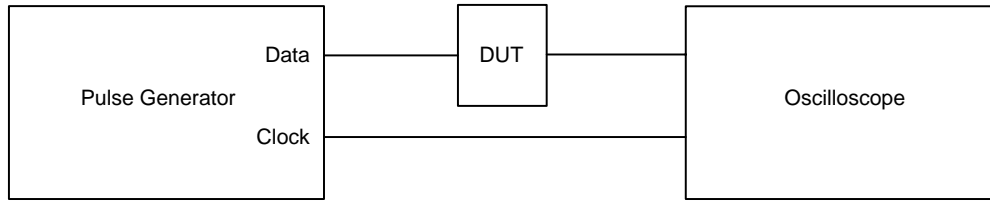


Figure 3. Eye Diagram Test Setup

アイ・ダイアグラムは数千から、場合によっては数百万の波形サンプルに対する統計的平均なので、ランダム・ビット・パターンを生成するためのパルス・ジェネレータが必要です。特定のデータ標準に必要なパターンは、プロトコルによって定義され、通常は数百ビットまたは数千ビットの疑似ランダム・ビット・シーケンスです。高速サンプリング・オ

シロスコープには、波形の全特性をキャプチャするために、10~25 GHzの標準的な帯域幅を備えています。オシロスコープの持続モードを使用すると、数百万個にわたる圧倒的な時間領域波形を表示できます。

次に代表的なアイ・ダイアグラムと、ダイアグラムに実行できる標準的な測定いくつかを示します。

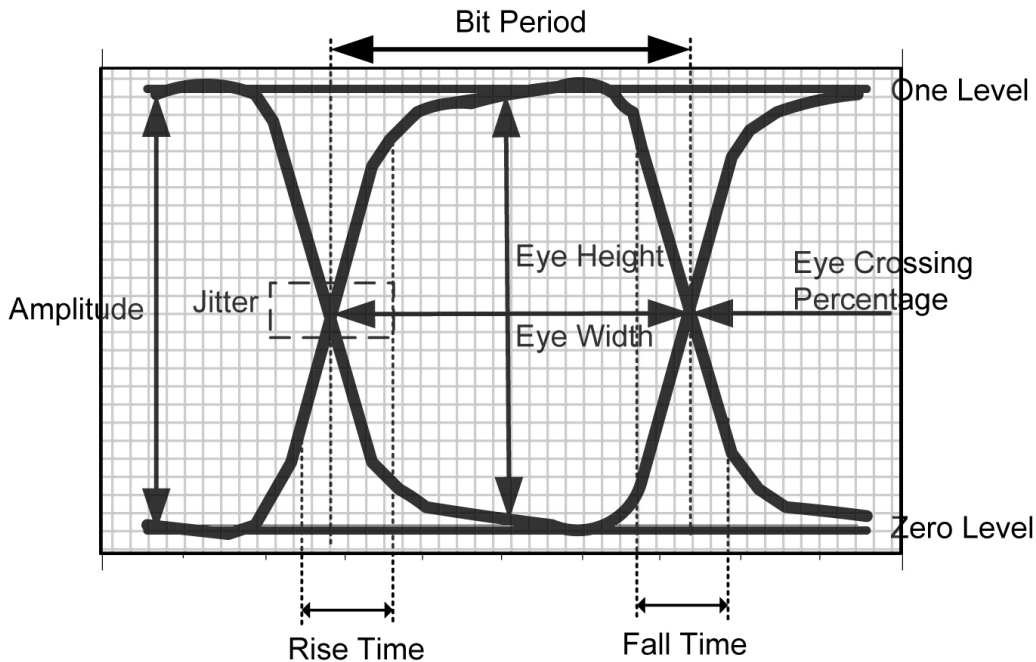


Figure 4. Typical Eye Diagram Measurements

すべての測定結果は、観測点における波形サンプルの統計的な平均です。測定値は次のとおり定義されます。

**“1”レベル**

アイ・パターン内の“1”のレベルは、論理“1”の平均値です。“1”のレベルに関する実際の計算値は、アイ周期の中間20% (40%~60%ポイント)内でキャプチャされたすべてのデータ・サンプルに関するヒストグラム平均値から求めたものです。

**“0”レベル**

アイ・パターン内の“0”レベルは、論理“0”の平均値です。“0”レベルは、“1”レベルと同じく、アイ周期のベースライン領域の同じ40%~60%の領域内で計算されたものです。

**アイの振幅**

アイの振幅とは、“1”レベルと“0”レベルの間の差のことです。データ受信器のロジック回路は、アイ

の振幅に基づいて、受信したデータ・ビットが“0”か“1”かを決定します。

### アイの高さ

アイの高さとは、アイ・ダイアグラムの垂直な開口部の測定値のことです。理想的なアイ開口部の測定値は、アイの振幅の測定値と等しくなります。実際のアイ・ダイアグラムの測定では、アイの雑音のためにアイが閉じることとなります。その結果、アイの高さを測定して雑音によるアイの閉鎖を判断します。高速データ信号の信号雑音比(S/N比)は、アイの閉鎖量からも直接的に示されます。

### アイ・クロス率

クロス・レベルは、アイ・ダイアグラムのクロス・ポイントを中心とする狭い垂直ヒストグラム・ウィンドウの平均値です。その後、次の式を使用して、アイ・クロス率を計算します。

$$\text{アイ・クロス率} = 100 * [(\text{クロス・レベル} \cdot \text{“0”レベル}) / (\text{“1”レベル} \cdot \text{“0”レベル})]$$

アイ・クロス率から、高速データ信号内にデュリティ・サイクル歪みまたはパルス対称性問題が存在することが示唆されます。次のFigure 5では、パルスの対称性が不適切(左に図示)であり、その結果、得られたアイ・ダイアグラムでアイが75%の高さでクロスしている(右に図示)波形の例を示します。アイ・クロス率は、“1”レベルと“0”レベルの持続期間の差異によって引き起こされた振幅の歪みを測定する上で重要です。また、パルス対称性問題の診断の必要性を示していることもあります。アイ・クロスの対称性に関する値が正確な50%ポイントから偏っている場合は、アイが閉じるため信号の電気的品質が低下します。

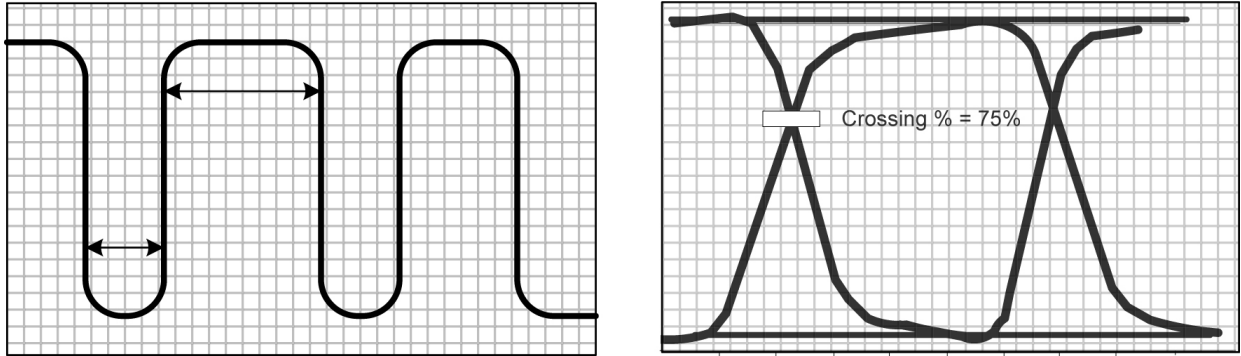


Figure 5. Waveform and resultant eye diagram with 75% eye crossing percentage

### ビット周期

ビット周期とは、アイのクロス・ポイントにおけるアイ・ダイアグラムの水平方向開口部の測定値であり、高速デジタル信号では通常はピコ秒単位で測定されます(つまり、5 Gbpsの信号には200 psが使用されます)。データ・レートはビット周期の逆数です(1/ビット周期)。アイ・ダイアグラムを説明するとき、ビット周期は一般に単位間隔(UI)と呼ばれます。水平軸での実際の値の代わりにUIを使用する利点は、UIは正規化されており、異なるデータ・レートを使用する複数のアイ・ダイアグラムを容易に比較できることです。

### アイの幅

アイの幅は、アイ・ダイアグラムでの水平方向の開口部の測定値です。アイのクロス・ポイントの統計的平均に関して相互の差異を測定することで計算できます。

### 立ち上がり時間

立ち上がり時間は、アイ・ダイアグラムの右上がりの傾斜におけるデータの平均遷移時間の測定値です。この測定は通常、傾斜の20%から80%または10%から90%のレベルで行われます。

### 立ち下がり時間

立ち下がり時間は、アイ・ダイアグラムの右下がりの傾斜におけるデータの平均遷移時間の測定値です。この測定は通常、傾斜の80%から20%または90%から10%のレベルで行われます。

### ジッタ

ジッタは、データ・ビット・イベントの理想的なタイミングからの時間的偏差であり、高速デジタル・データ信号の最も重要な特性の1つとして考えることができます。ジッタを計算するには、アイ・ダイアグラムのクロス・ポイントにおける立ち下がりエッジと立ち上がりエッジの遷移の時間的偏差を測定します。変動はランダムなことも、確定的なこともあります。ジッタの量を決定するには、偏差の時間ヒストグラムを解析します。p-pジッタは、ヒストグラムの全体の幅(つまりすべてのデータ・ポイントが存在している領域)として定義されます。RMSジッタは、ヒストグラムの標準偏差として定義されます。高速デジタル信号のジッタ測定に使用される単位は、通常はピコ秒です。

### 差動信号と差動アイ・パターンの測定

差動信号はノイズ耐性と全体的な信号の整合性に優れており、これらは高速信号の伝送と分配に強く求められる特性です。アイ・パターン測定を実施する手法には、これらの信号を個別およびペアの両方で表示するために、トレース用算術演算を使用することが関係しています。最近の高速オシロスコープでは、アイ・パターンとパルス・パターンを別々に(Ch1とCh2)に測定して、トレース算術演算(Ch1 - Ch2、Ch1 + Ch2)を実行することができます。単独と組み合わせの両方で信号を測定して、検討と

重ね合わせを行うと、同相モードの不均衡や雑音に起因するスキューも含めて、差動モードと同相モードの効果を判断することができます。

### アイ・パターンの診断とマスクのコンプライアンス

アイ・ダイアグラムの表示に重ね合わせたコンプライアンス・マスクを使用すると、高速デジタル信号の品質を短時間で判定できます。代表的なマスクには、時間と振幅両方の制限が含まれています。アイ・ダイアグラムとコンプライアンス・マスクの組み合わせを、次のFigure 6に示します。

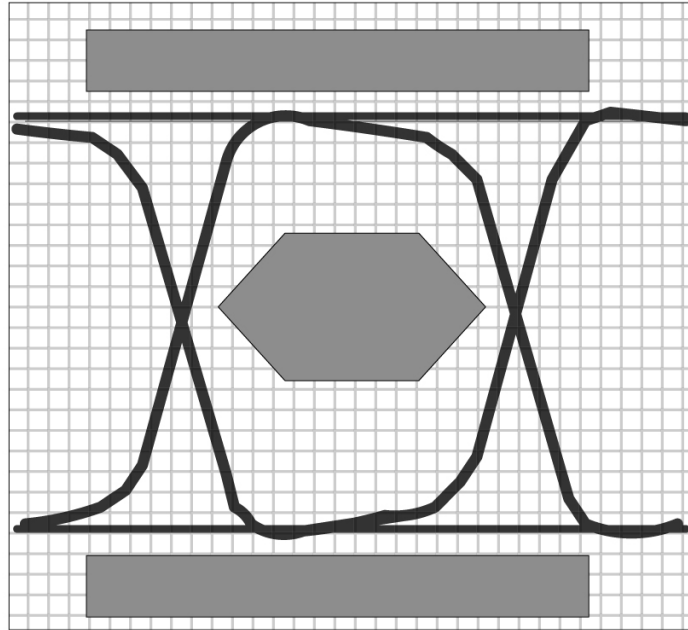


Figure 6. Eye Diagram with Compliance Mask

上のダイアグラムでは、灰色のブロック領域が「立ち入り禁止」領域を表しています。マスク・コンプライアンス・テストに合格するには、送信器の出力でどのサンプルも「立ち入り禁止」領域に含まれていないことが必要です。

マスク領域は次のように定義されます。

- 上側領域：最大期待値。この値を上回る電圧は不合格になります。
- 中央領域：高速デジタル信号に対応するインタフェース規格によって定義されたアイ・ダイアグラムのサイズと形状。
- 下側領域：最小期待値この値を下回る電圧は不合格になります。

### 高速信号の品質を達成する最小容量製品

高速インタフェースは、信号パス全体でインピーダンス整合を維持することが重要です。信号パスにどのような従来型のESD防止部品、サージ防止部品、フィルタ部品を追加する場合でも、信号品質を

最高レベルに維持するために、静電容量が最小であることが必要です。USB 3.0、eSATAIII、HDMI<sup>®</sup>、Thunderbolt™などの今日の最高速度インタフェースでは、信号パスに追加する外部部品に対して厳格な容量制限が要求されています。オン・セミコンダクターは、高速インタフェース用に豊富なラインナップの超低容量ESD保護デバイスを製造しています。次に、これらの製品の一部のリストを示します。

- ESD7004、ESD7016、ESD7008、MG2040

次のFigure 7に、差動信号パスにどのESD保護デバイスも配置していないUSB 3.0インタフェースでのデータ・アイ・ダイアグラムの例を示します。Figure 7の直後に示すアイ・ダイアグラムでは、ESD保護デバイスとしてオン・セミコンダクターのESD7016を差動信号パスに配置しています。このアイ・ダイアグラムは、ESD7016がデータ信号に与える影響が最小であることを示しています。



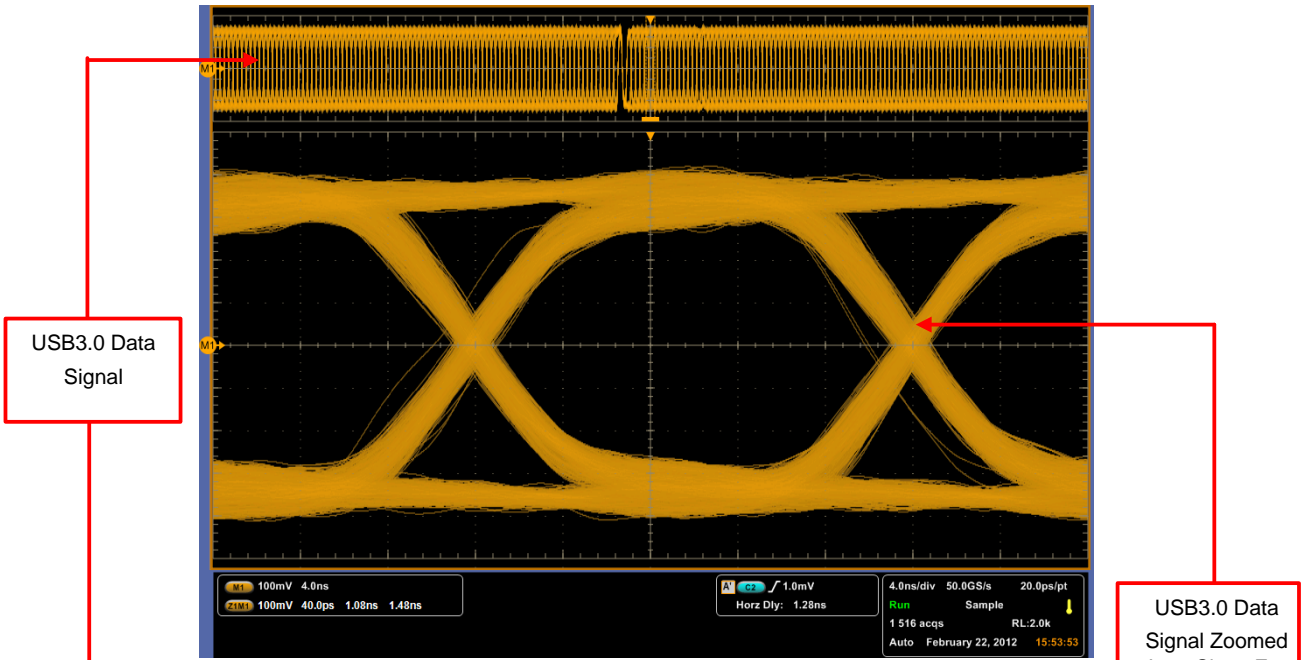


Figure 7. USB3.0 Eye Diagram without ESD Protection

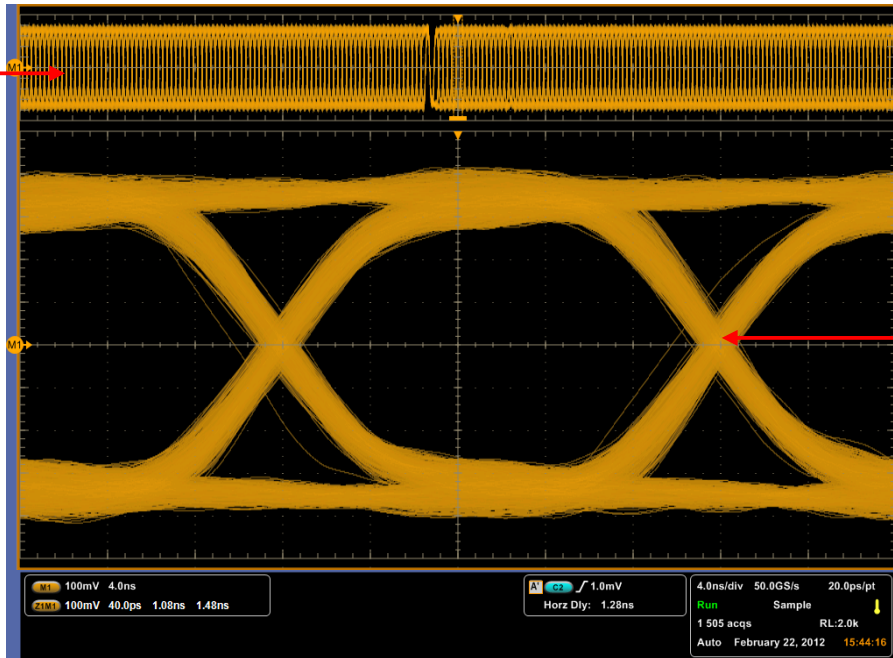


Figure 8. USB3.0 Eye Diagram with ONsemi ESD7016

## AND9075/D

### まとめ

高速デジタル信号が数Gbpsを上回る現状において、アイ・ダイアグラムは信号品質とシステム性能を短時間かつ高精度で測定する手段を提供します。オン・セミコンダクターは、このような高速インタ

フェースを使用するとき設計者が直面する容量の制約を理解しており、これらのインタフェースに適した超低容量ESD保護デバイスの幅広いラインナップを提供しています。

HDMI is a registered trademark of HDMI Licensing, LLC.  
Thunderbolt is trademark of Intel Corporation in the U.S. and/or other countries.

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC) 若しくはその子会社の米国及び/または他の国における登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。[www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf)。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

### PUBLICATION ORDERING INFORMATION

**LITERATURE FULFILLMENT:**  
Literature Distribution Center for ON Semiconductor  
P.O. Box 5163, Denver, Colorado 80217 USA  
**Phone:** 303-675-2175 or 800-344-3860 Toll Free USA/Canada  
**Fax:** 303-675-2176 or 800-344-3867 Toll Free USA/Canada  
**Email:** [orderlit@onsemi.com](mailto:orderlit@onsemi.com)

**N. American Technical Support:** 800-282-9855 Toll Free  
USA/Canada  
**Europe, Middle East and Africa Technical Support:**  
Phone: 421 33 790 2910  
**Japan Customer Focus Center**  
Phone: 81-3-5817-1050

**ON Semiconductor Website:** [www.onsemi.com](http://www.onsemi.com)  
**Order Literature:** <http://www.onsemi.com/orderlit>  
For additional information, please contact your local Sales Representative