

## LC717A30 アプリケーションノート



ON Semiconductor®

[www.onsemi.jp](http://www.onsemi.jp)

### 特長

#### 接着剤不要・エアギャップに対応

- 導光板のような感度劣化を保証する誘電体が必要ありません。
- 組立の際にセンサー基板とトップカバーとの接着剤が必要ありません。
- 機構部品、電子部品を基板の両面に実装できます。

#### 長いセンサ配線に対応

- 長いセンサ配線に対応しているため、より効果的な基板設計が可能となります。LC717A30は基板上のどの位置にも配置できるため基板面積の節約、費用の節約になります。

#### 近接(非接触)検出に対応

- Superior Sensitivity Technologyにより近接検知が可能。

#### 広い動作温度範囲

- 動作保証温度範囲が、-40~+105°Cであり、一般的なLSIと比べて温度範囲が広いです。

## APPLICATION NOTE

### 外付け部品不要

- 検出動作を可能にするための抵抗やコンデンサといった電子部品が必要ありません。

### プログラムレスでタッチON/OFF判定が可能

- 不揮発性メモリ非搭載で、面倒なタッチON/OFF判定処理のプログラミングが不要です。

### LC717AシリーズLSI選定ガイド

LC717Aシリーズは、お客様の使いやすさ、導入のしやすさを、第一に考え設計されたLSIです。タッチスイッチのON/OFF判定に必要な機能はすべてLSIの中に含まれており、お客様はタッチスイッチのON/OFF判定のために、新たに特別なソフトウェアを作成する必要はありません。以下は、LC717Aシリーズで異なる仕様のみを抜き出して表にしたものです。

表 1. LC717A シリーズ比較

製品名	LC717A00	LC717A10	LC717A30
センサ入力端子数	8 ch	16 ch	8 ch
Touch-ON出力端子数	Yes (8 ch)	No	No
Touch-ONインタラプト機能	No	Yes	Yes
計測可能センサ容量	4 pF以下	←	4 pF以上でも計測可能
インタフェース形式	I <sup>2</sup> C互換バスまたは、SPI	←	←
インタフェース選択方法	nCS入力信号にて選択 (切り替えにはリセットが必要)	←	IFSELピンにて選択
動作温度	-40~+105°C	←	←
パッケージ	SSOP30 (225mil) VCT28	SSOP30 (225mil) VCT28	SSOP30 (225mil) VCT28
AEC-Q100	No	No	Yes
LSI選定時の目安	- メカスイッチの置き換え。 - 導入時の設計リソース低減	- 9入力以上のスイッチが必要	- 近接検出にフォーカスし感度アップとノイズ耐性を重要視

目次

LC717AシリーズLSI選定ガイド .....	1
レジスタ .....	3
機能 .....	37
動作シーケンス .....	60
制御マイコンによる制御例 .....	72
アプリケーション回路例 .....	94

# AND9346/D

## レジスタ

Register Addressは「0x00」のような表記して、Register Dataは「00h」「0」のような表記をします。

表 2. レジスタマップ

レジスタ アドレス	R/W	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0x00	RW	Use Channel Register	Cin7EN	Cin6EN	Cin5EN	Cin4EN	Cin3EN	Cin2EN	Cin1EN	Cin0EN
0x01	RW	Dynamic OffCal Threshold Register	DCalTHM3	DCalTHM2	DCalTHM1	DCalTHM0	DCalTHP3	DCalTHP2	DCalTHP1	DCalTHP0
0x02	RW	Cin1/0 2 <sup>nd</sup> Gain Register	Gain1S3	Gain1S2	Gain1S1	Gain1S0	Gain0S3	Gain0S2	Gain0S1	Gain0S0
0x03	RW	Cin3/2 2 <sup>nd</sup> Gain Register	Gain3S3	Gain3S2	Gain3S1	Gain3S0	Gain2S3	Gain2S2	Gain2S1	Gain2S0
0x04	RW	Cin5/4 2 <sup>nd</sup> Gain Register	Gain5S3	Gain5S2	Gain5S1	Gain5S0	Gain4S3	Gain4S2	Gain4S1	Gain4S0
0x05	RW	Cin7/6 2 <sup>nd</sup> Gain Register	Gain7S3	Gain7S2	Gain7S1	Gain7S0	Gain6S3	Gain6S2	Gain6S1	Gain6S0
0x06	RW	Cin0/4 Digital Offset Register	Doff07	Doff06	Doff05	Doff04	Doff03	Doff02	Doff01	Doff00
0x07	RW	Cin1/5 Digital Offset Register	Doff17	Doff16	Doff15	Doff14	Doff13	Doff12	Doff11	Doff10
0x08	RW	Cin2/6 Digital Offset Register	Doff27	Doff26	Doff25	Doff24	Doff23	Doff22	Doff21	Doff20
0x09	RW	Cin3/7 Digital Offset Register	Doff37	Doff36	Doff35	Doff34	Doff33	Doff32	Doff31	Doff30
0x0A	RW	Cin0 ON Threshold Register	TH0On7	TH0On6	TH0On5	TH0On4	TH0On3	TH0On2	TH0On1	TH0On0
0x0B	RW	Cin1 ON Threshold Register	TH1On7	TH1On6	TH1On5	TH1On4	TH1On3	TH1On2	TH1On1	TH1On0
0x0C	RW	Cin2 ON Threshold Register	TH2On7	TH2On6	TH2On5	TH2On4	TH2On3	TH2On2	TH2On1	TH2On0
0x0D	RW	Cin3 ON Threshold Register	TH3On7	TH3On6	TH3On5	TH3On4	TH3On3	TH3On2	TH3On1	TH3On0
0x0E	RW	Cin4 ON Threshold Register	TH4On7	TH4On6	TH4On5	TH4On4	TH4On3	TH4On2	TH4On1	TH4On0
0x0F	RW	Cin5 ON Threshold Register	TH5On7	TH5On6	TH5On5	TH5On4	TH5On3	TH5On2	TH5On1	TH5On0
0x10	RW	Cin6 ON Threshold Register	TH6On7	TH6On6	TH6On5	TH6On4	TH6On3	TH6On2	TH6On1	TH6On0
0x11	RW	Cin7 ON Threshold Register	TH7On7	TH7On6	TH7On5	TH7On4	TH7On3	TH7On2	TH7On1	TH7On0
0x12	RW	Cin0 OFF Threshold Register	TH0Off7	TH0Off6	TH0Off5	TH0Off4	TH0Off3	TH0Off2	TH0Off1	TH0Off0
0x13	RW	Cin1 OFF Threshold Register	TH1Off7	TH1Off6	TH1Off5	TH1Off4	TH1Off3	TH1Off2	TH1Off1	TH1Off0
0x14	RW	Cin2 OFF Threshold Register	TH2Off7	TH2Off6	TH2Off5	TH2Off4	TH2Off3	TH2Off2	TH2Off1	TH2Off0
0x15	RW	Cin3 OFF Threshold Register	TH3Off7	TH3Off6	TH3Off5	TH3Off4	TH3Off3	TH3Off2	TH3Off1	TH3Off0
0x16	RW	Cin4 OFF Threshold Register	TH4Off7	TH4Off6	TH4Off5	TH4Off4	TH4Off3	TH4Off2	TH4Off1	TH4Off0
0x17	RW	Cin5 OFF Threshold Register	TH5Off7	TH5Off6	TH5Off5	TH5Off4	TH5Off3	TH5Off2	TH5Off1	TH5Off0
0x18	RW	Cin6 OFF Threshold Register	TH6Off7	TH6Off6	TH6Off5	TH6Off4	TH6Off3	TH6Off2	TH6Off1	TH6Off0
0x19	RW	Cin7 OFF Threshold Register	TH7Off7	TH7Off6	TH7Off5	TH7Off4	TH7Off3	TH7Off2	TH7Off1	TH7Off0
0x1A	R	Cin0 Data Register	DATA07	DATA06	DATA05	DATA04	DATA03	DATA02	DATA01	DATA00
0x1B	R	Cin1 Data Register	DATA17	DATA16	DATA15	DATA14	DATA13	DATA12	DATA11	DATA10
0x1C	R	Cin2 Data Register	DATA27	DATA26	DATA25	DATA24	DATA23	DATA22	DATA21	DATA20
0x1D	R	Cin3 Data Register	DATA37	DATA36	DATA35	DATA34	DATA33	DATA32	DATA31	DATA30
0x1E	R	Cin4 Data Register	DATA47	DATA46	DATA45	DATA44	DATA43	DATA42	DATA41	DATA40
0x1F	R	Cin5 Data Register	DATA57	DATA56	DATA55	DATA54	DATA53	DATA52	DATA51	DATA50
0x20	R	Cin6 Data Register	DATA67	DATA66	DATA65	DATA64	DATA63	DATA62	DATA61	DATA60
0x21	R	Cin7 Data Register	DATA77	DATA76	DATA75	DATA74	DATA73	DATA72	DATA71	DATA70
0x22	RW	Cin0/4 CDAC Plus Register	CdacP07	CdacP06	CdacP05	CdacP04	CdacP03	CdacP02	CdacP01	CdacP00
0x23	RW	Cin0/4 CDAC Minus Register	CdacM07	CdacM06	CdacM05	CdacM04	CdacM03	CdacM02	CdacM01	CdacM00
0x24	RW	Cin1/5 CDAC Plus Register	CdacP17	CdacP16	CdacP15	CdacP14	CdacP13	CdacP12	CdacP11	CdacP10
0x25	RW	Cin1/5 CDAC Minus Register	CdacM17	CdacM16	CdacM15	CdacM14	CdacM13	CdacM12	CdacM11	CdacM10
0x26	RW	Cin2/6 CDAC Plus Register	CdacP27	CdacP26	CdacP25	CdacP24	CdacP23	CdacP22	CdacP21	CdacP20
0x27	RW	Cin2/6 CDAC Minus Register	CdacM27	CdacM26	CdacM25	CdacM24	CdacM23	CdacM22	CdacM21	CdacM20
0x28	RW	Cin3/7 CDAC Plus Register	CdacP37	CdacP36	CdacP35	CdacP34	CdacP33	CdacP32	CdacP31	CdacP30
0x29	RW	Cin3/7 CDAC Minus Register	CdacM37	CdacM36	CdacM35	CdacM34	CdacM33	CdacM32	CdacM31	CdacM30
0x2A	R	Result Data Register	Cin7ACT	Cin6ACT	Cin5ACT	Cin4ACT	Cin3ACT	Cin2ACT	Cin1ACT	Cin0ACT

# AND9346/D

表 2. レジスタマップ (continued)

レジスタ アドレス	R/W	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0x2B	RW	Control 3 Register	MedMode1	MedMode0	AmpMode	CdacSel	Rsvd3	Rsvd2	Rsvd1	Rsvd0
0x2C	R	Error Status Register	YSERR	Readd6	Readd5	Readd4	Readd3	DALM1	DALM0	CALERR
0x2D	R	Error Channel Status Register	Cin7ERR	Cin6ERR	Cin5ERR	Cin4ERR	Cin3ERR	Cin2ERR	Cin1ERR	Cin0ERR
0x2E	-	システム予約領域(Write禁止)	-	-	-	-	-	-	-	-
0x2F	RW	Control 1 Register	WriteReq	Rsvd6	Rsvd5	MDIHold	IntMode	ParaCh	StaCal	Measure
0x30	RW	Average Count Register	AC7	AC6	AC5	AC4	AC3	AC2	AC1	AC0
0x31	RW	Filter Parameter Register	FP23	FP22	FP21	FP20	FP13	FP12	FP11	FP10
0x32	RW	Debounce Count 1 Register	DCT17	DCT16	DCT15	DCT14	DCT13	DCT12	DCT11	DCT10
0x33	RW	Debounce Count 2 Register	DCT27	DCT26	DCT25	DCT24	DCT23	DCT22	DCT21	DCT20
0x34	RW	Short Interval Time Register	SIVAL7	SIVAL6	SIVAL5	SIVAL4	SIVAL3	SIVAL2	SIVAL1	SIVAL0
0x35	RW	Long Interval Time Register	LIVAL7	LIVAL6	LIVAL5	LIVAL4	LIVAL3	LIVAL2	LIVAL1	LIVAL0
0x36	RW	Short Interval Dynamic OffCal Cycle Register	DCYC7	DCYC6	DCYC5	DCYC4	DCYC3	DCYC2	DCYC1	DCYC0
0x37	RW	Dynamic OffCal Count Plus Register	DCALP7	DCALP6	DCALP5	DCALP4	DCALP3	DCALP2	DCALP1	DCALP0
0x38	RW	Dynamic OffCal Count Minus Register	DCALM7	DCALM6	DCALM5	DCALM4	DCALM3	DCALM2	DCALM1	DCALM0
0x39	RW	Static OffCal CDAC Base Register	DACB7	DACB6	DACB5	DACB4	DACB3	DACB2	DACB1	DACB0
0x3A	RW	Measurement Mode 1 Register	INTMD1	INTMD2	PDCLP	DmCyc	LIVALB	MCIN1	MCIN0	Rsvd0
0x3B	RW	Measurement Mode 2 Register	CDRVB	CADD4EN	CADD0EN	CIN4CINP2	CIN0CINP2	CIN4CINP	CIN0CINP	Rsvd0
0x3C	RW	Long Interval Mode Start Count Register	LIMSC7	LIMSC6	LIMSC5	LIMSC4	LIMSC3	LIMSC2	LIMSC1	LIMSC0
0x3D	RW	Cin 1 <sup>st</sup> Gain Adjust Register	Gain4F3	Gain4F2	Gain4F1	Gain4F0	Gain0F3	Gain0F2	Gain0F1	Gain0F0
0x3E	-	システム予約領域(Write禁止)	-	-	-	-	-	-	-	-
0x3F	-	システム予約領域(Write禁止)	-	-	-	-	-	-	-	-
0x40	RW	Control 2 Register	SoftRst	Rsvd6	Rsvd5	Rsvd4	Rsvd3	DyCalAck	IntOut	WakeUp
0x41 to 0x7E	-	システム予約領域(Write禁止)	-	-	-	-	-	-	-	-
0x7F	R	SLAVE Address Register	Rsvd7	Slave6	Slave5	Slave4	Slave3	Slave2	Slave1	SA0
0x80 to 0xFF	-	システム予約領域(Write禁止)	-	-	-	-	-	-	-	-

注: システム予約領域のレジスタの値を読み出しても、その値は保証されません。

## リセット時のレジスタ状態

表 3. リセット時のレジスタ状態

レジスタ アドレス	リセット値	名称	リセット時のレジスタ状態
0x00	FFh	Use Channel Register	・ Cin0～Cin7使用
0x01	C4h	Dynamic OffCal Threshold Register	・ 動的Cal実施正值側下限AD値: 4 ・ 動的Cal実施負値側上限AD値: -4
0x02	44h	Cin1/0 2nd Gain Register	・ Cin0次段アンプゲイン: 5倍 ・ Cin1次段アンプゲイン: 5倍
0x03	44h	Cin3/2 2nd Gain Register	・ Cin2次段アンプゲイン: 5倍 ・ Cin3次段アンプゲイン: 5倍
0x04	44h	Cin5/4 2nd Gain Register	・ Cin4次段アンプゲイン: 5倍 ・ Cin5次段アンプゲイン: 5倍
0x05	44h	Cin7/6 2nd Gain Register	・ Cin6次段アンプゲイン: 5倍 ・ Cin7次段アンプゲイン: 5倍
0x06	00h	Cin0/4 Digital Offset Register	・ Cin0デジタルオフセット値
0x07	00h	Cin1/5 Digital Offset Register	・ Cin1デジタルオフセット値
0x08	00h	Cin2/6 Digital Offset Register	・ Cin2デジタルオフセット値
0x09	00h	Cin3/7 Digital Offset Register	・ Cin3デジタルオフセット値
0x0A	0Ah	Cin0 ON Threshold Register	・ Cin0タッチONしきい値: 10
0x0B	0Ah	Cin1 ON Threshold Register	・ Cin1タッチONしきい値: 10
0x0C	0Ah	Cin2 ON Threshold Register	・ Cin2タッチONしきい値: 10
0x0D	0Ah	Cin3 ON Threshold Register	・ Cin3タッチONしきい値: 10
0x0E	0Ah	Cin4 ON Threshold Register	・ Cin4タッチONしきい値: 10
0x0F	0Ah	Cin5 ON Threshold Register	・ Cin5タッチONしきい値: 10
0x10	0Ah	Cin6 ON Threshold Register	・ Cin6タッチONしきい値: 10
0x11	0Ah	Cin7 ON Threshold Register	・ Cin7タッチONしきい値: 10
0x12	07h	Cin0 OFF Threshold Register	・ Cin0タッチOFFしきい値: 7
0x13	07h	Cin1 OFF Threshold Register	・ Cin1タッチOFFしきい値: 7
0x14	07h	Cin2 OFF Threshold Register	・ Cin2タッチOFFしきい値: 7
0x15	07h	Cin3 OFF Threshold Register	・ Cin3タッチOFFしきい値: 7
0x16	07h	Cin4 OFF Threshold Register	・ Cin4タッチOFFしきい値: 7
0x17	07h	Cin5 OFF Threshold Register	・ Cin5タッチOFFしきい値: 7
0x18	07h	Cin6 OFF Threshold Register	・ Cin6タッチOFFしきい値: 7
0x19	07h	Cin7 OFF Threshold Register	・ Cin7タッチOFFしきい値: 7
0x1A	00h	Cin0 Data Register	・ Cin0計測データAD値
0x1B	00h	Cin1 Data Register	・ Cin1計測データAD値
0x1C	00h	Cin2 Data Register	・ Cin2計測データAD値
0x1D	00h	Cin3 Data Register	・ Cin3計測データAD値
0x1E	00h	Cin4 Data Register	・ Cin4計測データAD値
0x1F	00h	Cin5 Data Register	・ Cin5計測データAD値
0x20	00h	Cin6 Data Register	・ Cin6計測データAD値
0x21	00h	Cin7 Data Register	・ Cin7計測データAD値
0x22	00h	Cin0/4 CDAC Plus Register	・ Cin0正值側オフセット容量値(CdacP)
0x23	00h	Cin0/4 CDAC Minus Register	・ Cin0負値側オフセット容量値(CdacM)

# AND9346/D

表 3. リセット時のレジスタ状態 (continued)

レジスタアドレス	リセット値	名称	リセット時のレジスタ状態
0x24	00h	Cin1/5 CDAC Plus Register	・ Cin1 正值側オフセット容量値(CdacP)
0x25	00h	Cin1/5 CDAC Minus Register	・ Cin1 負値側オフセット容量値(CdacM)
0x26	00h	Cin2/6 CDAC Plus Register	・ Cin2 正值側オフセット容量値(CdacP)
0x27	00h	Cin2/6 CDAC Minus Register	・ Cin2 負値側オフセット容量値(CdacM)
0x28	00h	Cin3/7 CDAC Plus Register	・ Cin3 正值側オフセット容量値(CdacP)
0x29	00h	Cin3/7 CDAC Minus Register	・ Cin3 負値側オフセット容量値(CdacM)
0x2A	00h	Result Data Register	・ タッチON/OFF判定結果: Cin0~Cin7タッチOFF
0x2B	80h	Control 3 Register	・ MedMode1,0= “1,0” : フィルタ処理あり ・ AmpMode= “0” : 差動モードにて計測 ・ CdacSel= “0” : Cin0~Cin3のCdacP, CdacM, DigitalOffset値のR/W可能
0x2C	00h	Error Status Register	・ SYSERR= “0” : システムエラー発生なし ・ DALM1,0= “0,0” : AD値異常アラームレベル0 ・ CALERR= “0” : キャリブレーションエラー発生なし
0x2D	00h	Error Channel Status Register	・ エラー発生チャンネルなし
0x2F	0Bh	Control 1 Register	・ WriteReq= “0” : 設定を反映しない ・ IntMode= “1” : インターバルモードで動作 ・ ParaCh= “0” : パラメータ更新要求なし ・ StaCal= “1” : 静的オフセットキャリブレーション要求あり ・ Measure= “1” : 計測を行う
0x30	40h	Average Count Register	・ 計測データ平均回数: 64回
0x31	02h	Filter Parameter Register	・ フィルタパラメータ2=0h ・ フィルタパラメータ1=2h
0x32	01h	Debounce Count 1 Register	・ デバウンスカウント(OFF → ON時)の回数: 2回
0x33	01h	Debounce Count 2 Register	・ デバウンスカウント(ON → OFF時)の回数: 2回
0x34	05h	Short Interval Time Register	・ ショートインターバル時間: 5 ms (Typ)
0x35	01h	Long Interval Time Register	・ ロングインターバル時間: 101 ms (Typ)
0x36	03h	Short Interval Dynamic OffCal Cycle Register	・ ショートインターバル時の動的OffCal実施判定サイクル: 3計測毎に1回判定
0x37	03h	Dynamic OffCal Count Plus Register	・ 正值側の動的OffCal実施判定連続回数: 24回
0x38	03h	Dynamic OffCal Count Minus Register	・ 負値側の動的OffCal実施判定連続回数: 3回
0x39	80h	Static OffCal CDAC Base Register	・ 静的OffCal実施時の基準容量値: 4 pF
0x3A	00h	Measurement Mode 1 Register	・ INTMD1= “0” : 計測終了毎にINTOUTをアサート ・ INTMD2= “0” : INTOUT自動ネゲート無し ・ PDCLP= “0” : 全Ch計測値がタッチONしきい値以下のとき正值側の動的OffCal判定/実施 ・ DmCyc= “0” : ダミーサイクル数: 4サイクル ・ LIVALB= “0” : ロングインターバルのベース時間: 100 ms ・ MCIN1,0= “0,0” : 計測中の非計測チャンネル状態: Lowレベル
0x3B	00h	Measurement Mode 2 Register	・ CdrvBar出力端子: ハイインピーダンス状態 ・ Cin4~Cin7計測時のCMAAdd4端子: 使用しない ・ Cin0~Cin3計測時のCMAAdd0端子: 使用しない ・ Cin4~Cin7計測時初段アンプ+側入力: Crefのみ ・ Cin0~Cin3計測時初段アンプ+側入力: Crefのみ
0x3C	05h	Long Interval Mode Start Count Register	・ ロングインターバルモード開始までの回数: 20回

表 3. リセット時のレジスタ状態 (continued)

レジスタ アドレス	リセット値	名称	リセット時のレジスタ状態
0x3D	00h	Cin 1st Gain Adjust Register	<ul style="list-style-type: none"> <li>・ Cin0~3初段アンプゲイン: 1600 fF (最小ゲイン)</li> <li>・ Cin4~7初段アンプゲイン: 1600 fF (最小ゲイン)</li> </ul>
0x40	00h	Control 2 Register	<ul style="list-style-type: none"> <li>・ SoftRst= “0” : 通常動作</li> <li>・ DyCalAck= “0” : 動的オフセットキャリブレーション実施フラグなし</li> <li>・ IntOut= “0” : INTOUT信号をネゲート( “Low” )</li> <li>・ WakeUp= “0” : 通常動作</li> </ul>
0x7F	16h/17h	SLAVE Address Register	<ul style="list-style-type: none"> <li>・ 7bitスレーブアドレスは、16hまたは17h</li> </ul>

レジスタ詳細

● Use Channel Register

Address 0x00	Bit	7	6	5	4	3	2	1	0
	Name	Cin7EN	Cin6EN	Cin5EN	Cin4EN	Cin3EN	Cin2EN	Cin1EN	Cin0EN
	Reset	1	1	1	1	1	1	1	1
	R/W	RW							

このレジスタは、使用するチャンネルを設定します。Cin0がBit0に、Cin7がBit7に対応しています。

**CinXEN (X = 0 to 7)**

- 0: 無効チャンネル
- 1: 使用チャンネル (初期値)

● Dynamic OffCal Threshold Register

Address 0x01	Bit	7	6	5	4	3	2	1	0
	Name	DCalTHM3	DCalTHM2	DCalTHM1	DCalTHM0	DCalTHP3	DCalTHP2	DCalTHP1	DCalTHP0
	Reset	1	1	0	0	0	1	0	0
	R/W	RW							

このレジスタは、動的オフセットキャリブレーション実施範囲(しきい値)を設定します。

**DCalTHM0~DCalTHM3**

このビットは、動的オフセットキャリブレーション実施範囲の負値側上限AD値を設定します。初期値は“Ch”で-4です。負値側の動的オフセットキャリブレーション実施範囲(-128~負値側上限AD値)に計測値が一定回数連続して入った場合、動的オフセットキャリブレーションを自動で実施します。なお、0hに設定された場合、負値側の動的オフセットキャリブレーションを実施しません。

動的オフセットキャリブレーションの詳細については、『[動的オフセットキャリブレーションの説明](#)』を参照して下さい。

DCalTHM3	DCalTHM2	DCalTHM1	DCalTHM0	動的オフセットキャリブレーション 実施範囲の負値側上限AD値
0	0	0	0	負値側の動的オフセットキャリブレーションを実施しない
1	1	1	1	-1
1	1	1	0	-2
1	1	0	1	-3
1	1	0	0	-4 (初期値)
.	.	.	.	.
.	.	.	.	.
.	.	.	.	.
0	0	1	0	-14
0	0	0	1	-15

**DCalTHP0~DCalTHP3**

このビットは、動的オフセットキャリブレーション実施範囲の正值側下限AD値を設定します。初期値は4hで4です。Measurement Mode 1 Register [Address=0x3A]のPDCLPビットの設定により以下の場合に動的オフセットキャリブレーション実施の判定処理を行います。

- ケース1: PDCLPビットに“0”を設定して、かつ、全チャンネルがタッチOFF状態のとき判定処理を行う。

## AND9346/D

ケース2: 使用チャンネル個別に動的オフセットキャリブレーションを実施するため、PDCLPビットに“1”を設定して、かつ、タッチOFFのチャンネルに対して判定処理を行う。

判定処理時の計測値が正值側の動的オフセットキャリブレーション実施範囲(正值側下限AD値～タッチONしきい値)に一定回数連続して入った場合、動的オフセットキャリブレーションを自動で実施します。

なお、0hに設定された場合、正值側の動的オフセットキャリブレーションを実施しません。

但し、タッチONしきい値を超える計測データが1回でもあったならば、判定処理時の計測値が正值側の動的オフセットキャリブレーション実施範囲にDebounce Count 2 Register [Address=0x33]のデバウンスカウント(OFF→ON)の回数分入った後、さらにDynamic OffCal Count Plus Register [Address=0x36]の回数分入ると、動的オフセットキャリブレーションを実施します。

正值側下限AD値(DcalTHP0～3) < タッチONしきい値 の関係となるように設定する。

動的オフセットキャリブレーションの詳細については、『[動的オフセットキャリブレーションの説明](#)』を参照して下さい。

DcalTHP3	DcalTHP2	DcalTHP1	DcalTHP0	動的オフセットキャリブレーション 実施範囲の正值側下限AD値
0	0	0	0	正值側の動的オフセットキャリブレーションを実施しない
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4 (初期値)
.	.	.	.	.
.	.	.	.	.
1	1	1	0	14
1	1	1	1	15

### ● Cin1/0 2<sup>nd</sup> Gain Register

Address 0x02	Bit	7	6	5	4	3	2	1	0
	Name	Gain1S3	Gain1S2	Gain1S1	Gain1S0	Gain0S3	Gain0S2	Gain0S1	Gain0S0
	Reset	0	1	0	0	0	1	0	0
	R/W	RW							

LSI内部には容量変化を検出しアナログ振幅値を出力する2段のアンプ(初段アンプと次段アンプ)があり、このレジスタはその次段アンプのゲインを設定し、Cin0とCin1チャンネルの感度を調整します。このレジスタは、Cin0の次段アンプのゲインは下位4ビットで設定し、Cin1の次段アンプのゲインは上位4ビットで設定します。初段アンプのゲインはCin 1st Gain Adjust Register [Address=0x3D]にて設定します。

**Gain1S0～3:** 上位4ビットによりCin1の次段アンプのゲインを設定します。  
(初期値は4hで5倍です)

**Gain0S0～3:** 下位4ビットによりCin0の次段アンプのゲインを設定します。  
(初期値は4hで5倍です)

# AND9346/D

## 次段アンプのゲイン設定

Gain0S3	Gain0S2	Gain0S1	Gain0S0	次段アンプのゲイン ga2 [倍]
Gain1S3	Gain1S2	Gain1S1	Gain1S0	
0	0	0	0	1 (最小ゲイン設定)
0	0	0	1	2
0	0	1	0	3
0	0	1	1	4
0	1	0	0	5 (初期値)
0	1	0	1	6
0	1	1	0	7
0	1	1	1	8
1	0	0	0	9
1	0	0	1	10
1	0	1	0	11
1	0	1	1	12
1	1	0	0	13
1	1	0	1	14
1	1	1	0	15
1	1	1	1	16 (最大ゲイン設定)

### <アンプ出力値の概算式>

2段のアンプの初段、次段それぞれの出力値

$$\text{初段アンプ出力値: } \Delta V_1 = (\Delta C / C_f) \times V_{CDRV} \quad \Delta V_1 < 0.8 \times V_{DD}$$

$$\text{次段アンプ出力値: } \Delta V_2 = \Delta V_1 \times \text{ga2} \quad \Delta V_2 < 0.8 \times V_{DD}$$

$\Delta C$  : 入力容量変化量(タッチ時の容量変化分)

$C_f$  : 初段アンプのゲイン設定値(LSI内部のフィードバックコンデンサ容量)

$V_{CDRV}$  : Cdrv端子のHigh出力電圧(=V<sub>DD</sub>)

ga2 : 次段アンプのゲイン設定値(倍率)

### ● Cin3/2 2<sup>nd</sup> Gain Register

Address 0x03	Bit	7	6	5	4	3	2	1	0
	Name	Gain3S3	Gain3S2	Gain3S1	Gain3S0	Gain2S3	Gain2S2	Gain2S1	Gain2S0
	Reset	0	1	0	0	0	1	0	0
	R/W	RW							

このレジスタは、次段アンプのゲインを設定し、Cin2とCin3チャンネルの感度を調整します。Cin2の次段アンプのゲインは下位4ビットで設定し、Cin3の次段アンプのゲインは上位4ビットで設定します。

**Gain3S0~3:** 上位4ビットによりCin3の次段アンプのゲインを設定します。  
(初期値は4hで5倍です)

**Gain2S0~3:** 下位4ビットによりCin2の次段アンプのゲインを設定します。  
(初期値は4hで5倍です)

## AND9346/D

- Cin5/4 2<sup>nd</sup> Gain Register

Address 0x04	Bit	7	6	5	4	3	2	1	0
	Name	Gain5S3	Gain5S2	Gain5S1	Gain5S0	Gain4S3	Gain4S2	Gain4S1	Gain4S0
	Reset	0	1	0	0	0	1	0	0
	R/W	RW							

このレジスタは、次段アンプのゲインを設定し、Cin4とCin5チャンネルの感度を調整します。Cin4の次段アンプのゲインは下位4ビットで設定し、Cin5の次段アンプのゲインは上位4ビットで設定します。

**Gain5S0~3:** 上位4ビットによりCin5の次段アンプのゲインを設定します。  
(初期値は4hで5倍です)

**Gain4S0~3:** 下位4ビットによりCin4の次段アンプのゲインを設定します。  
(初期値は4hで5倍です)

- Cin7/6 2<sup>nd</sup> Gain Register

Address 0x05	Bit	7	6	5	4	3	2	1	0
	Name	Gain7S3	Gain7S2	Gain7S1	Gain7S0	Gain6S3	Gain6S2	Gain6S1	Gain6S0
	Reset	0	1	0	0	0	1	0	0
	R/W	RW							

このレジスタは、次段アンプのゲインを設定し、Cin6とCin7チャンネルの感度を調整します。Cin6の次段アンプのゲインは下位4ビットで設定し、Cin7の次段アンプのゲインは上位4ビットで設定します。

**Gain7S0~3:** 上位4ビットによりCin7の次段アンプのゲインを設定します。  
(初期値は4hで5倍です)

**Gain6S0~3:** 下位4ビットによりCin6の次段アンプのゲインを設定します。  
(初期値は4hで5倍です)

## AND9346/D

- Cin0/4 Digital Offset Register

Address 0x06	Bit	7	6	5	4	3	2	1	0
	Name	Doff07	Doff06	Doff05	Doff04	Doff03	Doff02	Doff01	Doff00
	Reset	0	0	0	0	0	0	0	0
	R/W	RW							

- Cin1/5 Digital Offset Register

Address 0x07	Bit	7	6	5	4	3	2	1	0
	Name	Doff17	Doff16	Doff15	Doff14	Doff13	Doff12	Doff11	Doff10
	Reset	0	0	0	0	0	0	0	0
	R/W	RW							

- Cin2/6 Digital Offset Register

Address 0x08	Bit	7	6	5	4	3	2	1	0
	Name	Doff27	Doff26	Doff25	Doff24	Doff23	Doff22	Doff21	Doff20
	Reset	0	0	0	0	0	0	0	0
	R/W	RW							

- Cin3/7 Digital Offset Register

Address 0x09	Bit	7	6	5	4	3	2	1	0
	Name	Doff37	Doff36	Doff35	Doff34	Doff33	Doff32	Doff31	Doff30
	Reset	0	0	0	0	0	0	0	0
	R/W	RW							

これらのレジスタは、オフセットキャリブレーションの実施により調整されたCin0～Cin3またはCin4～Cin7のデジタルオフセット値を格納します。制御マイコンはこれらのレジスタに対してデータ読み出しおよび書き込みが可能です。格納される値は2の補数表現([−128=80h]～[0=00h]～[127=7Fh])です。

また、これらのレジスタに格納するデータの対象チャネルは、Control 3 Register [Address=0x2B]のCdacSelビットにより、Cin0～Cin3またはCin4～Cin7の何れかに設定されます。例えば、Cin0/4 Digital Offset Register [Address=0x06]の場合、CdacSelビットが“0”のときCin0のデジタルオフセット値を読み書きすることが可能であり、CdacSelビットが“1”のときCin4のデジタルオフセット値を読み書きすることが可能です。

制御マイコンから書き込みしたDigital Offset Registerの値は、Control 1 Register [Address=0x2F]のParaChビットを“1”にセットしてパラメータ更新処理を実施して、パラメータ更新によってLC717A30内部に反映すると、以降の処理が変わります。また、新たなDigital Offsetの値は、CdacSelビットにて対象チャネルを切り替えた後、『計測』処理が完了するとレジスタに反映します。

詳細は、『[CdacP/CdacM/DigitalOffsetレジスタのリード/ライト制御する場合](#)』を参照して下さい。

## AND9346/D

- CinX ON Threshold Register (X = 0 to 7)

Address 0x0A to 0x11	Bit	7	6	5	4	3	2	1	0
	Name	THXOn7	THXOn6	THXOn5	THXOn4	THXOn3	THXOn2	THXOn1	THXOn0
	Reset	0	0	0	0	1	0	1	0
	R/W	RW							

これらのレジスタは、各チャネルの計測データからタッチONを判定するためのしきい値(0~127)を設定します。Cin0のタッチONしきい値はCin0 ON Threshold Register [Address=0x0A]にて設定し、Cin7のタッチONしきい値はCin7 ON Threshold Register [Address=0x11]にて設定します。

ゲインの変更等によりタッチON判定しきい値を変更したい場合に使用します。(タッチOFF判定のしきい値は、CinX OFF Threshold Register [Address=0x12~0x19]の説明を参照して下さい)

正の値のみ設定可能(THXOn7ビットは“0”固定。“1”は設定禁止)です。初期値は0Ahで10です。

THXOn7	THXOn6	THXOn5	THXOn4	THXOn3	THXOn2	THXOn1	THXOn0	タッチONしきい値
0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	1
0	0	0	0	0	0	1	0	2
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	0	0	0	1	0	1	0	10 (初期値)
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	1	1	1	1	1	1	0	126
0	1	1	1	1	1	1	1	127
1	0	0	0	0	0	0	0	設定禁止
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	1	1	1	1	設定禁止

## AND9346/D

- CinX OFF Threshold Register (X = 0 to 7)

Address 0x12 to 0x19	Bit	7	6	5	4	3	2	1	0
	Name	THXOff7	THXOff6	THXOff5	THXOff4	THXOff3	THXOff2	THXOff1	THXOff0
	Reset	0	0	0	0	0	1	1	1
	R/W	RW							

これらのレジスタは、各チャネルの計測データからタッチOFFを判定するためのしきい値(0~127)を設定します。Cin0のタッチOFFしきい値はCin0 OFF Threshold Register [Address=0x12]にて設定し、Cin7のタッチOFFしきい値はCin7 OFF Threshold Register [Address=0x19]にて設定します。

ゲインの変更等によりタッチOFF判定のしきい値を変更したい場合に使用します。(タッチON判定のしきい値は、CinX ON Threshold Register [Address=0x0A~0x11]の説明を参照して下さい)

正の値のみ設定可能(THXOff7ビットは“0”固定。“1”は設定禁止)です。初期値は07hで7です。

THXOff7	THXOff6	THXOff5	THXOff4	THXOff3	THXOff2	THXOff1	THXOff0	タッチOFFしきい値
0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	1
0	0	0	0	0	0	1	0	2
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	0	0	0	0	1	1	1	7 (初期値)
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	1	1	1	1	1	1	0	126
0	1	1	1	1	1	1	1	127
1	0	0	0	0	0	0	0	設定禁止
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	1	1	1	1	設定禁止

## AND9346/D

- CinX Data Register (X = 0 to 7)

Address 0x1A to 0x21	Bit	7	6	5	4	3	2	1	0
	Name	DATAx7	DATAx6	DATAx5	DATAx4	DATAx3	DATAx2	DATAx1	DATAx0
	Reset	0	0	0	0	0	0	0	0
	R/W	R	R	R	R	R	R	R	R

これらのレジスタは、各チャネルを計測して得られた計測データ(-128~0~127)を読み出すためのレジスタです。格納される値は2の補数表現([-128=80h]~[0=00h]~[127=7Fh])です。Cin0の計測データはCin0 Data Register [Address=0x1A]に格納し、Cin7の計測データはCin7 Data Register [Address=0x21]に格納します。制御マイコン側でタッチ状況を判定する際に、この計測データを用います。

DATAx7	DATAx6	DATAx5	DATAx4	DATAx3	DATAx2	DATAx1	DATAx0	計測値読み出しデータ
1	0	0	0	0	0	0	0	-128
1	0	0	0	0	0	0	1	-127
1	0	0	0	0	0	1	0	-126
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	1	1	0	1	-3
1	1	1	1	1	1	1	0	-2
1	1	1	1	1	1	1	1	-1
0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	1
0	0	0	0	0	0	1	0	2
0	0	0	0	0	0	1	1	3
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	1	1	1	1	1	1	0	126
0	1	1	1	1	1	1	1	127

## AND9346/D

- Cin0/4 CDAC Plus Register

Address 0x22	Bit	7	6	5	4	3	2	1	0
	Name	CdacP07	CdacP06	CdacP05	CdacP04	CdacP03	CdacP02	CdacP01	CdacP00
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

- Cin1/5 CDAC Plus Register

Address 0x24	Bit	7	6	5	4	3	2	1	0
	Name	CdacP17	CdacP16	CdacP15	CdacP14	CdacP13	CdacP12	CdacP11	CdacP10
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

- Cin2/6 CDAC Plus Register

Address 0x26	Bit	7	6	5	4	3	2	1	0
	Name	CdacP27	CdacP26	CdacP25	CdacP24	CdacP23	CdacP22	CdacP21	CdacP20
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

- Cin3/7 CDAC Plus Register

Address 0x28	Bit	7	6	5	4	3	2	1	0
	Name	CdacP37	CdacP36	CdacP35	CdacP34	CdacP33	CdacP32	CdacP31	CdacP30
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

これらのレジスタは、オフセットキャリブレーションの実施により調整したCin0～Cin3またはCin4～Cin7のCDAC Plus値を格納します。制御マイコンはこれらのレジスタに対してデータ書き込みおよび読み出しが可能です。格納されるデータは00h～FFhの8bitデータで表現されます。

また、これらのレジスタに格納するデータの対象チャネルは、Control 3 Register [Address=0x2B]のCdacSelビットにより、Cin0～Cin3またはCin4～Cin7の何れかに設定されます。例えば、Cin0/4 CDAC Plus Register [Address=0x22]の場合、CdacSelビットが“0”のときCin0のCDAC Plus値を読み書きすることが可能であり、CdacSelビットが“1”のときCin4のCDAC Plus値を読み書きすることが可能です。

制御マイコンから書き込みしたCDAC Plusの値は、Control 1 Register [Address=0x2F]のParaChビットを“1”にセットしてパラメータ更新処理を実施して、パラメータ更新によってLC717A30内部に反映すると、以降の処理が変わります。また、新たなCDAC Plusの値は、CdacSelビットにて対象チャネルを切り替えた後、『計測』処理が完了するとレジスタに反映します。

詳細は、『[CdacP/CdacM/DigitalOffsetレジスタのリード/ライト制御する場合](#)』を参照して下さい。

## AND9346/D

- Cin0/4 CDAC Minus Register

Address 0x23	Bit	7	6	5	4	3	2	1	0
	Name	CdacM07	CdacM06	CdacM05	CdacM04	CdacM03	CdacM02	CdacM01	CdacM00
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

- Cin1/5 CDAC Minus Register

Address 0x25	Bit	7	6	5	4	3	2	1	0
	Name	CdacM17	CdacM16	CdacM15	CdacM14	CdacM13	CdacM12	CdacM11	CdacM10
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

- Cin2/6 CDAC Minus Register

Address 0x27	Bit	7	6	5	4	3	2	1	0
	Name	CdacM27	CdacM26	CdacM25	CdacM24	CdacM23	CdacM22	CdacM21	CdacM20
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

- Cin3/7 CDAC Minus Register

Address 0x29	Bit	7	6	5	4	3	2	1	0
	Name	CdacM37	CdacM36	CdacM35	CdacM34	CdacM33	CdacM32	CdacM31	CdacM30
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

これらのレジスタは、オフセットキャリブレーションの実施により調整したCin0～Cin3またはCin4～Cin7のCDAC Minus値を格納します。制御マイコンはこれらのレジスタに対してデータ書き込みおよび読み出しが可能です。格納されるデータは00h～FFhの8bitデータで表現されます。

また、これらのレジスタに格納するデータの対象チャネルは、Control 3 Register [Address=0x2B]のCdacSelビットにより、Cin0～Cin3またはCin4～Cin7の何れかに設定されます。例えば、Cin0/4 CDAC Minus Register Address=0x23]の場合、CdacSelビットが“0”のときCin0のCDAC Minus値を読み書きすることが可能であり、CdacSelビットが“1”のときCin4のCDAC Minus値を読み書きすることが可能です。

制御マイコンから書き込みしたCDAC Minusの値は、Control 1 Register [Address=0x2F]のParaChビットを“1”にセットしてパラメータ更新処理を実施して、パラメータ更新によってLC717A30内部に反映すると、以降の処理が変わります。また、新たなCDAC Minusの値は、CdacSelビットにて対象チャネルを切り替えた後、『計測』処理が完了するとレジスタに反映します。

詳細は、『[CdacP/CdacM/DigitalOffsetレジスタのリード/ライト制御する場合](#)』を参照して下さい。

● Result Data Register

Address 0x2A	Bit	7	6	5	4	3	2	1	0
	Name	Cin7ACT	Cin6ACT	Cin5ACT	Cin4ACT	Cin3ACT	Cin2ACT	Cin1ACT	Cin0ACT
	Reset	0	0	0	0	0	0	0	0
	R/W	R	R	R	R	R	R	R	R

このレジスタは、各チャンネルのタッチON/OFF状況を出力します。Cin0がBit0に、Cin7がBit7に対応します。タッチON/OFFは各チャンネルの計測データと各チャンネルのタッチON/OFFのしきい値によって判断される。データの確定(測定終了)タイミングはINTOUT信号により制御マイコンに通知されるので、INTOUT信号がアサートしたのを確認後、このレジスタの値を読み出すことを推奨します。

**CinXACT (X = 0~7)**

- 0: タッチOFF判定。(初期値)
- 1: タッチON判定。

● Control 3 Register

Address 0x2B	Bit	7	6	5	4	3	2	1	0
	Name	MedMode1	MedMode0	AmpMode	CdacSel	Rsvd3	Rsvd2	Rsvd1	Rsvd0
	Reset	1	0	0	0	0	0	0	0
	R/W	RW	RW	RW	RW	RW	RW	RW	RW

このレジスタは、デジタルオフセット値、CDAC Plus値、CDAC Minus値の書き込み読み出しをする対象チャンネルを設定し、計測時のアンプ接続構成を設定します。

**MedMode1, MedMode0**

ノイズをフィルタに通すための測定動作モードを設定するビット。  
初期値は“1,0”でフィルタ処理ありです。通常はそのまま使用する。

**AmpMode**

計測時のアンプ接続構成の制御ビット。  
0: 差動モードにて計測します。(初期値)  
1: シングルモードにて計測します。

**CdacSel**

CinX Digital Offset Register [Address=0x06~0x09]レジスタ、CinX CDAC Plus RegisterおよびCinX CDAC Minus Register [Address=0x22~0x29]レジスタへの書き込みおよび読み出しをする対象チャンネル(Cin0~Cin3またはCin4~Cin7)の設定ビット。

- 0: Cin0~Cin3のCDAC Plus値、CDAC Minus値、デジタルオフセット値をR/W可能。(初期値)
- 1: Cin4~Cin7のCDAC Plus値、CDAC Minus値、デジタルオフセット値をR/W可能。

**Rsvd3~Rsvd0**

これらのビット“0”固定、“1”は設定禁止。

● Error Status Register

Address 0x2C	Bit	7	6	5	4	3	2	1	0
	Name	SYSERR	Readd6	Readd5	Readd4	Readd3	DALM1	DALM0	CALERR
	Reset	0	0	0	0	0	0	0	0
	R/W	R	R	R	R	R	R	R	R

このレジスタは、エラー発生の有無を通知するために出力します。

**SYSERR**

- 0: システムエラー発生なし。(初期値)
- 1: システムエラー発生あり。

“1” にセットされたSYSERRビットを“0” に戻すためにはControl 2 Register [Address=0x40]のSoftRstビットを“1” にセットしてLSIをソフトウェアリセットするか、またはパワーオンリセットまたはnRSTピンリセットをしてください。

**Readd6~Readd3**

これらのビットは“0” 出力。

**DALM1, DALM0**

静的オフセットキャリブレーションおよび動的オフセットキャリブレーションを実施した結果から、周波数の干渉によってAD値が大幅にずれる恐れがあると判定したことを制御マイコンに通知するためのアラームフラグです。静的オフセットキャリブレーションおよび動的オフセットキャリブレーションを実施した次の計測終了時に、DALM1, DALM0フラグを更新する。

AD値異常アラームレベルがレベル0のときには、外来ノイズの影響をほとんど受けていない。AD値異常アラームレベルがレベル3のときには、外来ノイズの影響を大幅に受けている恐れがあるため、計測データAD値およびタッチON/OFF判定結果が異常値となる可能性があります。

DALM1	DALM0	AD値異常アラームレベル
0	0	レベル0 (初期値)
0	1	レベル1
1	0	レベル2
1	1	レベル3 (ノイズの影響を大幅に受けている恐れがある)

**CALERR**

- 0: キャリブレーションエラー発生なし。(初期値)
- 1: キャリブレーションエラー発生あり。

“1” にセットされたCALERRビットを“0” に戻すためにはControl 1 Register [Address=0x2F]のParaChビットを“1”、WriteReqビットを“1” にセットしてパラメータ更新処理を実施してください。

● Error Channel Status Register

Address 0x2D	Bit	7	6	5	4	3	2	1	0
	Name	Cin7ERR	Cin6ERR	Cin5ERR	Cin4ERR	Cin3ERR	Cin2ERR	Cin1ERR	Cin0ERR
	Reset	0	0	0	0	0	0	0	0
	R/W	R	R	R	R	R	R	R	R

このレジスタは、システムエラー(SYSERR=“1”)発生時にシステムエラーコード(00h)を出力または、キャリブレーションエラー(CALERR=“1”)発生時にキャリブレーションエラー発生チャンネルを出力します。Cin0がBit0、Cin7がBit7に対応します。

システムエラーが発生した場合はすべてのビットに“0”がセットされる。Cin0～Cin7でキャリブレーションエラーが発生した場合、エラーの発生したチャンネルに対応したビットに“1”がセットされる。全てのビットを“0”に戻すためには、Control 1 Register [Address=0x2F]のParaChビットを“1”、WriteReqビットを“1”にセットしてパラメータ更新処理を実施してください。

**CinXERR (X=0～7)**

- 0: CinXキャリブレーションエラー発生なし。(初期値)
- 1: CinXキャリブレーションエラー発生あり。

● Control 1 Register

Address 0x2F	Bit	7	6	5	4	3	2	1	0
	Name	WriteReq	Rsvd6	Rsvd5	MDtHold	IntMode	ParaCh	StaCal	Measure
	Reset	0	0	0	0	1	0	1	1
	R/W	RW	RW	RW	RW	RW	RW	RW	RW

このレジスタは、LSI内部の各処理動作を設定します。

基本的に、WriteReq、ParaCh、StaCalの全ビットが“0”の場合にのみ、制御マイコンから本レジスタへの書き込みを行って下さい。

例外として、LSIの初期化完了(INTOUTアサート)から自動実施される静的オフセットキャリブレーションが終了するまでの間のみ、StaCalビットが“1”であっても、本レジスタへ80hまたは、88hの値を書き込むことができます。また、本レジスタへ80hまたは、88hの値を書き込むことにより、LSIのデフォルトパラメータに基づく静的オフセットキャリブレーション、および計測の動作をキャンセルすることができます。詳細は『[制御マイコンによる制御例](#)』を参照して下さい。

**WriteReq**

各制御ビット(MDtHold, IntMode, ParaCh, StaCal, Measure)の設定反映ビット。

これらの制御ビット(MDtHold, IntMode, ParaCh, StaCal, Measure)の設定はWriteReqビットに“1”がセットされた場合に初めてLSIの動作に反映されます。WriteReqビットに“0”がセットされた状態では反映されません。インターバル状態もしくはスリープ状態から抜けたタイミングで設定反映処理が実施されます。設定が反映されるとWriteReqビットは自動的に“0”になります。

- 0: 設定を反映しない。(初期値)
- 1: 設定を反映する。

**Rsvd6, Rsvd5**

これらのビットは“0”固定、“1”設定禁止。

**MdtHold**

計測データ保存モードの設定ビット。

Measureビットが“0”のときに、MdtHoldビットが“0”の場合、CinX Data Register [Address=0x1A~0x21] および、Result Data Register [Address=0x2A]の内容を0クリアします。MdtHoldビットが“1”の場合、Measureビットの設定に関わらずCinX Data Register [Address=0x1A~0x21]および、Result Data Register [Address=0x2A]の内容は保持されます。2つ以上のLSIを使用するアプリケーションについて、制御マイコンはこのMdtHoldビットにより各LSIからCinX DataおよびResult Dataの読み出しができるようになる。詳細は『[制御マイコンによる制御例](#)』を参照して下さい。

- 0: Measureビットが“0”のとき計測データをクリアする。(初期値)
- 1: Measureビットが“0”のとき計測データをクリアしない。

**IntMode**

計測動作モードの設定ビット。各モードについては『[機能説明](#)』を参照して下さい。

- 0: スリープモードで動作。
- 1: インターバルモードで動作。(初期値)

**ParaCh**

レジスタ設定変更要求ビット。

パラメータ更新が必要な場合、このビットに“1”を設定して、各レジスタ [Address=0x00~0x19, 0x22~0x29, 0x2B, 0x30~0x3D]の設定内容を反映するパラメータ更新処理を実施します。

パラメータ更新処理が完了後、Result Data Register [Address=0x2A]、Error Status Register [Address=0x2C]、Error Channel Status Register [Address=0x2D]の内容を0クリアし、INTOUTをネゲートします。また、動的オフセットキャリブレーション処理用内部カウンタとデバウンス処理用内部カウンタの値を0クリアします。さらに、ParaChビットは自動的に“0”になります。

- 0: パラメータ更新要求なし。(初期値)
- 1: パラメータ更新要求あり。

**StaCal**

静的オフセットキャリブレーション要求ビット。

StaCalビットが“1”の場合、静的オフセットキャリブレーション処理を実施し、実施後にStaCalビットは自動的に“0”になります。静的オフセットキャリブレーションは、各入力チャネル(Cin0~Cin7)の寄生容量に対して容量D/Aコンバータのオフセット調整を行い、それぞれのチャネルに対応した最適なオフセット値(CDAC Plusオフセット値、CDAC Minusオフセット値、デジタルオフセット値)を決定します。

本LSIが静的オフセットキャリブレーション処理を実施している最中に制御マイコンがWriteReqビットを“1”、StaCalビットを“0”にしてControl 1 Register [Address=0x2F]にライトしても、本LSIの静的オフセットキャリブレーション処理がすぐに中断しないことに注意してください。本LSIで現在行われている静的オフセットキャリブレーション処理は中断することなく最後まで実施されます。

- 0: 静的オフセットキャリブレーション要求なし。
- 1: 静的オフセットキャリブレーション要求あり。(初期値)

**Measure**

計測実施/停止動作の設定ビット。

通常は“1”固定。

- 0: 計測を行わない。
- 1: 計測を行う。(初期値)

注: 処理順番 (WriteReq、ParaCh、StaCal、Measureの全ビットが“1”の場合の処理順番)

- (1) 制御ビットの設定反映処理 (WriteReq)。処理完了後、自動的にWriteReqビットクリア。
- (2) パラメータ更新処理 (ParaCh)。処理完了後、自動的にParaChビットクリア。
- (3) 静的オフセットキャリブレーション処理 (StaCal)。処理完了後、自動的にStaCalビットクリア。
- (4) 計測処理 (Measure)。計測処理は繰り返し。

## AND9346/D

- Average Count Register

Address 0x30	Bit	7	6	5	4	3	2	1	0
	Name	AC7	AC6	AC5	AC4	AC3	AC2	AC1	AC0
	Reset	0	1	0	0	0	0	0	0
	R/W	RW							

このレジスタは、計測データ平均回数を設定します。8、16、32、64、128回のいずれかを必ず設定してください。初期値は40hで64回です。

AC7	AC6	AC5	AC4	AC3	AC2	AC1	AC0	計測データ平均回数
0	0	0	0	1	0	0	0	8回
0	0	0	1	0	0	0	0	16回
0	0	1	0	0	0	0	0	32回
0	1	0	0	0	0	0	0	64回 (初期値)
1	0	0	0	0	0	0	0	128回
上記以外								設定禁止

- Filter Parameter Register

Address 0x31	Bit	7	6	5	4	3	2	1	0
	Name	FP23	FP22	FP21	FP20	FP13	FP12	FP11	FP10
	Reset	0	0	0	0	0	0	1	0
	R/W	RW							

このレジスタは、ノイズ対策用測定フィルタパラメータを設定します。

### FP23～FP20

ノイズ対策用測定フィルタパラメータ2の設定ビット。  
初期値は0hであり、通常はそのまま使用する。

### FP13～FP10

ノイズ対策用測定フィルタパラメータ1の設定ビット。  
初期値は2hであり、通常はそのまま使用する。

● Debounce Count 1 Register

Address 0x32	Bit	7	6	5	4	3	2	1	0
	Name	DCT17	DCT16	DCT15	DCT14	DCT13	DCT12	DCT11	DCT10
	Reset	0	0	0	0	0	0	0	1
	R/W	RW							

このレジスタは、各チャンネルのタッチ判定がOFFからONに遷移するときのデバウンスカウント(OFF→ON時)の回数を設定します。適切なデバウンスカウントを設定することにより、チャタリングを防止することができます。デバウンスカウント値をN1回に設定したい場合には、このレジスタに(N1-1)のデータを設定する。初期値は01hで2回です。

チャンネルの判定がOFFからONになる条件:

計測データがCin0~7 ON Threshold Register [Address=0x0A~0x11]で設定されたタッチON判定しきい値を連続して上回った回数が、デバウンスカウント(OFF→ON時)の値になったとき、そのチャンネルがタッチONになったと判定します。

DCT17	DCT16	DCT15	DCT14	DCT13	DCT12	DCT11	DCT10	デバウンスカウント (OFF→ON時)
0	0	0	0	0	0	0	0	1回
0	0	0	0	0	0	0	1	2回 (初期値)
0	0	0	0	0	0	1	0	3回
0	0	0	0	0	0	1	1	4回
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	1	1	0	1	254回
1	1	1	1	1	1	1	0	255回
1	1	1	1	1	1	1	1	設定禁止

● Debounce Count 2 Register

Address 0x33	Bit	7	6	5	4	3	2	1	0
	Name	DCT27	DCT26	DCT25	DCT24	DCT23	DCT22	DCT21	DCT20
	Reset	0	0	0	0	0	0	0	1
	R/W	RW							

このレジスタは、各チャンネルのタッチ判定がONからOFFに遷移するときのデバウンスカウント(ON→OFF時)の回数を設定します。適切なデバウンスカウントを設定することにより、チャタリングを防止することができます。デバウンスカウント値をN2回に設定したい場合には、このレジスタに(N2-1)のデータを設定する。初期値は01hで2回です。基本的にはDebounce Count 1 Register [Address=0x32]の値と同じかそれより大きな値を設定してください。

チャンネルの判定がONからOFFになる条件:

計測データがCin0~7 OFF Threshold Register [Address=0x12~0x19]で設定されたOFF判定しきい値を連続して下回った回数が、デバウンスカウント(ON→OFF時)の値になったとき、そのチャンネルがタッチOFFになったと判定します。

## AND9346/D

DCT27	DCT26	DCT25	DCT24	DCT23	DCT22	DCT21	DCT20	デバウンスカウント (ON→OFF時)
0	0	0	0	0	0	0	0	1回
0	0	0	0	0	0	0	1	2回 (初期値)
0	0	0	0	0	0	1	0	3回
0	0	0	0	0	0	1	1	4回
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	1	1	0	1	254回
1	1	1	1	1	1	1	0	255回
1	1	1	1	1	1	1	1	設定禁止

● Short Interval Time Register

Address 0x34	Bit	7	6	5	4	3	2	1	0
	Name	SIVAL7	SIVAL6	SIVAL5	SIVAL4	SIVAL3	SIVAL2	SIVAL1	SIVAL0
	Reset	0	0	0	0	0	1	0	1
	R/W	RW							

このレジスタは、ショートインターバル時間を設定します。ショートインターバル時間とは、タッチONが検出される可能性があるときの一つの計測終了から次の計測開始までのインターバル時間です。このショートインターバル時間は、0~255 msまで1 ms単位(Typ)で設定できます。初期値は05hで5 ms (Typ)です。

このレジスタを00hに設定した場合、ロングインターバル時間とショートインターバル時間が両方とも0 msとなります。ショートインターバルモードの詳細については、『機能説明』を参照して下さい。

スリープモード設定時は、このレジスタの設定内容に関わらずショートインターバル時間は0 msとして動作します。

SIVAL7	SIVAL6	SIVAL5	SIVAL4	SIVAL3	SIVAL2	SIVAL1	SIVAL0	ショートインターバル時間
0	0	0	0	0	0	0	0	0 ms
0	0	0	0	0	0	0	1	1 ms
0	0	0	0	0	0	1	0	2 ms
0	0	0	0	0	0	1	1	3 ms
0	0	0	0	0	1	0	0	4 ms
0	0	0	0	0	1	0	1	5 ms (初期値)
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	1	1	1	0	254 ms
1	1	1	1	1	1	1	1	255 ms

## AND9346/D

- Long Interval Time Register

Address 0x35	Bit	7	6	5	4	3	2	1	0
	Name	LIVAL7	LIVAL6	LIVAL5	LIVAL4	LIVAL3	LIVAL2	LIVAL1	LIVAL0
	Reset	0	0	0	0	0	0	0	1
	R/W	RW							

このレジスタは、ロングインターバル時間を設定します。ロングインターバル時間とは、タッチONが全く検出されていないときの一つの計測終了から次の計測開始までのインターバル時間です。このロングインターバル時間は、0～355 msまで1 ms単位(Typ)で設定できます。これは、ロングインターバル時間はロングインターバルベース時間(Measurement Mode 1 Register [Address=0x3A]のLIVALBビットにより100 msまたは、0 msを設定)と本レジスタ値の組み合わせにより設定します。初期値は100 ms + 1 ms(01h) = 101 ms(Typ)です。

このレジスタを00hに設定した場合、ロングインターバル時間とショートインターバル時間が両方とも0 msとなります。ロングインターバルモードについては『機能説明』を参照して下さい。

スリープモード設定時は、このレジスタの設定内容に関わらずロングインターバル時間は0 msとして動作します。

LIVAL7	LIVAL6	LIVAL5	LIVAL4	LIVAL3	LIVAL2	LIVAL1	LIVAL0	ロングインターバル時間	
								LIVALB = "0"	LIVALB = "1"
0	0	0	0	0	0	0	0	インターバルなし (0 ms)	インターバルなし (0 ms)
0	0	0	0	0	0	0	1	101 ms (Initial value)	1 ms
0	0	0	0	0	0	1	0	102 ms	2 ms
0	0	0	0	0	0	1	1	103 ms	3 ms
.	.	.	.	.	.	.	.	.	.
1	1	1	1	1	1	1	0	354 ms	254 ms
1	1	1	1	1	1	1	1	355 ms	255 ms

## AND9346/D

- Short Interval Dynamic OffCal Cycle Register

Address 0x36	Bit	7	6	5	4	3	2	1	0
	Name	DCYC7	DCYC6	DCYC5	DCYC4	DCYC3	DCYC2	DCYC1	DCYC0
	Reset	0	0	0	0	0	0	1	1
	R/W	RW							

このレジスタは、ショートインターバルモードのとき、動的オフセットキャリブレーションを実施するかどうかの判定のための実施サイクルを設定します。初期値は03hで3計測毎に1回判定です。

ショートインターバルモードのときとロングインターバルモードのときとは、インターバル時間が違うため、計測の間隔が異なります。この設定は双方の動的オフセットキャリブレーションの実施間隔をそろえる目的に使用します。

ロングインターバルモードのときはこの設定に関わらず1計測毎に1回判定を実施します。

スリープモード時は必ず01hを設定して下さい。

なお、00hに設定された場合、他レジスタの設定に関わらず動的オフセットキャリブレーションを実施しません。

動的オフセットキャリブレーションの詳細については、『[動的オフセットキャリブレーションの説明](#)』を参照して下さい。

DCYC7	DCYC6	DCYC5	DCYC4	DCYC3	DCYC2	DCYC1	DCYC0	動的オフセットキャリブレーション判定実施サイクル		
								ショートインターバルモード	ロングインターバルモード	スリープモード
0	0	0	0	0	0	0	0	動的オフセットキャリブレーションを実施しない		
0	0	0	0	0	0	0	1	1計測毎に1回	1計測毎に1回	1計測毎に1回
0	0	0	0	0	0	1	0	2計測毎に1回		
0	0	0	0	0	0	1	1	3計測毎に1回 (初期値)		
0	0	0	0	0	1	0	0	4計測毎に1回		
0	0	0	0	0	1	0	1	5計測毎に1回		
0	0	0	0	0	1	1	0	6計測毎に1回		
0	0	0	0	0	1	1	1	7計測毎に1回		
.	.	.	.	.	.	.	.	.	.	.
1	1	1	1	1	1	1	0	254計測毎に1回		
1	1	1	1	1	1	1	1	255計測毎に1回		

## AND9346/D

- Dynamic OffCal Count Plus Register

Address 0x37	Bit	7	6	5	4	3	2	1	0
	Name	DCALP7	DCALP6	DCALP5	DCALP4	DCALP3	DCALP2	DCALP1	DCALP0
	Reset	0	0	0	0	0	0	1	1
	R/W	RW							

このレジスタは、正值側の動的オフセットキャリブレーション実施カウント数を設定します。初期値は03hで24回(設定値3×8回)です。Measurement Mode 1 Register [Address=0x3A]のPDCLPビットの設定により以下の場合に動的オフセットキャリブレーション実施の判定処理を行います。

ケース1: PDCLPビットに“0”を設定して、かつ、全チャンネルがタッチOFF状態のとき判定処理を行う。

ケース2: 使用チャンネル個別に動的オフセットキャリブレーションを実施するため、PDCLPビットに“1”を設定して、かつ、タッチOFFのチャンネルに対して判定処理を行う。

ロングインターバルモード時、計測毎に判定処理をします。判定処理(Judgment points)時の計測値がDynamic OffCal Count Plus Register [Address=0x37]の回数連続して動的オフセットキャリブレーション実施範囲(正值側下限AD値～タッチONしきい値)に入った場合、正值側の動的オフセットキャリブレーションを実施します。

ショートインターバルモード時、Short Interval Dynamic OffCal Cycle Register [Address=0x36]で指定した回数の実施サイクル毎に動的オフセットキャリブレーション判定処理を行います。判定処理(Judgment points)時の計測値がDynamic OffCal Count Plus Register [Address=0x37]の回数連続して正值側の動的オフセットキャリブレーション実施範囲(正值側下限AD値～タッチONしきい値)に入った場合、動的オフセットキャリブレーションを実施します。

なお、00hに設定された場合、他レジスタの設定に関わらず動的オフセットキャリブレーションを実施しません。

動的オフセットキャリブレーションの詳細については、『[動的オフセットキャリブレーションの説明](#)』を参照して下さい。

DCALP7	DCALP6	DCALP5	DCALP4	DCALP3	DCALP2	DCALP1	DCALP0	動的オフセットキャリブレーション実施カウント数 (正值側)	
								ショートインターバル モード	ロングインターバル モード
0	0	0	0	0	0	0	0	動的オフセットキャリブレーションを実施しない	動的オフセットキャリブレーションを実施しない
0	0	0	0	0	0	0	1	(8×実施サイクル数)回	8回
0	0	0	0	0	0	1	0	(16×実施サイクル数)回	16回
0	0	0	0	0	0	1	1	(24×実施サイクル数)回	24回 (初期値)
0	0	0	0	0	1	0	0	(32×実施サイクル数)回	32回
.	.	.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.	.	.
1	1	1	1	1	1	1	0	(2032×実施サイクル数)回	2032回
1	1	1	1	1	1	1	1	(2040×実施サイクル数)回	2040回

注: 実施サイクル数とは、Short Interval Dynamic OffCal Cycle Register [Address=0x36]で設定される動的オフセットキャリブレーションを実施するかどうかの判定のための実施サイクル数です。

## AND9346/D

- Dynamic OffCal Count Minus Register

Address 0x38	Bit	7	6	5	4	3	2	1	0
	Name	DCALM7	DCALM6	DCALM5	DCALM4	DCALM3	DCALM2	DCALM1	DCALM0
	Reset	0	0	0	0	0	0	1	1
	R/W	RW							

このレジスタは、負値側の動的オフセットキャリブレーション実施カウント数を設定します。初期値は03hで3回です。

ロングインターバルモード時、計測毎に判定処理をします。判定処理(Judgment points)時の計測値がDynamic OffCal Count Minus Register [Address=0x38]の回数連続して負値側の動的オフセットキャリブレーション実施範囲(-128～負値側上限AD値)に入った場合、動的オフセットキャリブレーションを実施します。

ショートインターバルモード時、Short Interval Dynamic OffCal Cycle Register [Address=0x36]で指定した回数の実施サイクル毎に動的オフセットキャリブレーション判定処理を行います。判定処理(Judgment points)時の計測値がDynamic OffCal Count Minus Register [Address=0x38]の回数連続して負値側の動的オフセットキャリブレーション実施範囲(-128～負値側上限AD値)に入った場合、動的オフセットキャリブレーションを実施します。

なお、00hに設定された場合、他レジスタの設定に関わらず動的オフセットキャリブレーションを実施しません。

動的オフセットキャリブレーションの詳細については、『[動的オフセットキャリブレーションの説明](#)』を参照して下さい。

DCALM7	DCALM6	DCALM5	DCALM4	DCALM3	DCALM2	DCALM1	DCALM0	動的オフセットキャリブレーション実施カウント数 (負値側)	
								ショートインターバル モード	ロングインターバル モード
0	0	0	0	0	0	0	0	動的オフセットキャリブレーションを実施しない	動的オフセットキャリブレーションを実施しない
0	0	0	0	0	0	0	1	(1×実施サイクル数)回	1回
0	0	0	0	0	0	1	0	(2×実施サイクル数)回	2回
0	0	0	0	0	0	1	1	(3×実施サイクル数)回	3回 (初期値)
0	0	0	0	0	1	0	0	(4×実施サイクル数)回	4回
.	.	.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.	.	.
1	1	1	1	1	1	1	0	(254×実施サイクル数)回	254回
1	1	1	1	1	1	1	1	(255×実施サイクル数)回	255回

注：実施サイクル数とは、Short Interval Dynamic OffCal Cycle Register [Address=0x36]で設定される動的オフセットキャリブレーションを実施するかどうかの判定のための実施サイクル数です。

## AND9346/D

- Static OffCal CDAC Base Register

Address 0x39	Bit	7	6	5	4	3	2	1	0
	Name	DACB7	DACB6	DACB5	DACB4	DACB3	DACB2	DACB1	DACB0
	Reset	1	0	0	0	0	0	0	0
	R/W	RW							

このレジスタは、静的オフセットキャリブレーション実施時の基準容量の値を設定します。  
静的オフセットキャリブレーションを実施しても計測の基準値(計測の原点)が計測範囲の中央に合わないときに、この値を変更すると解決する場合があります。設定可能な値は、20h、40h、80hのみで、それ以外の値は設定禁止です。初期値は80hで4 pFです。

DACB7	DACB6	DACB5	DACB4	DACB3	DACB2	DACB1	DACB0	静的オフセットキャリブレーション 実施時の基準容量値
0	0	1	0	0	0	0	0	1 pF
0	1	0	0	0	0	0	0	2 pF
1	0	0	0	0	0	0	0	4 pF
上記以外								設定禁止

- Measurement Mode 1 Register

Address 0x3A	Bit	7	6	5	4	3	2	1	0
	Name	INTMD1	INTMD2	PDCLP	DmCyc	LIVALB	MCIN1	MCIN0	Rsvd0
	Reset	0	0	0	0	0	0	0	0
	R/W	RW	RW	RW	RW	RW	RW	RW	RW

このレジスタは、計測モードを設定します。

### INTMD1

計測終了時のINTOUT出力モード。INTOUT信号のアサート(“High”)方式の設定ビット。

- 0：計測終了毎にINTOUTをアサート(“High”)。(初期値)
- 1：計測終了且つ1つ以上のチャンネルがタッチON判定状態時のみINTOUTをアサート(“High”)。  
『タッチON判定状態』の詳細については『[タッチ判定の説明](#)』を参照して下さい。

### INTMD2

インターバル期間、スリープ期間終了時のINTOUT出力モード。INTOUT信号のネゲート(“Low”)方式の設定ビット。

- 0：INTOUTを自動的にネゲート(“Low”)はしない。(初期値)
- 1：INTOUTをアサート後、インターバル期間終了直後またはスリープ期間終了直後に自動的にINTOUTをネゲート(“Low”)する。

計測処理時のINTOUT出力モード

INTMD1	INTMD2	計測処理時のINTOUT出力モード
0	0	計測終了毎にINTOUTをアサート(“High”)します。INTOUT信号をクリア(“Low”)するときは、Control 2 Register [Address=0x40]のIntOutビットを“0”に設定してください。
0	1	計測終了毎にINTOUTをアサート(“High”)します。この後、LSIIはインターバル期間終了直後またはスリープ期間終了直後に自動的にINTOUT信号をネゲート(“Low”)します。
1	0	計測終了且つ1つ以上のチャンネルがタッチON判定状態時のみINTOUTをアサート(“High”)します。INTOUT信号をクリア(“Low”)するときは、Control 2 Register [Address=0x40]のIntOutビットを“0”に設定してください。
1	1	計測終了且つ1つ以上のチャンネルがタッチON判定状態時のみINTOUTをアサート(“High”)します。この後、LSIIはインターバル期間終了直後またはスリープ期間終了直後に自動的にINTOUT信号をネゲート(“Low”)します。

**PDCLP**

正值側動的オフセットキャリブレーション方式の設定ビット。

- 0：正值側の動的オフセットキャリブレーションは、全チャンネルの計測値がタッチONしきい値以下の場合のみ、判定/実施します。(初期値)
- 1：正值側の動的オフセットキャリブレーションを個別の使用チャンネル毎に判定/実施します。  
例えば、ボード上のすべてのスイッチ間隔が互いに十分離れており、あるスイッチをタッチしたときに別スイッチの計測データにまったく影響がない場合は、本ビットを“1”に設定することができます。

**DmCyc**

計測開始時のダミーサイクル数の設定ビット。

- 0：4サイクル。(初期値)
- 1：7サイクル。

**LIVALB**

ロングインターバルベース時間の設定ビット。  
ロングインターバルモードについては『機能説明』を参照して下さい。

- 0：ロングインターバルベース時間は、100 ms (Typ)。(初期値)
- 1：ロングインターバルベース時間は、0 ms。

**MCIN1, MCIN0**

計測処理における非計測チャンネルの出力状態の設定ビット。

非計測チャンネルとは、Use Channel Register [Address=0x00]のCinXENビットが“1”に設定された使用チャンネルの内、計測中チャンネル以外のチャンネルを示します。Use Channel Register [Address=0x00]のCinXENビットが“0”に設定された未使用チャンネルはLowレベルを出力します。

また、計測処理中以外のときは、各計測ピン(Cin0～Cin7, CMAdd0, CMAdd4, Cref, CrefAdd, CdrvBar)の出力はLowレベルです。

MCIN1	MCIN0	計測処理中の非計測チャンネル状態
0	0	Lowレベル (初期値)
0	1	設定禁止
1	0	Hi-Z状態
1	1	Cdrv信号出力

**Rsvd0**

このビットは“0”固定、“1”設定禁止。

• Measurement Mode 2 Register

Address 0x3B	Bit	7	6	5	4	3	2	1	0
	Name	CDRVB	CADD4EN	CADD0EN	CIN4CINP2	CIN0CINP2	CIN4CINP	CIN0CINP	Rsvd0
	Reset	0	0	0	0	0	0	0	0
	R/W	RW	RW	RW	RW	RW	RW	RW	RW

このレジスタは、計測時における各端子の動作を設定します。

**CDRVB**

Cdrv信号の反転信号をCdrvBar端子へ出力する設定ビット。

容量が大きなセンサCinを駆動するとき、Cin0～Cin7とCdrvBarとの間に適切な容量を接続することで、容量変化を検出することが可能になる。このとき、本ビットに“1”をセットしてください。

0: CdrvBar出力端子をハイインピーダンス状態にします。(初期値)

1: Cdrv反転信号をCdrvBar出力端子に出力します。

**CADD4EN**

容量センサ入力Cin4～Cin7にオフセット用容量を追加するための端子(CMAdd4)を有効にするビット。

容量が大きなセンサCinを駆動するとき、CMAdd4とCdrvBarとの間に適切な容量を接続することで、容量変化を検出することが可能になる。このとき、本ビットに“1”をセットしてください。

0: Cin4～Cin7の計測時にCMAdd4を使用しません。(初期値)

1: Cin4～Cin7の計測時にCMAdd4を使用します。

**CADD0EN**

容量センサ入力Cin0～Cin3にオフセット用容量を追加するための端子(CMAdd0)を有効にするビット。

容量が大きなセンサCinを駆動するとき、CMAdd0とCdrvBarとの間に適切な容量を接続することで、容量変化を検出することが可能になる。このとき、本ビットに“1”をセットしてください。

0: Cin0～Cin3の計測時にCMAdd0を使用しません。(初期値)

1: Cin0～Cin3の計測時にCMAdd0を使用します。

**CIN4CINP2**

Cin4～Cin7計測時初段アンプ(+)側入力接続ポートの設定ビット。

基本的に本ビットに“0”をセットして、Cin4～Cin7計測時の基準容量端子としてCref端子を使用します。

0: Cin4～Cin7の計測時にCrefのみ使用します。(初期値)

1: Cin4～Cin7の計測時にCrefとCrefAddの両方を使用します。

**CIN0CINP2**

Cin0～Cin3計測時初段アンプ(+)側入力接続ポートの設定ビット。

基本的に本ビットに“0”をセットして、Cin0～Cin3計測時の基準容量端子としてCref端子を使用します。

0: Cin0～Cin3の計測時にCrefのみ使用します。(初期値)

1: Cin0～Cin3の計測時にCrefとCrefAddの両方を使用します。

**CIN4CINP**

このビットは“0”固定、“1”設定禁止。

**CIN0CINP**

このビットは“0”固定、“1”設定禁止。

## AND9346/D

### 計測時における各端子動作設定

CADD4EN	CADD0EN	CIN4CINP2	CIN0CINP2	適用アプリケーションおよび設定内容説明
0	0	0	0	小さいセンサ容量(8 pF以下)の場合のアプリケーションに適用。容量センサ入力Cin0～Cin7にオフセット用容量を追加するための端子(CMAdd0および、CMAdd4)を使用しません。 また、Cin0～Cin7計測時の基準容量端子としてCref端子を使用します。(接続構成例は、図56を参照して下さい)
1	1	0	0	大きいセンサ容量(8 pF以上)の場合のアプリケーションに適用。容量センサ入力Cin0～Cin7にオフセット用容量を追加するための端子(CMAdd0および、CMAdd4)を使用します。 また、Cin0～Cin7計測時の基準容量端子としてCref端子を使用します。(接続構成例は、図59を参照して下さい)
0	1	0	1	Cin0～Cin3に大きいセンサ容量とCin4～Cin7に小さいセンサ容量が混在した場合のアプリケーションに適用。容量センサ入力Cin0～Cin3にオフセット用容量を追加するための端子(CMAdd0)を使用し、容量センサ入力Cin4～Cin7にオフセット用容量を追加するための端子(CMAdd4)を使用しません。 また、Cin0～Cin3計測時の基準容量端子としてCrefとCrefAddの両方の端子を使用し、Cin4～Cin7計測時の基準容量端子としてCref端子のみを使用します。(接続構成例は、図62を参照して下さい)
1	0	1	0	Cin0～Cin3に小さいセンサ容量とCin4～Cin7に大きなセンサ容量が混在した場合のアプリケーションに適用。容量センサ入力Cin0～Cin3にオフセット用容量を追加するための端子(CMAdd0)を使用せず、容量センサ入力Cin4～Cin7にオフセット用容量を追加するための端子(CMAdd4)を使用します。 また、Cin0～Cin3計測時の基準容量端子としてCref端子のみを使用し、Cin4～Cin7計測時の基準容量端子としてCrefとCrefAddの両方の端子を使用します。
上記以外の組み合わせ				未使用の端子を使用するような設定にすると、検出感度に影響を与える可能性があります。推奨しません。

#### Rsvd0

このビットは“0”固定、“1”設定禁止。

● Long Interval Mode Start Count Register

Address 0x3C	Bit	7	6	5	4	3	2	1	0
	Name	LIMSC7	LIMSC6	LIMSC5	LIMSC4	LIMSC3	LIMSC2	LIMSC1	LIMSC0
	Reset	0	0	0	0	0	1	0	1
	R/W	RW							

このレジスタは、全チャンネルがタッチOFF判定になってからロングインターバルモードに移行するまでの計測回数を設定します。初期値は05hで20回(設定値5×4回)です。

このレジスタに値を設定することで、全チャンネルがタッチOFF判定になった後もしばらくショートインターバルモードで動作する期間を設けることができます。

LIMSC7	LIMSC6	LIMSC5	LIMSC4	LIMSC3	LIMSC2	LIMSC1	LIMSC0	ロングインターバルモード 開始までの計測回数設定
0	0	0	0	0	0	0	0	0回
0	0	0	0	0	0	0	1	4回
0	0	0	0	0	0	1	0	8回
0	0	0	0	0	0	1	1	12回
0	0	0	0	0	1	0	0	16回
0	0	0	0	0	1	0	1	20回 (初期値)
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
1	1	1	1	1	1	1	0	1016回
1	1	1	1	1	1	1	1	1020回

● Cin 1<sup>st</sup> Gain Adjust Register

Address 0x3D	Bit	7	6	5	4	3	2	1	0
	Name	Gain4F3	Gain4F2	Gain4F1	Gain4F0	Gain0F3	Gain0F2	Gain0F1	Gain0F0
	Reset	0	0	0	0	0	0	0	0
	R/W	RW							

LSI内部には容量変化を検出しアナログ振幅値を出力する2段のアンプ(初段アンプと次段アンプ)があり、このレジスタはその初段アンプのゲインを設定し、チャンネルの感度を調整します。Cin0～Cin3の初段アンプのゲインは下位4ビットで設定し、Cin4～Cin7の初段アンプのゲインは上位4ビットで設定します。Cin0～7のゲイン設定は共通設定のみであり、Cinチャンネル個別の設定はできません。次段アンプのゲインはCin 2nd Gain Register [Address=0x02～0x05]にて設定します。基本的に、初段アンプのゲインは最小で使用して下さい。

**Gain4F0～3:** 上位4ビットによりCin4～7の初段アンプのゲインを設定します。  
(初期値は0hで1600fFです)

**Gain0F0～3:** 下位4ビットによりCin0～3の初段アンプのゲインを設定します。  
(初期値は0hで1600fFです)

初段アンプのゲイン設定

Gain0F3	Gain0F2	Gain0F1	Gain0F0	初段アンプのゲイン Cf [fF] (Typ)
Gain4F3	Gain4F2	Gain4F1	Gain4F0	
0	0	0	0	1600 (最小ゲイン設定) (初期値)
0	0	0	1	1500
0	0	1	0	1400
0	0	1	1	1300
0	1	0	0	1200
0	1	0	1	1100
0	1	1	0	1000
0	1	1	1	900
1	0	0	0	800
1	0	0	1	700
1	0	1	0	600
1	0	1	1	500
1	1	0	0	400
1	1	0	1	300
1	1	1	0	200
1	1	1	1	100 (最大ゲイン設定)

<アンプ出力値の概算式>

2段のアンプの初段、次段それぞれの出力値

初段アンプ出力値:  $\Delta V_1 = (\Delta C / C_f) \times V_{CDRV}$   $\Delta V_1 < 0.8 \times V_{DD}$

次段アンプ出力値:  $\Delta V_2 = \Delta V_1 \times ga_2$   $\Delta V_2 < 0.8 \times V_{DD}$

$\Delta C$  : 入力容量変化量(タッチ時の容量変化分)

$C_f$  : 初段アンプのゲイン設定値(LSI内部のフィードバックコンデンサ容量)

$V_{CDRV}$  : Cdrv端子のHigh出力電圧(=  $V_{DD}$ )

$ga_2$  : 次段アンプのゲイン設定値(倍率)

● Control 2 Register

Address 0x40	Bit	7	6	5	4	3	2	1	0
	Name	SoftRst	Rsvd6	Rsvd5	Rsvd4	Rsvd3	DyCalAck	IntOut	WakeUp
	Reset	0	0	0	0	0	0	0	0
	R/W	RW	RW	RW	RW	RW	RW	RW	RW

このレジスタは、LSI内部の各処理動作の設定および制御マイコンへの処理動作の通知をします。

INTOUT信号をネゲート(“Low”)またはスリープモード解除の目的でこのレジスタに書き込む際は、インターバル期間中またはスリープ期間中に書き込みを行ってください。もし、インターバル期間中またはスリープ期間中に書き込むことが保証できない場合は、インターバルモード(Control 1 Register [Address=0x2F]のIntModeビットに“1”をセット)、かつ、INTOUT信号が自動的にネゲートするモード(Measurement Mode 1 Register [Address=0x3A]のINTMD2ビットに“1”をセット)で使用してください。

**SoftRst**

ソフトウェアリセットビット。

このビットを“0”から“1”にセットするとソフトウェアリセットを行います。詳細は『[ソフトウェアリセット時の動作シーケンス例](#)』を参照して下さい。

- 0: 通常動作。(初期値)
- 1: ソフトウェアリセット。

ソフトウェアリセットを行うと、初期化処理により本ビットは自動的に“0”になります。

**Rsvd6~Rsvd3**

これらのビットは“0”固定、“1”設定禁止。

**DyCalAck**

動的オフセットキャリブレーション実施フラグビット。

- 0: 動的オフセットキャリブレーションが実施されていない。(初期値)
- 1: 動的オフセットキャリブレーションが実施された。

DyCalAckが実施されると、IntOutビットが“1”にセットされてINTOUT信号がアサート(“High”)になります。

対象は、Use\_Channel\_Register\_[Address=0x00]のCinXENビットが“1”に設定された使用チャンネルのうち、最後番のチャンネルとなります。

例えば、すべてのチャンネルを使用し、Cin0で動的オフセットキャリブレーションが実施されたが、Cin7で動的オフセットキャリブレーションが実施されなかった場合、DyCalAckは“0”となります。

**IntOut**

INTOUT信号の制御ビット。

INTOUT信号をネゲート(“Low”)するときには、本ビットに“0”をセットしてください。なお、INTOUT信号をネゲート(“Low”)するために制御マイコンから書き込みを行う際は、インターバル期間中またはスリープ期間中に本ビットに“0”をセットしてINTOUT信号をネゲート(“Low”)してください。

- 0: INTOUT信号をネゲート(“Low”)。(初期値)
- 1: INTOUT信号をアサート(“High”)。

**WakeUp**

スリープ状態解除ビット。

制御マイコンにより“1”をセットすることで、スリープ処理によるスリープ状態を解除できます。スリープ解除後、本ビットは自動的に“0”になります。

- 0: 通常動作。(初期値)
- 1: スリープ状態解除。

● SLAVE Address Register

Address 0x7F	Bit	7	6	5	4	3	2	1	0
	Name	Rsvd7	Slave6	Slave5	Slave4	Slave3	Slave2	Slave1	SA0
	Reset	0	0	0	1	0	1	1	X
	R/W	R	R	R	R	R	R	R	R

このレジスタは、I<sup>2</sup>C互換バスのスレーブアドレス(7bit)を出力します。

SA0/SO端子によりSA0ビットが設定される。SA0ビットは、SA0/SO端子が“High”の場合“1”、SA0/SO端子が“Low”の場合“0”となります。SA0ビットの値は、SA0/SO端子の状態が反映されるため常に変更は可能ですが、固定して使用してください。

**Rsvd7**

このビットは“0”固定、“1”設定禁止。

I<sup>2</sup>C互換バススレーブアドレス

SA0/SO端子入力	7bitスレーブアドレス (Slave6~Slave1+SA0)	バイナリ表記	8bitスレーブアドレス
Low	16h	00101100b (Write)	2Ch
		00101101b (Read)	2Dh
High	17h	00101110b (Write)	2Eh
		00101111b (Read)	2Fh

I<sup>2</sup>C互換バス通信フォーマットの説明:

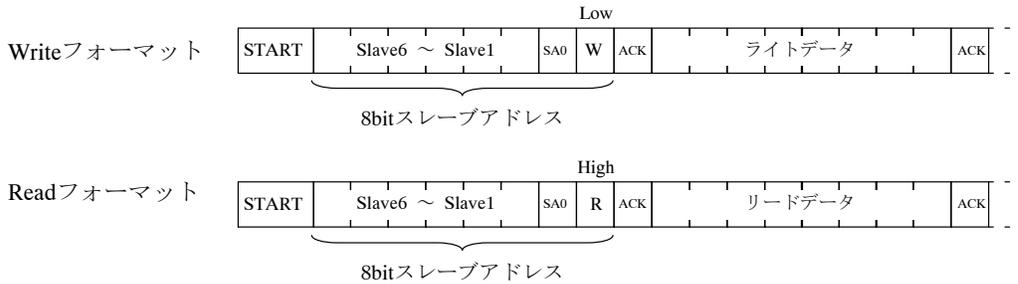


図 1.

## 機能

## 機能説明

## インターバルモードとスリープモード

## 1. インターバルモード (推奨)

計測処理の後にショートインターバル時間またはロングインターバル時間に従いインターバル処理を行うモードです。Control 1 Register [Address=0x2F]のIntModeビットが“1”のとき選択される。

## 2. スリープモード

計測処理の後にスリープ処理(Deep Sleep状態。メインクロック、ロジック回路共に停止)を行うモードです。その後、制御マイコンからのWakeUp処理を行うことで動作が再開されます。Control 1 Register [Address=0x2F]のIntModeビットが“0”のとき選択される。

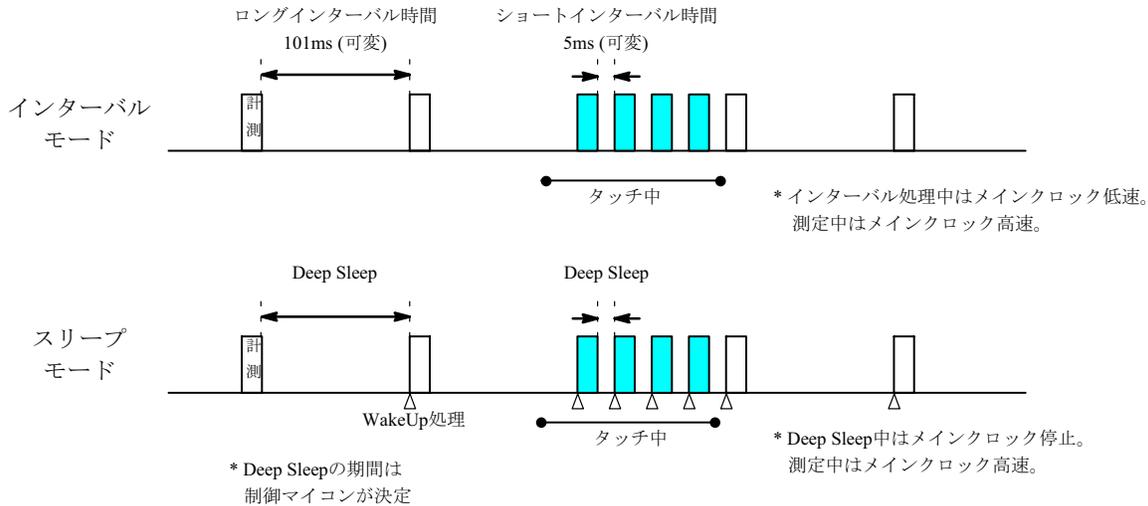


図2. インターバルモードとスリープモード

## ショートインターバルモードとロングインターバルモード

## 1. ショートインターバルモード

インターバルモード中のインターバル処理の時間(ショートインターバル時間)がShort Interval Time Register [Address=0x34]により決まるモードです。タッチONを検出中とタッチON検出がされなくなつてから少しの間はこのモードになります。

## 「ショートインターバルモード」への移行条件:

1つ以上のチャンネルの計測データがタッチONしきい値以上だったとき、直ちに「ショートインターバルモード」に移行します。

## 2. ロングインターバルモード

インターバルモード中のインターバル処理の時間(ロングインターバル時間)がLong Interval Time Register [Address=0x35]およびMeasurement Mode 1 Register [Address=0x3A]のLIVALBビットにより決まるモードです。タッチONが検出されていないときにこのモードになります。

## 「ロングインターバルモード」への移行条件:

「ショートインターバルモード」中に、Use Channel Register [Address=0x00]で設定されたすべての使用チャンネルの計測データがCin0～Cin7 OFF Threshold Register [Address=0x12～0x19]で設定されたタッチOFFしきい値を連続して下回った回数が、Debounce Count 2 Register [Address=0x33]で設定されたデバウンスカウント(ON→OFF時)の回数になった後、更にタッチOFFしきい値を連続して下回った回数がLong Interval Mode Start Count Register [Address=0x3C]で設定されたロングインターバルモード開始までの計測回数になると「ロングインターバルモード」に移行します。

## Touch-ONインタラプト機能 (INTOUT)

Touch-ONインタラプト機能は、タッチ判定がONになったことを制御マイコンに通知する機能です。タッチが長い間OFF判定の場合には制御マイコンをスリープ状態にし、タッチがON判定に切り替わった際にインタラプト信号(INTOUT)を出力して制御マイコンをウェークアップするような使い方が可能です。本処理により、お客様の製品をより低消費電力化することが可能となります。

インタラプト信号(INTOUT)は、Touch-ONインタラプト機能の他にもLSIの動作状態を制御マイコンに通知する機能を持っています。制御マイコン側の割り込み入力を使用される場合には、レベル検出ではなく、エッジ検出を使用してください。

計測処理時におけるインタラプト信号(INTOUT)の出力モードは、Measurement Mode 1 Register [Address=0x3A]のINTMD1, INTMD2ビットにて設定します。

インタラプト信号(INTOUT)がアサート(“High”)する条件は、以下の通りです。

- LSIが初期化処理を完了したとき。
- Control 2 Register [Address=0x40]のIntOutビットに“1”を書き込みしたとき。
- Measurement Mode 1 Register [Address=0x3A]のINTMD1ビットが“0”の場合、設定された全てのチャンネルの計測処理を完了したときに毎回アサートします。
- Measurement Mode 1 Register [Address=0x3A]のINTMD1ビットが“1”の場合、設定された全てのチャンネルの計測処理を完了し、且つ1つ以上のチャンネルがタッチON判定状態のときのみアサートします。
- 動的オフセットキャリブレーションが実施されたとき。使用チャンネルのうち、最後番のチャンネルで動的オフセットキャリブレーションが実施されると、Control 2 Register [Address=0x40]のDyCalAckビットも“1”となるので、Control 2 Register [Address=0x40]を読み出すことにより、通常計測動作なのか、動的オフセットキャリブレーション動作が実施されたのかを確認できます。
- 静的オフセットキャリブレーション完了時はINTOUT信号をアサートしません。

インタラプト信号(INTOUT)がネグート(“Low”)する条件は、以下の通りです。

- LSIのリセットが解除されたとき。
- インターバル期間またはスリープ期間内にControl 2 Register [Address=0x40]のIntOutビットに“0”を書き込みしたとき。
- Measurement Mode 1 Register [Address=0x3A]のINTMD2ビットが“1”の場合、インターバル期間終了直後またはスリープ期間終了直後にLSIがINTOUT信号を自動的にネグートします。
- Control 1 Register [Address=0x2F]のWriteReqビットとParaChビットに“1”を書き込んだ後、LSIがパラメータ更新処理を完了したとき。

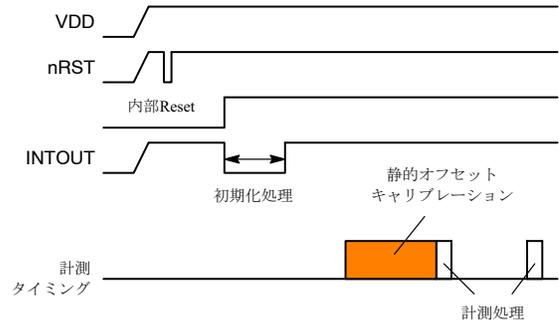


図 3. 初期化処理時のINTOUT信号

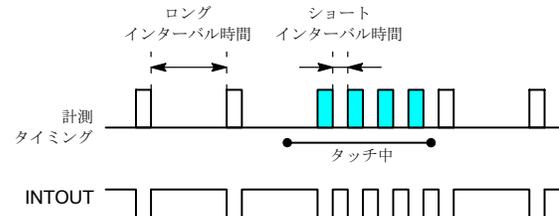


図 4. INTMD1=“0”、INTMD2=“1”の計測処理時におけるINTOUT信号

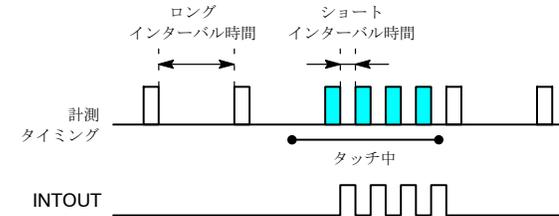


図 5. INTMD1=“1”、INTMD2=“1”の計測処理時におけるINTOUT信号

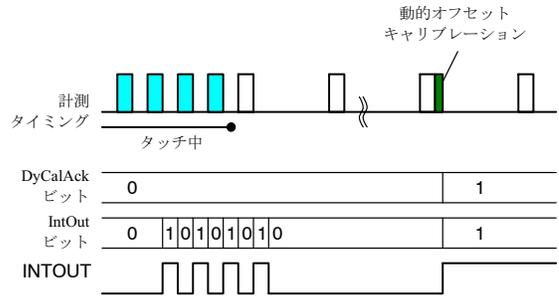


図 6. 動的オフセットキャリブレーション動作時のINTOUT信号 (INTMD1=“1”、INTMD2=“1”の例)

リセット機能 (nRST)

LC717A30に内蔵されているパワーオンリセット機能を使用する場合は、nRSTピンをHigh(V<sub>DD</sub>)レベルに固定してください。nRSTピンはオープンにしないでください。但し、パワーオンリセット機能を使用するには、電源投入波形の特性を仕様書の特性に合わせる必要があります。供給するV<sub>DD</sub>が不安定であったり、電源投入波形の保証が難しい場合は、制御マイコンのGPIOからnRSTピンを制御するか、外付けのパワーオンリセット回路からnRSTピンを制御してください。高い信頼性を求めるアプリケーションの場合、パワーオンリセット機能を使用することを推奨しません。

加えて、ノイズによる不具合を防ぐため、nRST-GND間のノイズ除去用のコンデンサを接続することを推奨します。リセット期間中は、LSIの各端子がハイインピーダンス(Hi-Z)状態になっています。このため、ノイズなどの影響により、中間電位が入力されると貫通電流が流れます。通常の一時的なリセット期間であれば、まったく問題ありませんが、V<sub>DD</sub>が印加された状態で長時間、リセットピン(nRST)をLowレベルにするような使用方法は避けてください。

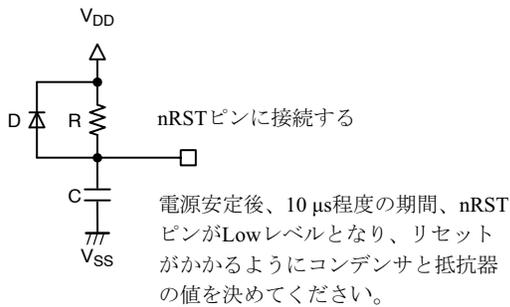


図 7. パワーオンリセット回路例

ノイズの影響を抑える方法

1. フィルタ処理

外来ノイズの耐性を上げるため、フィルタ処理によりノイズを除去しています。この機能はLSI内部で自動的に実施します。

LC717A30は、静的オフセットキャリブレーションを実施したときに、外来ノイズの周波数とフィルタ処理の干渉によりAD値が大きくなった場合にError Status Register [Address=0x2C]のDALM1, DALM0ビットをセットして、制御マイコンへ正常な計測結果が得られない可能性があることを通知するためのDigitalOffset異常アラームフラグ機能が内蔵されています。

2. 同相ノイズ耐性

外来ノイズにより、非タッチ時のノイズレベルが増加すると、タッチ判定に誤検出を生じることがあります。本LSIの静電容量検出回路には差動入力タイプのCVアンプを採用しています。外来ノイズが差動の2入力端子(CinX

(=Cin0~Cin7)、Cref)に飛び込んだ場合、CVアンプの同相ノイズ除去効果(同相ノイズ除去比: CMRR)により抑圧され、結果として出力ノイズが低減されます。

計測時アンプ接続構成の制御は、Control 3 Register [Address=0x2B]のAmpModeビットにて設定します。AmpModeビットが“0”のときに、差動モードになります。

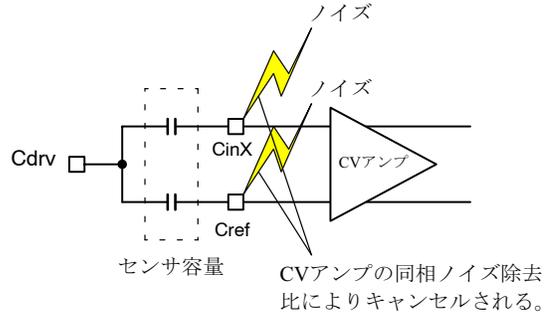


図 8. 差動モードによる同相ノイズ除去

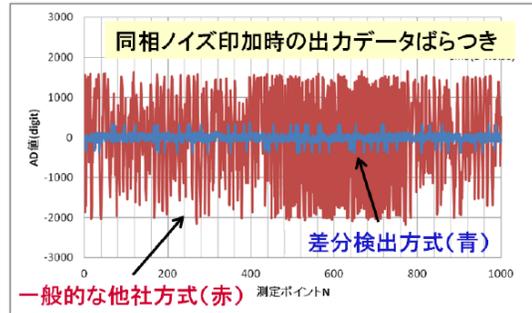


図 9. 同相ノイズ印加時の出力データ例

3. スイッチングノイズの影響

計測時に制御マイコンからシリアルインタフェース(I<sup>2</sup>C互換バスまたはSPI)にて書き込み、読み出しが行われる可能性があるようなアプリケーションの場合には、インタフェース信号(nCS、SCL/SCK、SDA/SI、SA0/SO)のスイッチングノイズの影響を低減させるために、インタフェース信号線に直列に抵抗器(数十Ω~1 kΩ)を接続(ダンピング抵抗)することを推奨します。ダンピング抵抗の抵抗値は、実際の回路基板で評価して、LSIの入力仕様を満たすように決定してください。

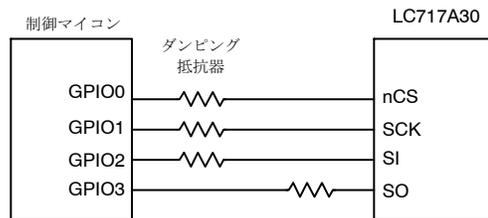


図 10. 制御マイコンとの接続例(SPI)

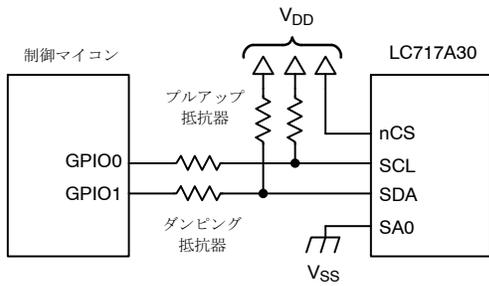


図 11. 制御マイコンとの接続例(I2C)

4. I<sup>2</sup>C 互換バスまたは SPI による通信  
 通信エラーを防止するため、制御マイコンからシリアルインタフェース(I<sup>2</sup>C 互換バスまたは SPI)にて書き込み、読み出しについてデータに誤りがないかをチェックするベリファイ(Verify)を実施することを推奨します。但し、Control 1 Register [Address=0x2F] と Control 2 Register [Address=0x40] は、自動的に値が変更になるため、ベリファイを行うことができません)  
 加えて、ノイズによる通信エラーが心配な場合は、SPI インタフェース(IFSEL ピンを Low (V<sub>SS</sub>) レベルに固定)を使用することを推奨します。  
 I<sup>2</sup>C 互換バスを使用する場合、SCL と SDA にプルアップ抵抗器が必要です。LC717A30 には、プルアップ抵抗は内蔵されていません。SCL と SDA のプルアップ抵抗は、必ず V<sub>DD</sub> に接続してください。V<sub>DD</sub> 以外のノードへの接続や、マイコンに内蔵されているプルアップ抵抗器の使用はしないでください。

5. ESD (Electro-Static Discharge)  
 タッチセンサは、人体から見て完全に絶縁されています。このため、一般的なメカスイッチと比較して高い ESD 耐性を持っています。万が一 ESD 試験で問題となった場合は、LC717A30 の近端に Cin0~Cin7、Cref、Cdrv、CdrvBar に右記の制限抵抗器 1 kΩ を直列に接続することを推奨します。

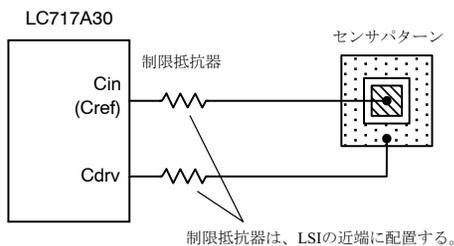


図 12. 制限抵抗器の接続例

6. EMI (Electro Magnetic Interference)  
 スイッチパターンの上にラジオのアンテナを近づけると、ラジオからノイズ音が出ます。これは、Cdrv および CdrvBar ピンから 121 kHz (Typ) の矩形波が出力されていることが原因です。Cdrv および CdrvBar の矩形波は 121 kHz の基本波とその奇数倍の高調波を多く含みます。  
 EMI が問題となるような場合には、Cdrv および CdrvBar に CR のローパスフィルタを追加することで Cdrv の高調波成分を低減させることが可能です。

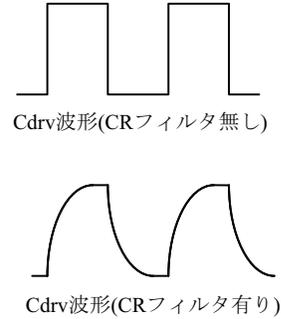


図 13. LPF 追加による Cdrv 波形

CR のローパスフィルタに用いる容量(C)と抵抗器(R)は、C = 500 pF 以下、R = 1 kΩ 固定とします。但し、容量(C)の 500 pF には、センサパターンの Cdrv-GND 間の寄生容量値も含まれます。

センサパターンの Cdrv-GND 間の寄生容量値は、平行平板のコンデンサ容量を求めると同じ方法で求めることができます。

例えば、

- 2層基板の厚さ d = 1.6 mm、
- センサパターンの Cdrv 総面積 S = 25 cm<sup>2</sup>、
- FR4 基板の比誘電率 ε<sub>r</sub> = 4.3、
- 真空の誘電率 ε<sub>0</sub> = 8.854 × 10<sup>-12</sup> FM<sup>-1</sup> の場合、次の式で算出できます。

$$C_{Cdrv-GND} = \epsilon \cdot \epsilon_0 (S/d) = 4.3 \times (8.854 \times 10^{-12}) \times (0.0025/0.0016) = 60 \text{ pF}$$

この結果から、Cdrv-GND 間に追加が必要な容量は、500 pF - 60 pF = 440 pF 以下となります。

既に ESD 対策として制限抵抗器が Cdrv および CdrvBar に接続されている場合は、EMI 対策用のローパスフィルタの抵抗器(R)は不要です。

また、ローパスフィルタを 2 次にすることも可能です。この場合、C = 330 pF 以下、R = 500 Ω 固定とします。

## 検出感度

### 1. 感度の調整方法

検出感度の調整は、ノイズ耐性を向上させるために非常に重要です。指の大きさにより感度が異なります。年齢や性別の異なる様々な指を用いて感度調整することを推奨します。動的オフセットキャリブレーションの誤動作を防ぐために、非タッチ時のData Register (AD値)のノイズレベルは常にDynamic OffCal

Threshold Register [Address=0x01]の動的オフセットキャリブレーション実施範囲の正值側下限AD値設定の値以下もしくは、負値側上限AD値設定の値以上になるようにしてください。

制御マイコンによる制御例は、『[感度調整する場合](#)』の説明を参照にして必ず実施してください。

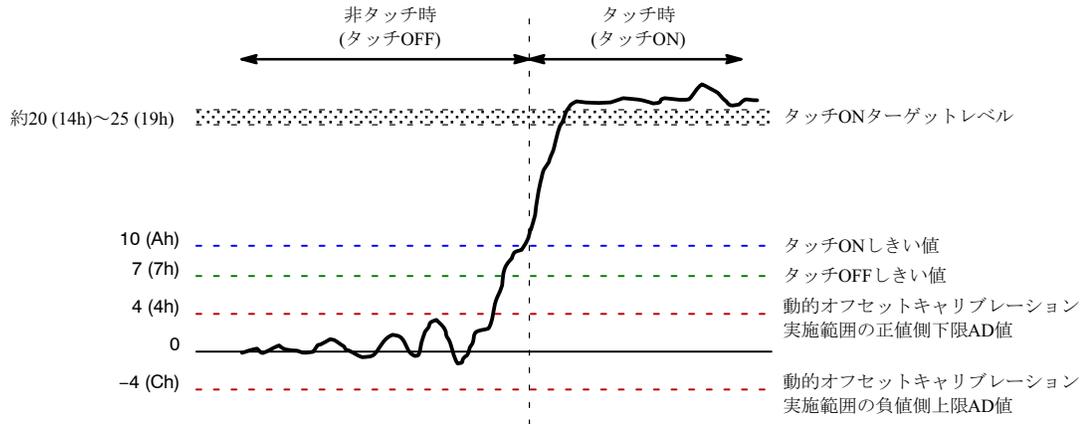


図 14. 感度調整の設定例(1)

### 2. モバイル製品を電池で使用する場合

電池を使用した際は、AC電源を使用したときに比べて検出感度が低下します。これは、電池を使用したモバイルデバイスがフィールドGNDから見てフローティングとなるためです。このような理由により、感度調整の際は注意が必要になります。

### 3. 寄生容量の影響

Cin-GND間および、Cin-Cin間の寄生容量が増えるに従って、センサの感度が低下します。感度の低下を防ぐため、下記の対策が挙げられます。

- Cin-GND間および、Cin-Cin間の距離を広くする。
- Cinの配線距離を短くする。

Measurement Mode 1 Register [Address=0x3A]のMCIN1, MCIN0ビットに“0,0”をセットしてパラメータ更新によって反映すると、測定時以外は、CinはGND(VSS)に固定されています。そのため、Cin-GND間容量とCin-Cin間容量は同じ意味になります。

a.、b.の対策が難しい場合には、ゲインの設定を高めにして対応します。この場合、センサのS/Nは悪化します。厳しいノイズ環境下で使用する場合には注意が必要です。感度低下を防ぐためCinの配線が長くなるときは、Cin-GND間およびCin-Cin間の距離を可能な限り広げてください。

### 4. スイッチパターンの裏面ベタGNDの影響

Cinの裏面にGNDが配置されている場合、

Cin-Cdrv間の電気力線の一部が裏面のGNDに終端されてしまいます。このため、Cinと裏面のGNDの距離が近い場合、タッチ検出感度が低下します。しかし、外来ノイズからの影響を防ぐため裏面のベタGNDは可能な限り配置することを推奨します。

### 基準容量(Cref/CrefAdd)

#### 1. 基準容量(Cref)パターンの設計方法

LC717A30は、Cinが接続されたパターンとは別に、Crefが接続された基準用のパターンが必要です。このCrefのパターンにもCinで使用した物と同じパターンを使用します。

Crefを基板最上層に配置すると、表面パネルをタッチした際にCref-Cdrv間の電気力線を遮断する場合があります、基準が変動してしまいます。

この対策として、Crefパターンを基板の最下層に配置し、基板最上層にはCref近傍までGNDを覆うことにより、基板表面へCref-Cdrv間の電気力線が飛ばないので容量変化が起きず、Crefをタッチしても測定データが変化することはありません。

また、Cref部のパターンのみGNDで覆わないことで、Cinと同様に表面パネル側からのノイズを基準となるCrefも受けることになり、同相ノイズとして本LSIの内部回路でキャンセルすることができます。但し、Cinとは異なりCrefは基板の裏面側からのノイズの影響を受けるので、Crefパターン近傍には、ノイズ源

になるスイッチング電源等は配置しないでください。ノイズ源の影響を受けないようにCrefの配置ができない場合や、1層基板で上記対応ができない場合には、スイッチパターンの設計方法を参考にして、Cref-Cdrv間パターンと同程度の容量のチップコンデンサをLSI近傍で接続してください。詳細は図15～図16を参照してください。

Crefパターンを使用する場合であっても、Cref-Cdrv間にチップコンデンサを取り付けられるランドをPCB上に用意することを推奨します。または、CrefAdd-Cdrv間にチップコンデンサを接続して、Measurement Mode 2 Register [Address=0x3B]のCIN4CINP2またはCIN0CINP2ビットに“1”をセットしてパラメータ更新によって反映すると、CrefとCrefAddの両方を使用した計測処理が実施できます。Crefパターンが多くのノイズを拾う場合は、Crefパターンおよび配線を切断してCref-Cdrv間またはCrefAdd-Cdrv間のチップコンデンサを接続します。

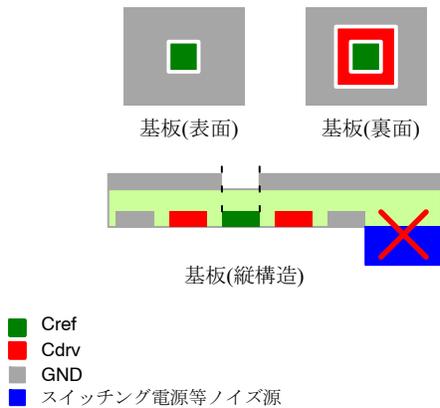


図 15. Crefパターンの設計例(1)

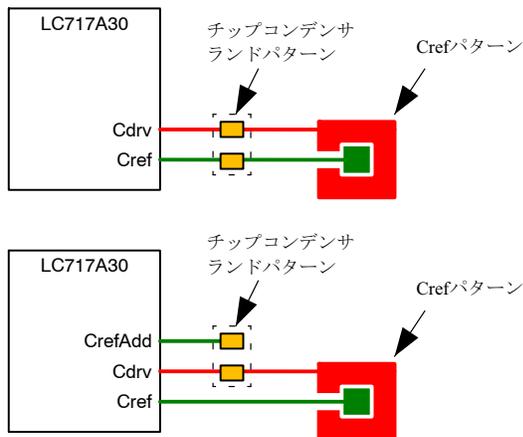


図 16. Crefパターンの設計例(2)

2. Static OffCal CDAC Base Registerの説明

Static OffCal CDAC Base Register [Address=0x39]で設定する値は、静的オフセットキャリブレーションを実施する時の基準容量の値であり、この基準容量値とセンサパターンのCin-Cdrv間または、Cref-Cdrv間容量値を比較して、タッチ検出測定の基準となる測定条件の決定を行っています。

上記測定条件の決定時に本LSI内部アンプのダイナミックレンジが決定され、基準容量とセンサパターンのCin-Cdrv間容量値に近いほどダイナミックレンジが広がります。上記ダイナミックレンジが広がると、タッチ検出自体の特性向上に繋がるため、Static OffCal CDAC Base Register [Address=0x39]は、Cin-Cdrv間容量値に対して最適な設定をすることを推奨します。静的オフセットキャリブレーションを実施しても計測の基準値(計測の原点)が計測範囲の中央に合わないときに、この値を変更すると解決する場合があります。

Static OffCal CDAC Base Register [Address=0x39]の最適な設定値は、Cin-Cdrv間容量(1つのCinに複数のセンサパターンが接続されている場合は合計の容量値)により異なります。設定可能な値は、20h、40h、80hのみで、それ以外の値は設定禁止です。初期値は80hで4 pFです。

以下を参照に設定してください。

- Cin(Cref)-Cdrv間容量が2 pFより大きい場合は、80h (4 pF)を設定する。
- Cin(Cref)-Cdrv間容量が1 pFより大きく、2 pF以下の場合には、40h (2 pF)を設定する。
- Cin(Cref)-Cdrv間容量が1 pF以下の場合には、20h (1 pF)を設定する。

但し、Cin毎に大きさの違うセンサパターンを使用している場合には、Cin-Cdrv間容量値が一番大きな値の容量値を参考に、Static OffCal CDAC Base Register [Address= 0x39]の値を決定してください。

例えば、Cin-Cdrv間容量が1.5 pFのセンサパターンと5 pFのセンサパターンを使用している場合は、80hを設定してください。

## 計測機能

## タッチ判定の説明

1. タッチが検出された(タッチあり)状態  
Result Data Register [Address=0x2A]のCin0ACT～Cin7ACTビットがすべて“0”となっているタッチOFFであっても、「1つ以上の使用チャンネルの計測データが1回でも、Cin0～Cin7 ON Threshold Register [Address=0x0A～0x11]で設定されたタッチONしきい値を超えた状態」を意味しています。  
一度「タッチが検出された(タッチあり)状態」と判定されると、すべての使用チャンネルがタッチOFFと判定されるまでは、「タッチが検出された(タッチあり)状態」を継続します。  
この状態は、図18～図24の計測タイミングにおいて、全チャンネルタッチなしステータス AllChNoTch (LSI内部信号)が“0” (タッチあり) になっているときのことを指しますので、詳細は図18～図24を参照してください。
2. タッチON判定状態  
計測データがCin0～Cin7 ON Threshold Register [Address=0x0A～0x11]で設定されたタッチONしきい値を連続して上回った回数が、Debounce Count 1 Register [Address=0x32]で設定されたデバウンスカウント(OFF→ON時)の回数になったとき、そのチャンネルがタッチONになったと判定します。タッチON判定されると、Result Data Register [Address=0x2A]の各チャンネルに対応したCin0ACT～Cin7ACTビットが“1”となります。
3. タッチOFF判定状態  
計測データがCin0～Cin7 OFF Threshold Register [Address=0x12～0x19]で設定されたタッチOFFしきい値を連続して下回った回数が、Debounce Count 2 Register [Address=0x33]で設定されたデバウンスカウント(On→OFF時)の回数になったとき、そのチャンネルがタッチOFFになったと判定します。タッチOFF判定されると、Result Data Register [Address=0x2A]の各チャンネルに対応したCin0ACT～Cin7ACTビットが“0”となります。
4. タッチが検出されていない(タッチなし)状態  
「Use Channel Register [Address=0x00]のCin0EN～Cin7ENビットに“1”が設定されたすべての使用チャンネルがタッチOFF判定となっている状態」を意味しています。但し、タッチOFF

であっても、1つ以上の使用チャンネルの計測データが1回でも、Cin0～Cin7 ON Threshold Register [Address=0x0A～0x11]で設定されたタッチONしきい値を超えると「タッチが検出された(タッチあり)状態」となります。

この状態は、図18～図24の計測タイミングにおいて、全チャンネルタッチなしステータス AllChNoTch (LSI内部信号)が“1” (タッチなし) になっているときのことを指しますので、詳細は図18～図24を参照してください。

## しきい値設定の説明

LC717A30は、タッチONしきい値、タッチOFFしきい値、正值側動的オフセットキャリブレーション実施しきい値および、負値側動的オフセットキャリブレーション実施しきい値を設定することが可能です。

タッチONしきい値は、Cin0～Cin7 ON Threshold Register [Address=0x0A～0x11]に設定でき、タッチOFFしきい値は、Cin0～Cin7 OFF Threshold Register [Address=0x12～0x19]に設定でき、正值側動的オフセットキャリブレーション実施しきい値は、Dynamic OffCal Threshold Register [Address=0x01]のDCalTHP0～3ビットに設定でき、負値側動的オフセットキャリブレーション実施しきい値は、Dynamic OffCal Threshold Register [Address=0x01]のDCalTHM0～3ビットに設定できます。

この時に設定したレジスタ値をControl 1 Register [Address=0x2F]のParaChビットを“1”にセットしてパラメータ更新によって反映すると、それ以降の処理が変わります。

これらのしきい値は、以下の関係となるように設定する。

タッチONしきい値	>	タッチOFFしきい値
タッチOFFしきい値	>	正值側下限AD値
正值側下限AD値	>	0
0	>	負値側上限AD値

なお、Cin0～Cin7 ON Threshold Register [Address=0x0A～0x11]のタッチONしきい値の方が、Cin0～Cin7 OFF Threshold Register [Address=0x12～0x19]のタッチOFFしきい値より小さい場合、タッチOFFしきい値は、Cin0～Cin7 ON Threshold Register [Address=0x0A～0x11]のタッチONしきい値の値と同じになります。

## AND9346/D

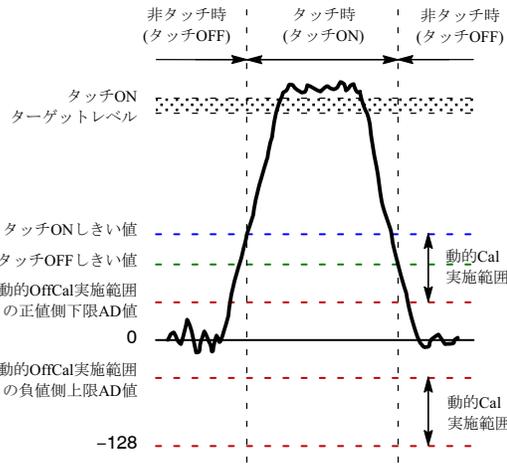


図 17. しきい値設定の関係

### 計測タイミングとロングインターバル/ショートインターバルの設定との関係

例として以下のレジスタ設定で動作させたときの計測タイミングの模式図を以降に示します。

なお、以降の図においてタッチONしきい値を超えた計測点は水色の四角で示しており、タッチOFFしきい値を下回った計測点は白色の四角で示しています。

図内のタッチON/OFFステータスCin0ACT～Cin7ACTは、Result Data Register [Address=0x2A]に反映される値です。図内の全チャンネルタッチなしステータスAllChNoTch、ロングインターバルモードステータスLongIntvlは、LSIが内部に保持する値です。

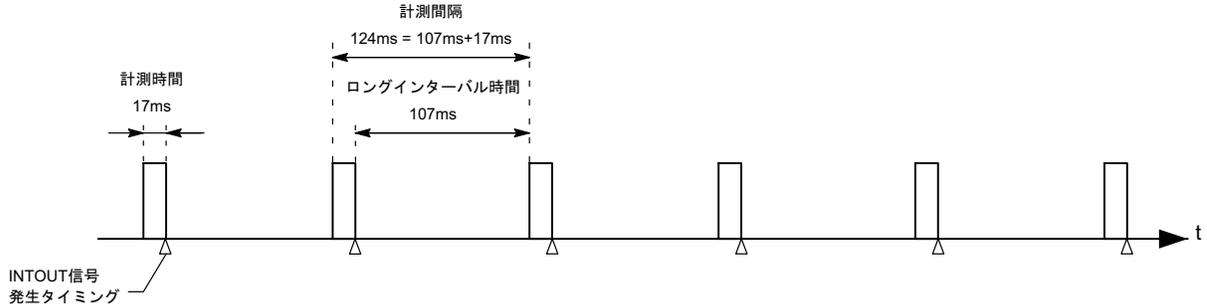
表 4. 計測タイミングの模式図説明におけるレジスタ設定

レジスタ名称	設定値	設定内容
Use Channel Register [Address=0x00]	FFh	使用チャンネル: Cin0～Cin7
Average Count Register [Address=0x30]	40h	初期値。1回の計測時間: 約17 ms(Typ)
Filter Parameter Register [Address=0x31]	02h	初期値。
DmCyc bit in the Measurement Mode 1 Register [Address=0x3A]	"0"	初期値。ダミーサイクル: 4サイクル
Debounce Count 1 Register [Address=0x32]	02h	OFF→ON時のデバウンスカウント: 3回
Debounce Count 2 Register [Address=0x33]	02h	ON→OFF時のデバウンスカウント: 3回
Short Interval Time Register [Address=0x34]	07h	ショートインターバル時間: 7 ms(Typ)
Long Interval Time Register [Address=0x35]	07h	ロングインターバル時間: 107 ms(Typ)
LIVALB bit in the Measurement Mode 1 Register [Address=0x3A]	"0"	ロングインターバルのベース時間: 100 ms
Long Interval Mode Start Count Register [Address=0x3C]	01h	ロングインターバルモード開始時間設定カウント数: 4回

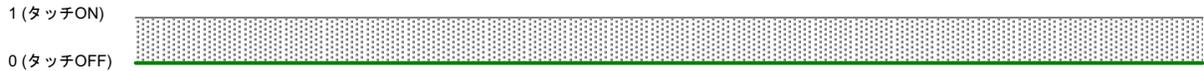
# AND9346/D

1. 全てのチャンネルがタッチされていない状態が続いた場合の計測タイミング  
 Use Channel Register [Address=0x00]のCin0EN～Cin7ENビットに“1”が設定されたすべての使用チャンネルがタッチOFFとなった状態の

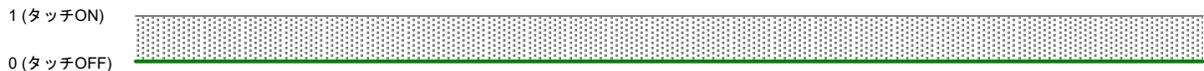
とき、「タッチが検出されていない(タッチなし)状態」となります。タッチが検出されていない状態のときには、ロングインターバルモードで動作します。



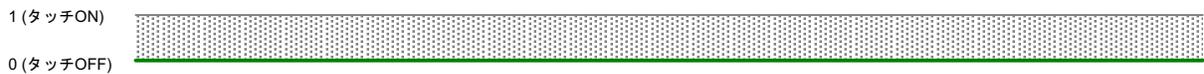
Cin0 タッチON/OFFステータス Cin0ACT (LSI内部信号)



Cin1 タッチON/OFFステータス Cin1ACT (LSI内部信号)



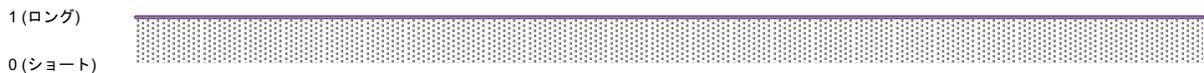
Cin7 タッチON/OFFステータス Cin7ACT (LSI内部信号)



全チャンネルタッチなしステータス AllChNoTch (LSI内部信号)



ロングインターバルモードステータス LongIntvl (LSI内部信号)



タッチONしきい値を超えた計測点は水色の四角で示しており、タッチOFFしきい値を下回った計測点は白色の四角で示しています。

図 18. 全てのチャンネルがタッチされていない状態が続いた場合の計測タイミング

2. 前記(1.)の状態から、1つ以上のチャンネルがタッチされた時間近傍の計測タイミング  
 Use Channel Register [Address=0x00]で設定された使用チャンネル (Cin0EN~Cin7ENビットが“1”)のいずれかがタッチONしきい値を超える計測データが1回でもあったなら、すみやかに「タッチが検出された(タッチあり)状態」と判断すると同時にショートインターバルモードとなります。  
 計測データがCin0~Cin7 ON Threshold Register [Address=0x0A~0x11]で設定されたタッチ

ONしきい値を連続して上回った回数が、Debounce Count 1 Register [Address=0x32]で設定されたデバウンスカウント(OFF→ON時)の回数になったとき、そのチャンネルがタッチONになったと判定します(タッチON判定状態となります)。  
 タッチON判定されると、Result Data Register [Address= 0x2A]の各チャンネルに対応したCin0ACT~Cin7ACTビットが“1”となります。

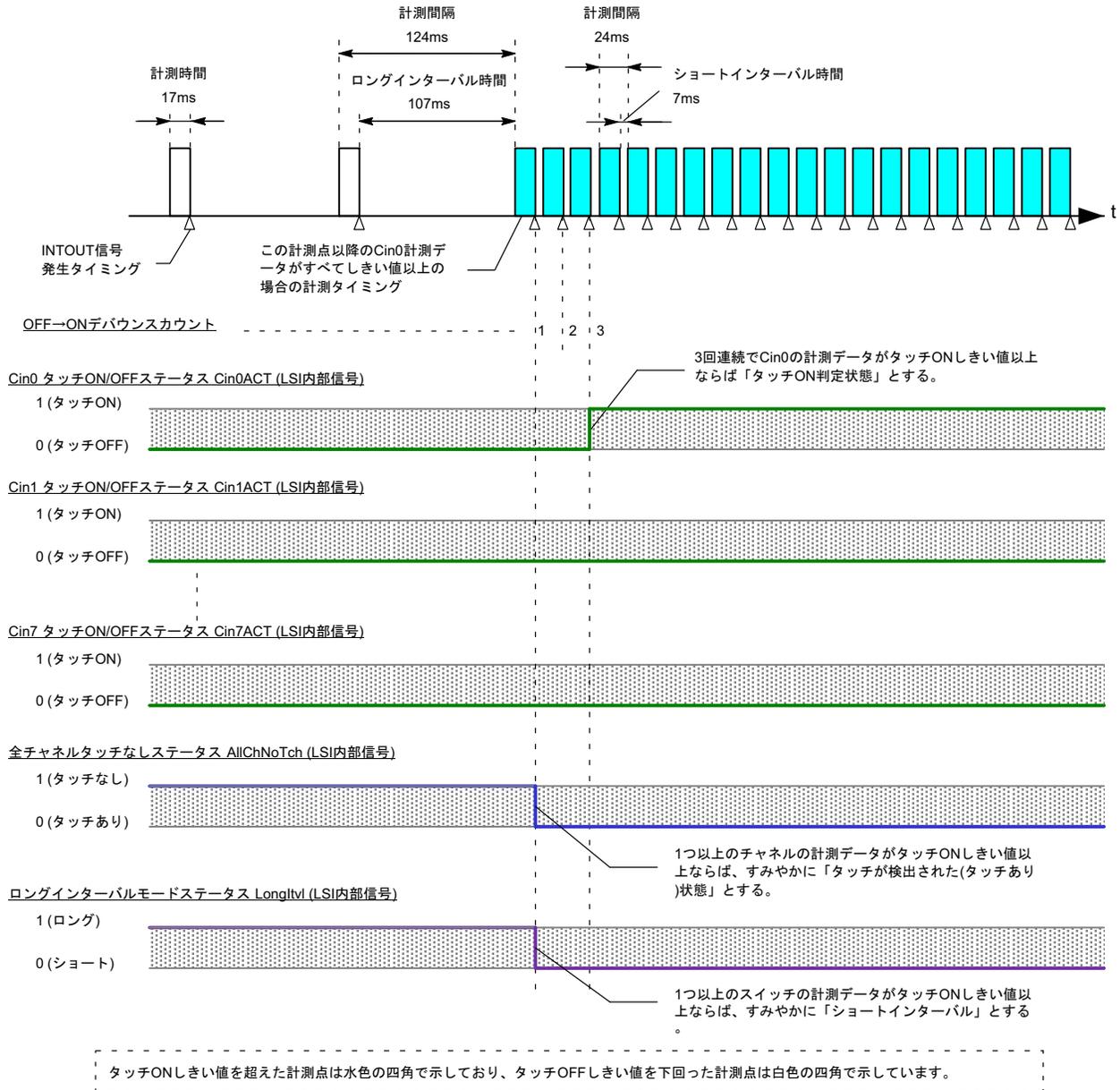
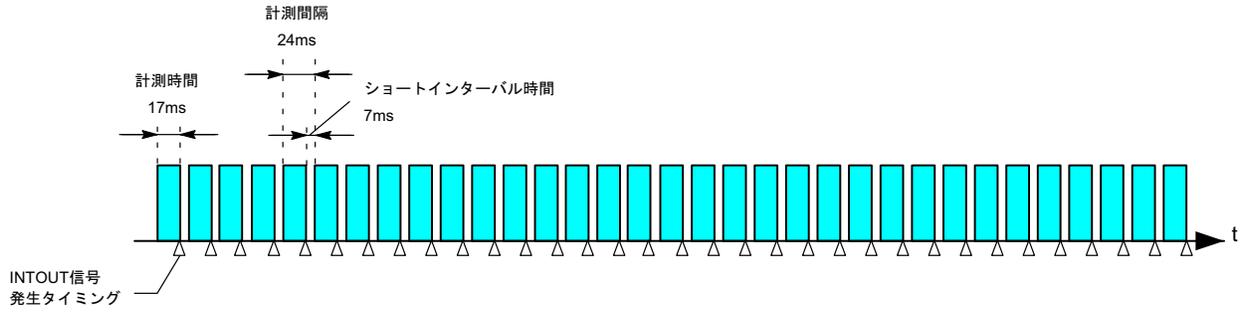


図 19. 前記(1.)の状態から、1つ以上のチャンネルがタッチされた時間近傍の計測タイミング

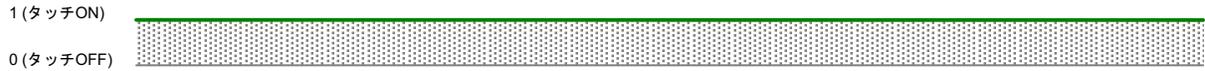
# AND9346/D

3. 1つ以上のチャンネルがタッチされている状態が続いた場合の計測タイミング

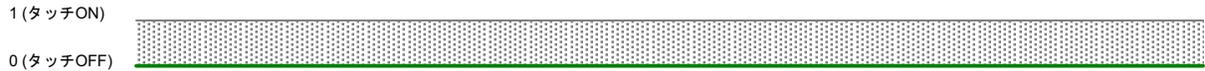
ショートインターバルモードで動作し続けます。



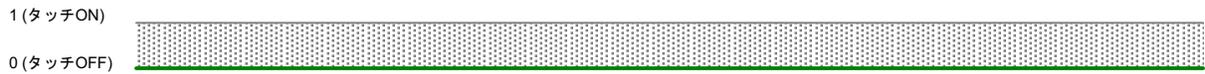
Cin0 タッチON/OFFステータス Cin0ACT (LSI内部信号)



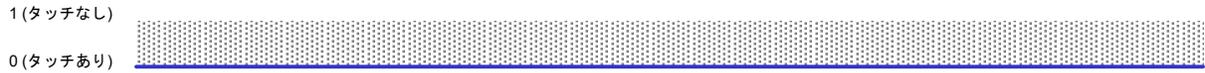
Cin1 タッチON/OFFステータス Cin1ACT (LSI内部信号)



Cin7 タッチON/OFFステータス Cin7ACT (LSI内部信号)



全チャンネルタッチなしステータス AllChNoTch (LSI内部信号)



ロングインターバルモードステータス LongIntvl (LSI内部信号)



タッチONしきい値を超えた計測点は水色の四角で示しており、タッチOFFしきい値を下回った計測点は白色の四角で示しています。

図 20. 1つ以上のチャンネルがタッチされている状態が続いた場合の計測タイミング

4. 前記(3.)の状態から、全ての使用チャンネルのタッチが終了した時間近傍の計測タイミング  
計測データがCin0～Cin7 OFF Threshold Register [Address=0x12～0x19]で設定されたタッチOFFしきい値を連続して下回った回数  
が、Debounce Count 2 Register [Address=0x33]で設定されたデバウンスカウント(ON→OFF時)の回数になったとき、そのチャンネルがタッチOFFになったと判定します(タッチOFF判定状態となります)。  
タッチOFF判定されると、Result Data Register [Address=0x2A]の各チャンネルに対応したCin0ACT～Cin7ACTビットが“0”となります。Use Channel Register [Address=0x00]のCin0EN～Cin7ENビットに“1”が設定され

たすべての使用チャンネルがタッチOFF判定となっているとき、「タッチが検出されていない(タッチなし)状態」となります。  
全チャンネルタッチなし状態になってもすぐにはロングインターバルモードにはならず、**Long Interval Mode Start Count Register [Address=0x3C]**で設定されたロングインターバルモード開始までの計測回数までショートインターバルモードで動作します。ロングインターバルモード開始までの計測回数をカウント中にタッチONしきい値を超える計測データが1回でもあったならば、すみやかに「タッチが検出された(タッチあり)状態」と判断すると同時にショートインターバルモードを継続します。

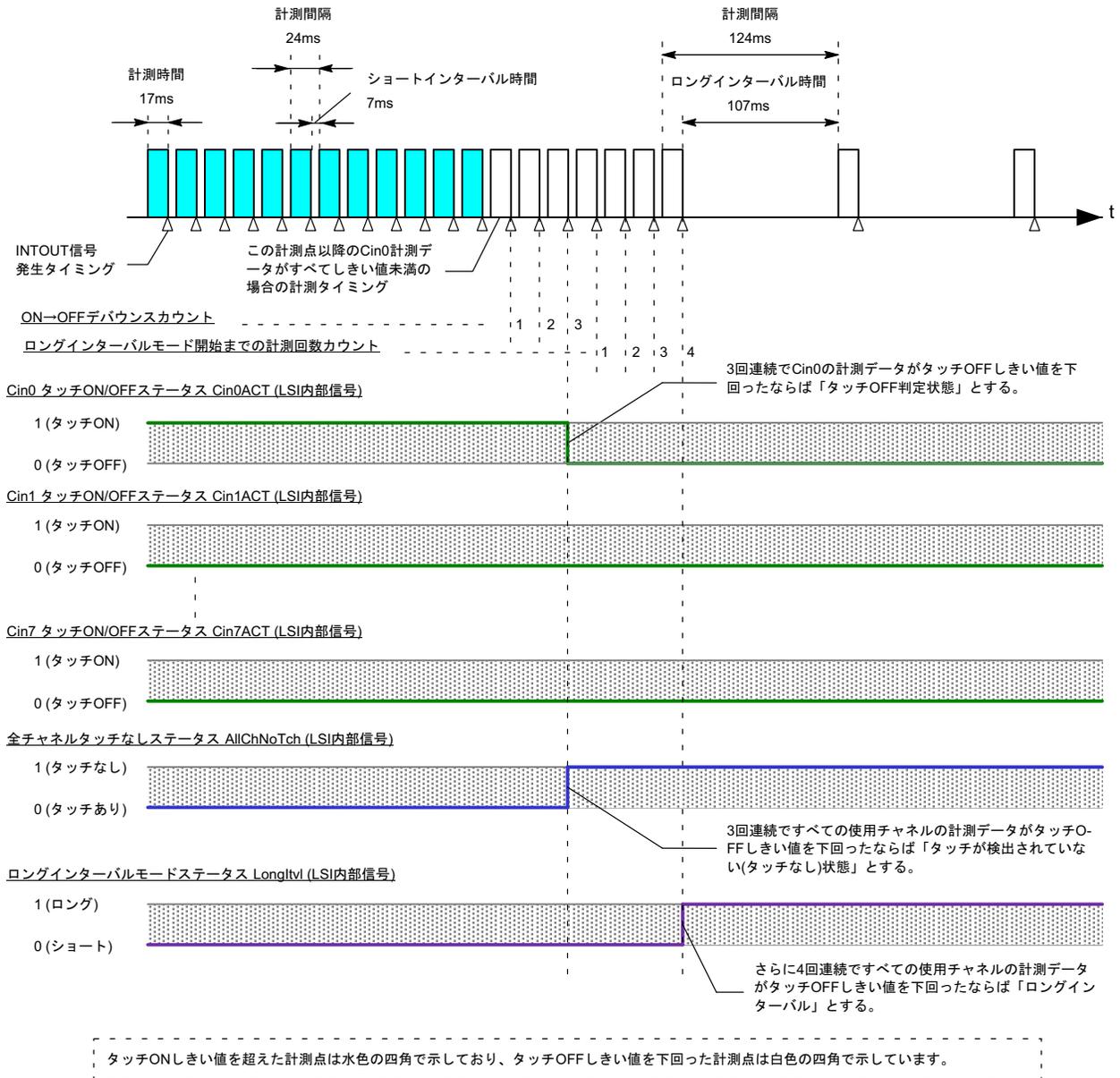


図 21. 前記(3.)の状態から、全ての使用チャンネルのタッチが終了した時間近傍の計測タイミング

5. 前記(1.)の状態から、ある計測点での計測データのみがタッチONしきい値を超えた場合の計測タイミング  
 ある計測点での計測データがタッチONしきい値を超えた場合は、すみやかに「タッチが検出された(タッチあり)状態」と判断すると同時にショートインターバルモードとなり、最低でも設定されたデバウンスカウント(OFF→

ON時)の回数分はショートインターバルモードで計測を行います。そして、最初のタッチONしきい値を超えた計測以降、タッチONしきい値を超えない場合は「タッチOFF判定状態」となります。さらに、ロングインターバルモード開始までの計測回数をカウントするとロングインターバルモードとなります。

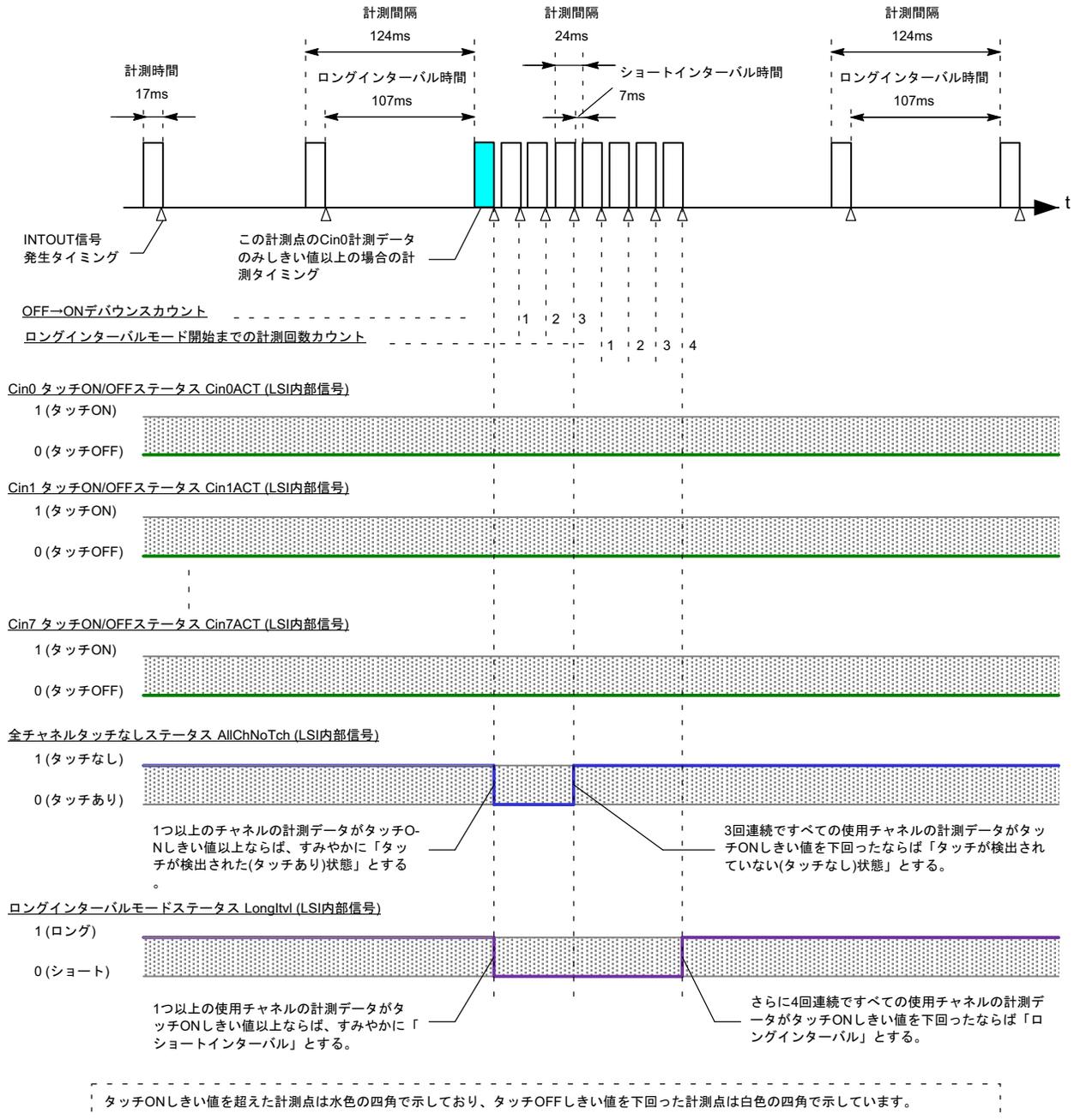


図 22. 前記(1.)の状態から、ある計測点での計測データのみがタッチONしきい値を超えた場合の計測タイミング

6. チャタリング等の影響を受けた場合の計測タイミング  
 チャタリング等の影響により、ある計測点での計測データがタッチONおよび、タッチOFF

しきい値を不規則に超える場合の計測タイミングは以下の通りです。動作説明は、前述(1.)~(5.)の説明を参照してください。

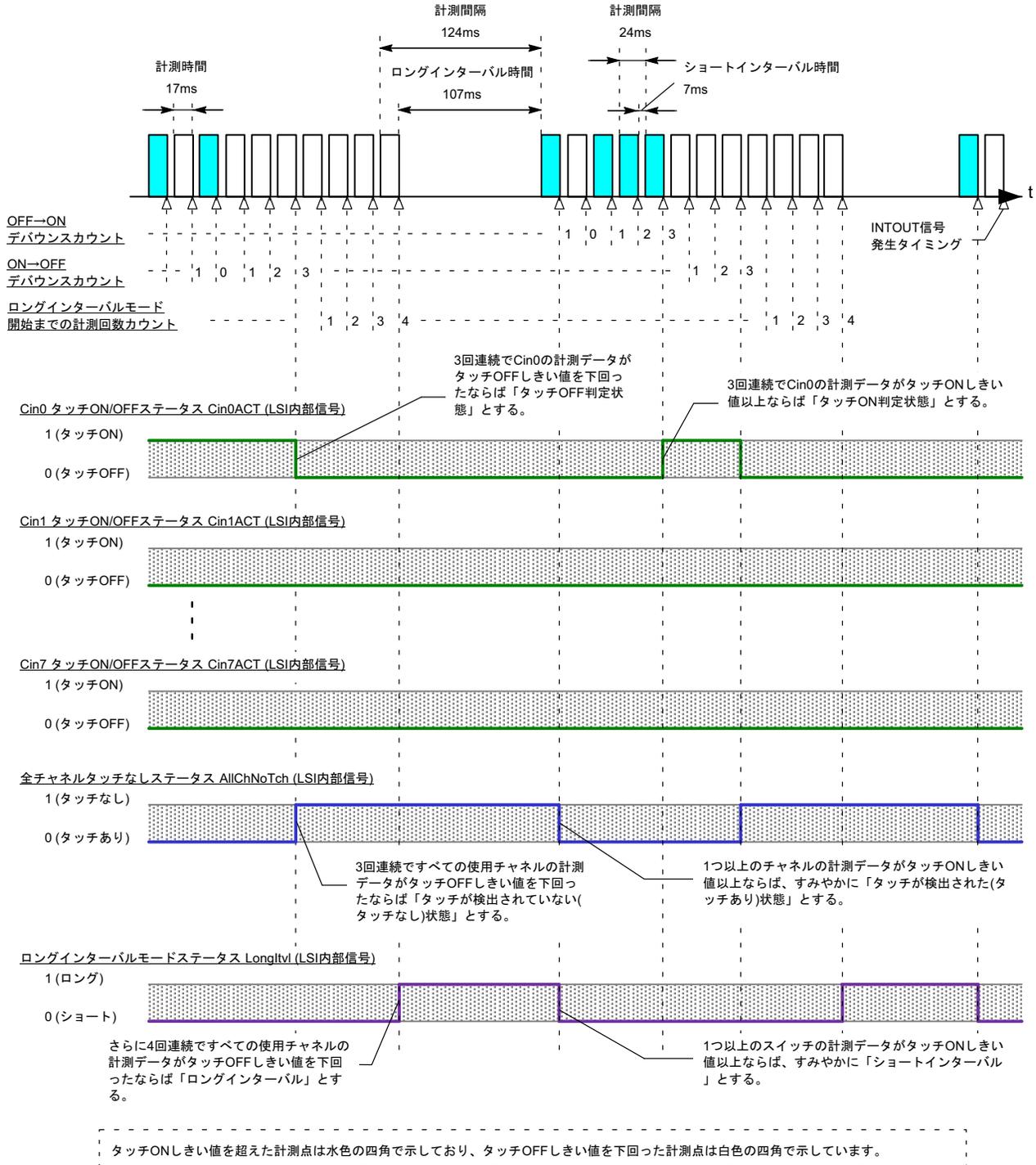


図 23. チャタリング等の影響を受けた場合の計測タイミング

7. ロングインターバルモード開始までの計測回数が0回するときの計測タイミング  
**Long Interval Mode Start Count Register [Address =0x3C]**でロングインターバルモード開始までの計測回数が0回以外に設定されると全チャンネルタッチなし状態になってもすぐにはロングインターバルモードにはならず、設定されたロングインターバルモード開始までの計測回数までショートインターバルモードで動作

します。  
 しかし、ロングインターバルモード開始までの計測回数が0回に設定されたときには、全チャンネルタッチなし状態になるとすみやかにロングインターバルモードとなり、タッチONしきい値を超える計測データが1回でもあったなら、すみやかに「タッチが検出された(タッチあり)状態」と判断すると同時にショートインターバルモードとなります。

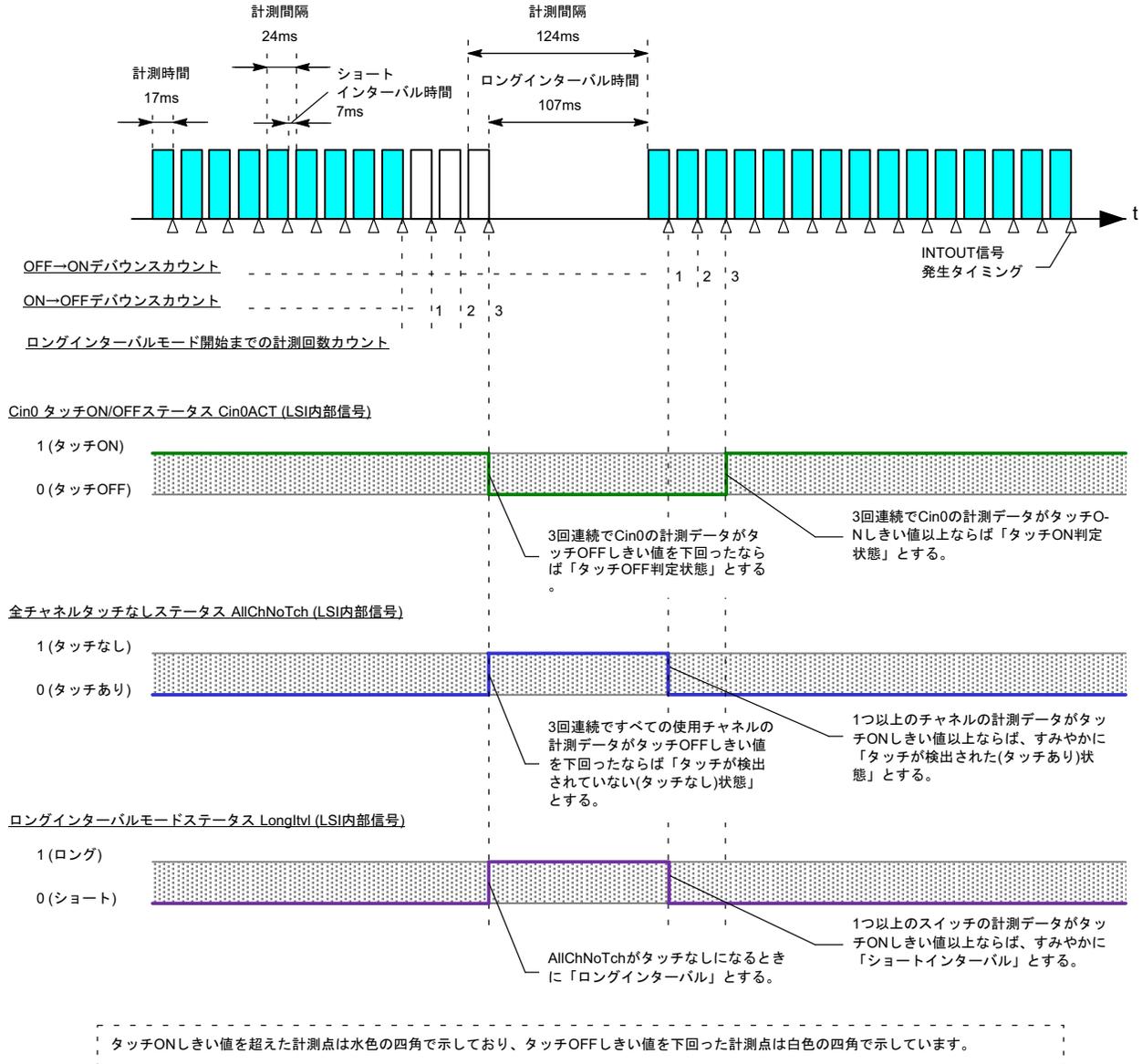


図 24. ロングインターバルモード開始までの計測回数が0回設定のときの計測タイミング

計測間隔の概算式

設定したレジスタ値をパラメータ更新によって反映すると、計測間隔(計測開始から次の計測開始までの間隔)が変わります。Use Channel Register [Address=

0x00]のCin0EN~Cin7ENビットを“0”に設定して、使用しないチャンネルを無効チャンネルとすることにより計測時間の短縮に繋がります。

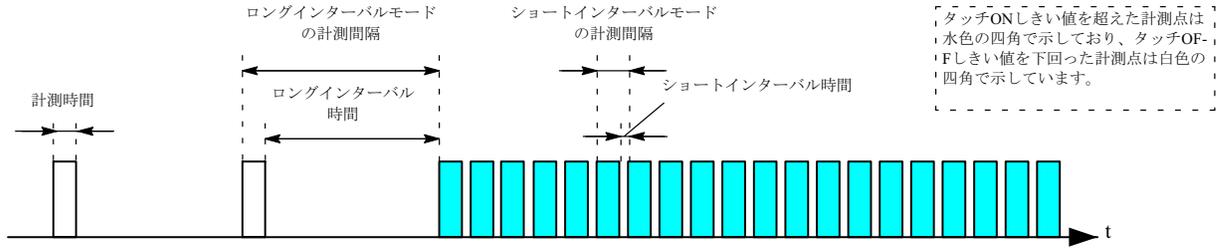


図 25. 計測間隔

計測間隔(計測開始から次の計測開始までの間隔)の概算式:

$$\text{ショートインターバルモードの計測間隔 [ms](Typ)} = \underbrace{[\{FP1k \times (AC[7:0] + DmCyc) + 0.116\} \times UseCh + 0.16]}_{\text{計測時間}} + (\text{ショートインターバル時間})$$

$$\text{ロングインターバルモードの計測間隔 [ms](Typ)} = \underbrace{[\{FP1k \times (AC[7:0] + DmCyc) + 0.116\} \times UseCh + 0.16]}_{\text{計測時間}} + (\text{ロングインターバル時間})$$

- AC[7:0] : 計測データ平均回数 (Average Count Register [Address=0x30]の設定値)
- DmCyc : ダミーサイクル数 (Measurement Mode 1 Register [Address=0x3A]の設定値)
- UseCh : 計測するチャンネル数 (Use Channel Register [Address=0x00]の使用チャンネル数)
- FP1k : Filter Parameter Register [Address=0x31]の設定値による係数  
 FP23~FP20=0hの時のFP1kは、FP13~FP10の値により以下の式で求められます。  
 $FP1k(Typ) = 0.02475 + (FP1[3:0] \times 0.001875)$

V<sub>DD</sub> = 5.0 V、使用チャンネル数が8ch、初期設定(計測データ平均回数=64回、FP23~FP20=0h、FP13~FP10=2h、ショートインターバル時間=5 [ms]設定、

ロングインターバル時間=101 [ms]設定)での計測間隔は、次の様になります。なお、計測時間はCdrv周波数f<sub>CDRV</sub>に連動します。

$$\begin{aligned} \text{ショートインターバルモードの計測間隔 (Typ)} &= \{(0.0285 \times (64 + 4) + 0.116) \times 8 + 0.16\} + 5.0 = 21.59 \text{ [ms]} \\ \text{ショートインターバルモードの計測間隔 (Min)} &= \{16.592 \times (1/1.3)\} + 1.9 = 14.66 \text{ [ms]} \\ \text{ショートインターバルモードの計測間隔 (Max)} &= \{16.592 \times (1/0.7)\} + 6.3 = 30.01 \text{ [ms]} \end{aligned}$$

$$\begin{aligned} \text{ロングインターバルモードの計測間隔 (Typ)} &= \{(0.0285 \times (64 + 4) + 0.116) \times 8 + 0.16\} + 101 = 117.59 \text{ [ms]} \\ \text{ロングインターバルモードの計測間隔 (Min)} &= \{16.592 \times (1/1.3)\} + 40 = 52.76 \text{ [ms]} \\ \text{ロングインターバルモードの計測間隔 (Max)} &= \{16.592 \times (1/0.7)\} + 125 = 148.71 \text{ [ms]} \end{aligned}$$

### オフセットキャリブレーション機能

LC717A30は、センサ基板の経時変化や温度変化に対応するためにオフセットキャリブレーション機能が内蔵されているため、メンテナンス不要です。

静電容量タッチセンサは、タクトスイッチや抵抗膜式タッチセンサと異なり、可動部が存在しないため、故障も無く、メンテナンスフリーで永くお使い頂くことが可能です。但し、空気層がある場合、基板と表面材の間にゴミが溜まると、誤動作の原因になる可能性があります。また、指でタッチスイッチを触れた状態でV<sub>DD</sub>を印加しても、誤判定しません。指はセンサスイッチから離すまではタッチを検出できませんが、一旦センサスイッチから指を離すと、次のタッチから正常に判定できます。

動的オフセットキャリブレーションの誤動作を防ぐため、非タッチ時のData Register (AD値)のノイズレベルは常にDynamic OffCal Threshold Register [Address=0x01]の動的オフセットキャリブレーション実施範囲の正值側下限AD値設定値以下もしくは、負値側上限AD値設定値以上になるようにしてください。また、長時間動作させる場合(例えば、24時間連続動作されるアプリケーションなど)、フェールセーフのため定期的にLC717A30のイニシャライズ(Control 1 Register [Address=0x2F]による静的オフセットキャリブレーションとパラメータ更新)を行うことを推奨します。

### 全チャンネルのCdacP/CdacM/DigitalOffsetレジスタのリード/ライト

LC717A30は、静的オフセットキャリブレーションおよび、動的オフセットキャリブレーションの実施により調整したすべてのチャンネルのオフセット容量値(CdacP/CdacM)およびDigitalOffsetの値を制御マイコン側から書き込みおよび読み出しすることができます。但し、一度に制御できるチャンネルは4つであり、Cin0～Cin3またはCin4～Cin7の対象チャンネルをControl 3 Register [Address=0x2B]のCdacSelビットにて設定します。CdacSelビットが“0”のときには、Cin0～Cin3のCdacP/CdacM/DigitalOffsetレジスタをリード/ライトすることができ、CdacSelビットが“1”のときCin4～Cin7のCdacP/CdacM/DigitalOffsetレジスタをリード/ライトすることができます。

制御マイコンによる制御例は、「[CdacP/CdacM/DigitalOffsetレジスタのリード/ライト制御する場合](#)」の説明を参照してください。

### 静的オフセットキャリブレーションの説明

静的オフセットキャリブレーションは、各パターンと寄生容量を含めたタッチしていない状態での計測値を基準値として、この基準値を計測範囲(-128～127)の中央値に合わせ込むための処理です。

静的オフセットキャリブレーションは、システム起動時またはControl 1 Register [Address=0x2F]のStaCalビットを“1”に設定された時にLSI内部で自動的に実施します。

通常の使用環境であれば、静的オフセットキャリブレーションは、1回で中央値に合わせ込む処理が完了するが、劣悪なノイズ環境により、ワーストケースで最大3回までリトライが行われます。

静的オフセットキャリブレーションエラー発生(基準値が中央値からの規定範囲に入らない)時にはError Status Register [Address=0x2C]のCALERRビットに“1”をセットするとともに、Error Channel Status Register [Address=0x2D]のエラーが発生したチャンネルに対応するビットに“1”をセットします。お客様の環境試験(温度、湿度)において、キャリブレーションエラーが発生する場合には、センサパターンが最適でないということですので、パターン形状の見直しが必要となります。

静的オフセットキャリブレーション時間の概算式

設定したレジスタ値をパラメータ更新によって反映すると、静的オフセットキャリブレーション時間が変わります。

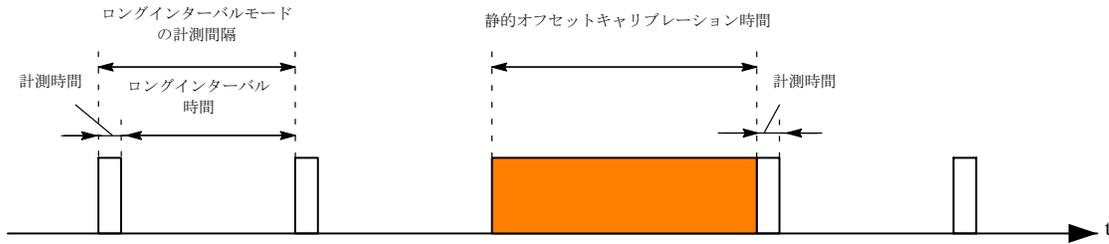


図 26. 静的オフセットキャリブレーション時間

静的オフセットキャリブレーション時間の概算式:

通常時の静的オフセットキャリブレーション時間 [ms](Typ)  

$$= (\{FP1k \times (AC[7:0] + DmCyc) + 0.13\} \times CdacBase \times UseCh + 0.18$$

最大リトライ時の静的オフセットキャリブレーション時間 [ms](Typ)  

$$= (\text{通常時の静的オフセットキャリブレーション時間}) \times 3 + 0.6$$

リトライ回数                      LSI内部処理時間

- AC[7:0]           : 計測データ平均回数 (Average Count Register [Address=0x30]の設定値)
- DmCyc           : ダミーサイクル数 (Measurement Mode 1 Register [Address=0x3A]の設定値)
- CdacBase       : Static OffCal CDAC Base Register [Address=0x39]の設定値による係数  
                   基準容量値=4 pFの時はCdacBase=11  
                   基準容量値=2 pFの時はCdacBase=10  
                   基準容量値=1 pFの時はCdacBase=9
- UseCh           : 計測するチャンネル数 (Use Channel Register [Address=0x00]の使用チャンネル数)
- FP1k            : Filter Parameter Register [Address=0x31]の設定値による係数  
                   FP23~FP20=0hの時のFP1kは、FP13~FP10の値により以下の式で求められます。  

$$FP1k(Typ) = 0.02475 + (FP1[3:0] \times 0.001875)$$

V<sub>DD</sub> = 5.0 V、使用チャンネル数が8ch、初期設定(計測データ平均回数=64回、FP23~FP20=0h、FP13~FP10=2h、基準容量値=4 pF)での静的オフセットキャ

リブレーション時間は、次の様になります。なお、静的オフセットキャリブレーション時間はCdrv周波数f<sub>CDRV</sub>に連動します。

通常時の

静的オフセットキャリブレーション時間 (Typ) =  $\{0.0285 \times (64 + 4) + 0.13\} \times 11 \times 8 + 0.18 = 182.16$  [ms]  
 静的オフセットキャリブレーション時間 (Min) =  $182.16 \times (1 / 1.3) = 140.12$  [ms]  
 静的オフセットキャリブレーション時間 (Max) =  $182.16 \times (1 / 0.7) = 260.23$  [ms]

最大リトライ時の

静的オフセットキャリブレーション時間 (Typ) =  $182.16 \times 3 + 0.6 = 547.08$  [ms]  
 静的オフセットキャリブレーション時間 (Min) =  $140.12 \times 3 + 0.6 = 420.96$  [ms]  
 静的オフセットキャリブレーション時間 (Max) =  $260.23 \times 3 + 0.6 = 781.29$  [ms]

**動的オフセットキャリブレーションの説明**

動的オフセットキャリブレーションは、LSI動作中の温度や湿度など外的条件による基準値のずれ(中央値の0からのずれ)をLSI内部で自動的に補正するための処理です。

動的オフセットキャリブレーションが実施されると、Control 2 Register [Address=0x40]のDyCalAckビットに“1”がセットされると同時に、IntOutビットに“1”がセットされてINTOUT信号がアサートします。

制御マイコンは、INTOUT信号のアサート (“High”)を確認後、Control 2 Register [Address=0x40]を読み出すことにより、動的オフセットキャリブレーションが実施されたことを確認できます。

動的オフセットキャリブレーションエラー発生(基準値が中央値からの規定範囲に入らない)時にはError Status Register [Address=0x2C]のCALERRビットに“1”をセットするとともに、Error Channel Status Register [Address=0x2D]のエラーが発生したチャンネルに対応するビットに“1”をセットします。

動的オフセットキャリブレーションに関する設定レジスタは、以下の通りです。

- Dynamic OffCal Threshold Register [Address=0x01]
- Short Interval Dynamic OffCal Cycle Register [Address=0x36]
- Dynamic OffCal Count Plus Register [Address=0x37]
- Dynamic OffCal Count Minus Register [Address=0x38]
- Measurement Mode 1 Register [Address=0x3A]のPDCLPビット
- Control 2 Register [Address=0x40]のDyCalAckビット

これらの動的オフセットキャリブレーションに関するレジスタの設定を組み合わせることにより、動的オフセットキャリブレーションを実施しない、正值側のみ実施、負値側のみ実施、正值側および負値側両方実施を設定することが可能です。

表 5. 動的オフセットキャリブレーションの実施条件

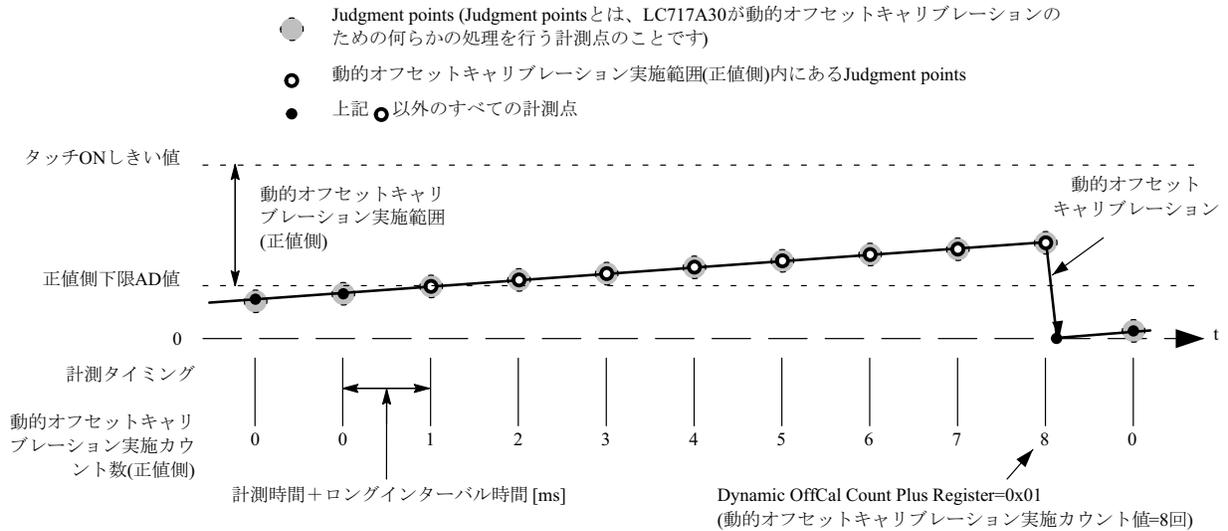
レジスタ名称	設定値			
	0h	1h~Fh	0h	1h~Fh
Dynamic OffCal Threshold Register [Address=0x01]のDCalTHM0~3ビット	X	X	X	0h
Dynamic OffCal Threshold Register [Address=0x01]のDCalTHP0~3ビット	X	X	X	0h
Short Interval Dynamic OffCal Cycle Register [Address=0x36]	00h	X	X	01h~FFh
Dynamic OffCal Count Plus Register [Address=0x37]	X	00h	X	01h~FFh
Dynamic OffCal Count Minus Register [Address=0x38]	X	X	00h	01h~FFh
動的オフセットキャリブレーションの実施条件	実施しない	実施しない	実施しない	実施しない

レジスタ名称	設定値		
	0h	1h~Fh	1h~Fh
Dynamic OffCal Threshold Register [Address=0x01]のDCalTHM0~3ビット	0h	1h~Fh	1h~Fh
Dynamic OffCal Threshold Register [Address=0x01]のDCalTHP0~3ビット	1h~Fh	0h	1h~Fh
Short Interval Dynamic OffCal Cycle Register [Address=0x36]	01h~FFh	01h~FFh	01h~FFh
Dynamic OffCal Count Plus Register [Address=0x37]	01h~FFh	01h~FFh	01h~FFh
Dynamic OffCal Count Minus Register [Address=0x38]	01h~FFh	01h~FFh	01h~FFh
動的オフセットキャリブレーションの実施条件	正值側のみ実施	負値側のみ実施	正負両方実施

1. ロングインターバルモードのときの動的オフセットキャリブレーション  
 ロングインターバルモード時、計測毎に動的オフセットキャリブレーション実施の判定を行います。  
 判定処理(Judgment points)時の計測値が Dynamic OffCal Count Plus Register [Address=0x37]の回数連続して動的オフセットキャリブレーション実施範囲(正值側下限AD値～タ

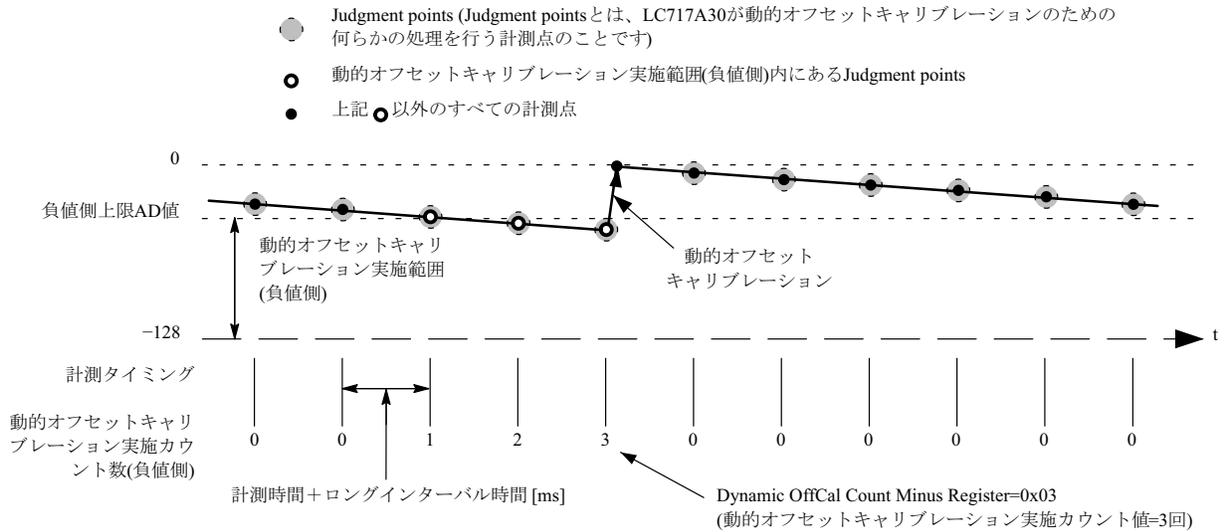
チONしきい値)に入った場合および、Dynamic OffCal Count Minus Register [Address=0x38]の回数連続して動的オフセットキャリブレーション実施範囲(-128～負値側上限AD値)に入った場合、動的オフセットキャリブレーションを実施します。  
 ロングインターバルモードでの動的オフセットキャリブレーションが実施されるまでの時間は、以下の通りです。

$$(計測時間 + ロングインターバル時間) \times (動的オフセットキャリブレーション実施カウント値 - 1) [ms]$$



※ Judgment pointでの計測データが動的オフセットキャリブレーション実施範囲外になったならば、あるいは、動的オフセットキャリブレーションが実施されたならば、動的オフセットキャリブレーション実施カウント数(正值側)は0にリセットされる。

図 27. ロングインターバルモード時に計測値が徐々に中央値から正の方向にドリフトしていった場合の動的オフセットキャリブレーション処理の一例



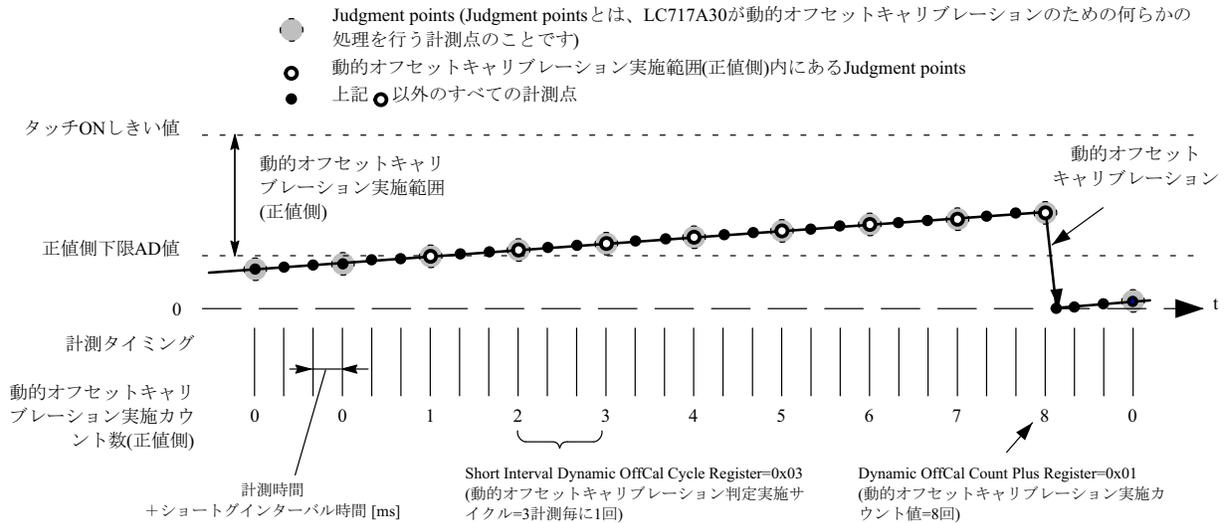
※ Judgment pointでの計測データが動的オフセットキャリブレーション実施範囲外になったならば、あるいは、動的オフセットキャリブレーションが実施されたならば、動的オフセットキャリブレーション実施カウント数(負値側)は0にリセットされる。

図 28. ロングインターバルモード時に計測値が徐々に中央値から負の方向にドリフトしていった場合の動的オフセットキャリブレーション処理の一例

2. ショートインターバルモードのときのときの動的オフセットキャリブレーション  
ショートインターバルモード時、ショートインターバル時間で計測を行うため、ロングインターバルモードのときの動的オフセットキャリブレーションと比べて基本的に計測間隔が短くなるので、Short Interval Dynamic OffCal Cycle Register [Address=0x36]で指定した回数の実施サイクル毎に動的オフセットキャリブレーション実施の判定を行います。判定処理(Judgment points)時の計測値がDynamic OffCal Count Plus Register [Address=

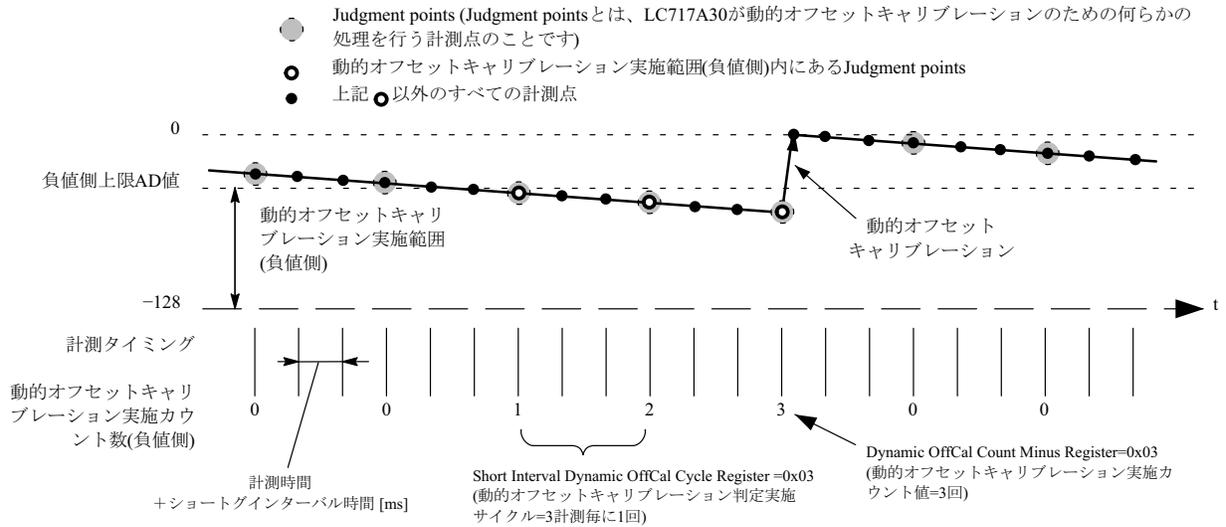
0x37]の回数連続して動的オフセットキャリブレーション実施範囲(正值側下限AD値～タッチONしきい値)に入った場合および、Dynamic OffCal Count Minus Register [Address=0x38]の回数連続して動的オフセットキャリブレーション実施範囲(-128～負値側上限AD値)に入った場合、動的オフセットキャリブレーションを実施します。ショートインターバルモードでの動的オフセットキャリブレーションが実施されるまでの時間は、以下の通りです。

$$(\text{計測時間} + \text{ショートインターバル時間}) \times (\text{動的オフセットキャリブレーション実施カウント値} - 1) \times (\text{動的オフセットキャリブレーション実施サイクル数}) \text{ [ms]}$$



※ Judgment pointでの計測データが動的オフセットキャリブレーション実施範囲外になったならば、あるいは、動的オフセットキャリブレーションが実施されたならば、動的オフセットキャリブレーション実施カウント数(正値側)は0にリセットされる。

図 29. ショートインターバルモード時に計測値が徐々に中央値から正の方向にドリフトしていった場合の動的オフセットキャリブレーション処理の一例



※ Judgment pointでの計測データが動的オフセットキャリブレーション実施範囲外になったならば、あるいは、動的オフセットキャリブレーションが実施されたならば、動的オフセットキャリブレーション実施カウント数(負値側)は0にリセットされる。

図 30. ショートインターバルモード時に計測値が徐々に中央値から負の方向にドリフトしていった場合の動的オフセットキャリブレーション処理の一例

動的オフセットキャリブレーション実施フラグの説明

動的オフセットキャリブレーション実施フラグは、動的オフセットキャリブレーションが実施されたことを制御マイコンに通知するための機能です。使用チャンネルのうち、最後番のチャンネルで動的オフセットキャリブレーションが実施されると、Control 2 Register [Address=0x40]のDyCalAckビットに“1”がセットされると同時に、IntOutビットに“1”がセットされてINTOUT信号がアサート(“High”)します。

制御マイコンは、INTOUT出力の立上りエッジを検出 → Control 2 Register [Address=0x40]の値を読み

出し → DyCalAckビットが“1”ならば動的オフセットキャリブレーションが実施されたと判断 → Control 2 Register [Address=0x40]のDyCalAckビットおよび、IntOutビットに“0”をセットします。なお、Measurement Mode 1 Register [Address=0x3A]のINTMD2ビットに“1”がセットされたことにより、INTOUT信号が自動的にネゲートするモードとなってもDyCalAckビットは自動的にクリアしません。DyCalAckビットは常に制御マイコンによってクリアしてください。

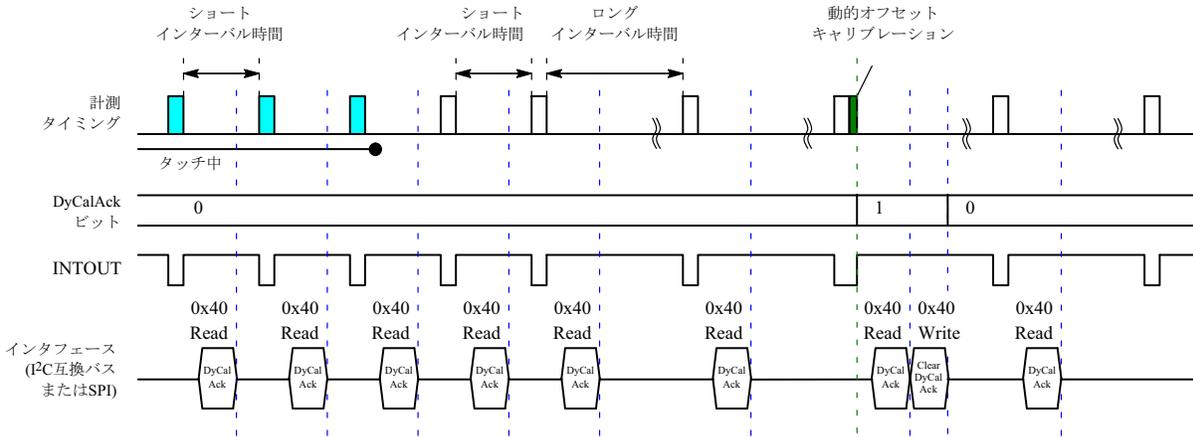
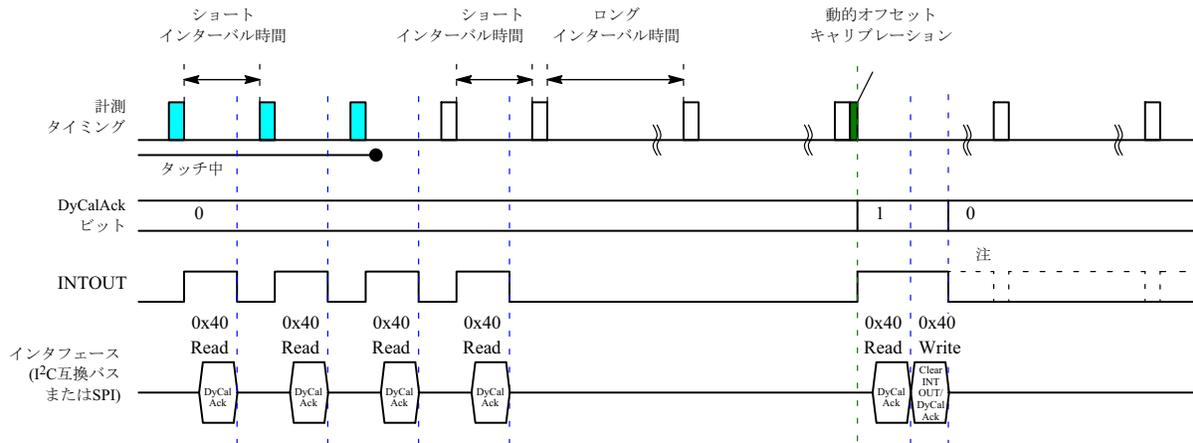


図 31. 動的オフセットキャリブレーション実施フラグタイミング (INTMD1=“0”、INTMD2=“1”のとき)



例: デバウンス回数(ON→OFF)=2回、ロングインターバル移行計測回数=0回の場合を示す。

注: DyCalAckビットをクリアせず、IntOutビットのみをクリアした場合、インターバル期間終了直後またはスリープ期間終了直後にLSIがINTOUT信号を自動的にネゲートして、設定された全てのチャンネルの計測処理を完了したときにINTOUT信号を再びアサートされます。

図 32. 動的オフセットキャリブレーション実施フラグタイミング (INTMD1=“1”、INTMD2=“1”のとき)

## 動作シーケンス

本章では、LC717A30の動作シーケンスを説明します。

注： 本章において、『計測』処理とは、「Use Channel 1 Register [Address=0x00]で指定したすべてのチャンネルの計測」だけでなく「各チャンネルのタッチON/OFF判定」を含んだ処理と定義します。

## リセット時の動作シーケンス例

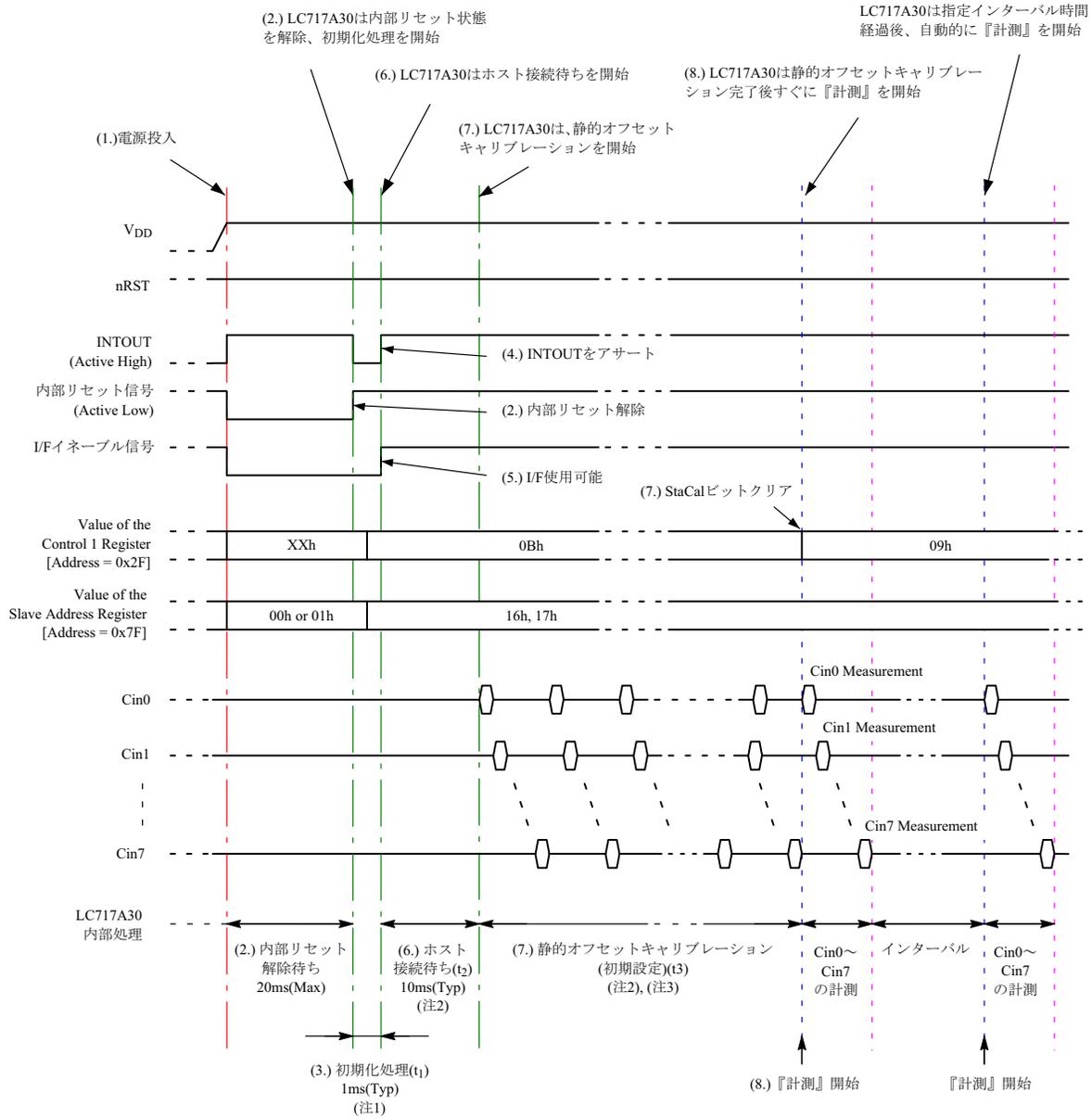
## パワーオンリセット時の動作シーケンス例

図33の動作シーケンスの詳細を以下に説明します。

1.  $V_{DD}$  電源投入。使用しないnRSTピンは、“High( $V_{DD}$ )” に接続してください。
2.  $V_{DD}$  電源投入されてからLC717A30リセット処理(最大 20 ms)終了後、自動的にLC717A30の内部リセットが解除されます。内部リセットが解除されるとINTOUTをネゲート(“Low”)します。
3. LC717A30初期化処理を行います。初期化処理にて、レジスタの初期値をセットします。所要時間(t1)：初期化処理時間(t1)は、(t1)=2.0 ms (Max)、(t1)=1.0 ms (Typ)、(t1)=0.5 ms (Min)となります。
4. 初期化処理が終了すると、LC717A30から制御マイコンへ初期化終了を通知するために、INTOUTをアサート(“High”)します。
5. LC717A30のI/F (I<sup>2</sup>C互換バスまたはSPI)が使用可能になり、制御マイコンからのレジスタアクセスが可能になります。
6. Control 1 Register [Address=0x2F]のWriteReqビットの初期値が“0”のため、LC717A30はホスト接続待ち状態でウェイトします。制御マイコンからLC717A30の初期設定変更を行う場合、(t2)のMin値を守ってホスト接続待ち(t2)の期間に完了して、Control 1 Register [Address=0x2F]のParaChビットを“1”にする。この時に設定したレジスタ値をパラメータ更新によって反映すると、以降の処理が変わります。静的オフセットキャリブレーション中に設定変更を行うと正常にキャリブレーションされない場合があるため、注意が必要です。なお、ホスト接続待ち状態から抜けるタイミングは、Control 1 Register [Address=0x2F]のWriteReqビットに“1”が書き込まれるか、または、初期化処理(t1)終了後からホスト接続待ち時間(t2)を経過したときです。所要時間(t2)：ホスト接続待ち時間(t2)は、(t2)=14.3 ms (Max)、(t2)=10.0 ms (Typ)、(t2)=7.6 ms (Min)となります。

7. Control 1 Register [Address=0x2F]のStaCalビットの初期値が“1”のため、LC717A30は静的オフセットキャリブレーションを実施します。静的オフセットキャリブレーションが完了すると、Control 1 Register [Address=0x2F]のStaCalビットを自動的に“0”をセットします。LC717A30が最初の初期化処理の設定を維持している場合、静的オフセットキャリブレーション所要時間(t3)は以下の通りとなります。
  - <1> 通常の所要時間(t3)：  
(t3)=140.12 ms (Min)、(t3)=182.16 ms (Typ)、  
(t3)=260.23 ms (Max)
  - <2> 最大リトライ回数実施時の所要時間(t3)：  
(t3)=420.96 ms (Min)、(t3)=547.08 ms (Typ)、  
(t3)=781.29 ms (Max)
8. LC717A30はCin0～Cin7の『計測』とインターバルを繰り返します。このとき、静的オフセットキャリブレーションが完了した直後は、インターバル時間を空けずにすぐに『計測』を行います。

# AND9346/D



注:

1. 初期化処理時間( $t_1$ )は、( $t_1$ )=2.0 ms (Max)、( $t_1$ )=1.0 ms (Typ)、( $t_1$ )=0.5 ms (Min)となります。
2. 制御マイコンからLC717A30の初期設定変更を行う場合、( $t_2$ )のMin値を守ってホスト接続待ち( $t_2$ )の期間に完了して、Control 1 Register [Address=0x2F]のParaChビットを“1”にする。この時に設定したレジスタ値をパラメータ更新によって反映すると、以降の処理が変わります。静的オフセットキャリブレーション中に設定変更を行うと正常にキャリブレーションされない場合があるため、注意が必要です。なお、ホスト接続待ち状態から抜けるタイミングは、Control 1 Register [Address=0x2F]のWriteReqビットに“1”が書き込まれるか、または、初期化処理( $t_1$ )終了後からホスト接続待ち時間( $t_2$ )を経過したときです。ホスト接続待ち時間( $t_2$ )は、( $t_2$ )=14.3ms (Max)、( $t_2$ )=10.0ms (Typ)、( $t_2$ )=7.6ms (Min)となります。
3. LC717A30が最初の初期化処理の設定を維持している場合、静的オフセットキャリブレーション所要時間( $t_3$ )は以下の通りとなります。
  - <1> 通常の所要時間( $t_3$ ): ( $t_3$ )=140.12 ms (Min)、( $t_3$ )=182.16 ms (Typ)、( $t_3$ )=260.23 ms (Max)
  - <2> 最大リトライ回数実施時の所要時間( $t_3$ ): ( $t_3$ )=420.96 ms (Min)、( $t_3$ )=547.08 ms (Typ)、( $t_3$ )=781.29 ms (Max)

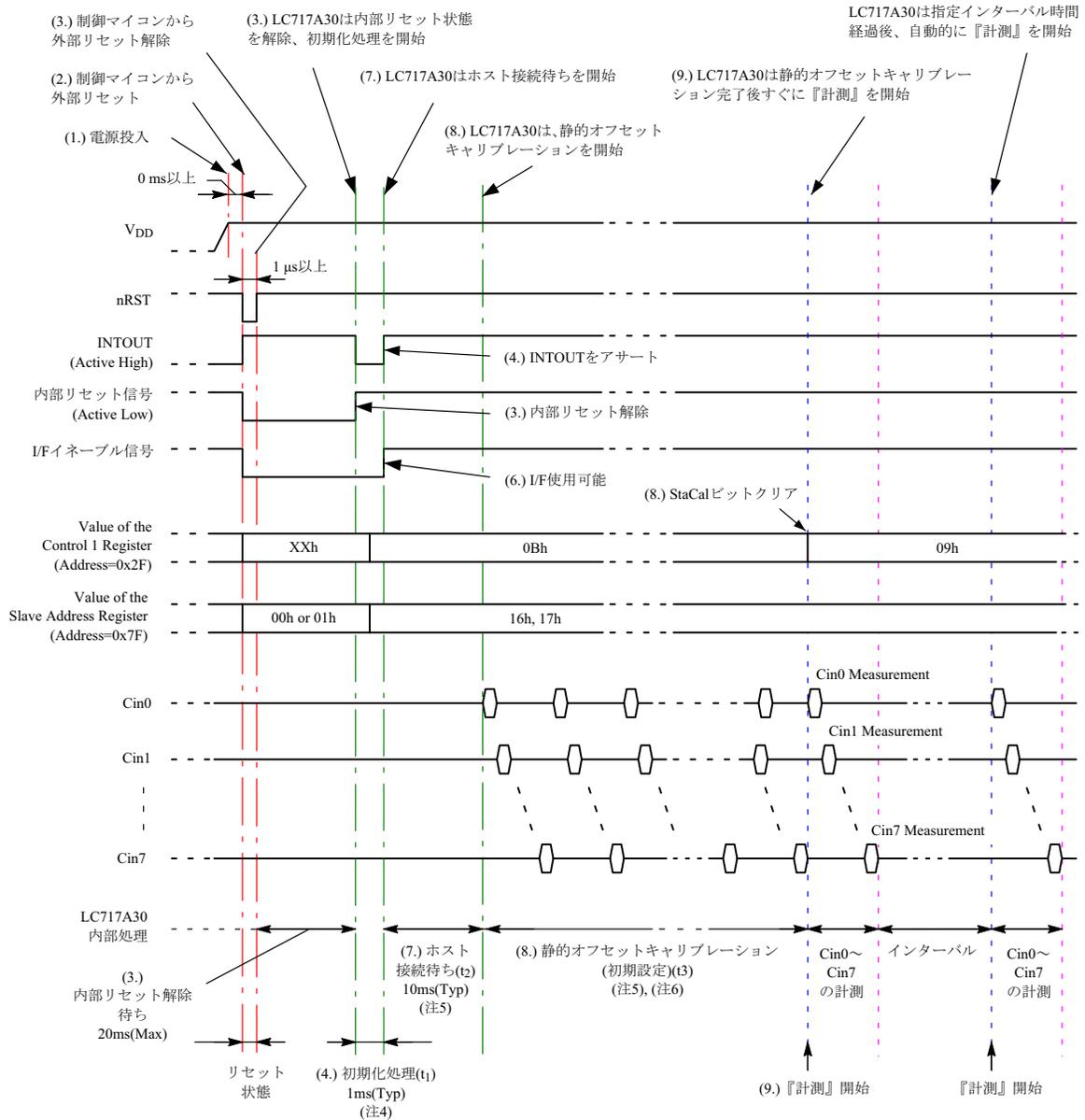
図 33. パワーオンリセット時の動作シーケンス例

### 外部リセット時の動作シーケンス例

図34の動作シーケンスの詳細を以下に説明します。

1. V<sub>DD</sub>電源投入
2. 制御マイコンからLC717A30の外部リセット(nRST)を行います。リセット期間: 1 μs以上
3. 外部リセット(nRST)が解除されてからLC717A30リセット処理(最大 20 ms)終了後、自動的にLC717A30の内部リセットが解除されます。内部リセットが解除されるとINTOUTをネゲート(“Low”)します。
4. LC717A30初期化処理を行います。初期化処理にて、レジスタの初期値をセットします。所要時間(t<sub>1</sub>): 初期化処理時間(t<sub>1</sub>)は、(t<sub>1</sub>)=2.0 ms (Max)、(t<sub>1</sub>)=1.0 ms (Typ)、(t<sub>1</sub>)=0.5 ms (Min)となります。
5. 初期化処理が終了すると、LC717A30から制御マイコンへ初期化終了を通知するために、INTOUTをアサート(“High”)します。
6. LC717A30のI/F (I<sup>2</sup>C互換バスまたはSPI)が使用可能になり、制御マイコンからのレジスタアクセスが可能になります。
7. Control 1 Register [Address=0x2F]のWriteReqビットの初期値が“0”のため、LC717A30はホスト接続待ち状態でウェイトします。制御マイコンからLC717A30の初期設定変更を行う場合、(t<sub>2</sub>)のMin値を守ってホスト接続待ち(t<sub>2</sub>)の期間に完了して、Control 1 Register [Address=0x2F]のParaChビットを“1”にする。この時に設定したレジスタ値をパラメータ更新によって反映すると、以降の処理が変わります。静的オフセットキャリブレーション中に設定変更を行うと正常にキャリブレーションされない場合があるため、注意が必要です。なお、ホスト接続待ち状態から抜けるタイミングは、Control 1 Register [Address=0x2F]のWriteReqビットに“1”が書き込まれるか、または、初期化処理(t<sub>1</sub>)終了後からホスト接続待ち時間(t<sub>2</sub>)を経過したときです。所要時間(t<sub>2</sub>): ホスト接続待ち時間(t<sub>2</sub>)は、(t<sub>2</sub>)=14.3 ms (Max)、(t<sub>2</sub>)=10.0 ms (Typ)、(t<sub>2</sub>)=7.6 ms (Min)となります。
8. Control 1 Register [Address=0x2F]のStaCalビットの初期値が“1”のため、LC717A30は静的オフセットキャリブレーションを実施します。静的オフセットキャリブレーションが完了すると、Control 1 Register [Address=0x2F]のStaCalビットを自動的に“0”をセットします。LC717A30が最初の初期化処理の設定を維持している場合、静的オフセットキャリブレーション所要時間(t<sub>3</sub>)は以下の通りとなります。
  - <1> 通常の所要時間(t<sub>3</sub>):  
(t<sub>3</sub>)=140.12 ms (Min)、(t<sub>3</sub>)=182.16 ms (Typ)、(t<sub>3</sub>)=260.23 ms (Max)
  - <2> 最大リトライ回数実施時の所要時間(t<sub>3</sub>):  
(t<sub>3</sub>)=420.96 ms (Min)、(t<sub>3</sub>)=547.08 ms (Typ)、(t<sub>3</sub>)=781.29 ms (Max)
9. LC717A30はCin0~Cin7の『計測』とインターバルを繰り返します。このとき、静的オフセットキャリブレーションが完了した直後は、インターバル時間を空けずにすぐに『計測』を行います。

# AND9346/D



注:

- 初期化処理時間(t<sub>1</sub>)は、(t<sub>1</sub>)=2.0 ms (Max)、(t<sub>1</sub>)=1.0 ms (Typ)、(t<sub>1</sub>)=0.5 ms (Min)となります。
- 制御マイコンからLC717A30の初期設定変更を行う場合、(t<sub>2</sub>)のMin値を守ってホスト接続待ち(t<sub>2</sub>)の期間に完了して、Control 1 Register [Address=0x2F]のParaChビットを“1”にする。この時に設定したレジスタ値をパラメータ更新によって反映すると、以降の処理が変わります。静的オフセットキャリブレーション中に設定変更を行うと正常にキャリブレーションされない場合があるため、注意が必要です。なお、ホスト接続待ち状態から抜けるタイミングは、Control 1 Register [Address=0x2F]のWriteReqビットに“1”が書き込まれるか、または、初期化処理(t<sub>1</sub>)終了後からホスト接続待ち時間(t<sub>2</sub>)を経過したときです。ホスト接続待ち時間(t<sub>2</sub>)は、(t<sub>2</sub>)=14.3ms (Max)、(t<sub>2</sub>)=10.0ms (Typ)、(t<sub>2</sub>)=7.6ms (Min)となります。
- LC717A30が最初の初期化処理の設定を維持している場合、静的オフセットキャリブレーション所要時間(t<sub>3</sub>)は以下の通りとなります。
  - <1> 通常の所要時間(t<sub>3</sub>): (t<sub>3</sub>)=140.12 ms (Min)、(t<sub>3</sub>)=182.16 ms (Typ)、(t<sub>3</sub>)=260.23 ms (Max)
  - <2> 最大リトライ回数実施時の所要時間(t<sub>3</sub>): (t<sub>3</sub>)=420.96 ms (Min)、(t<sub>3</sub>)=547.08 ms (Typ)、(t<sub>3</sub>)=781.29 ms (Max)

図 34. 外部リセット時の動作シーケンス例

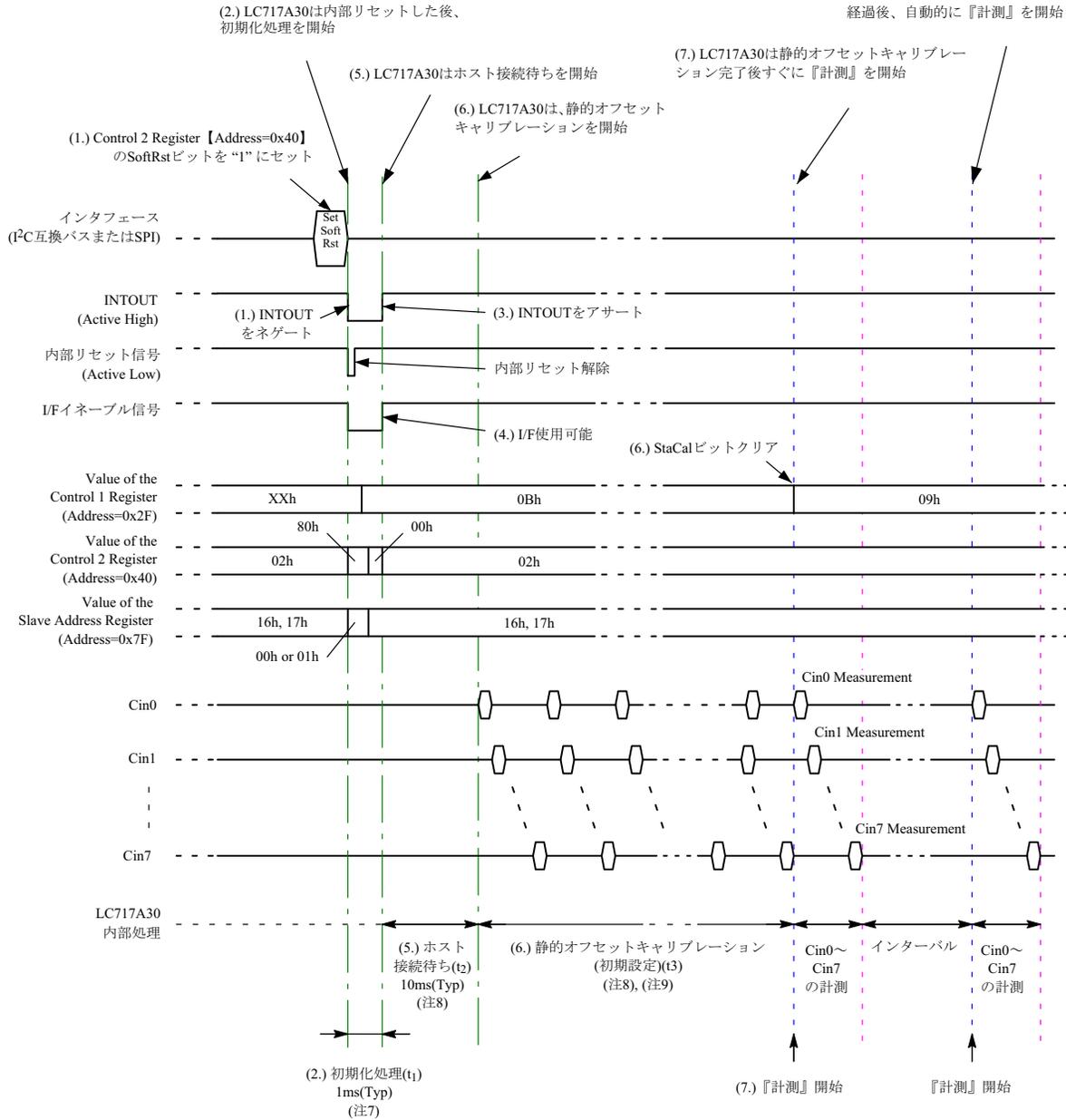
## ソフトウェアリセット

図35の動作シーケンスの詳細を以下に説明します。

- Control 2 Register [Address=0x40]のSoftRstビットを“1”にセットするとソフトウェアリセットを行います。ソフトウェアリセット処理が開始されるとINTOUTをネゲート(“Low”)します。
- LC717A30初期化処理を行います。初期化処理にて、レジスタの初期値をセットします。所要時間(t1): 初期化処理時間(t1)は、(t1)=2.0 ms (Max)、(t1)=1.0 ms (Typ)、(t1)=0.5 ms (Min)となります。ソフトウェアリセットが完了すると、Control 2 Register [Address=0x40]のSoftRstビットを自動的に“0”をセットします。
- 初期化処理が終了すると、LC717A30から制御マイコンへ初期化終了を通知するために、INTOUTをアサート(“High”)します。
- LC717A30のI/F (I<sup>2</sup>C互換バスまたはSPI)が使用可能になり、制御マイコンからのレジスタアクセスが可能になります。
- Control 1 Register [Address=0x2F]のWriteReqビットの初期値が“0”のため、LC717A30はホスト接続待ち状態でウェイトします。制御マイコンからLC717A30の初期設定変更を行う場合、(t2)のMin値を守ってホスト接続待ち(t2)の期間に完了して、Control 1 Register [Address=0x2F]のParaChビットを“1”にする。この時に設定したレジスタ値をパラメータ更新によって反映すると、以降の処理が変わります。静的オフセットキャリブレーション中に設定変更を行うと正常にキャリブレーションされない場合があるため、注意が必要です。なお、ホスト接続待ち状態から抜けるタイミングは、Control 1 Register [Address=0x2F]のWriteReqビットに“1”が書き込まれるか、または、初期化処理(t1)終了後からホスト接続待ち時間(t2)を経過したときです。所要時間(t2): ホスト接続待ち時間(t2)は、(t2)=14.3 ms (Max)、(t2)=10.0 ms (Typ)、(t2)=7.6 ms (Min)となります。
- Control 1 Register [Address=0x2F]のStaCalビットの初期値が“1”のため、LC717A30は静的オフセットキャリブレーションを実施します。静的オフセットキャリブレーションが完了すると、Control 1 Register [Address=0x2F]のStaCalビットを自動的に“0”をセットします。LC717A30が最初の初期化処理の設定を維持している場合、静的オフセットキャリブレーション所要時間(t3)は以下の通りとなります。  
 <1> 通常の所要時間(t3):  
 (t3)=140.12 ms (Min)、(t3)=182.16 ms (Typ)、  
 (t3)=260.23 ms (Max)  
 <2> 最大リトライ回数実施時の所要時間(t3):  
 (t3)=420.96 ms (Min)、(t3)=547.08 ms (Typ)、  
 (t3)=781.29 ms (Max)
- LC717A30はCin0～Cin7の『計測』とインターバルを繰り返します。このとき、静的オフセットキャリブレーションが完了した直後は、インターバル時間を空けずにすぐに『計測』を行います。

# AND9346/D

LC717A30は指定インターバル時間経過後、自動的に『計測』を開始



注:

- 初期化処理時間(t<sub>1</sub>)は、(t<sub>1</sub>)=2.0 ms (Max)、(t<sub>1</sub>)=1.0 ms (Typ)、(t<sub>1</sub>)=0.5 ms (Min)となります。
- 制御マイコンからLC717A30の初期設定変更を行う場合、(t<sub>2</sub>)のMin値を守ってホスト接続待ち(t<sub>2</sub>)の期間に完了して、Control 1 Register [Address=0x2F]のParaChビットを“1”にする。この時に設定したレジスタ値をパラメータ更新によって反映すると、以降の処理が変わります。静的オフセットキャリブレーション中に設定変更を行うと正常にキャリブレーションされない場合があるため、注意が必要です。なお、ホスト接続待ち状態から抜けるタイミングは、Control 1 Register [Address=0x2F]のWriteReqビットに“1”が書き込まれるか、または、初期化処理(t<sub>1</sub>)終了後からホスト接続待ち時間(t<sub>2</sub>)を経過したときです。ホスト接続待ち時間(t<sub>2</sub>)は、(t<sub>2</sub>)=14.3ms (Max)、(t<sub>2</sub>)=10.0ms (Typ)、(t<sub>2</sub>)=7.6ms (Min)となります。
- LC717A30が最初の初期化処理の設定を維持している場合、静的オフセットキャリブレーション所要時間(t<sub>3</sub>)は以下の通りとなります。
  - <1> 通常の所要時間(t<sub>3</sub>): (t<sub>3</sub>)=140.12 ms (Min)、(t<sub>3</sub>)=182.16 ms (Typ)、(t<sub>3</sub>)=260.23 ms (Max)
  - <2> 最大リトライ回数実施時の所要時間(t<sub>3</sub>): (t<sub>3</sub>)=420.96 ms (Min)、(t<sub>3</sub>)=547.08 ms (Typ)、(t<sub>3</sub>)=781.29 ms (Max)

図 35. ソフトウェアリセット時の動作シーケンス例

### インターバルモード時の動作シーケンス例

一般的に、LC717A30はスリープモードではなくインターバルモードで動作させます。

8チャンネルのすべてを使用し、常にインターバルモードに設定し、『計測』毎に毎回INTOUTをアサート(“High”)し、かつ、INTOUTを自動的にネゲート(“Low”)しない設定にした場合の動作シーケンス例を図36と図37に示します。(INTMD1=“0”, INTMD2=“0”に設定した場合の例です)

図36と図37の動作シーケンスの要約は以下の通りです。

- LC717A30を既にインターバルモードで動作させていたとします。具体的には、最初、LC717A30はインターバルモードで繰り返し『計測』している状態であり、制御マイコンはLC717A30から計測結果を読み出している状態とします。
- 制御マイコンは、LC717A30に新しい設定をライトした後、パラメータ更新要求および静的オフセットキャリブレーション要求を一回発行します。
- LC717A30でのパラメータ更新および静的オフセットキャリブレーションが完了した後、制御マイコンはLC717A30から計測結果を読み出します。

図36と図37の動作シーケンスの詳細を以下に説明します。

1. LC717A30を既にインターバルモードで動作させていたとします。具体的には、最初、LC717A30は繰り返し『計測』している状態であり、制御マイコンはINTOUTがアサート(“High”)したことを検出する度にINTOUTをネゲート(“Low”)するとともにLC717A30から計測結果を読み出している状態とします。
2. 制御マイコンは、LC717A30のレジスタ [Address=0x00~0x19, 0x22~0x29, 0x2B, 0x30~0x3D]のすべてまたは一部に新しい設定パラメータを書き込みます。
3. 制御マイコンは、Control 1 Register [Address=0x2F]に8Fhをライトします。これにより、制御マイコンは、LC717A30に対して新しい設定をその動作に反映するとともに新しい設定に基づいて静的オフセットキャリブレーションを行うことを要求します。
4. LC717A30は、インターバル時間が終わるまでこの要求をペンディングします。
5. インターバル時間が終了するとすぐに、LC717A30は上記(3.)の要求を受け付けます。(LC717A30のControl 1 Register [Address=0x2F]のWriteReqビットが“0”になります)  
続いて、LC717A30は、新しい設定パラメータをLC717A30内部に反映します。以降、LC717A30はこの新しい設定に基づいた動作を行います。

6. LC717A30は、新しい設定に基づいて静的オフセットキャリブレーションを行います。
7. LC717A30は、『計測』を開始します。指定したすべてのチャンネルの『計測』が終わると、LC717A30はINTOUTをアサート(“High”)します。
8. LC717A30からのINTOUTがアサート(“High”)する毎に、制御マイコンはINTOUTをネゲート(“Low”)した後に、LC717A30から計測結果を読み出します。

# AND9346/D

(1.) LC717A30は指定インターバル時間経過後、自動的に『計測』を開始

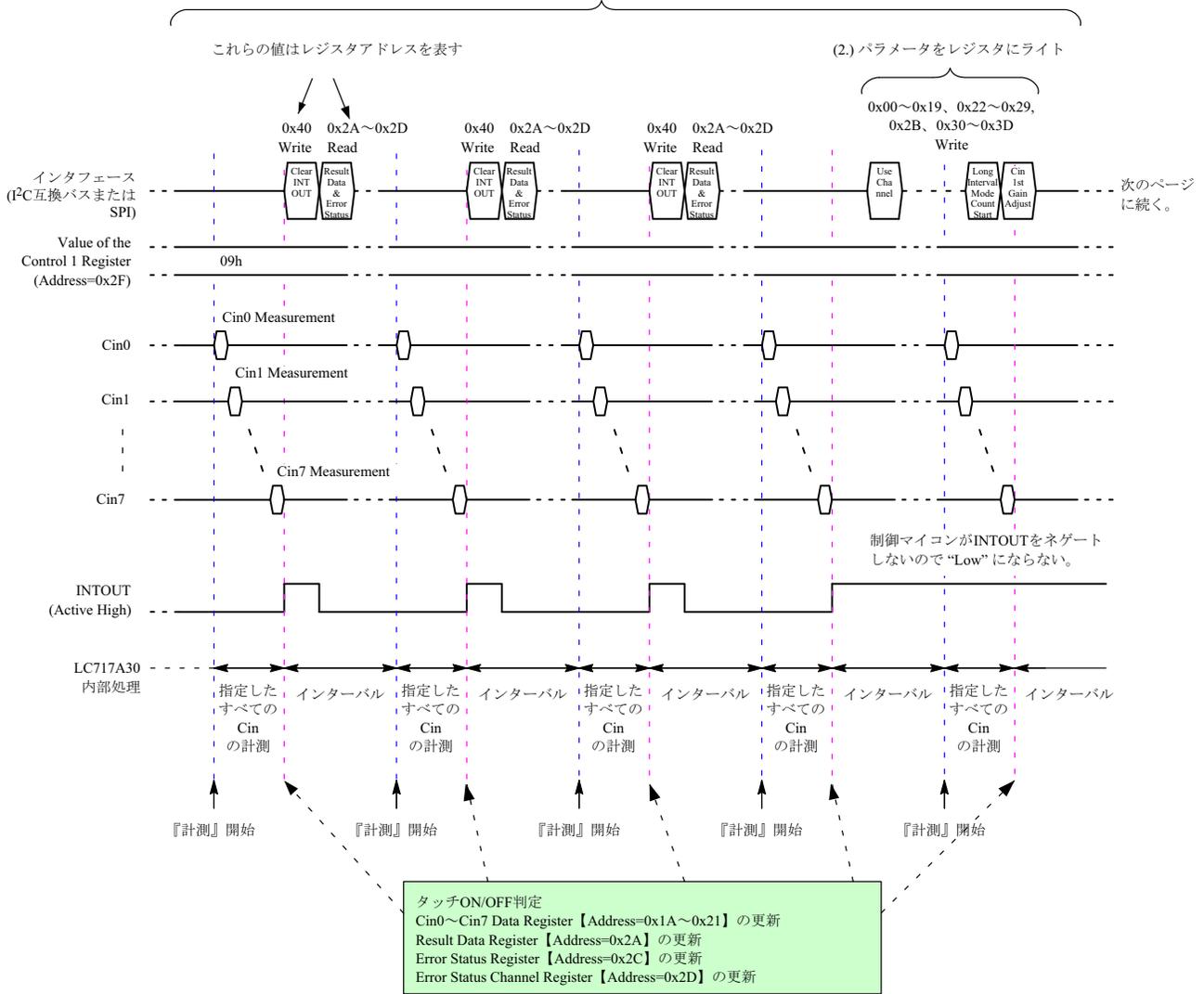


図 36. インターバルモード動作時の動作シーケンス例 (1/2)

# AND9346/D

(3.) 制御マイコンはパラメータ更新要求と静的オフセットキャリブレーション要求を発行。LC717A30は指定インターバル時間が経過するまで、パラメータ更新要求と静的オフセットキャリブレーション要求をペンディング

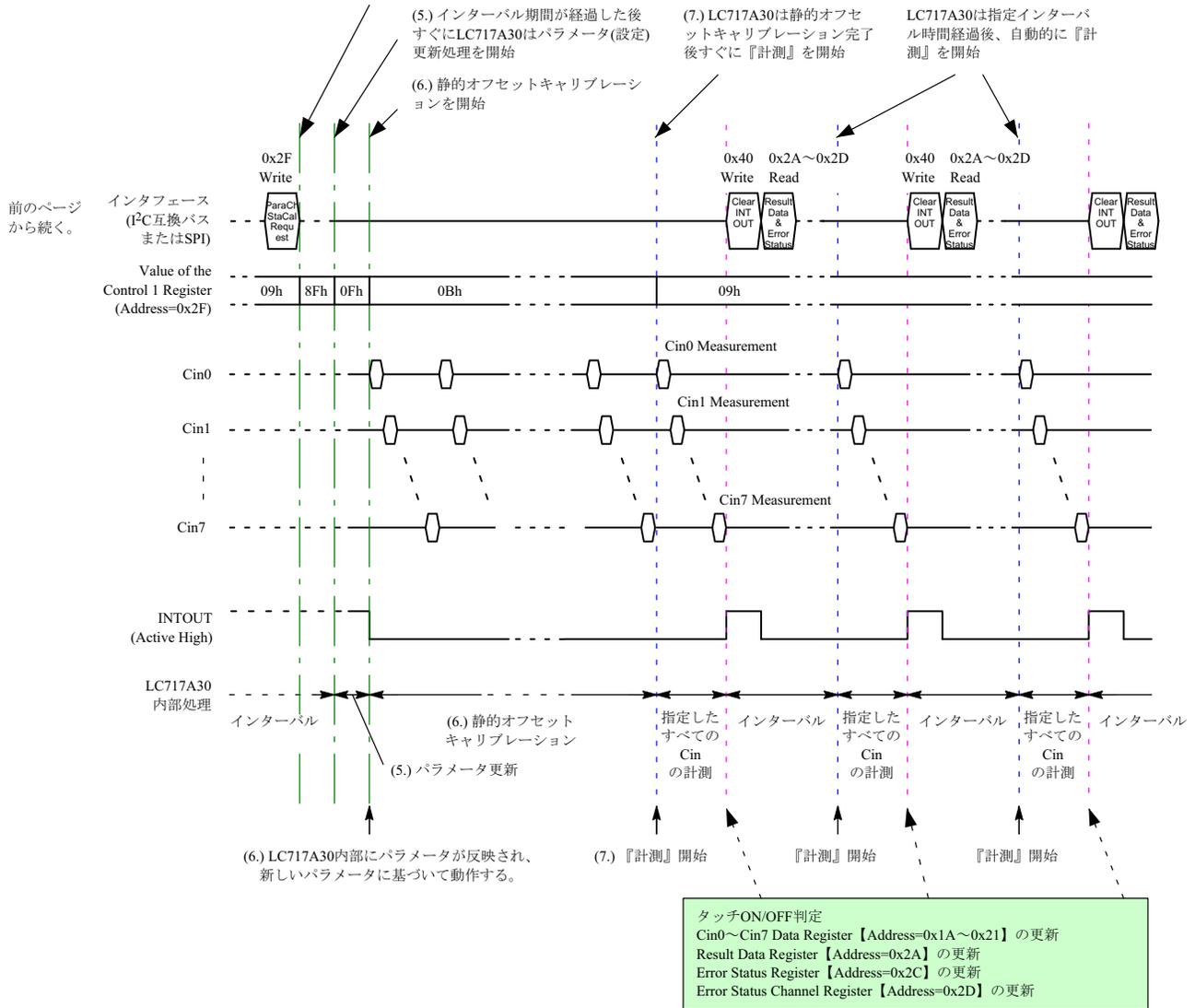


図 37. インターバルモード動作時の動作シーケンス例 (2/2)

### スリープモード時の動作シーケンス例

LC717A30を常にスリープモードに設定し、『計測』毎に毎回INTOUTをアサート(“High”)し、かつ、INTOUTを自動的にネゲート(“Low”)しない設定にした場合の動作シーケンス例を図38と図39に示します。(この動作シーケンス例は、8チャンネルのすべてを使用すると設定した場合の例です)

スリープモードの場合、制御マイコンがスリープ状態にあるLC717A30をウェークアップすると、LC717A30は指定したすべてのチャンネルの『計測』を1度行った後にスリープします。なお、LC717A30は、スリープする際にINTOUTをアサート(“High”)します。

図38と図39の動作シーケンスの要約は以下の通りです。

- LC717A30を既にスリープモードで動作させていたとします。具体的には、制御マイコンは、INTOUTがアサート(“High”)したことを検出するとLC717A30の計測結果を読み出し、所定の時間になったらLC717A30をウェークアップすることを繰り返している状態とします。
- 制御マイコンは、LC717A30に新しい設定をライトした後、パラメータ更新要求および静的オフセットキャリブレーション要求を一回発行します。そして、LC717A30をウェークアップします。
- LC717A30は、パラメータ更新および静的オフセットキャリブレーションが完了した後、『計測』を行います。『計測』が終わった後、LC717A30はスリープします。
- 以降、制御マイコンはLC717A30がスリープしたことを検出する度に、LC717A30から計測結果を読み出し、所定の時間になったらLC717A30をウェークアップします。

図38と図39の動作シーケンスの詳細を以下に説明します。

1. LC717A30を既にスリープモードで動作させていたとします。具体的には、最初、制御マイコンはINTOUT信号を使ってLC717A30がスリープしたことを検出してLC717A30から計測結果を読み出し、所定の時間になったらLC717A30をウェークアップすることを繰り返している状態にあるとします。
2. 制御マイコンは、LC717A30のレジスタ [Address=0x00~0x19, 0x22~0x29, 0x2B, 0x30~0x3D]のすべてまたは一部に新しい設定パラメータを書き込みます。
3. 制御マイコンは、Control 1 Register [Address=0x2F]に87hをライトします。これにより、制御マイコンは、LC717A30に対して新しい設定をその動作に反映するとともに新しい設定に基づいて静的オフセットキャリブレーションを行うことを要求します。
4. 制御マイコンは、LC717A30をウェークアップします。

5. ウェークアップ後すぐに、LC717A30は上記(3.)の要求を受け付けます。(LC717A30のControl 1 Register [Address= 0x2F]のWriteReqビットが“0”になります)  
続いて、LC717A30は、新しい設定パラメータをLC717A30内部に反映します。以降、LC717A30はこの新しい設定に基づいた動作を行います。
6. LC717A30は、新しい設定に基づいて静的オフセットキャリブレーションを行います。
7. LC717A30は、『計測』を開始します。指定したすべてのチャンネルの『計測』が終わると、LC717A30はINTOUTをアサート(“High”)してスリープします。
8. 制御マイコンはINTOUTがアサート(“High”)したことを検出した後、LC717A30から計測結果を読み出します。そして所定の時刻になったら、制御マイコンは、LC717A30をウェークアップします。
9. 以降、上記(7.)と(8.)を繰り返します。

# AND9346/D

(1.) 制御マイコンがLC717A30をウェークアップすることにより、LC717A30は『計測』を開始

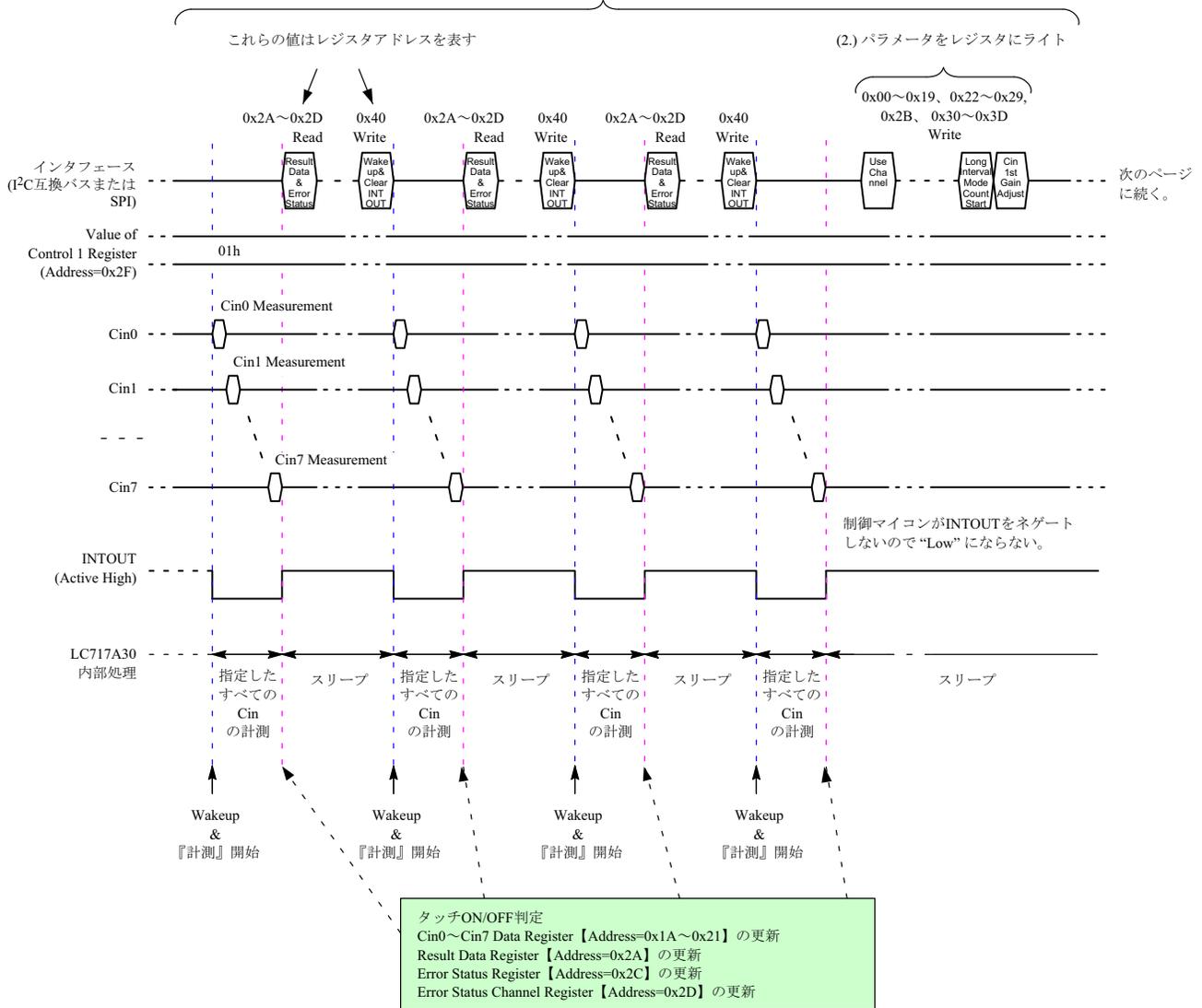


図 38. スリープモード動作時の動作シーケンス例 (1/2)



## 制御マイコンによる制御例

本章では、制御マイコンによる制御例を以下の6つの場合について説明します。

- インターバルモードに設定し、INTOUTを使って計測結果をリードする場合
- インターバルモードに設定し、INTOUTを使わずに計測結果をリードする場合
- スリープモードに設定し、INTOUTを使って計測結果をリードする場合
- CdacP/CdacM/DigitalOffsetレジスタのリード/ライト制御する場合
- LC717A30を2個使用して計測結果をリードする場合
- 感度調整する場合

注: 本章において、『計測』処理とは、「Use Channel 1 Register [Address=0x00]で指定したすべてのチャンネルの計測」だけでなく「各チャンネルのタッチON/OFF判定」を含んだ処理と定義します。

注: Control 1 Register [Address=0x2F]は、基本的に、WriteReq、ParaCh、StaCalの全ビットが“0”の場合にのみ、制御マイコンから本レジスタへの書き込みを行って下さい。例外として、LSIの初期化完了(INTOUTアサート)から自動実施される静的オフセットキャリブレーションが終了するまでの間のみ、StaCalビットが“1”であっても、本レジスタへ80hまたは、88hの値を書き込むことがあります。また、本レジスタへ80hまたは、88hの値を書き込むことにより、LSIのデフォルトパラメータに基づく静的オフセットキャリブレーション、および計測の動作をキャンセルすることができます。

注: Control 2 Register [Address=0x40]は、INTOUT信号をネゲート(“Low”)にするまたは、スリープモード解除をする目的で書き込む際は、インターバル期間中またはスリープ期間中に書き込みを行ってください。もし、インターバル期間中またはスリープ期間中に書き込むことが保証できない場合は、インターバルモード(Control 1 Register [Address=0x2F]のIntModeビットに“1”をセット)、かつ、INTOUT信号が自動的にネゲートするモード(Measurement Mode 1 Register [Address=0x3A]のINTMD2ビットに“1”をセット)で使用してください。

## 制御フロー例

## インターバルモードに設定し、INTOUTを使って計測結果をリードする場合

制御マイコンとLC717A30をI<sup>2</sup>C互換バス(またはSPI)で接続し、制御マイコンのGPIOポートとLC717A30のINTOUTピンを接続し、制御マイコンの別のGPIOポートとLC717A30のnRSTピンを接続した場合を考えます。このような場合において、制御マイコンがLC717A30のINTOUT信号の状態を検出して

『計測』完了タイミング毎にレジスタから計測結果を読み出す場合の制御例を説明します。

なお、本制御例では、制御マイコンはLC717A30を常にインターバルモードに設定します。また、制御マイコンは、『計測』完了する毎にLC717A30がINTOUT信号を常にアサートするとともに、LC717A30がINTOUT信号を自動的にネゲートしないように設定するとします。

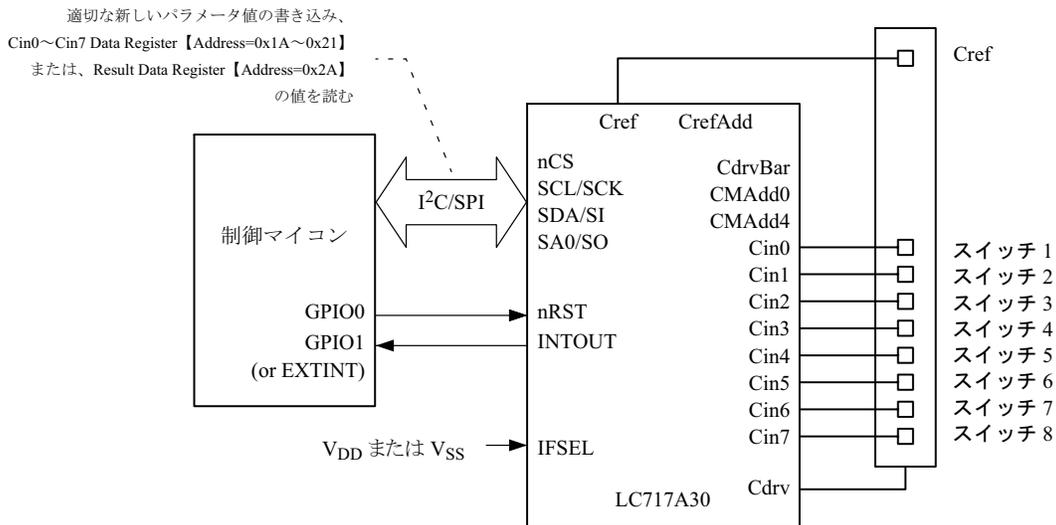


図 40. 制御マイコンとLC717A30との接続(1)

1. 制御マイコンは、汎用出力ポートを使ってnRST信号を制御することによりLC717A30をリセットします。(具体的には、制御マイコンは、LC717A30のnRSTに接続した汎用出力ポートを使ってnRSTを“Low”にした後再び“High”にします。なお、最低 1 μsは“Low”にします)
2. 制御マイコンは、nRSTを使ったLC717A30のリセット制御終了直後から汎用入力ポートを使ってINTOUT信号の状態を検出します。制御マイコンは、LC717A30リセット解除後に発生するINTOUT信号の立ち上がりエッジを検出したら、すみやかにControl 1 Register [Address=0x2F]に88hをライトします。(具体的には、LC717A30リセット解除後に発生するINTOUT信号の立ち上がりエッジから5 ms以内に88hをライトします。これを行うのは、リセット後にLC717A30が自動実施する「静的オフセットキャリブレーションの実施と『計測』の実施」を停止するためです)
3. 制御マイコンは、新しい設定パラメータをLC717A30のレジスタ群にライトします。(具体的には、制御マイコンは、図41の青の点線で囲まれたボックス(a)内のすべてのレジスタまたは一部のレジスタに新しいパラメータを

ライトします。本制御例では、Measurement Mode 1 Register [Address=0x3A]のINTMD1ビットとINTMD2ビットに“0”をライトします)

※: なお、この時点では、LC717A30の内部にはまだ新しい設定パラメータの変更が反映されないことに注意してください。

4. 制御マイコンは、LC717A30のレジスタ群に設定した新しい設定パラメータをLC717A30の内部に反映させるとともに静的オフセットキャリブレーションと『計測』をスタートさせるために、Control 1 Register [Address=0x2F]に8Fhをライトします。LC717A30は指定したロングインターバル時間が経過後に発生するトリガまで、処理要求をペンディングします。
5. トリガが発生したらすぐに、LC717A30は新しい設定をLC717A30の内部に反映します。(すなわち、最大で指定したロングインターバル時間まで処理開始を待ちます)

※: なお、新しい設定をLC717A30内部へ反映完了すると、LC717A30のINTOUT信号は自動的にネゲート(“Low”)します。また、LC717A30は、Cin0~Cin7 Data Register [Address=0x1A~0x21]、

Result Data Register [Address= 0x2A]、Error Status Register [Address=0x2C]、Error Channel Status Register [Address=0x2D]のすべてのレジスタを00hに初期化するとともに、特にすべてのチャンネルのタッチON/OFF判定結果をOFFに初期化してしまうことに注意してください。加えて、動的オフセットキャリブレーション処理用内部カウンタとデバウンス処理用内部カウンタの値を0クリアすることに注意してください。

6. 次に、LC717A30は新しい設定で静的オフセットキャリブレーションを実施します。そして、LC717A30は、この静的オフセットキャリブレーション完了後に『計測』を開始します。
7. LC717A30の『計測』が完了したことを確認するために、制御マイコンはINTOUT信号のアサート(“High”)を確認します。確認後、制御マイコンは、Control 2 Register [Address=0x40]へ00hをライトしてINTOUT信号をネグート(“Low”)します。そして、制御マイコンは、Result Data Register [Address=0x2A]等のレジスタから計測結果を読み出します。

※: 動的オフセットキャリブレーションが実施されると、Control 2 Register [Address=0x40]のDyCalAckビットに“1”がセットされると同時に、IntOutビットに“1”がセットされてINTOUT信号のアサート(“High”)するので、制御マイコンは、INTOUT信号のアサート(“High”)を確認後、Control 2 Register [Address=0x40]を読み出すことにより、動的オフセットキャリブレーションが実施されたことを確認できます。

8. LC717A30は、『計測』完了からインターバル時間経過後に自動的に新たな『計測』を開始します。
9. 以降、制御マイコンは、(7.)~(8.)を繰り返します。

以上に説明した制御手順に対応した制御フローを次ページに示します。

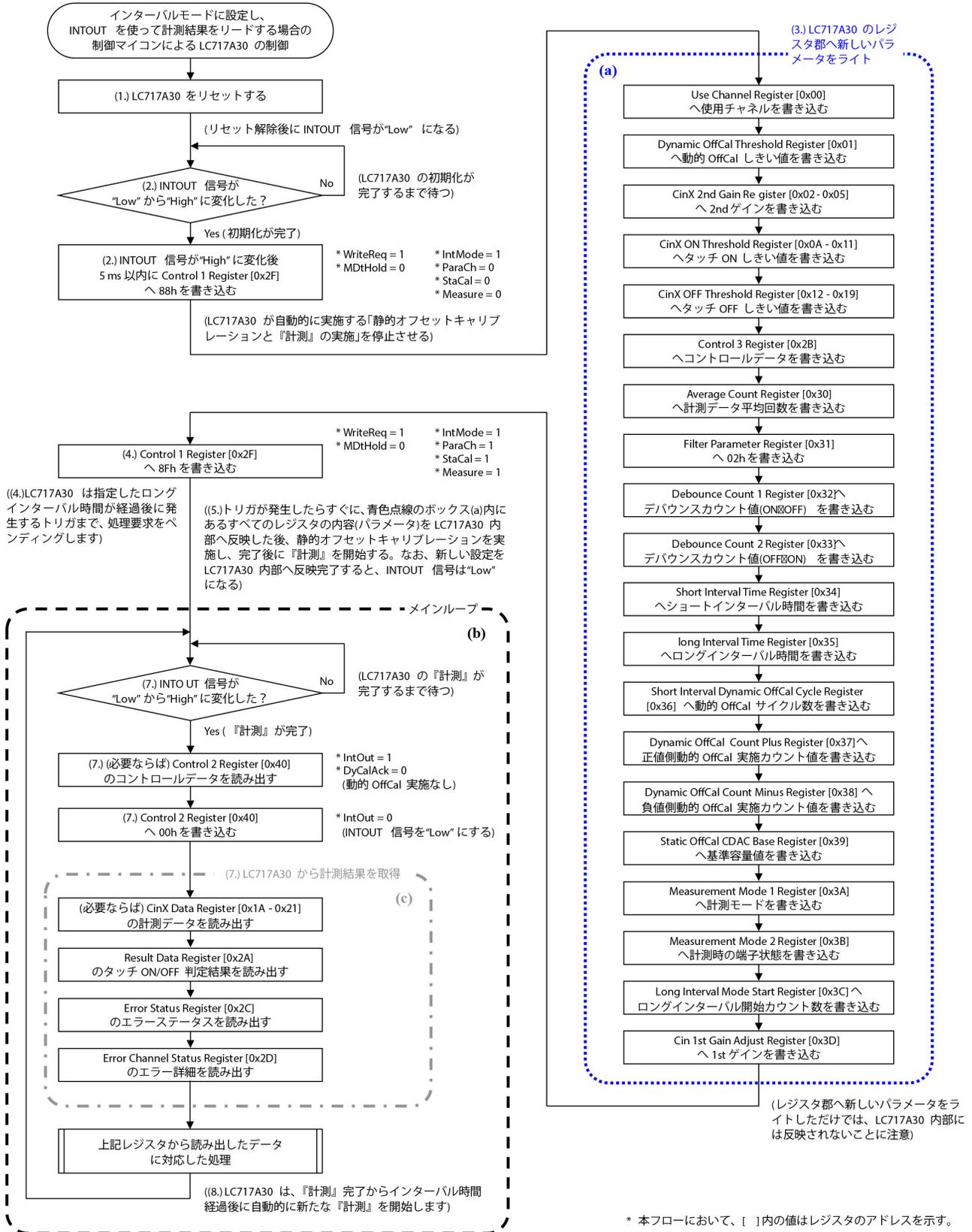


図 41. インターバルモードに設定し、INTOUTを使って計測結果をリードする場合の制御例

インターバルモードに設定し、INTOUTを使わずに計測結果をリードする場合

制御マイコンとLC717A30をI<sup>2</sup>C互換バス(またはSPI)で接続し、制御マイコンの別のGPIOポートとLC717A30のnRSTピンとを接続した場合を考えます。制御マイコンがINTOUT信号の状態を一切検出しないで、50 ms間隔でレジスタから計測結果を読み出す場合の制御例を説明します。

しかし、オフセットキャリブレーションまたは『計測』を実行中に制御マイコンがシリアルインタ

フェース(I<sup>2</sup>C互換バスまたはSPI)から読み書きをする場合には、インタフェース信号(nCS、SCL/SCK、SDA/SI、SA0/SO)のスイッチングノイズにより計測結果に影響を与える可能性があるため、INTOUTを使わずに計測結果をリードするアプリケーションは推奨しません。ご使用の際には、ノイズ対策(例えば、ダンピング抵抗器の挿入など)を行うことを推奨します。

なお、本制御例では、LC717A30を常にインターバルモードに設定します。

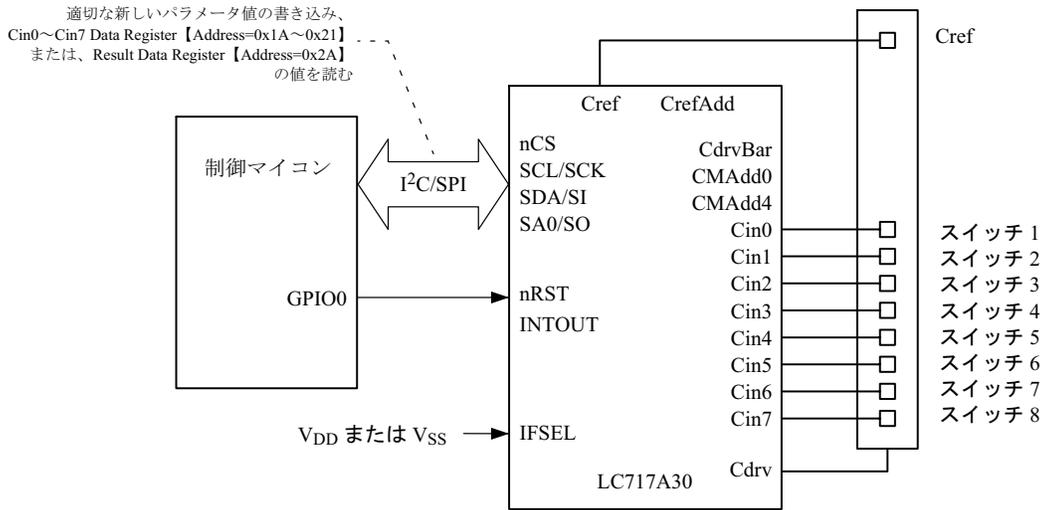


図 42. 制御マイコンとLC717A30との接続(2)

1. 制御マイコンは、汎用出力ポートを使ってnRST信号を制御することによりLC717A30をリセットします。(具体的には、制御マイコンは、LC717A30のnRSTに接続した汎用出力ポートを使ってnRSTを“Low”にした後再び“High”にします。なお、最低 1 μsは“Low”にします)
2. 制御マイコンは、リセット後にLC717A30が自動実施する静的オフセットキャリブレーション処理が完了するまで待ちます。(具体的には、nRSTを使ったLC717A30のリセット制御終了直後から 100 ms経過するまで待ち、その後Control 1 Register [Address=0x2F]をリードしてStaCalビットが“0”になるまで待ちます)
3. 制御マイコンは、新しい設定パラメータをLC717A30のレジスタ群にライトします。(具体的には、制御マイコンは、図43の青の点線で囲まれたボックス(a)内のすべてのレジスタまたは一部のレジスタに新しいパラメータをライトします)  
 ※: なお、この時点では、LC717A30の内部にはまだ新しい設定パラメータの変更が反映されないことに注意してください。
4. 制御マイコンは、LC717A30のレジスタ群に設定した新しい設定パラメータをLC717A30の内部に反映させるとともに新しい設定で静

的オフセットキャリブレーションの実施と『計測』をスタートさせるために、Control 1 Register [Address=0x2F]に8Fhをライトします。LC717A30は指定したロングインターバル時間が経過後に発生するトリガまで、処理要求をペンディングします。

5. トリガが発生したらすぐに、LC717A30は新しい設定をLC717A30の内部に反映します。(すなわち、最大で指定したロングインターバル時間まで処理開始を待ちます)

※: なお、新しい設定をLC717A30内部へ反映完了すると、LC717A30のINTOUT信号は自動的にネゲート(“Low”)します。また、LC717A30は、Cin0~Cin7 Data Register [Address=0x1A~0x21]、Result Data Register [Address=0x2A]、Error Status Register [Address=0x2C]、Error Channel Status Register [Address=0x2D]のすべてのレジスタを00hに初期化するとともに、特にすべてのチャンネルのタッチON/OFF判定結果をOFFに初期化してしまうことに注意してください。加えて、動的オフセットキャリブレーション処理用内部カウンタとデバウンス処理用内部カウンタの値を0クリアすることに注意してください。

6. 次に、LC717A30は新しい設定で静的オフセットキャリブレーションを実施します。制御マイコンは、LC717A30の静的オフセットキャリブレーション処理が完了したことを確認します。(具体的には、Control 1 Register [Address=0x2F]のStaCalビットが“0”になるまで待ちます)
7. LC717A30は、静的オフセットキャリブレーション処理完了後、すぐに『計測』を開始します。
8. LC717A30は、『計測』を完了します。『計測』完了からインターバル時間経過後にLC717A30は自動的に新たな『計測』を開始します。
9. 制御マイコンは、LC717A30の『計測』完了タイミングを考慮することなく、例えば50 ms毎にResult Data Register [Address=0x2A]等のレジスタから計測結果を繰り返し読み出します。

※: 動的オフセットキャリブレーションが実施されると、Control 2 Register [Address=0x40]のDyCalAckビットに“1”がセットされるので、制御マイコンは、Control 2 Register [Address=0x40]を読み出すことにより、動的オフセットキャリブレーションが実施されたことを確認できます。

10. 以降、制御マイコンは、(9.)を繰り返します。

以上に説明した制御手順に対応した制御フローを次に示します。

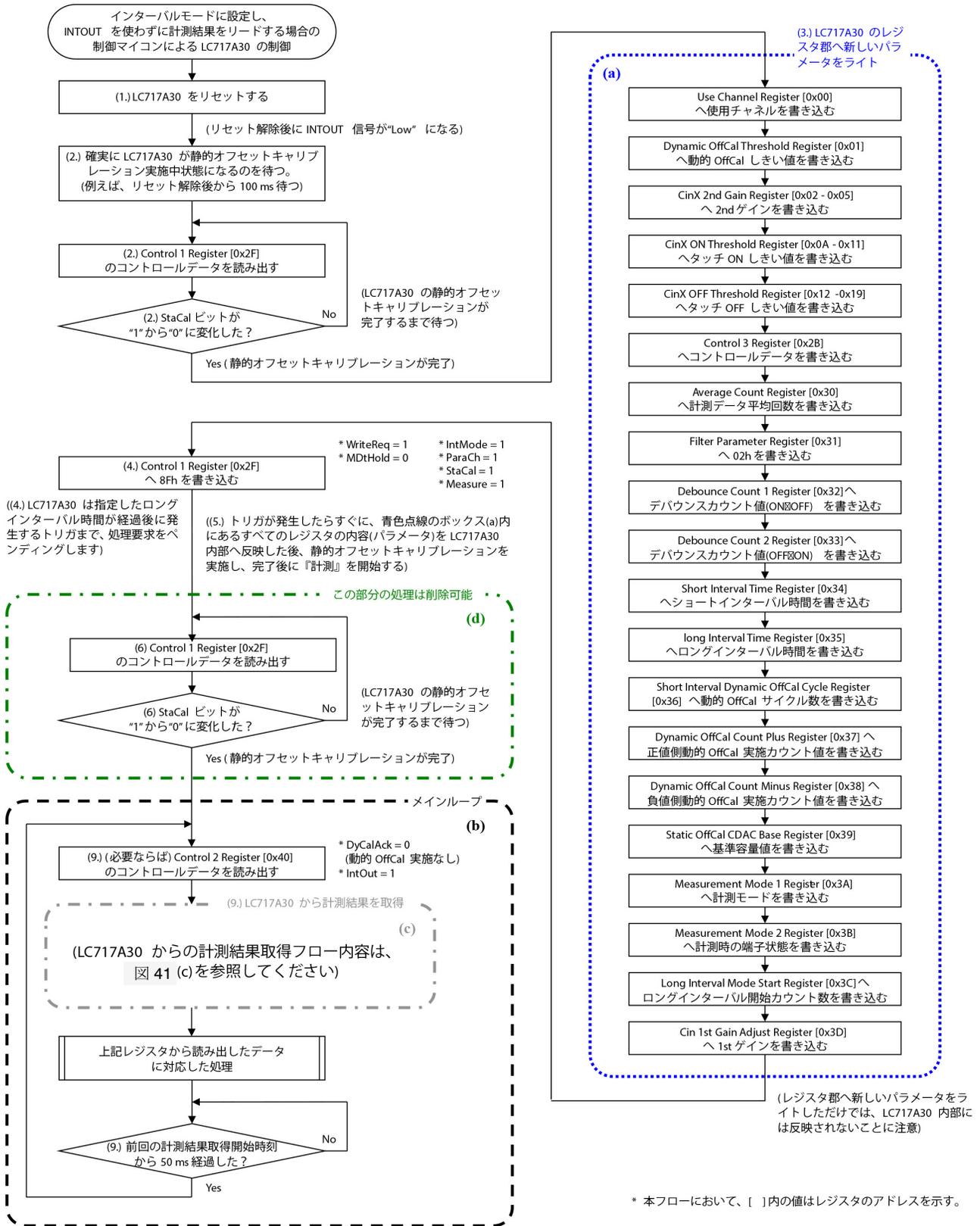


図 43. インターバルモードに設定し、INTOUTを使わずに計測結果をリードする場合の制御例

スリープモードに設定し、INTOUTを使って計測結果をリードする場合

制御マイコンとLC717A30をI<sup>2</sup>C互換バス(またはSPI)で接続し、制御マイコンのGPIOポートとLC717A30のINTOUTピンを接続し、制御マイコンの別のGPIOポートとLC717A30のnRSTピンを接続した場合を考えます。このような場合において、制御マイコンがINTOUT信号の状態を検出してレジスタから計測結果を読み出す場合の制御例を説明します。

なお、本制御例では、制御マイコンはLC717A30を常にスリープモードに設定します。また、制御マイコンは、『計測』完了する毎にLC717A30がINTOUT信号を常にアサートするとともに、LC717A30がINTOUT信号を自動的にネゲートしないように設定するとします。

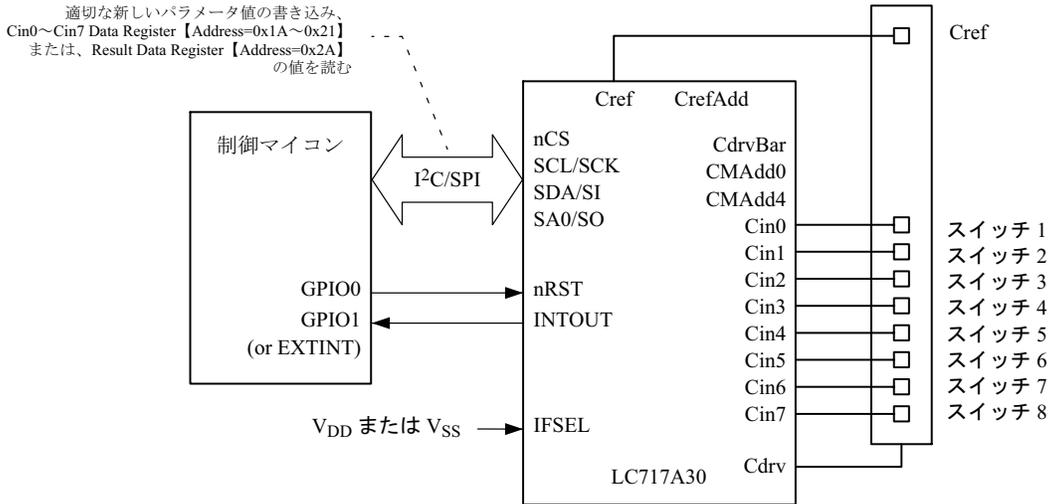


図 44. 制御マイコンとLC717A30との接続(3)

1. 制御マイコンは、汎用出力ポートを使ってnRST信号を制御することによりLC717A30をリセットします。(具体的には、制御マイコンは、LC717A30のnRSTに接続した汎用出力ポートを使ってnRSTを“Low”にした後再び“High”にします。なお、最低1μsは“Low”にします)
2. 制御マイコンは、nRSTを使ったLC717A30のリセット制御終了直後から汎用入力ポートを使ってINTOUT信号の状態を検出します。制御マイコンは、LC717A30リセット解除後に発生するINTOUT信号の立ち上がりエッジを検出したら、すみやかにControl 1 Register [Address=0x2F]に80hをライトします。(具体的には、LC717A30リセット解除後に発生するINTOUT信号の立ち上がりエッジから5ms以内に80hをライトします。これを行うのは、LC717A30をスリープ(動作停止)させることで、リセット後にLC717A30が自動実施する静的オフセットキャリブレーションの実施と『計測』の実施を停止するためです)
3. LC717A30は、スリープ(動作停止)します。制御マイコンは、新しい設定パラメータをLC717A30のレジスタ群にライトします。(具体的には、制御マイコンは、図45の青の点線で囲まれたボックス(a)内のすべてのレジスタまたは一部のレジスタに新しいパラメータを

ライトします。本制御例では、Measurement Mode 1 Register [Address= 0x3A]のINTMD1ビットとINTMD2ビットに“0”をライトします)

4. 制御マイコンは、Control 1 Register [Address=0x2F]に87hをライトし、次にControl 2 Register [Address=0x40]へ01hをライトします。これより、LC717A30のINTOUT信号がネゲート(“Low”)されるとともに、LC717A30の動作が再開します。
5. LC717A30は、「LC717A30のレジスタ群に設定した新しい設定パラメータのLC717A30内部への反映処理」を行います。

※: なお、新しい設定をLC717A30内部へ反映完了すると、LC717A30のINTOUT信号は自動的にネゲート(“Low”)します。また、LC717A30は、Cin0~Cin7 Data Register [Address=0x1A~0x21]、Result Data Register [Address= 0x2A]、Error Status Register [Address=0x2C]、Error Channel Status Register [Address=0x2D]のすべてのレジスタを00hに初期化するとともに、特にすべてのチャンネルのタッチON/OFF判定結果をOFFに初期化してしまうことに注意してください。加えて、動的オフセットキャリブレーション

ン処理用内部カウンタとデバウンス処理用内部カウンタの値を0クリアすることに注意してください。

6. 次に、LC717A30は新しい設定で静的オフセットキャリブレーションを実施します。そして、LC717A30は、この静的オフセットキャリブレーション完了後に『計測』を開始します。
7. LC717A30は、『計測』が完了すると、INTOUT信号をアサート(“High”)した後にスリープします。制御マイコンは、INTOUT信号がアサート(“High”)したことを確認した後に、Result Data Register [Address=0x2A]等のレジスタから計測結果を読み出します。
  - ※: 動的オフセットキャリブレーションが実施されると、Control 2 Register [Address=0x40]のDyCalAckビットに“1”がセットされると同時に、IntOutビットに“1”がセットされてINTOUT信号がアサート(“High”)するので、制御マイコンは、INTOUT信号のアサート(“High”)を確認後、Control 2 Register [Address=0x40]を読み出すことにより、動的オフセットキャリブレーションが実施されたことを確認できます。
8. 制御マイコンは、次の『計測』スタート予定時間まで待ちます。
9. 次の『計測』スタート予定時間になったら、制御マイコンは、Control 2 Register [Address=0x40]〜01hをライトします。
10. 以降、制御マイコンは、(7.)〜(10.)を繰り返します。

以上に説明した制御手順に対応した制御フローを次ページに示します。

#### [特記事項]

スリープモードで動作しているLC717A30がスリープ(動作停止)したときには、以下の条件に注意してください。

- 制御マイコンがLC717A30をウェークアップしない限り、LC717A30は動作を再開しません。
- 今回の『計測』と次の『計測』の時間間隔は制御マイコンのウェークアップタイミングにのみ依存します。
- LC717A30がスリープモードで動作している時、LC717A30は、Short Interval Time Register [Address=0x34]、Long Interval Time Register [Address=0x35] および、Long Interval Mode Start Count Register [Address=0x3C]の内容を一切参照しません。(インターバル期間が存在しないため)
- Short Interval Dynamic OffCal Cycle Register [Address=0x36]は、必ず01hを設定してください。ショートインターバルモードのとき、動的オフセットキャリブレーションを実施するかどうかの判定のための実施サイクルは、1計測毎に1回となります。

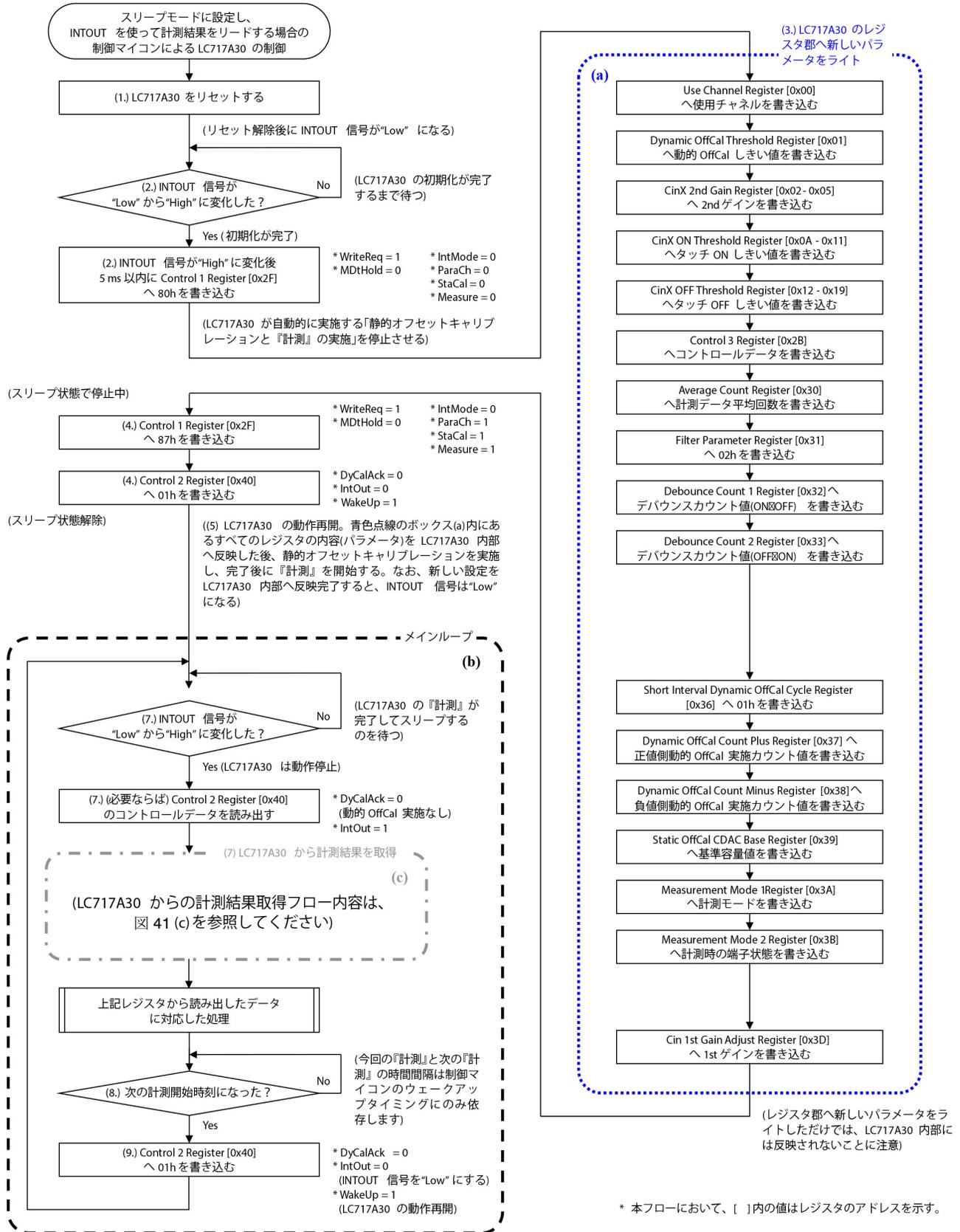


図 45. スリープモードに設定し、INTOUTを使って計測結果をリードする場合の制御例

### CdacP/CdacM/DigitalOffsetレジスタのリード/ライト制御する場合

LC717A30は、静的オフセットキャリブレーションおよび、動的オフセットキャリブレーションの実施により調整したすべてのチャンネルのオフセット容量値(CdacP/CdacM)およびDigitalOffsetの値を制御マイコンから書き込みおよび読み出しすることができます。

一度に制御できるチャンネルは4つであり、Cin0～Cin3またはCin4～Cin7の対象チャンネルをControl 3 Register [Address= 0x2B]のCdacSelビットにて設定します。CdacSelビットが“0”のときには、Cin0～Cin3のCdacP/CdacM/DigitalOffsetレジスタを読み書きすることができ、CdacSelビットが“1”のときCin4～Cin7のCdacP/CdacM/DigitalOffsetレジスタを読み書きすることができます。

制御マイコンから書き込みしたCdacP/CdacM/DigitalOffsetレジスタの値は、Control 1 Register [Address= 0x2F]のParaChビットを“1”にセットしてパラメータ更新処理を実施して、パラメータ更新によってLC717A30内部に反映すると、以降の処理が変わります。また、新たなCdacP/CdacM/DigitalOffsetの値は、CdacSelビットにて対象チャンネルを切り替えた後、『計測』処理が完了するとレジスタに反映します。

制御マイコンがCdacP/CdacM/DigitalOffsetの値を読み書きする場合の制御例を説明します。

1. 制御マイコンは、LC717A30リセット解除後に発生するINTOUT信号の立ち上がりエッジを検出したら、すみやかにControl 1 Register [Address=0x2F]に88hをライトします。(具体的には、LC717A30リセット解除後に発生するINTOUT信号の立ち上がりエッジから5 ms以内に88hをライトします。これを行うのは、リセット後にLC717A30が自動実施する「静的オフセットキャリブレーションの実施と『計測』の実施」を停止するためです)
2. 制御マイコンは、新しい設定パラメータをLC717A30のレジスタ群にライトします。

※: なお、この時点では、LC717A30の内部にはまだ新しい設定パラメータの変更が反映されないことに注意してください。また、動的オフセットキャリブレーションが実施されるとCdacP/CdacM/DigitalOffsetの値が書き換わるので、動的オフセットキャリブレーションに関するレジスタ(0x01、0x36～0x38および、0x3AのPDCLPビット)に、動的オフセットキャリブレーションの実施を停止させるための設定をすることを推奨します。

3. 制御マイコンは、LC717A30のレジスタ群に設定した新しい設定パラメータをLC717A30の内部に反映させるとともに静的オフセットキャリブレーションと『計測』をスタートさせるために、Control 1 Register [Address=0x2F]に8Fhをライトします。LC717A30は指定したロングインターバル時間が経過後に発生するトリガまで、処理要求をペンディングします。
4. トリガが発生したらすぐに、LC717A30は新しい設定をLC717A30の内部に反映した後、新しい設定で静的オフセットキャリブレーションを実施します。そして、LC717A30は、この静的オフセットキャリブレーション完了後に『計測』を開始します。
5. 最初に、LC717A30の『計測』が完了したことを確認するために、制御マイコンはINTOUT信号のアサート(“High”)を確認します。確認後、Cin0～Cin3 CDAC Plus Registerおよび、Cin0～Cin3 CDAC Minus Register [Address=0x22～0x29]とCin0～Cin3 Digital Offset Register [Address=0x06～0x09]をリードします。
6. 制御マイコンは、対象チャンネルをCin4～Cin7に切り替えるために、Control 3 Register [Address=0x2B]に90h (CdacSel= “1”)をライトします。
  - ※: なお、この時点では、CdacP/CdacM/DigitalOffsetレジスタにはまだCin4～Cin7の値が反映されていないことに注意してください。CdacSelビットにて対象チャンネルを切り替えた後、『計測』処理が完了するとレジスタに反映します。
7. 次に、LC717A30の『計測』が完了したことを確認するために、制御マイコンはINTOUT信号のアサート(“High”)を確認します。確認後、Cin4～Cin7 CDAC Plus Registerおよび、Cin4～Cin7 CDAC Minus Register [Address= 0x22～0x29]とCin4～Cin7 Digital Offset Register [Address= 0x06～0x09]をリードします。
8. 制御マイコンは、Cin4～Cin7 CDAC Plus Registerおよび、Cin4～Cin7 CDAC Minus Register [Address=0x22～0x29]とCin4～Cin7 Digital Offset Register [Address=0x06～0x09]に新しい設定パラメータをライトします。
  - ※: なお、この時点では、LC717A30の内部にはまだ新しい設定パラメータの変更が反映されないことに注意してください。

9. 制御マイコンは、新しい設定パラメータをLC717A30の内部に反映させるために、Control 1 Register [Address= 0x2F]に8Dhをライトします。(このとき、静的オフセットキャリブレーションを実施するとCdacP/CdacM/Digital Offsetの値が書き換わるので静的オフセットキャリブレーションは実施しない)
10. 制御マイコンは、対象チャンネルをCin0～Cin3に切り替えるために、Control 3 Register [Address=0x2B]に80h (CdacSel= “0” )をライトします。
  - ※: なお、この時点では、CdacP/CdacM/DigitalOffsetレジスタにはまだCin0～Cin3の値が反映されていないことに注意してください。CdacSelビットにて対象チャンネルを切り替えた後、『計測』処理が完了するとレジスタに反映します。
11. 制御マイコンは、Cin0～Cin3 CDAC Plus Registerおよび、Cin0～Cin3 CDAC Minus Register [Address=0x22～0x29]とCin0～Cin3 Digital Offset Register [Address=0x06～0x09]に新しい設定パラメータをライトします。
  - ※: なお、この時点では、LC717A30の内部にはまだ新しい設定パラメータの変更が反映されないことに注意してください。
12. 最後に、制御マイコンは、新しい設定パラメータをLC717A30の内部に反映させるために、Control 1 Register [Address=0x2F]に8Dhをライトします。(このとき、静的オフセットキャリブレーションを実施するとCdacP/CdacM/DigitalOffsetの値が書き換わるので静的オフセットキャリブレーションは実施しない)
13. LC717A30の『計測』が完了したことを確認するために、制御マイコンはINTOUT信号のアサート(“High”)を確認します。確認後、制御マイコンは、Control 2 Register [Address=0x40]～00hをライトしてINTOUT信号をネゲート(“Low”)します。そして、制御マイコンは、Result Data Register [Address=0x2A]等のレジスタから計測結果を読み出します。
14. LC717A30は、『計測』完了からインターバル時間経過後に自動的に新たな『計測』を開始します。
15. 以降、制御マイコンは、(13.)～(14.)を繰り返します。

以上に説明した制御手順に対応した制御フローを次ページに示します。

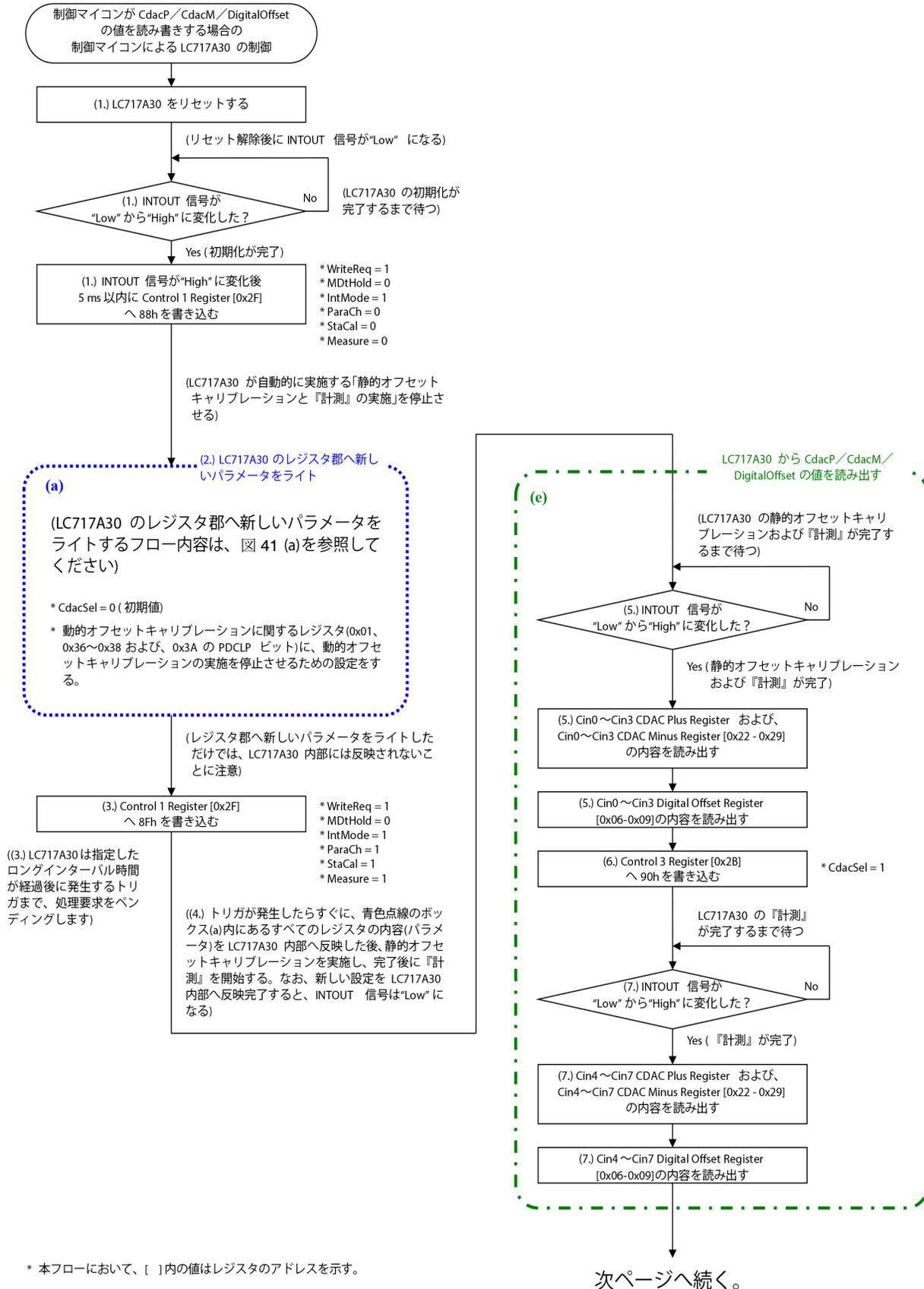


図 46. CdacP/CdacM/DigitalOffsetの値を読み書きする場合の制御例

前ページより続く。

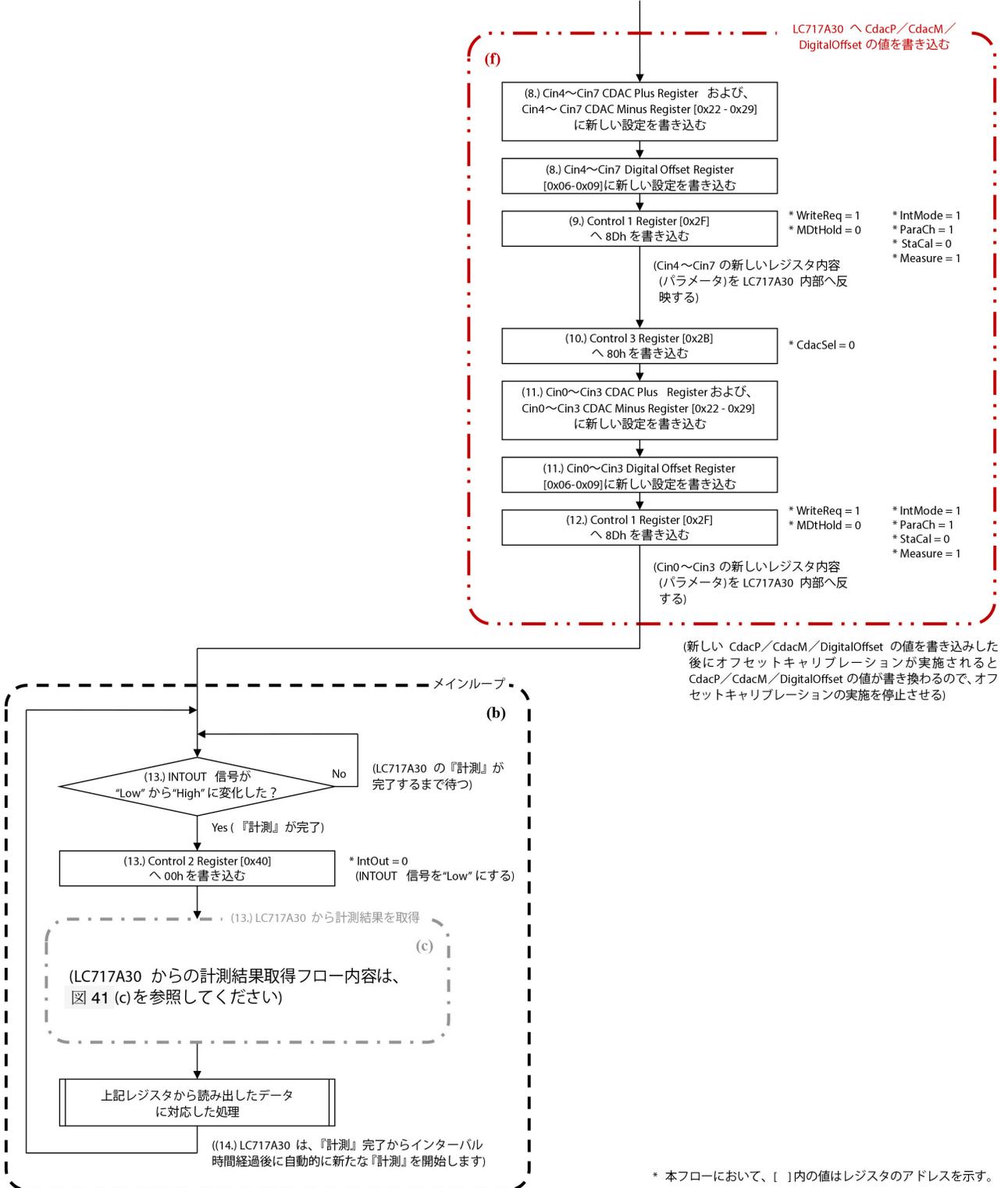


Figure 46. CdacP/CdacM/DigitalOffsetの値を読み書きする場合の制御例

LC717A30を2個使用して計測結果をリードする場合

LC717A30を2個使用したアプリケーションを構成したい場合、LC717A30にはハード的に結合して同期を取るような機能は内蔵されていませんので、制御マイコンからの制御が必要となります。ボード上のスイッチ間隔が近いと、お互いのCdrv駆動による電気力線が影響して正確な計測ができない可能性があります。正確な計測を行うためには、各LSIを制御マイコンにより順番に動作(スリープモードを使用)させる方法を推奨します。スリープモードを使用した場合、今回の『計測』と次の『計測』の計測間隔および、各LSI間の計測間隔は制御マイコンのウェークアップタイミングにのみ依存します。また、スリープモードでも動的オフセットキャリブレーション機能は使用でき、Cin0～Cin7 Data Register (AD値)やResult Register (タッチ判定結果)をいつでも読み出せます。

もしも、インターバルモードで動作させた場合は、制御マイコンからの命令に対してLSIは即座に『計測』を開始せず、インターバル時間経過後に開

始され、計測間隔にバラつきが生じるため、推奨できません。しかし、計測間隔を気にせずにインターバルモードで動作させたい場合、Control 1 Register [Address=0x2F]のMeasureビットで各LSIの『計測』動作を制御する方法もあります。このとき、LC717A30の初期設定状態では、Control 1 Register [Address=0x2F]のMDtHoldビットに“0”がセットされているため、Measureビットに“0”がセットされているとCin0～Cin7 Data Register [Address=0x1A～0x29]およびResult Register [Address=0x2A]の値がクリアされる。そのため、お互いのCdrv駆動による電気力線が影響を受けないように各LSIを順番に『計測』をすることができない。そこで、Control 1 Register [Address=0x2F]のMDtHoldビットとWriteReqビットに“1”をセットしてLC717A30内部に反映させると、Cin0～Cin7 Data Register [Address=0x1A～0x29]およびResult Register [Address=0x2A]の値はクリアせず保持されます。

スリープモードを使用してLC717A30を2個使用したアプリケーションの制御例を説明します。

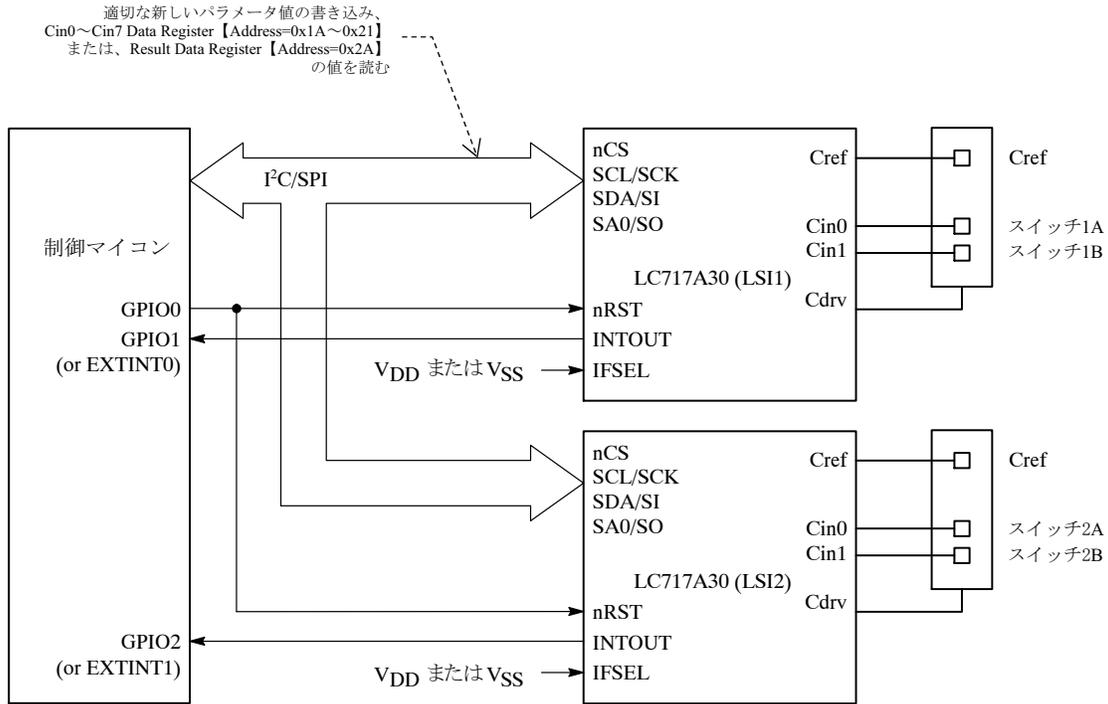


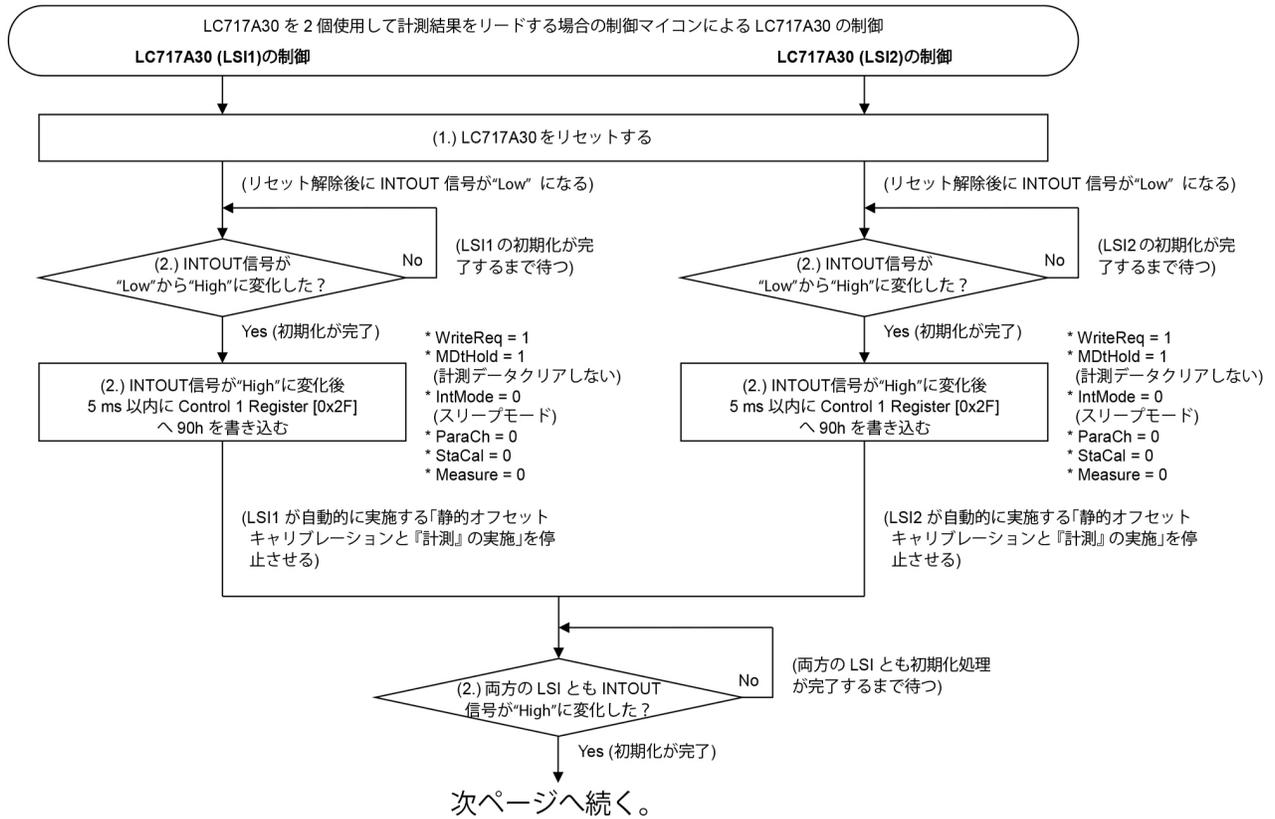
図 47. 制御マイコンとLC717A30との接続(5)

1. 制御マイコンは、汎用出力ポートを使ってnRST信号を制御することによりLSI1および、LSI2をリセットします。(具体的には、制御マイコンは、LC717A30のnRSTに接続した汎用出力ポートを使ってnRSTを“Low”にした後再び“High”にします。なお、最低1μsは“Low”にします)
2. 制御マイコンは、nRSTを使ったLSI1および、LSI2のリセット制御終了直後から汎用入力ポートを使ってINTOUT信号の状態を検出しま

す。制御マイコンは、LSI1および、LSI2がリセット解除後に発生するINTOUT信号の立ち上がりエッジを検出したら、LSI1および、LSI2に対してすみやかにControl 1 Register [Address=0x2F]に90hをライトします。(具体的には、LC717A30リセット解除後に発生するINTOUT信号の立ち上がりエッジから5ms以内に90hをライトします。これを行うのは、リセット後にLC717A30が自動実施する「静

- 的オフセットキャリブレーションの実施と『計測』の実施』を停止するためです)
3. 制御マイコンは、新しい設定パラメータをLSI1および、LSI2のレジスタ群にライトします。(具体的には、制御マイコンは、図48の青の点線で囲まれたボックス(a)内のすべてのレジスタまたは一部のレジスタに新しいパラメータをライトします。
    - ※: なお、この時点では、LSI1および、LSI2の内部にはまだ新しい設定パラメータの変更が反映されないことに注意してください。
  4. 制御マイコンは、Control 1 Register [Address=0x2F]に97hをライトし、次にControl 2 Register [Address=0x40]へ01hをライトします。これより、LSI1のINTOUT信号がネゲート(“Low”)されるとともに、LSI1の動作が再開します。
  5. すると、LSI1は新しい設定をLSI1の内部に反映した後に、静的オフセットキャリブレーションを実施して、引き続き『計測』を開始します。
    - ※: なお、新しい設定をLC717A30内部へ反映完了すると、LC717A30のINTOUT信号は自動的にネゲート(“Low”)します。また、LC717A30は、Cin0～Cin7 Data Register [Address=0x1A～0x21]、Result Data Register [Address= 0x2A]、Error Status Register [Address=0x2C]、Error Channel Status Register [Address=0x2D]のすべてのレジスタを00hに初期化するとともに、特にすべてのチャンネルのタッチON/OFF判定結果をOFFに初期化してしまうことに注意してください。加えて、動的オフセットキャリブレーション処理用内部カウンタとデバウンス処理用内部カウンタの値を0クリアすることに注意してください。
  6. LSI1は、『計測』が完了すると、INTOUT信号をアサート(“High”)した後にスリープします。制御マイコンは、LSI1のINTOUT信号のアサート(“High”)を確認します。
  7. 確認後、制御マイコンは、Control 1 Register [Address= 0x2F]に97hをライトし、次にControl 2 Register [Address= 0x40]へ01hをライトします。これより、LSI2のINTOUT信号がネゲート(“Low”)されるとともに、LSI2の動作が再開します。
  8. すると、LSI2は新しい設定をLSI2の内部に反映した後に、静的オフセットキャリブレーションを実施して、引き続き『計測』を開始します。
  9. LSI2は、『計測』が完了すると、INTOUT信号をアサート(“High”)した後にスリープします。制御マイコンは、LSI2のINTOUT信号のアサート(“High”)を確認します。
  10. 制御マイコンは、次の『計測』スタート予定時間まで待ちます。
  11. 『計測』スタート予定時間になったら、制御マイコンは、LSI1のControl 2 Register [Address=0x40]へ01hをライトします。これより、LSI1のINTOUT信号がネゲート(“Low”)されるとともに、LSI1の動作が再開します。
  12. LSI1は、『計測』が完了すると、INTOUT信号をアサート(“High”)した後にスリープします。制御マイコンは、LSI1のINTOUT信号のアサート(“High”)を確認します。
  13. 次に、制御マイコンは、LSI2のControl 2 Register [Address=0x40]へ01hをライトします。これより、LSI2のINTOUT信号がネゲート(“Low”)されるとともに、LSI2の動作が再開します。
  14. LSI2は、『計測』が完了すると、INTOUT信号をアサート(“High”)した後にスリープします。制御マイコンは、LSI2のINTOUT信号のアサート(“High”)を確認します。
  15. 最後に、制御マイコンは、LSI1および、LSI2のResult Data Register [Address=0x2A]等のレジスタから計測結果を読み出します。
  16. 以降、制御マイコンは、(10.)～(15.)を繰り返します。今回の『計測』と次の『計測』の時間間隔は制御マイコンのタイミングにのみ依存します。

以上に説明した制御手順に対応した制御フローを次ページに示します。



※本フローにおいて、 [ ]内の値はレジスタのアドレスを示す。

図 48. LC717A30を2個使用して計測結果をリードする場合の制御例

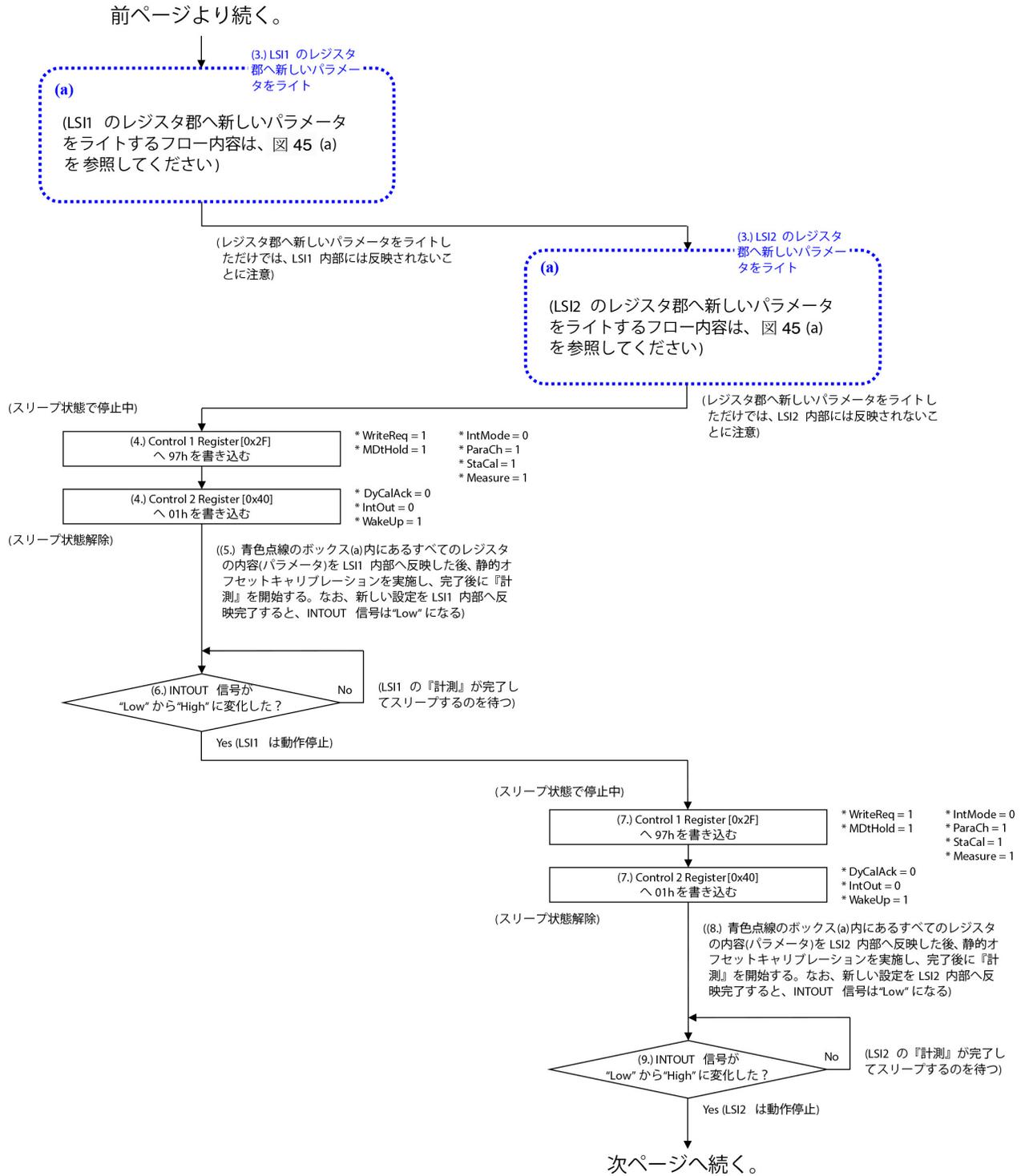


図 48. LC717A30を2個使用して計測結果をリードする場合の制御例

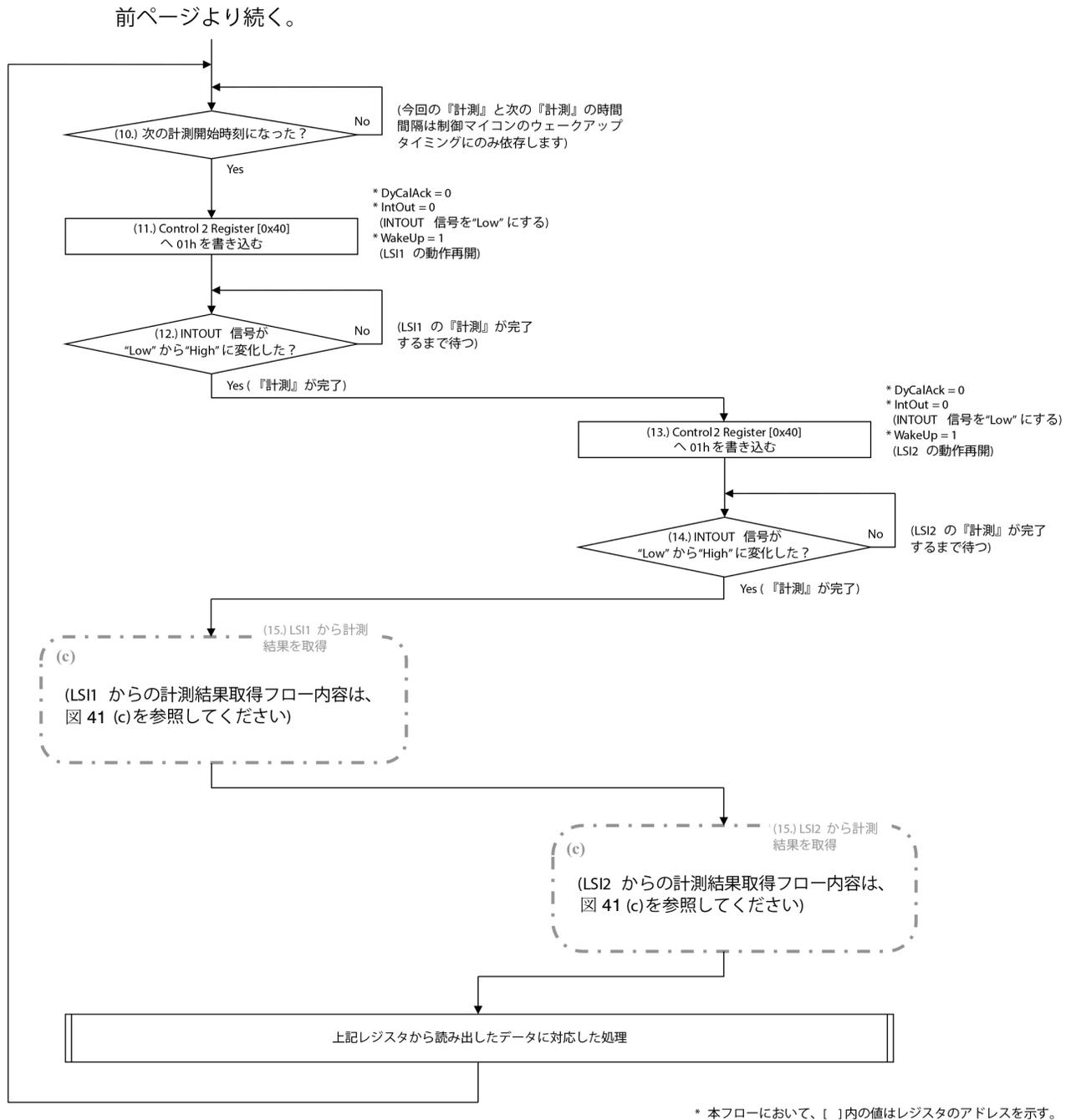


図 48. LC717A30を2個使用して計測結果をリードする場合の制御例

### 感度調整する場合

1. 制御マイコンは、感度調整に必要な設定パラメータをLC717A30のレジスタ群にライトします。(具体例として、以下のすべてのレジスタまたは一部のレジスタをライトします。  
 ※: なお、この時点では、LC717A30の内部にはまだ新しい設定パラメータの変更が反映されないことに注意してください。
  - Cin0～Cin7 ON Threshold Register [Address=0x0A～0x11]のタッチONしきい値を0Ah (10)に設定。
  - Cin0～Cin7 OFF Threshold Register [Address=0x12～0x19]のタッチOFFしきい値を 07h (7)に設定。
  - 動的オフセットキャリブレーションの実施を停止させるために、Dynamic OffCal Count Plus Register [Address= 0x37]を00hに設定。
2. Cinのスイッチパターンから指を離します。
3. 制御マイコンは、LC717A30のレジスタ群に設定した新しい設定パラメータをLC717A30の内部に反映させるとともに新しい設定で静的オフセットキャリブレーションの実施と『計測』をスタートさせるために、Control 1 Register [Address=0x2F]に8Fhをライトします。
4. 設定したレジスタ値をパラメータ更新によりLC717A30の内部に反映させるとともに、静的オフセットキャリブレーションを実施します。LC717A30は、静的オフセットキャリブレーション処理完了後、すぐに『計測』を開始します。
5. Cinのスイッチパターンを指でタッチした状態でCin0～Cin7 Data Register [Address=0x1A～0x21]のAD値を確認します。
6. Cinのスイッチパターンから指を離します。
7. Cin0～Cin7 Data Register [Address=0x1A～0x21]のAD値が約20 (14h)～25 (19h)になるようにCin0～Cin7 2nd Gain Register [Address=0x02～0x05]の値を調整します。(Cin 1st Gain Adjust Register [Address=0x3D]の初段アンプのゲインは、基本的に00h (最小ゲイン)で使用してください)
  - ※: なお、この時点では、LC717A30の内部にはまだ新しい設定パラメータの変更が反映されないことに注意してください。
8. 制御マイコンは、LC717A30のレジスタ群に設定した新しい設定パラメータをLC717A30の内部に反映させるとともに静的オフセットキャリブレーションと『計測』をスタートさせるために、Control 1 Register [Address=0x2F]に8Fhをライトします。

9. 設定したレジスタ値をパラメータ更新によりLC717A30の内部に反映させるとともに、静的オフセットキャリブレーションを実施します。LC717A30は、静的オフセットキャリブレーション処理完了後、すぐに『計測』を開始します。
10. Cinのスイッチパターンを指でタッチした状態でCin0～Cin7 Data Register [Address=0x1A～0x21]のAD値を確認します。
11. 以降、制御マイコンは、(6.)～(10.)を繰り返します。
  - ※: 感度調整が完了した後、動的オフセットキャリブレーションを実施させたい場合には、動的オフセットキャリブレーションに関するレジスタ(0x01、0x36～0x38 および、0x3AのPDCLPビット)を設定します。

以上に説明した制御手順に対応した制御フローを次ページに示します。

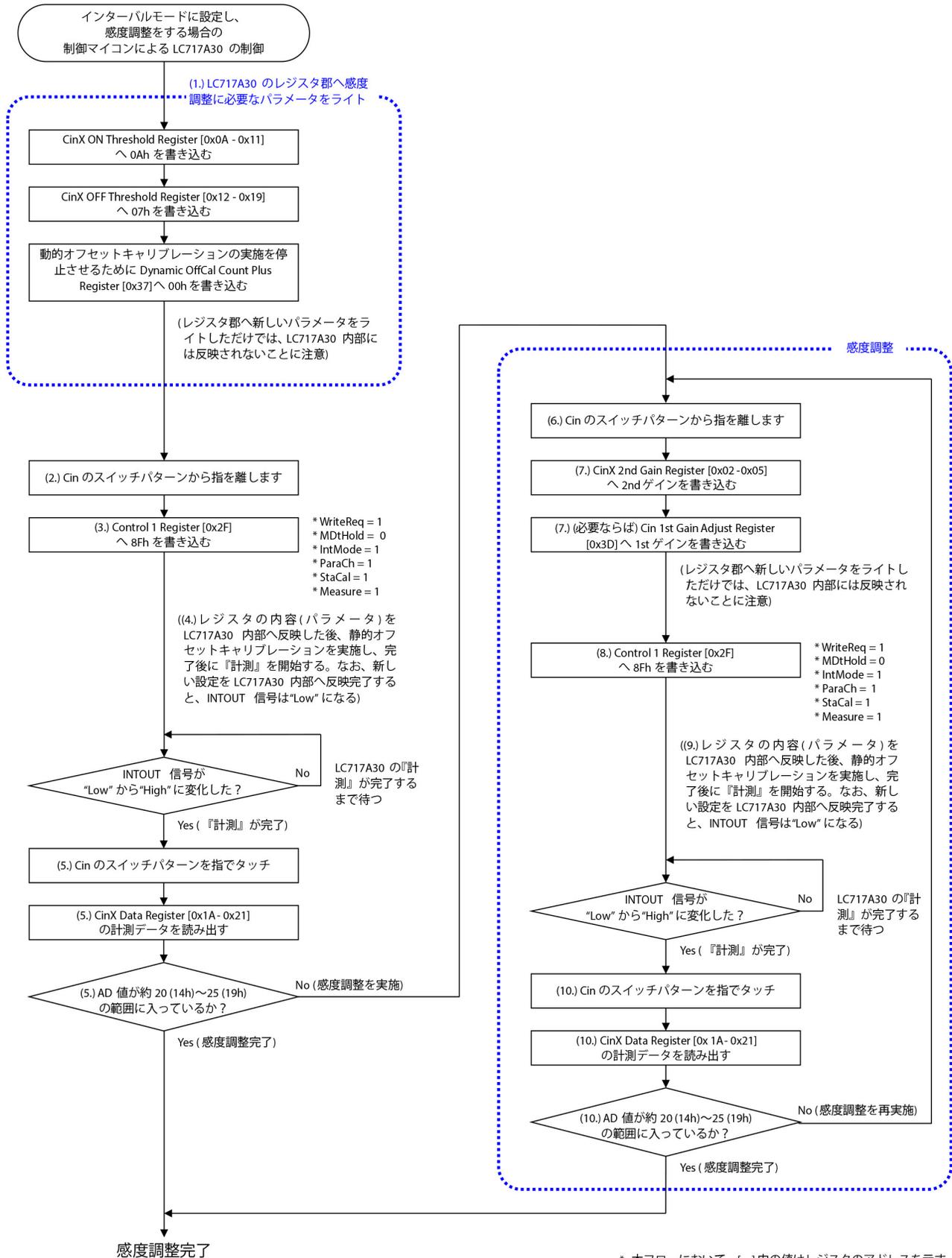


図 49. 感度調整する場合の制御例

### フェールセーフ機能の導入

タッチ自動キャンセル機能とは、指で触れたのではなく、なんらかの環境要因で万が一タッチON状態になってしまった場合でもLSIのタッチON状態が永久に続かないようにするフェールセーフの機能です。例えば、タッチON状態が10秒間続くとタッチOFFにするような機能です。

LC717A30には、「タッチ自動キャンセル機能」が内蔵されていませんので、フェールセーフのため制御マイコンのファームウェアに、この機能を組み込むことを推奨します。例えば、定期的もしくは、異常なAD値が一定期間続いたときに、LC717A30のイニ

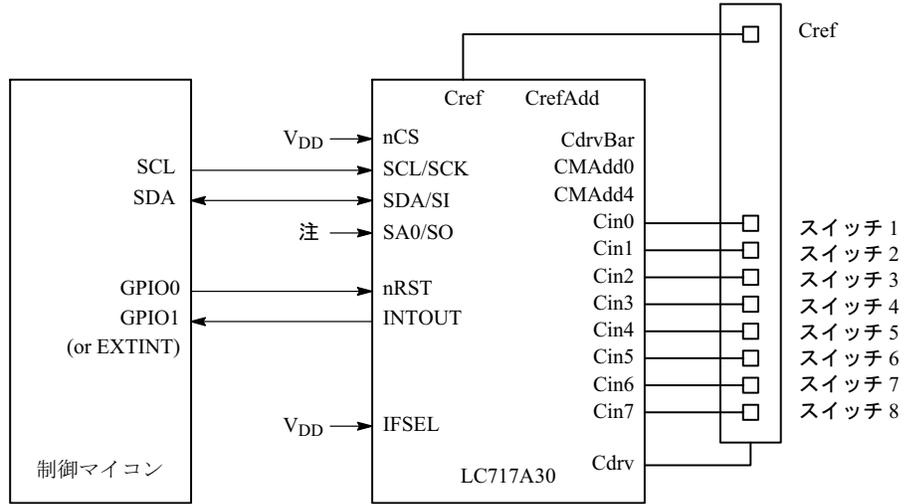
シャライズ(Control 1 Register [Address=0x2F]によるパラメータ更新と静的オフセットキャリブレーション)または、リセットを行うことを推奨します。

LC717A30は、センサ基板の経時変化や温度変化に対応するためにオフセットキャリブレーション機能が内蔵されていますが、長時間動作させる場合(例えば、24時間連続動作されるアプリケーションなど)、フェールセーフのため定期的にLC717A30のイニシャライズ(Control 1 Register [Address=0x2F]による静的オフセットキャリブレーションとパラメータ更新)を行うことを推奨します。

# AND9346/D

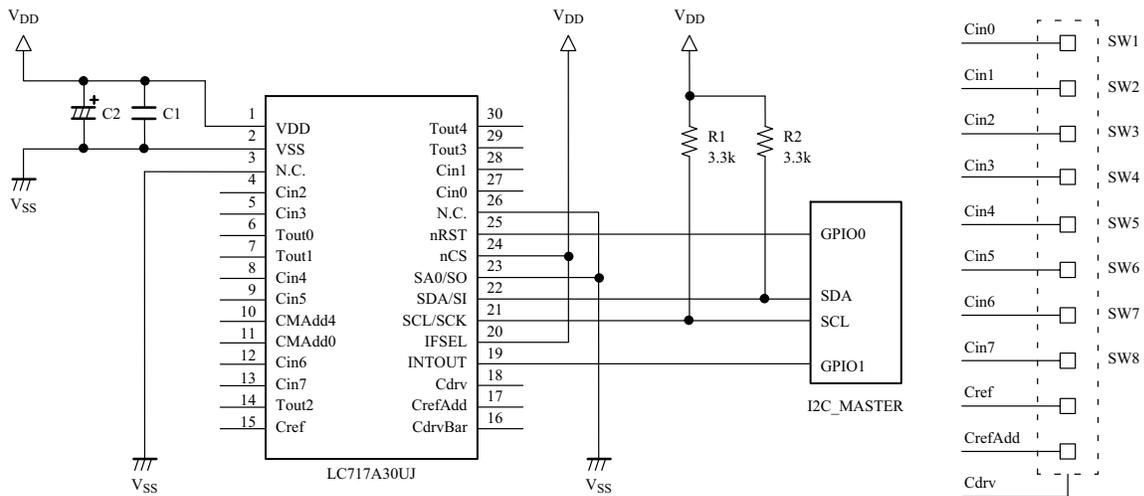
## アプリケーション回路例

### I<sup>2</sup>C互換バスの接続構成例



注： SA0ピンにより2種類のスレーブアドレスの選択が可能です。

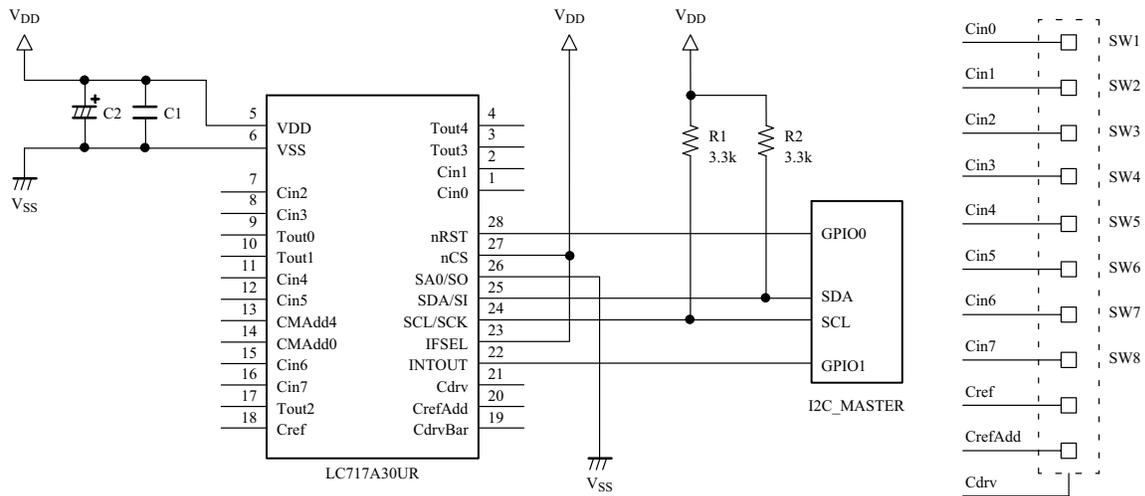
図 50. I<sup>2</sup>C互換バスを使用する場合の接続構成例



注： V<sub>DD</sub>-V<sub>SS</sub>間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。その場合、小容量のコンデンサ(C1)は0.1 μF以上とし、LSIの近くに配置してください。

図 51. I<sup>2</sup>C互換バスを使用する場合のLC717A30UJ回路図例

## AND9346/D



注:  $V_{DD}-V_{SS}$ 間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。その場合、小容量のコンデンサ(C1)は $0.1\mu\text{F}$ 以上とし、LSIの近くに配置してください。

図 52. I<sup>2</sup>C 交換バスを使用する場合の LC717A30UR 回路図例

### SPI の接続構成例

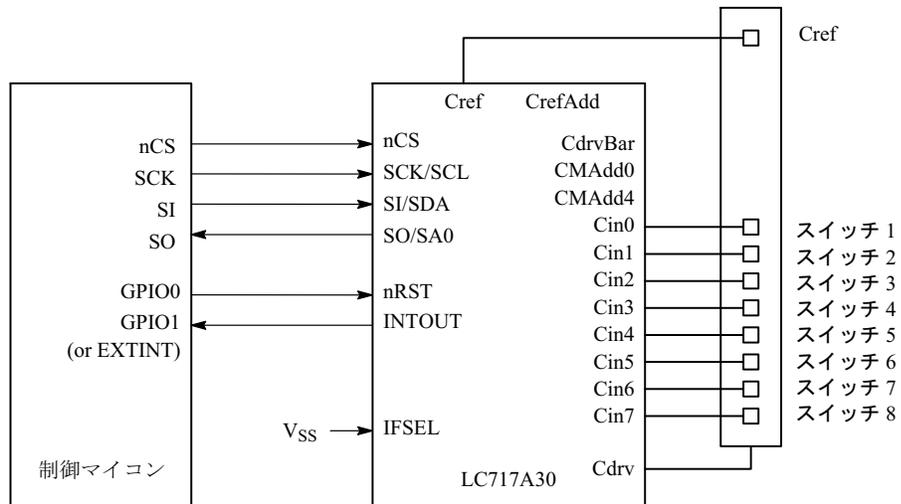
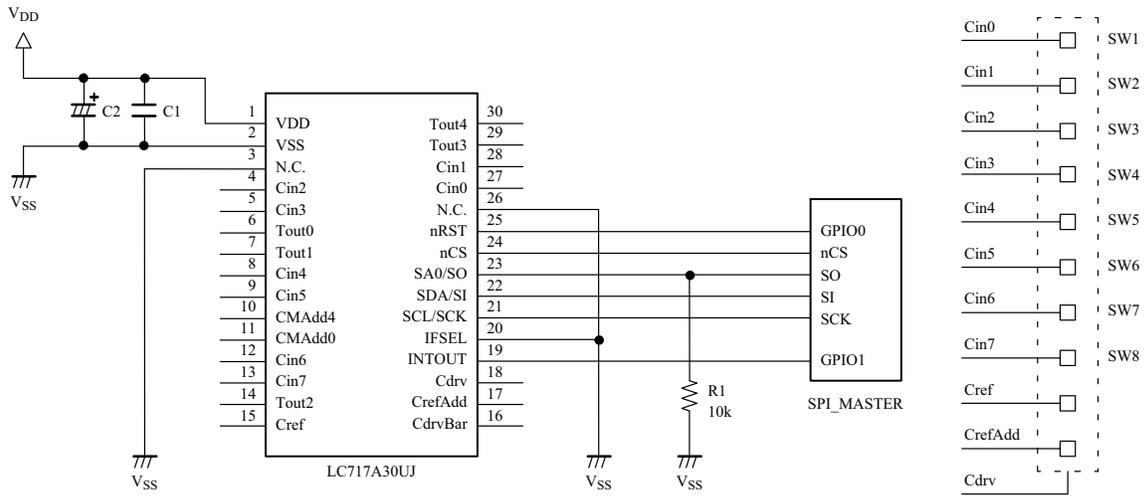


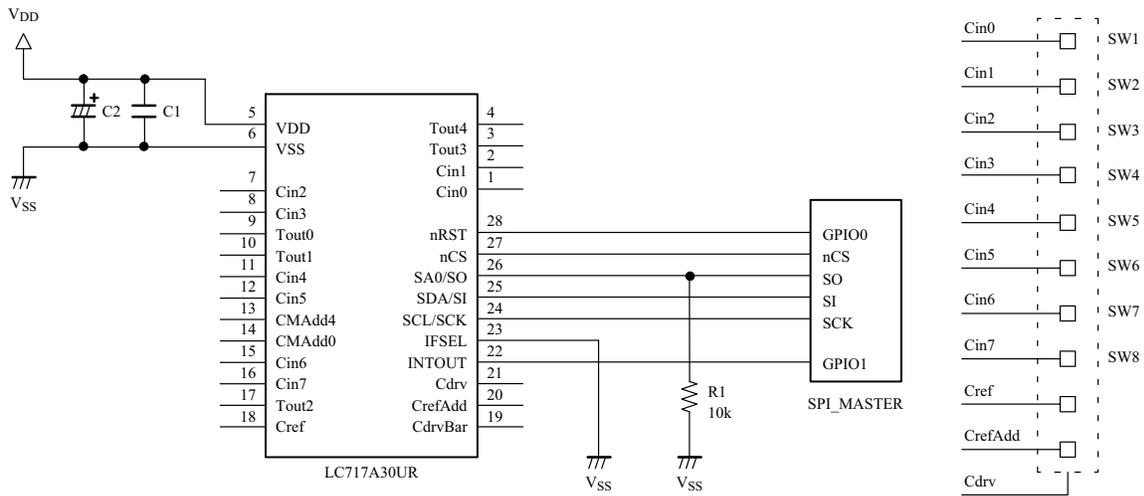
図 53. SPI を使用する場合の接続構成例

# AND9346/D



注: V<sub>DD</sub>-V<sub>SS</sub>間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。その場合、小容量のコンデンサ(C1)は0.1 μF以上とし、LSIの近くに配置してください。

図 54. SPIを使用する場合のLC717A30UJ回路図例



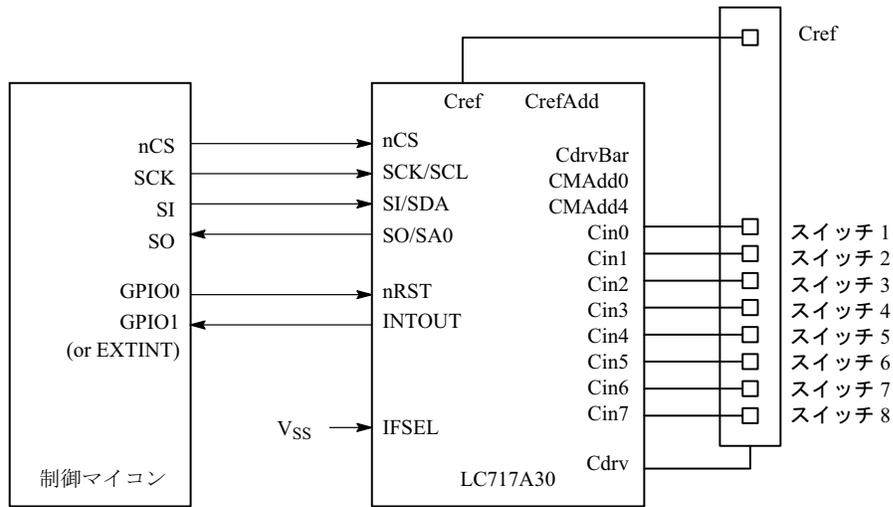
注: V<sub>DD</sub>-V<sub>SS</sub>間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。その場合、小容量のコンデンサ(C1)は0.1 μF以上とし、LSIの近くに配置してください。

図 55. SPIを使用する場合のLC717A30UR回路図例

# AND9346/D

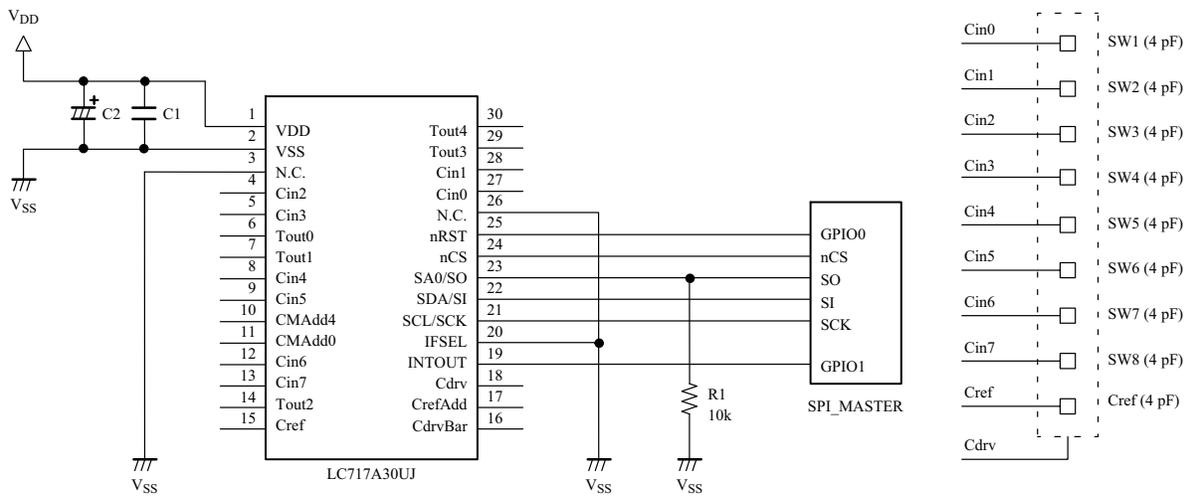
## センサ容量値による接続構成例

(1) 小さいセンサ容量(8 pF以下)の場合



注: CinX (X: 0~7) = CdacM、Cref = CdacP の関係になるように構成する。

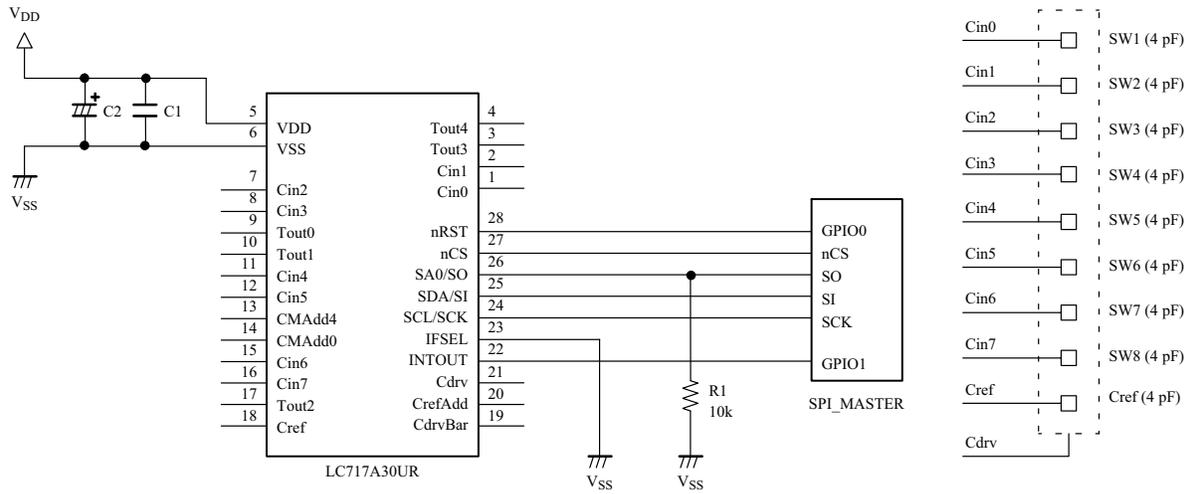
図 56. 小さいセンサ容量(8 pF以下)の場合の接続構成例



注:  $V_{DD}-V_{SS}$ 間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。その場合、小容量のコンデンサ(C1)は0.1  $\mu$ F以上とし、LSIの近くに配置してください。

図 57. 小さいセンサ容量(8 pF以下)の場合のLC717A30UJ回路図例

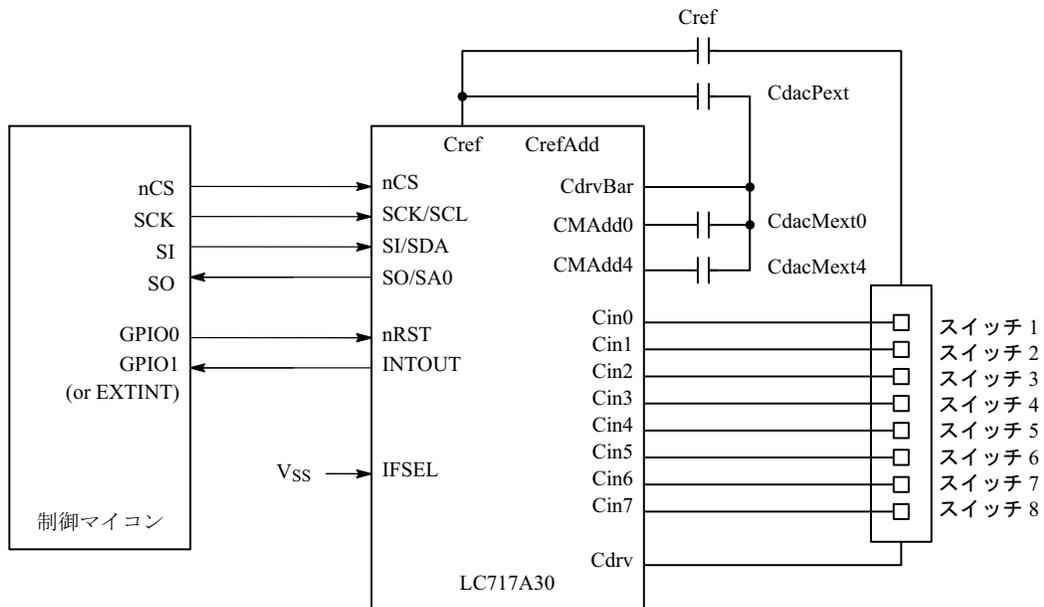
## AND9346/D



注:  $V_{DD}-V_{SS}$ 間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。  
その場合、小容量のコンデンサ(C1)は $0.1 \mu\text{F}$ 以上とし、LSIの近くに配置してください。

図 58. 小さいセンサ容量(8 pF以下)の場合のLC717A30UR回路図例

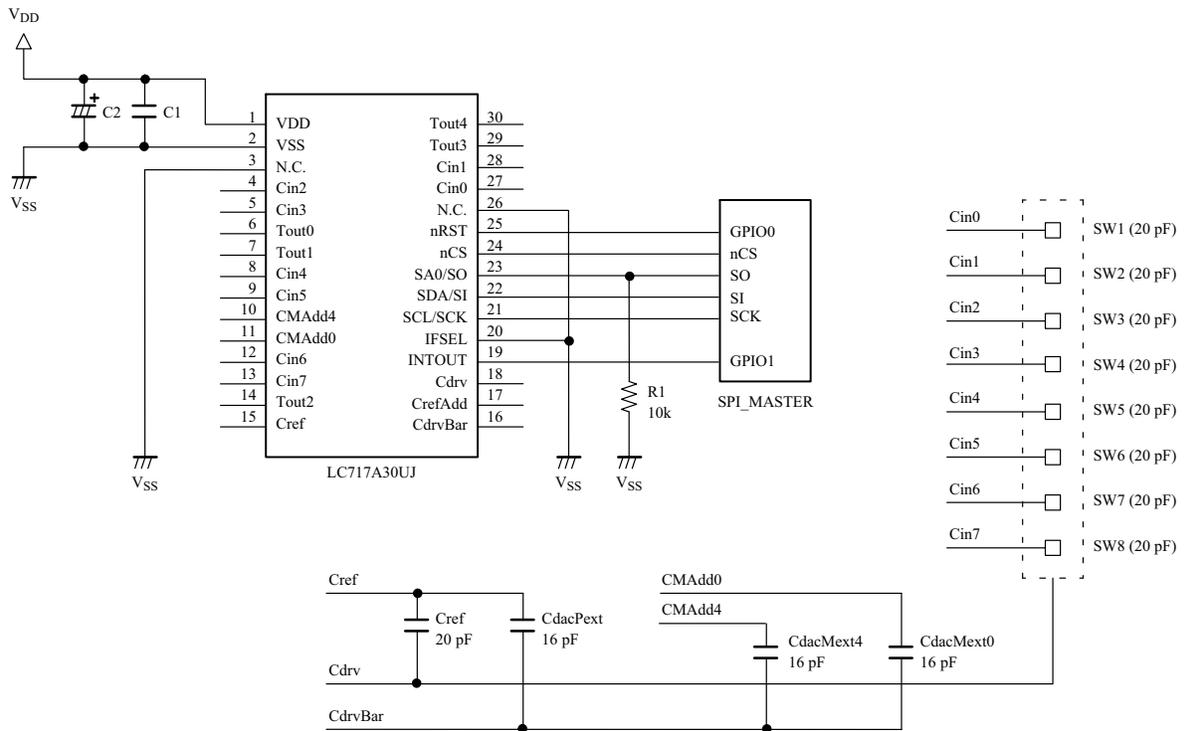
(2) 大きいセンサ容量(8 pF以上)の場合



注:  $\text{CinX} (X: 0\sim3) = \text{CdacM} + \text{CdacMext0}$ ,  $\text{Cref} = \text{CdacP} + \text{CdacPext}$   
 $\text{CinY} (Y: 4\sim7) = \text{CdacM} + \text{CdacMext4}$ ,  $\text{Cref} = \text{CdacP} + \text{CdacPext}$  の関係になるように構成する。

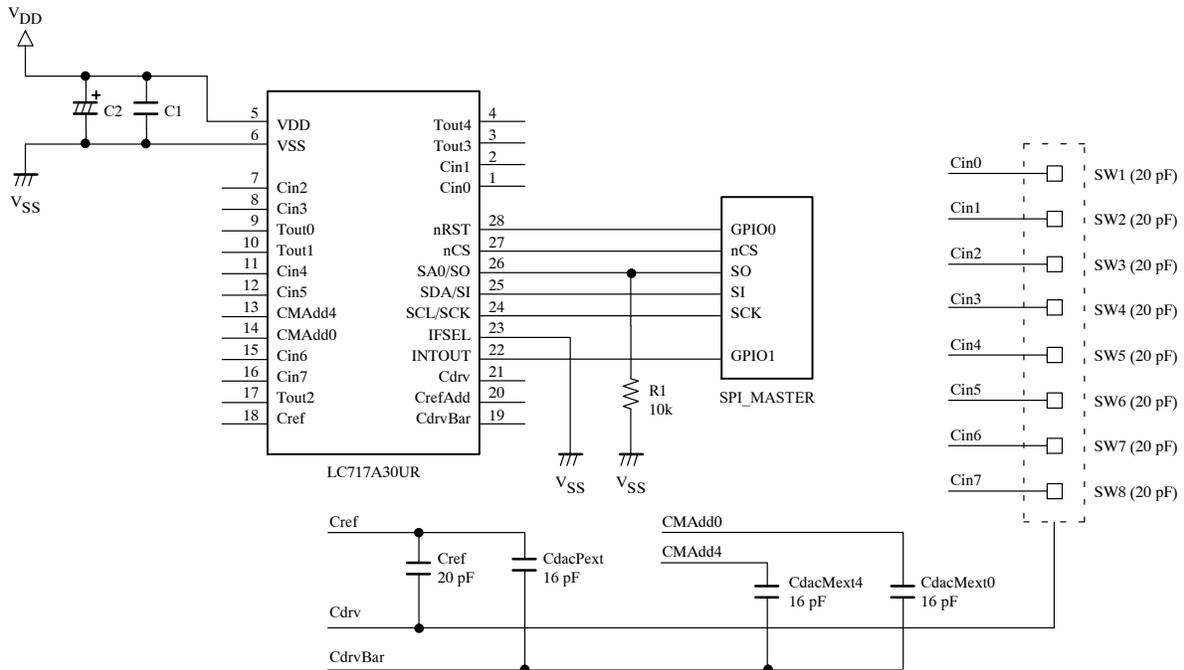
図 59. 大きいセンサ容量(8 pF以上)の場合の接続構成例

# AND9346/D



注:  $V_{DD}-V_{SS}$ 間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。その場合、小容量のコンデンサ(C1)は $0.1\mu\text{F}$ 以上とし、LSIの近くに配置してください。

図 60. 大きいセンサ容量(8 pF以上)の場合のLC717A30UJ回路図例

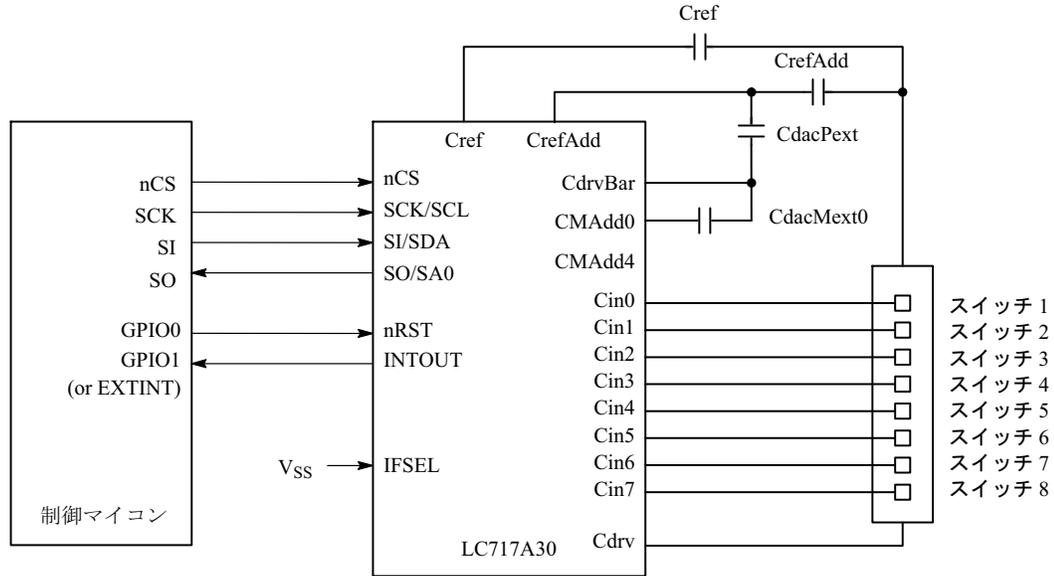


注:  $V_{DD}-V_{SS}$ 間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。その場合、小容量のコンデンサ(C1)は $0.1\mu\text{F}$ 以上とし、LSIの近くに配置してください。

図 61. 大きいセンサ容量(8 pF以上)の場合のLC717A30UR回路図例

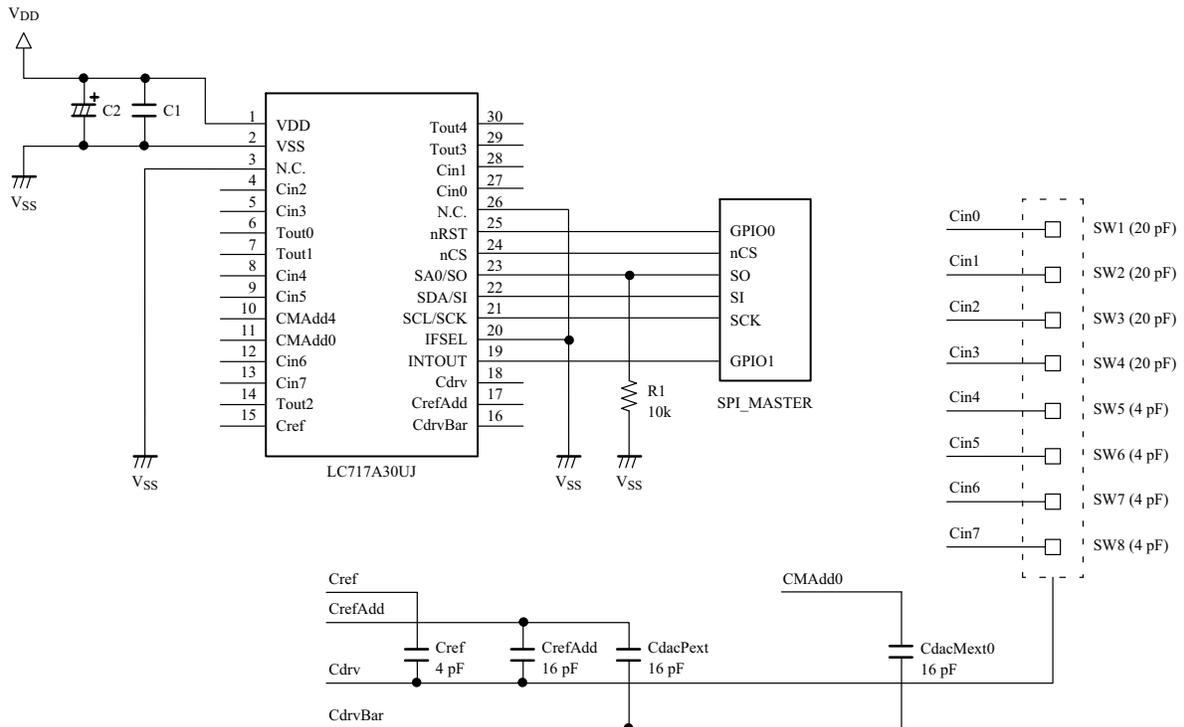
# AND9346/D

## (3) 大きいセンサ容量と小さいセンサ容量が混在した場合



注:  $CinX$  (X: 0~3) =  $CdacM + CdacMext0$ ,  $Cref + CrefAdd = CdacP + CdacPext$   
 $CinY$  (Y: 4~7) =  $CdacM$ ,  $Cref = CdacP$  の関係になるように構成する。

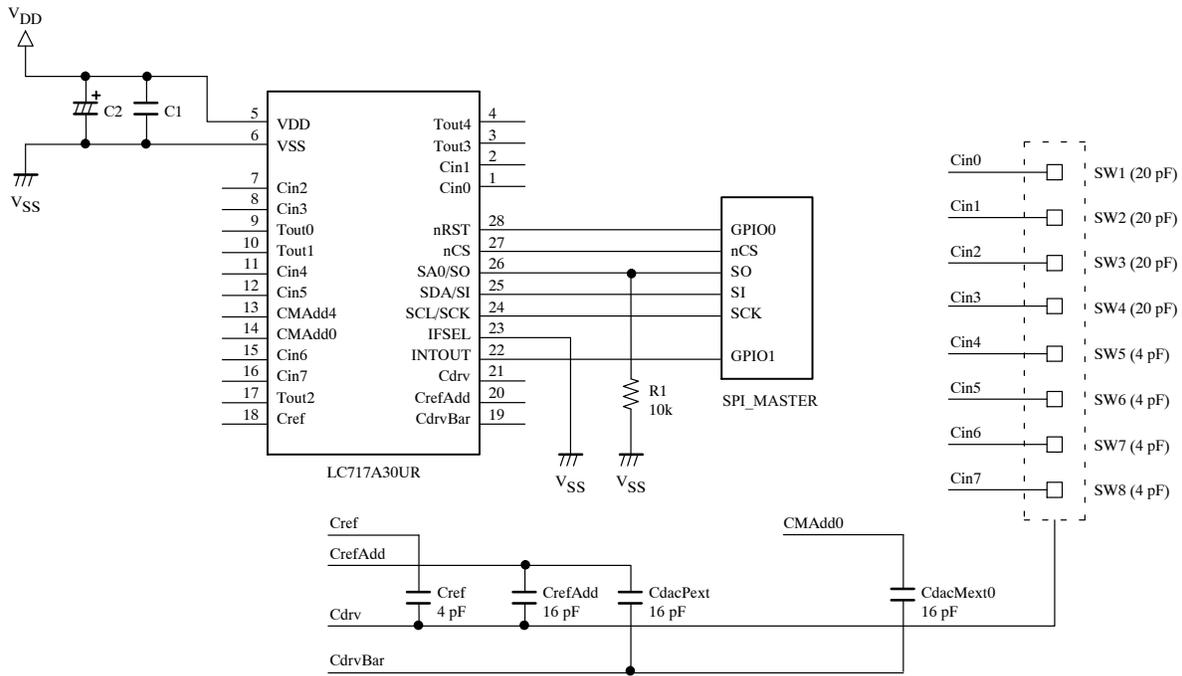
図 62. 大きいセンサ容量と小さいセンサ容量が混在した場合の接続構成例



注:  $V_{DD} - V_{SS}$ 間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。  
 その場合、小容量のコンデンサ(C1)は0.1  $\mu$ F以上とし、LSIの近くに配置してください。

図 63. 大きいセンサ容量と小さいセンサ容量が混在した場合のLC717A30UJ回路図例

# AND9346/D



注: V<sub>DD</sub>-V<sub>SS</sub>間には、大容量のコンデンサ(C2)と小容量のコンデンサ(C1)を並列に挿入することを推奨します。その場合、小容量のコンデンサ(C1)は0.1 μF以上とし、LSIの近くに配置してください。

図 64. 大きいセンサ容量と小さいセンサ容量が混在した場合のLC717A30UR回路図例

ON Semiconductor is licensed by the Philips Corporation to carry the I<sup>2</sup>C bus protocol.

ON Semiconductor及びON SemiconductorのロゴはON Semiconductorという商号を使うSemiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductorは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。ON Semiconductorの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。[www.onsemi.com/site/pdf/Patent-Markinq.pdf](http://www.onsemi.com/site/pdf/Patent-Markinq.pdf)。ON Semiconductorは通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductorは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductorによって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとし、ON Semiconductorデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductorは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。ON Semiconductor製品は、生命維持装置や、いかなるFDA (米国食品医薬品局)クラス3の医療機器、FDAが管轄しない地域において同一もしくは類似のものと分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にON Semiconductor製品を購入または使用した場合、たとえ、ON Semiconductorがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductorとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとし、ON Semiconductorは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

## PUBLICATION ORDERING INFORMATION

### LITERATURE FULFILLMENT:

Email Requests to: [orderlit@onsemi.com](mailto:orderlit@onsemi.com)

ON Semiconductor Website: [www.onsemi.com](http://www.onsemi.com)

### TECHNICAL SUPPORT

North American Technical Support:

Voice Mail: 1 800-282-9855 Toll Free USA/Canada

Phone: 011 421 33 790 2910

Europe, Middle East and Africa Technical Support:

Phone: 00421 33 790 2910

For additional information, please contact your local Sales Representative