



TND525SS

Excellent Power Device Half-bridge Drive, Single SOIC8

ON Semiconductor®

<http://onsemi.jp>

特長

- ・ 2入力 2出力ハーフブリッジドライバ
- ・ ローサイド監視回路（同時オン防止）内蔵
- ・ LSTTL/CMOS にフルコンパチブルな入力
- ・ 出力電流 Source / Sink=170mA / 340mA
- ・ ハロゲンフリー対応
- ・ モノリシック構造
- ・ 駆動回路の構成簡素化が可能
- ・ 耐圧 600V を保証
- ・ 高速スイッチングタイム

絶対最大定格 Absolute Maximum Ratings / Ta=25 (電圧パラメータは、GND 端子に対する電圧)

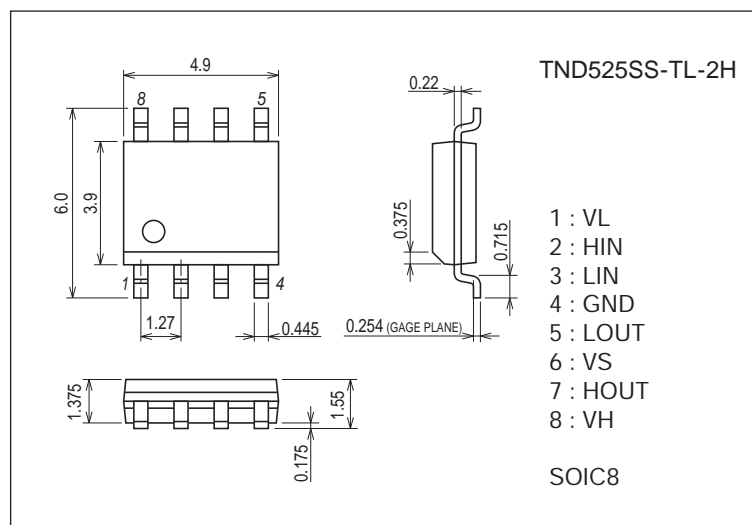
項目	記号	条件	定格値	unit
ハイサイド・フローティング電源電圧	VH		- 0.3 ~ 625	V
ハイサイド・フローティング電源オフセット電圧	VS		VH - 25 ~ VH + 0.3	V
ハイサイド出力電圧	VHOUT		VS - 0.3 ~ VH + 0.3	V
ローサイド電源電圧	VL		- 0.3 ~ 25	V
ローサイド出力電圧	VLOUT		- 0.3 ~ VL + 0.3	V
ロジック入力電圧 (HIN, LIN)	VIN		- 0.3 ~ VL + 0.3	V
最大許容オフセット電源電圧 dv/dt	dVS/dt		50	V/ns
許容損失	PD	セラミック基板 (1200mm ² × 0.8mm) 装着時	1.2	W
接合部温度	Tj		- 55 ~ + 150	
保存周囲温度	Tstg		- 55 ~ + 150	

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

外形図

unit : mm (typ)

7072-006

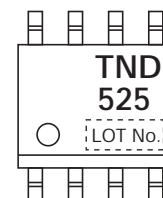
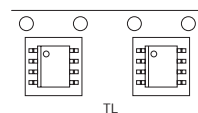


製品と外形に伴う情報

- ・ パッケージ名 : SOIC8
- ・ JEITA, JEDEC : SC-87, SOT-96
- ・ 最小梱包単位 : 2,500 pcs./reel

パッキングタイプ : TL

マーキング



TND525SS

推奨動作条件 Recommended Operating Conditions / Ta=25

項目	記号	条件	定格値	unit
ハイサイド・フローティング電源電圧	V _H		V _S + 10 ~ V _S + 20	V
ハイサイド・フローティング電源オフセット電圧	V _S	V _L =V _{HS} =15V	- 5 ~ 600	V
ハイサイド出力電圧	V _{HOUT}		V _S ~ V _H	V
ローサイド電源電圧	V _L		10 ~ 20	V
ローサイド出力電圧	V _{LOUT}		0 ~ V _L	V
ロジック入力電圧 (H _{IN} , L _{IN})	V _{IN}		0 ~ V _L	V
動作周囲温度	Topr		- 40 ~ + 125	

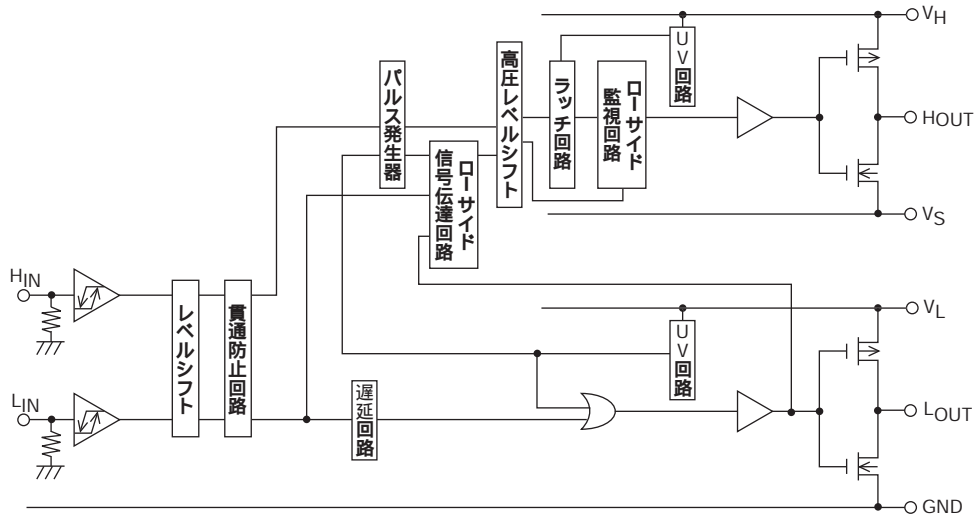
電気的特性 (AC 特性) Electrical Characteristics / Ta=25 (V_L=V_{HS}=15V, C_L=1000pF)

項目	記号	条件	定格値			unit
			min	typ	max	
ターンオン遅延時間	t _{on}	V _S =0V	70	100	130	ns
ターンオフ遅延時間	t _{off}	V _S =0V	60	90	120	ns
ターンオン上昇時間	t _r			80	110	ns
ターンオフ下降時間	t _f			35	55	ns
ターンオン応答時間差	M _{ton}	H _{ton} - L _{ton}		5	30	ns
ターンオフ遅延時間差	M _{toff}	H _{toff} - L _{toff}		5	30	ns

電気的特性 (DC 特性) Electrical Characteristics / Ta=25 (V_L=V_{HS}=15V)

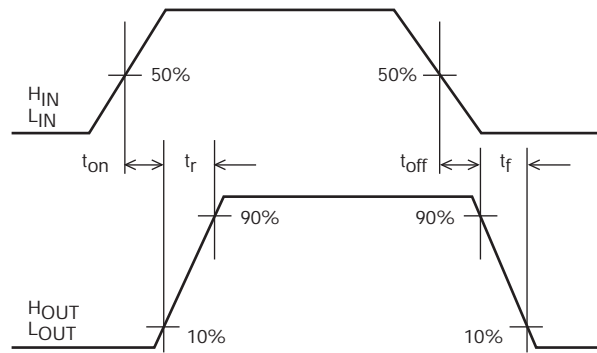
項目	記号	条件	定格値			unit
			min	typ	max	
論理 "1" 入力電圧	V _{IH}	V _L =10 ~ 20V	2.8			V
論理 "0" 入力電圧	V _{IL}	V _L =10 ~ 20V			0.8	V
高レベル出力電圧 (V _{BIAS} - V _O)	V _{OH}	V _{IN} =V _{IH} , I _O =0A			0.1	V
低レベル出力電圧 (V _O)	V _{OL}	V _{IN} =V _{IL} , I _O =0A			0.1	V
オフセット電源漏れ電流	I _{LK}	V _H =V _S =600V			10	μA
V _H 電源スタンバイ電流	I _{QH}	V _{IN} =0V		50	100	μA
		V _{IN} =V _L		60	100	μA
V _L 電源スタンバイ電流	I _{QL}	V _{IN} =0V		130	230	μA
		V _{IN} =V _L		170	260	μA
論理 "1" 入力バイアス電流	I _{IIN +}	V _{IN} =V _L		20	55	μA
論理 "0" 入力バイアス電流	I _{IIN -}	V _{IN} =0V			1	μA
V _H 電源電圧低下保護機能復帰しきい値電圧	V _{HUV +}		7.6	8.9	9.9	V
V _H 電源電圧低下保護機能動作しきい値電圧	V _{HUV -}		6.7	8.1	9.5	V
V _L 電源電圧低下保護機能復帰しきい値電圧	V _{LUV +}		7.6	8.9	9.9	V
V _L 電源電圧低下保護機能動作しきい値電圧	V _{LUV -}		6.7	8.1	9.5	V
出力 "High" 負荷短絡パルス電流	I _{O +}	V _{OUT} =0V, PW 10μs	170	200		mA
出力 "Low" 負荷短絡パルス電流	I _{O -}	V _{OUT} =15V, PW 10μs	340	400		mA

ブロックダイアグラム



IT16886

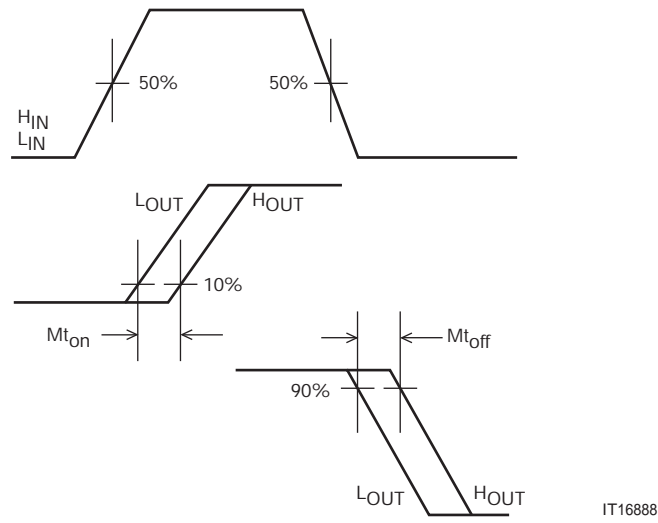
スイッチングタイム測定定義



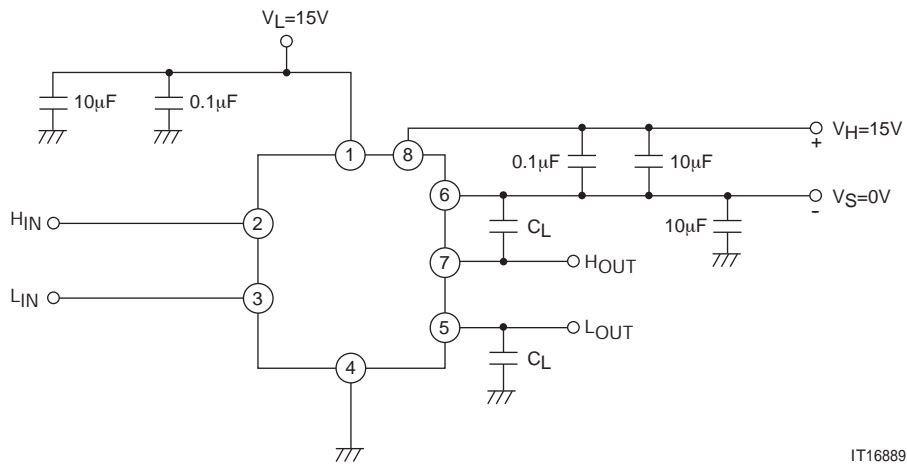
IT16887

TND525SS

スイッチングタイム応答時間差測定定義



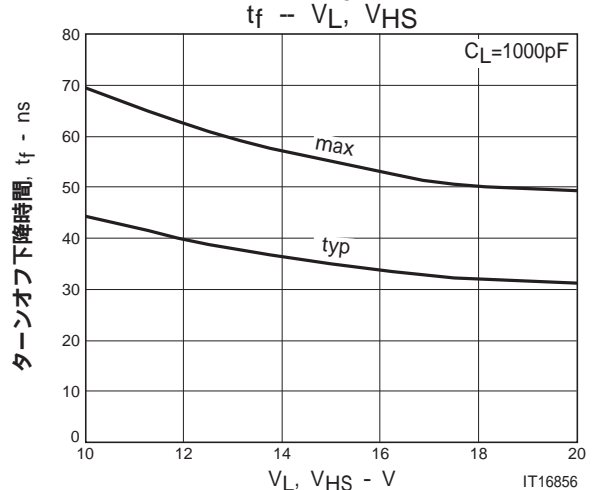
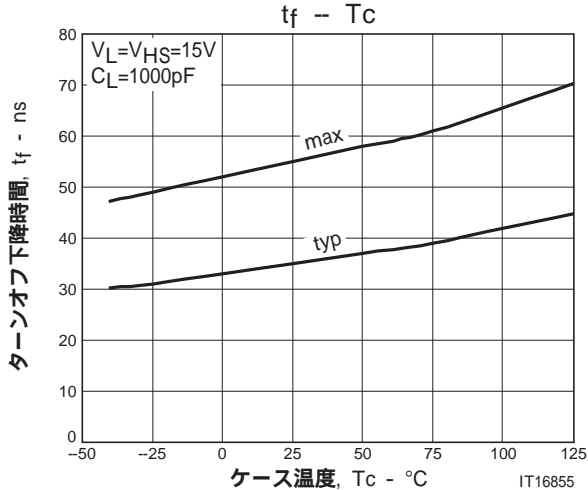
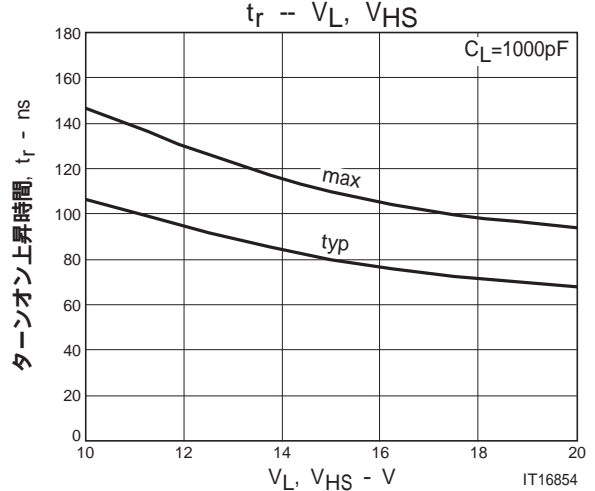
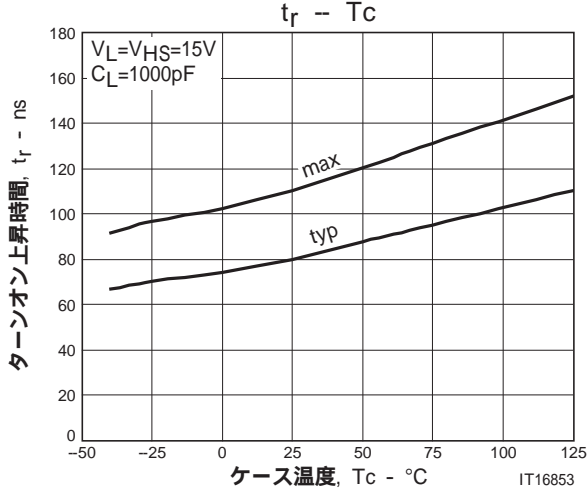
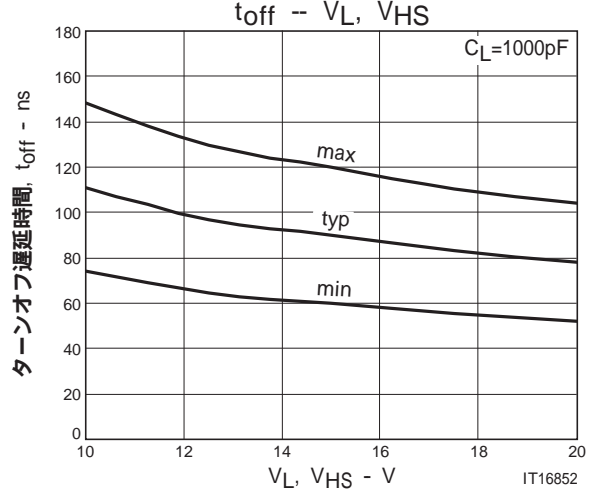
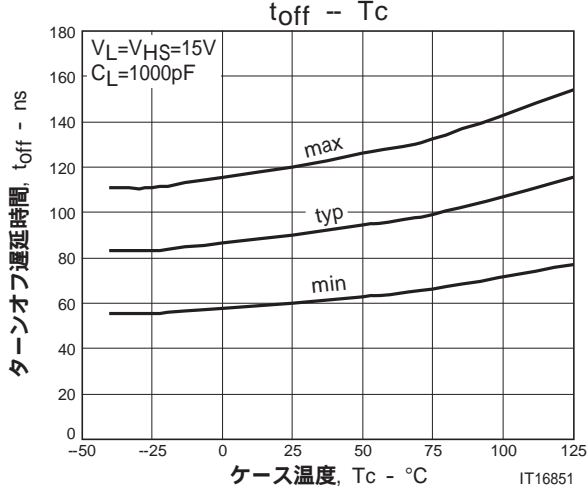
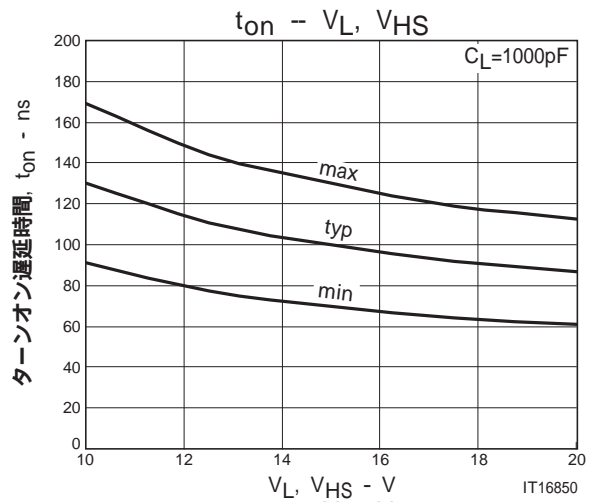
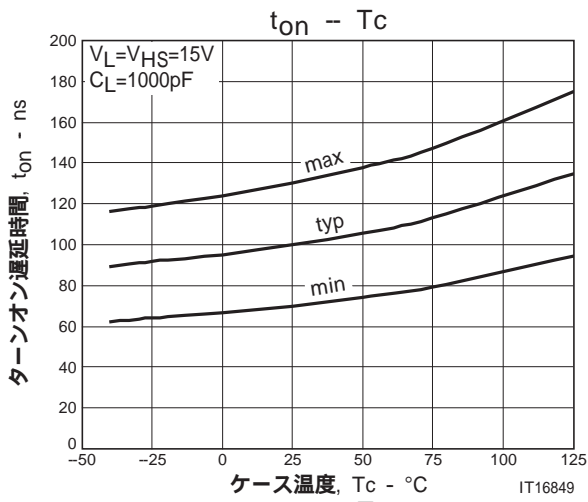
スイッチングタイム測定回路図



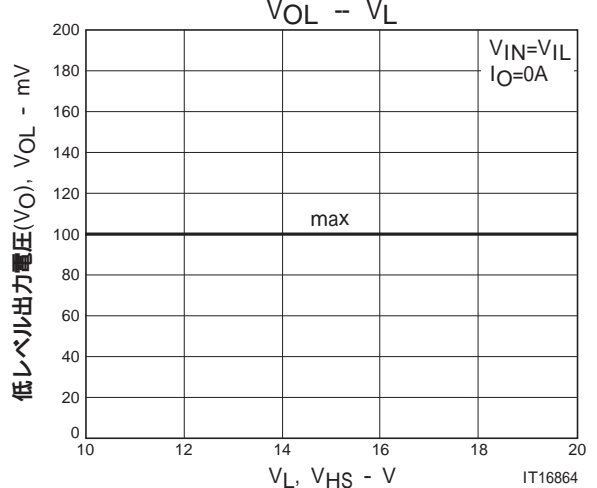
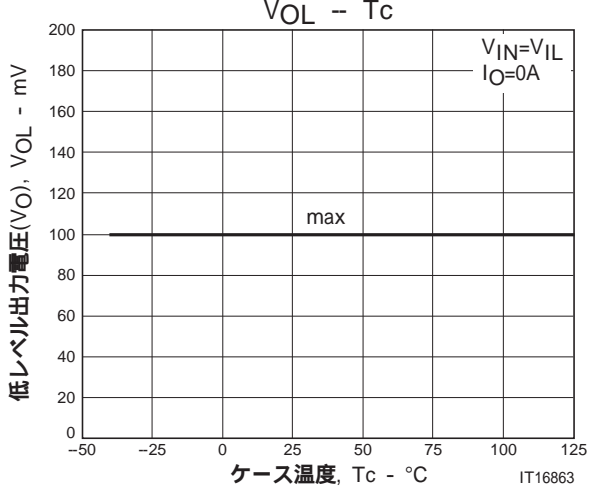
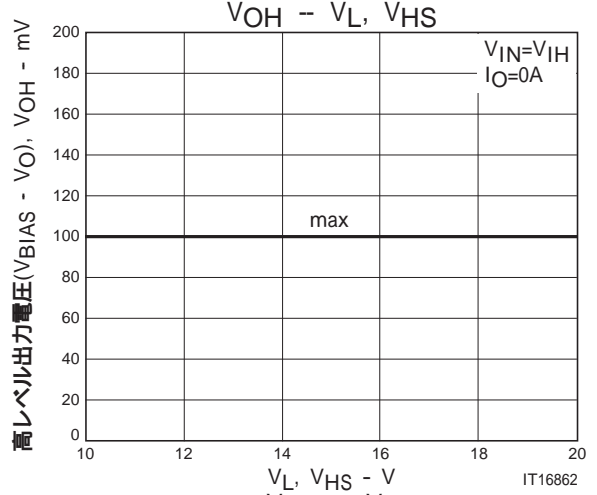
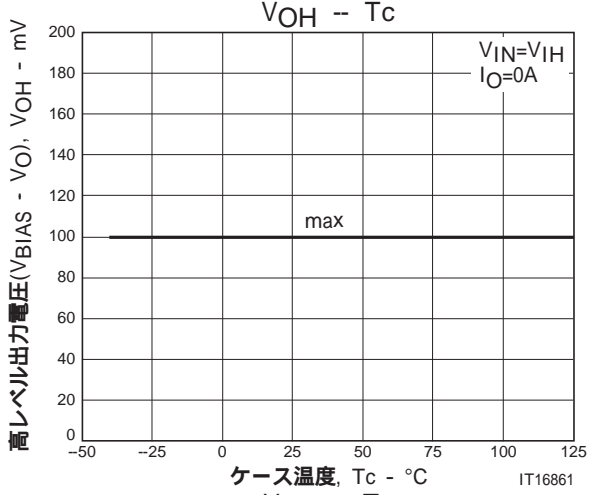
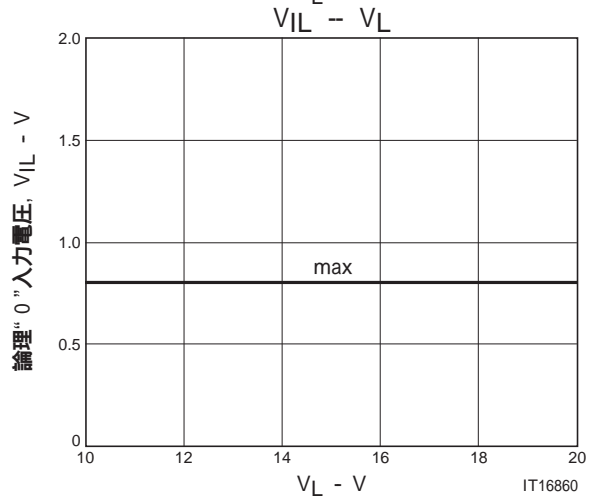
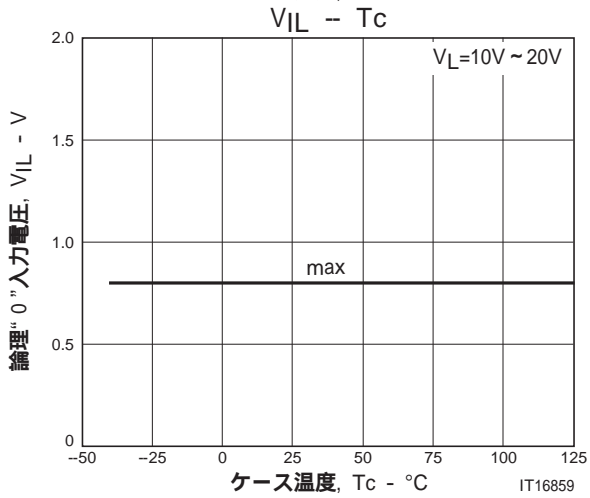
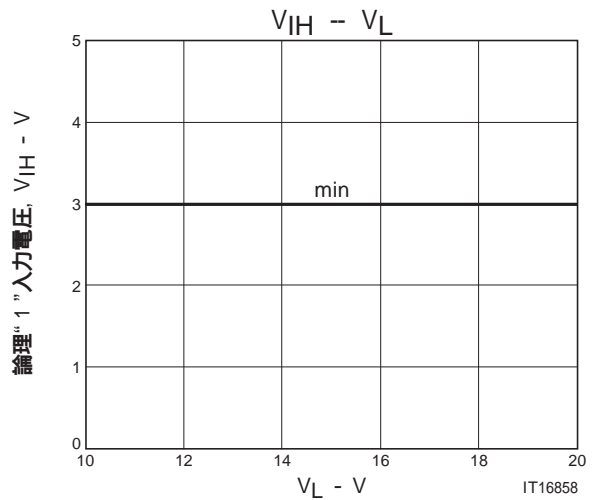
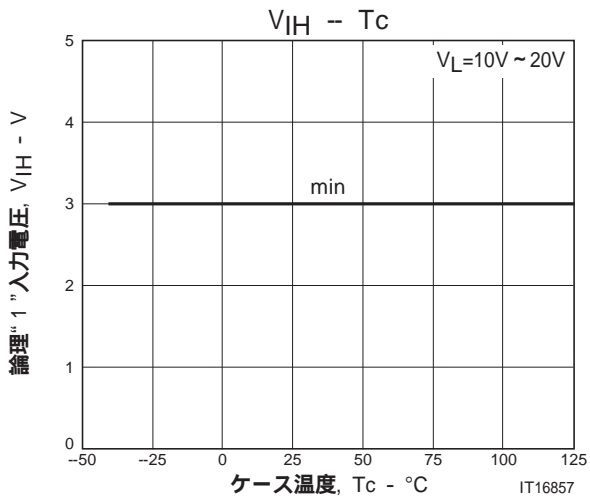
Ordering Information

Device	パッケージ名	最小梱包単位	memo
TND525SS-TL-2H	SOIC8	2,500pcs./reel	Pb Free and Halogen Free

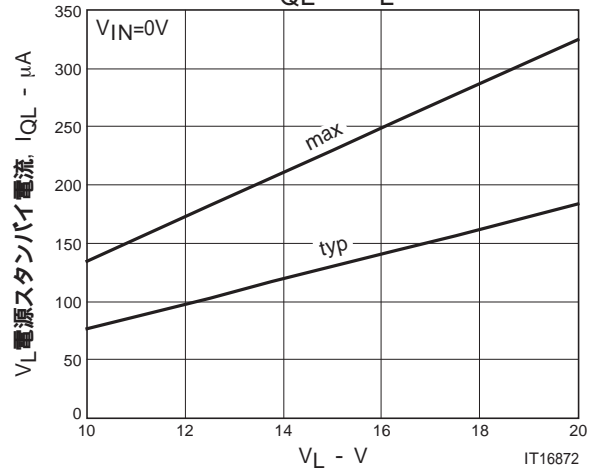
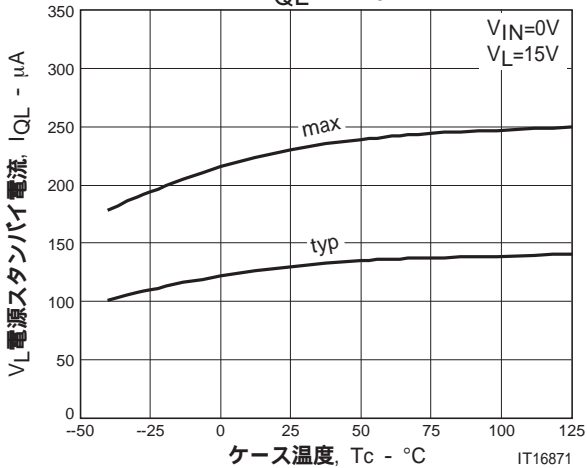
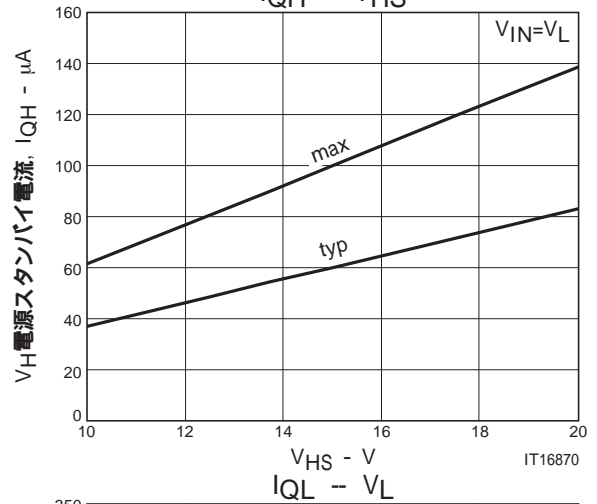
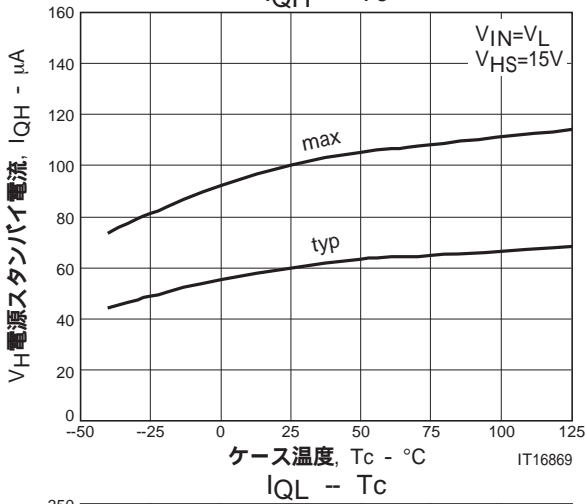
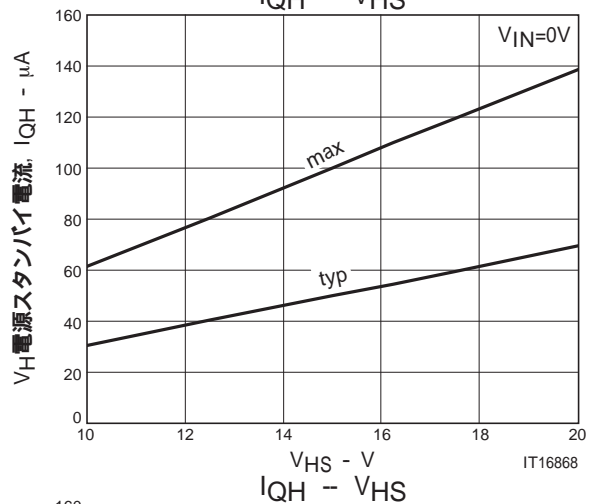
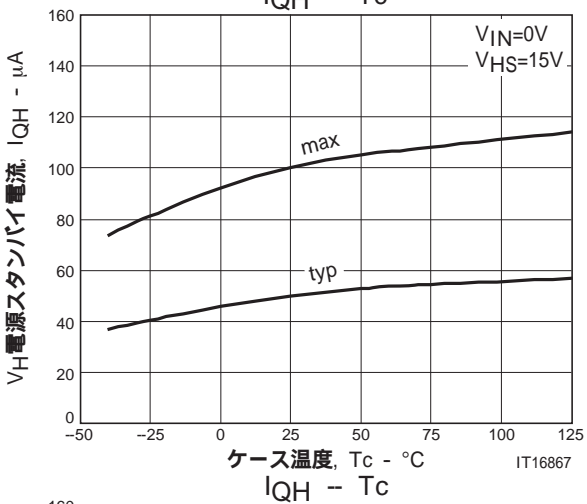
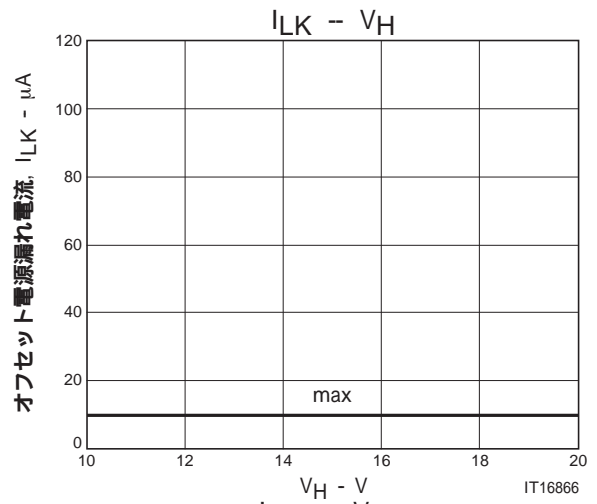
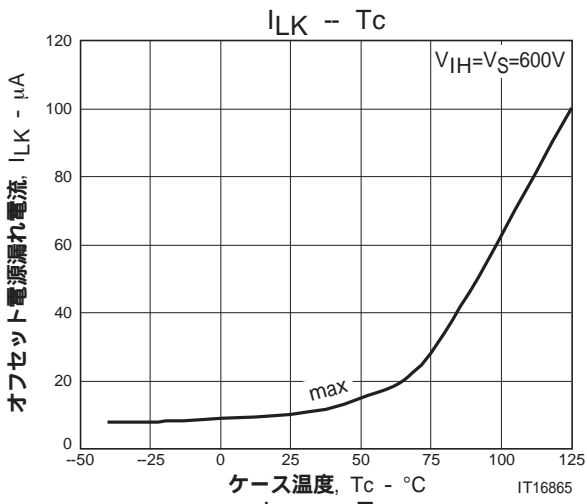
TND525SS



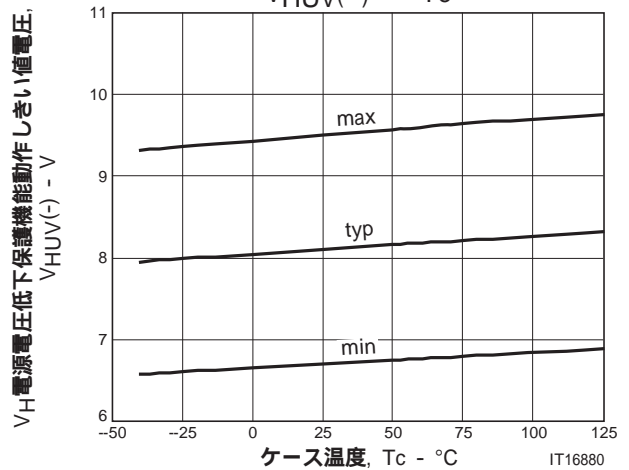
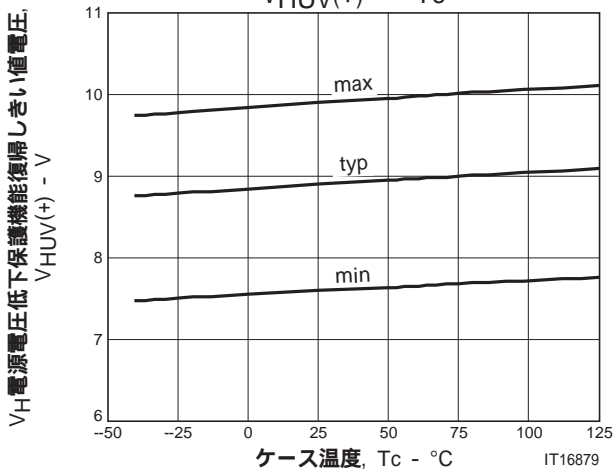
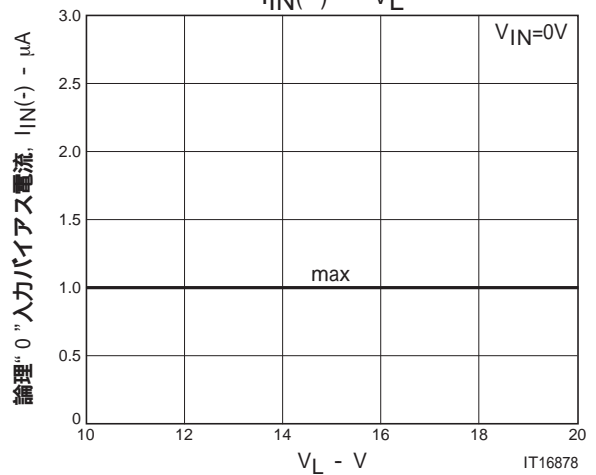
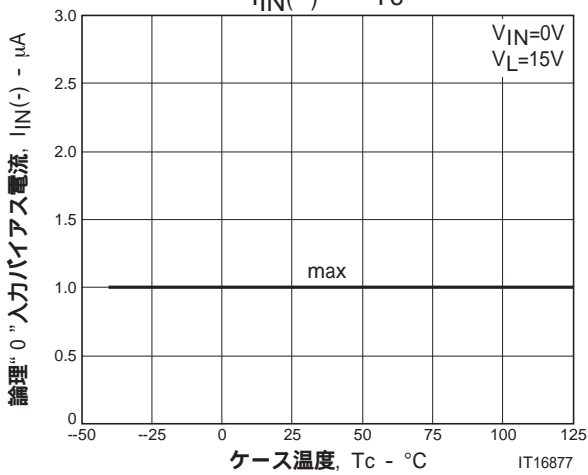
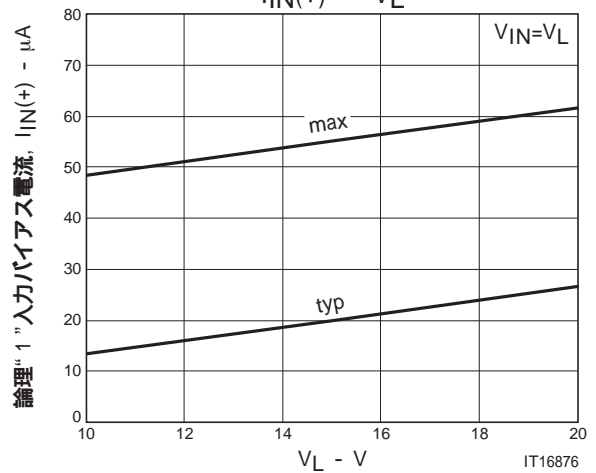
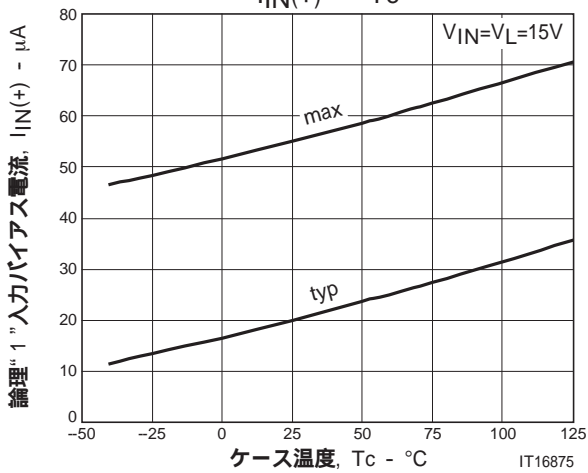
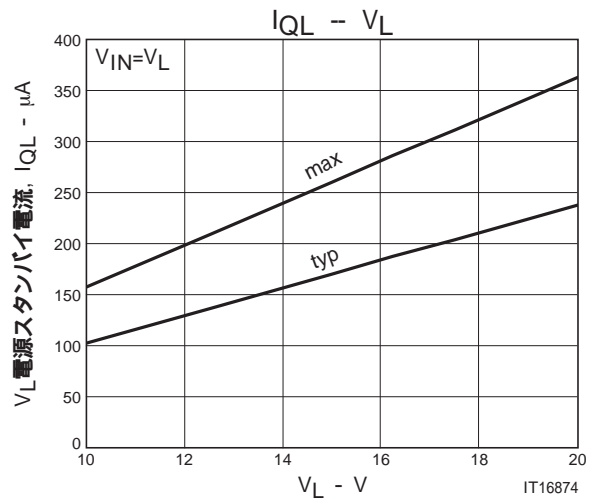
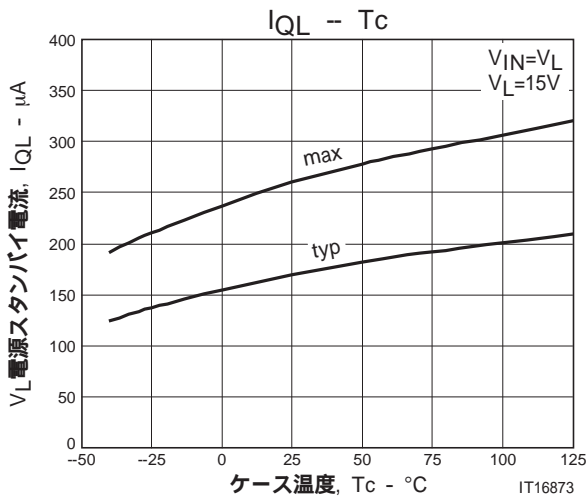
TND525SS



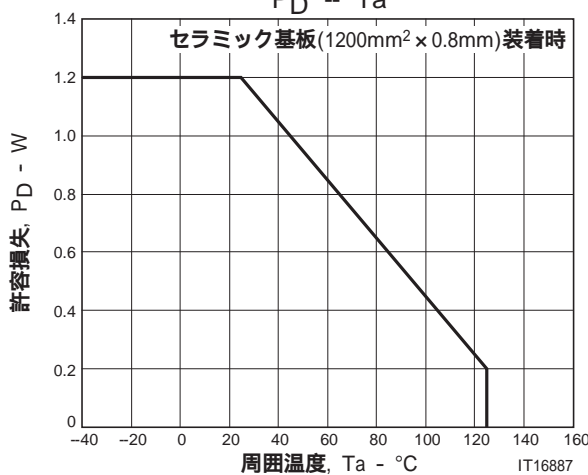
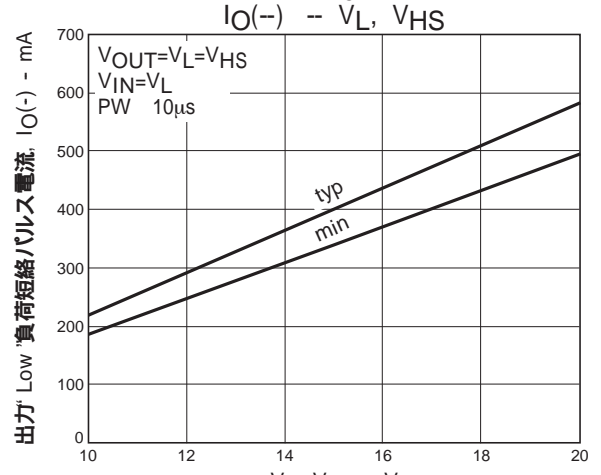
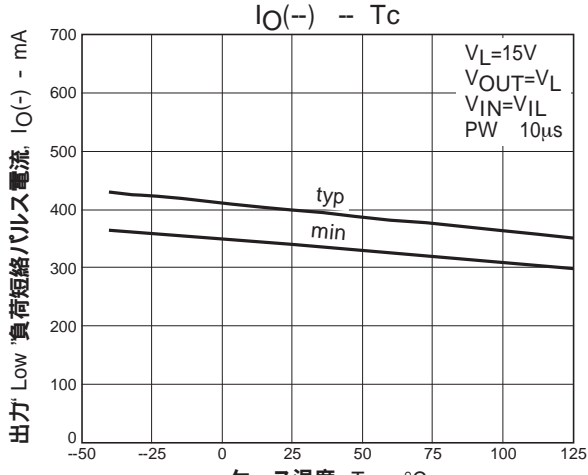
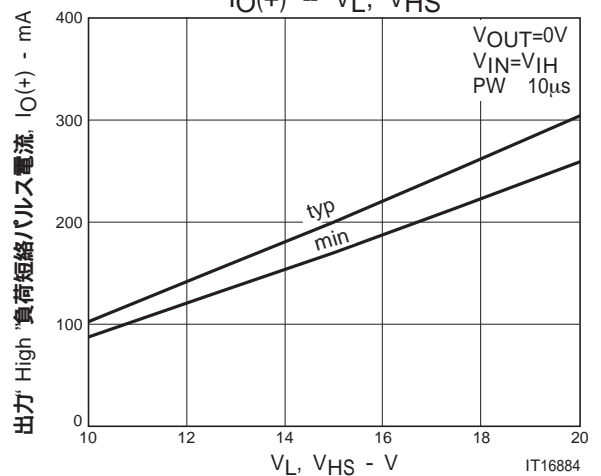
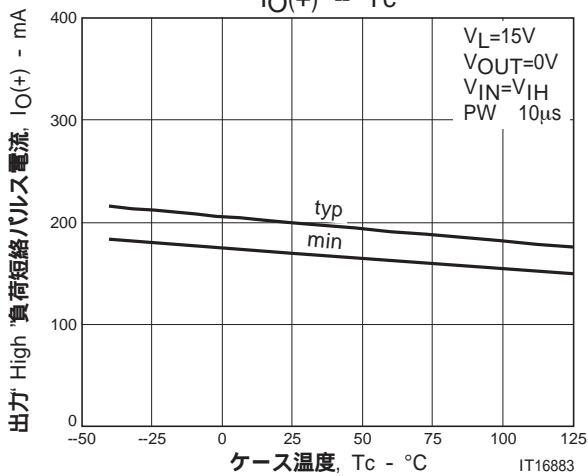
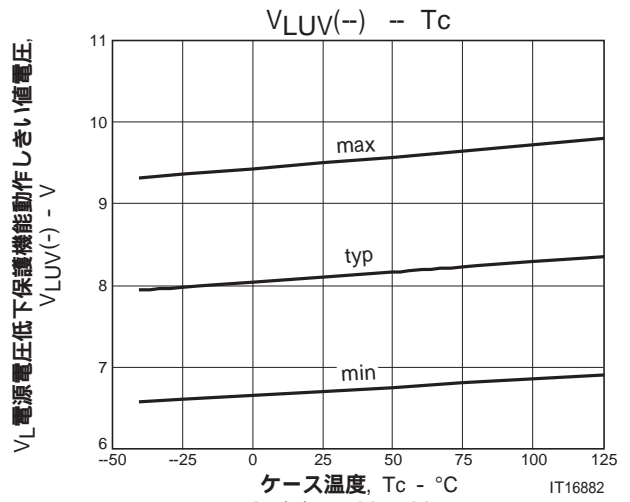
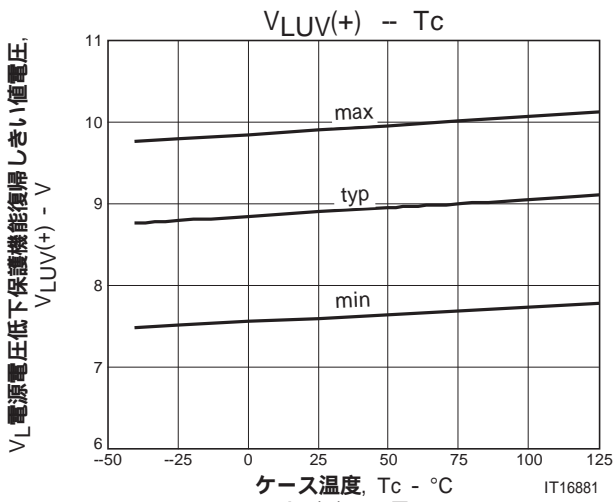
TND525SS



TND525SS



TND525SS



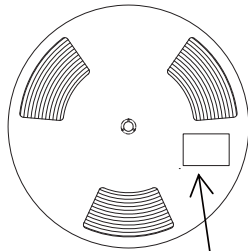
テーピングの情報

TND525SS-TL-2H

1. 包装形態

収納パッケージ 外形名称	キャリアテープ 型名	最大素子収納数 (個)			包装形態	
		リール	内装箱	外装箱	内装箱 W206-112	外装箱 W207-124
S0IC8	B202-101	2,500	12,500	25,000	リール 5 巻収納 寸法: mm (外寸) 340×95×340	内装箱 2 箱収納 寸法: mm (外寸) 360×210×375

梱包方法



機種名 →
LOT No. →
数量 →
原産地表示 →

リールラベル

リールラベル, 内装箱ラベル (単位: mm)

69	
(P) TYPE	○○○○○○○○○
(1T) LOT	○○
(Q) QTY	○ ○ ○ ○ (1) LEAD FREE ※
(Z) SPECIAL	○○○○○○○○○
ASSEMBLY:**** (DIFFUSION:****) * 2 0 7 2 2 0 0 5 3 1 0 C *	

108	
TYPE CODE	○○○○○○○○○○○○○○○○○○○*
TYPE	○○○○○○○○○
QTY	○, ○ ○ ○ pcs (1) LEAD FREE ※
LOT	○○○○○○○○○
PACKAGE	○○○○○○○○○
SPECIAL	○○○○○○○○○
SPECIAL	○○○○○○○○○
20722005310C	
ASSEMBLY:**** (DIFFUSION:****)	

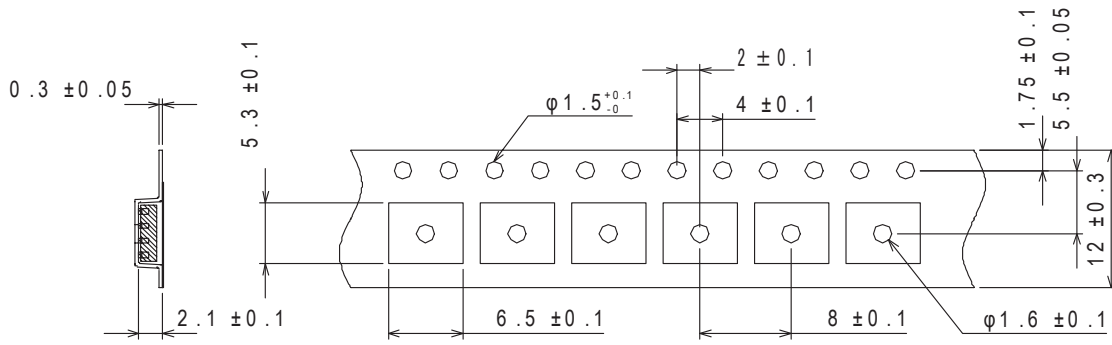
注(1)
LEAD FREE 4 記載は
完全 Pb フリー対応品であることを表す。

ラベル表記	JEITA Phase
LEAD FREE 4	JEITA Phase 3

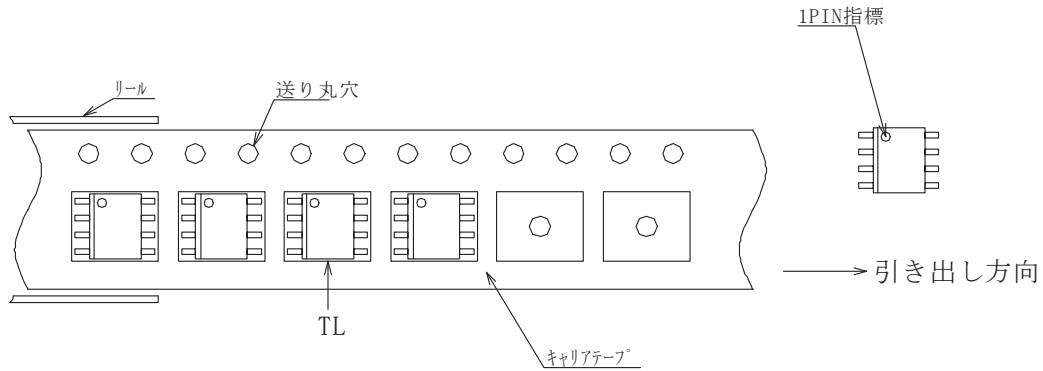
TND525SS

2. テーピングの構造

2-1. キャリアテープ寸法 (単位: mm)

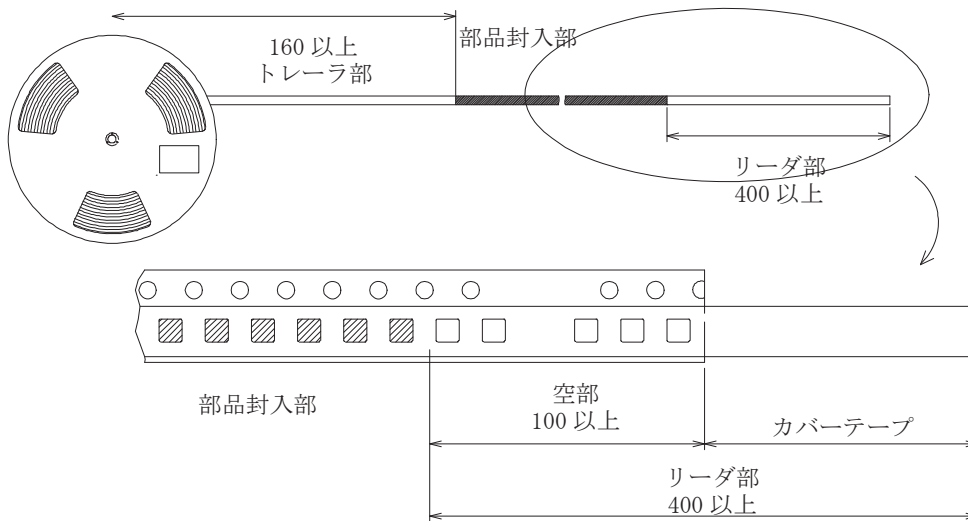


2-2. 部品の方向



パッキングタイプ.....TL

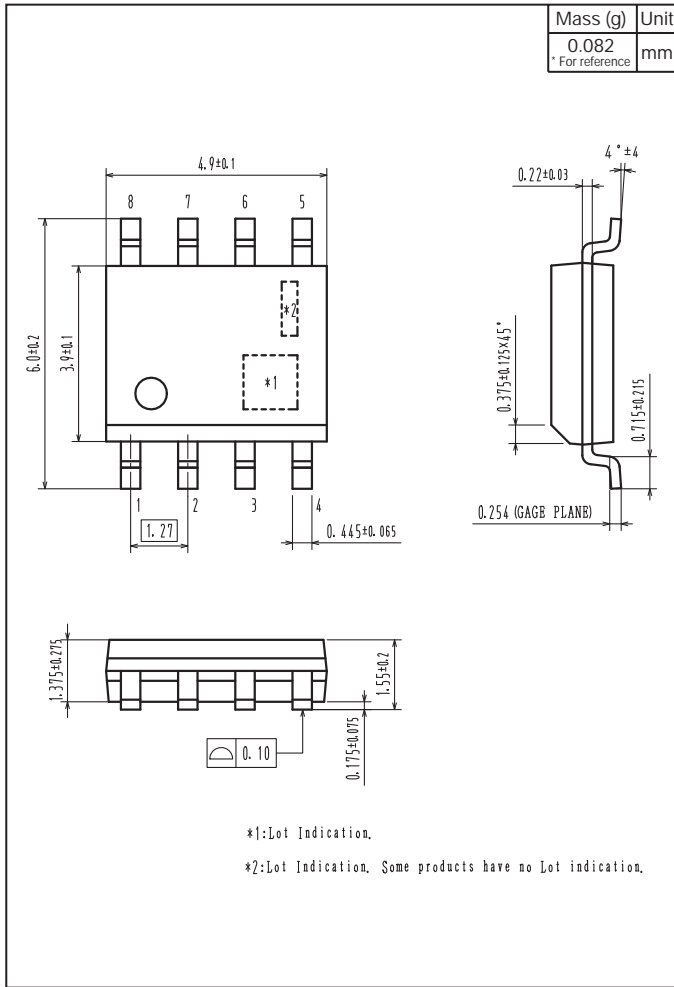
2-3. リード部及びトレーラ部 (単位: mm)



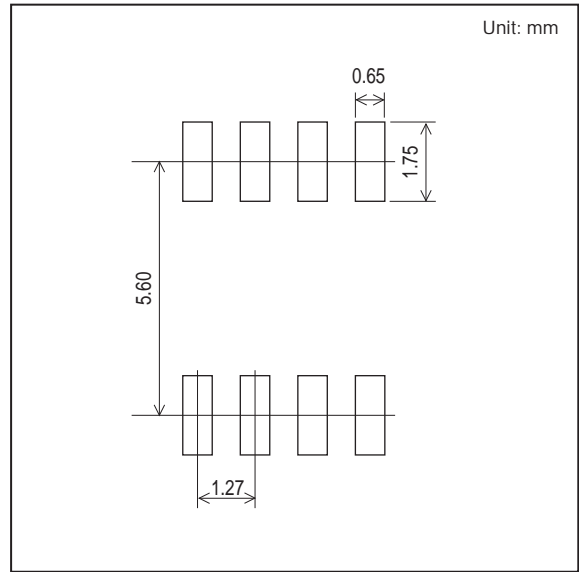
TND525SS

Outline Drawing

TND525SS-TL-2H



Land Pattern Example



ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor 及び ON のロゴは Semiconductor Components Industries, LLC (SCILLC) の登録商標です。SCILLC は特許、商標、著作権、トレードシークレット (営業秘密) と他の知的財産権に対する権利を保有します。SCILLC の製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。 www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLC は通告なしで、本書記載の製品の変更を行うことがあります。SCILLC は、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLC データシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLC は、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC 製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC 製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用に SCILLC 製品を購入または使用した場合、たとえ、SCILLC がその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLC とその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLC は雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。