



ON Semiconductor®

<http://onsemi.jp>

LB11693H

モノリシックデジタル集積回路

24Vファンモータ用

3相ブラシレスモータドライバ

概要

LB11693H は、通電切り替わり時の出力電流に傾きを持たせることにより、モータ駆動音を低減している。自動復帰型拘束保護回路が内蔵されており、24V ファンモータ用として最適である。

機能

- ・ソフト通電切り替え+ダイレクトPWM駆動
- ・DC電圧入力(CTL電圧)およびパルス入力によるPWM制御
- ・5Vレギュレータ出力
- ・1ホールFG出力
- ・積分アンプ内蔵
- ・自動復帰型拘束保護回路(ON/OFF=1/14)、RD出力
- ・電流制限回路内蔵
- ・LVSD回路内蔵
- ・過熱保護回路内蔵

絶対最大定格/Ta=25°C

項目	記号	条件	定格値	unit
電源電圧	V _{CC} max		30	V
出力電流	I _O max	T ≤ 500mS	1.8	A
許容消費電力1	P _d max1	IC単体	0.9	W
許容消費電力2	P _d max2	指定基板付※	2.1	W
動作周囲温度	T _{opr}		-30~+100	°C
保存周囲温度	T _{stg}		-55~+150	°C

※指定基板：114.3mm×76.1mm×1.6mm, ガラスエポキシ

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

動作条件/Ta=25°C

項目	記号	条件	定格値	unit
電源電圧範囲	V _{CC}		9.5~28	V
定電圧出力電流	I _{REG}		0~-30	mA
RD出力電流	I _{RD}		0~10	mA
FG出力電流	I _{FG}		0~10	mA

LB11693H

電氣的特性／Ta=25°C, V_{CC}=V_M=24V

項目	記号	条件	min	typ	Max	Unit
電源電流 1	I _{CC1}			10	13.5	mA
電源電流 2	I _{CC2}	STOP時		4.0	5.5	mA
[出力部]						
出力飽和電圧 1	V _{0sat1}	I ₀ =0.7A, V ₀ (SINK)+V ₀ (SOURCE)		1.5	2.05	V
出力飽和電圧 2	V _{0sat2}	I ₀ =1.5A, V ₀ (SINK)+V ₀ (SOURCE)		2.2	2.9	V
出力リーク電流	I _{0leak}				100	μA
上側ダイオード順電圧 1	VD1	ID=0.7A		1.25	1.65	V
上側ダイオード順電圧 2	VD2	ID=1.5A		1.9	2.5	V
[5V定電圧出力]						
出力電圧	V _{REG}	I ₀ =-5mA	4.7	5.0	5.3	V
電圧変動	ΔV _{REG1}	V _{CC} =9.5~28V		30	100	mV
負荷変動	ΔV _{REG2}	I ₀ =-5~-20mA		20	100	mV
[ホールアンプ]						
入力バイアス電流	I _B (H _A)			2	10	μA
差動入力範囲	V _{HIN}	SIN波入力	50		350	mVp-p
同相入力範囲	V _{ICM}	差動入力50mVp-p	1.5		V _{REG} -1.0	V
入力オフセット電圧	V _{IOH}	設計目標値	-20		20	mV
[CSD端子]						
出力「H」レベル電圧	V _{OH} (CSD)		2.75	3.0	3.25	V
出力「L」レベル電圧	V _{OL} (CSD)		0.85	1.0	1.15	V
外付 C 充電電流	I _{CSD1}		-3.3	-2.4	-1.4	μA
外付 C 放電電流	I _{CSD2}		0.09	0.17	0.23	μA
充放電電流比	R _{CSD}	充電電流／放電電流		14		倍
[低電圧保護回路(LVS端子)]						
動作電圧	V _{SDL}		3.6	3.8	4.0	V
解除電圧	V _{SDH}		4.1	4.3	4.5	V
ヒステリシス幅	ΔV _{SD}		0.35	0.5	0.65	V
[電流制限回路(RF端子)]						
リミッタ電圧	V _{RF}	V _{CC} -V _M	0.45	0.5	0.55	V
[熱遮断動作]						
熱遮断動作温度	TSD	設計目標値(接合温度)	150	170		°C
ヒステリシス幅	ΔTSD	設計目標値(接合温度)		40		°C
[CTL アンプ]						
入力オフセット電圧	V _{IO} (CTL)		-10		10	mV
入力バイアス電流	I _B (CTL)		-1		1	μA
同相入力電圧範囲	V _{ICM}		0		V _{REG} -1.7	V
出力Hレベル電圧	V _{OH} (CTL)	I _{TOC} =-0.2mA	V _{REG} -1.2	V _{REG} -0.8		V
出力Lレベル電圧	V _{OL} (CTL)	I _{TOC} =0.2mA		0.8	1.05	V
オープンループゲイン	G(CTL)	f(CTL)=1kHz	45	51		dB

次ページへ続く。

LB11693H

前ページより続く。

項目	記号	条件	min	typ	max	Unit
[PWM発振回路]						
出力「H」レベル電圧	V _{OH} (PWM)		2.75	3.0	3.25	V
出力「L」レベル電圧	V _{OL} (PWM)		1.1	1.3	1.4	V
振幅	V(PWM)		1.5	1.7	2.0	V _{p-p}
外付 C 充電電流	I _{CHG}	VPWM=2.1V	-125	-90	-70	μA
発振周波数	f(PWM)	C=2200pF	15.5	19.5	27.0	kHz
[TOC端子]						
入力電圧 1	V _{TOC1}	出力デューティ100%	2.72	3.0	3.30	V
入力電圧 2	V _{TOC2}	出力デューティ0%	1.07	1.3	1.45	V
入力電圧 1L	V _{TOC1L}	設計目標値, VREG=4.7V時, 100%	2.72	2.80	2.90	V
入力電圧 2L	V _{TOC2L}	設計目標値, VREG=4.7V時, 0%	1.07	1.17	1.27	V
入力電圧 1H	V _{TOC1H}	設計目標値, VREG=5.3V時, 100%	3.08	3.20	3.30	V
入力電圧 2H	V _{TOC2H}	設計目標値, VREG=5.3V時, 0%	1.21	1.33	1.45	V
[RD端子]						
出力「L」レベル電圧	V _{OL} (RD)	I _{RD} =5mA		0.1	0.3	V
出力リーク電流	I _L (RD)	V _{RD} =28V			10	μA
[FG 端子]						
出力「L」レベル電圧	V _{OL} (FG)	I _{FG} =5mA		0.1	0.3	V
出力リーク電流	I _L (FG)	V _{FG} =28V			10	μA
[FGFIL端子]						
充電電流	I _{FGFIL1}		-7	-5	-3	μA
放電電流	I _{FGFIL2}		3	5	7	μA
[FG アンプ・シュミット部(IN1)]						
アンプゲイン	G(FG)	設計目標値		7		倍
ヒステリシス幅	V _{IS} (FG)	設計目標値, 入力換算		8		mV
[S/S 端子]						
「H」レベル入力電圧範囲	V _{IH} (SS)		2.0		VREG	V
「L」レベル入力電圧範囲	V _{IL} (SS)		0		1.0	V
入力オープン電圧	V _{IO} (SS)		2.6	2.9	3.2	V
ヒステリシス幅	V _{IS} (SS)		0.16	0.25	0.34	V
「H」レベル入力電流	I _{IH} (SS)	V _{S/S} =VREG		100	130	μA
「L」レベル入力電流	I _{IL} (SS)	V _{S/S} =0V	-170	-130		μA

次ページへ続く。

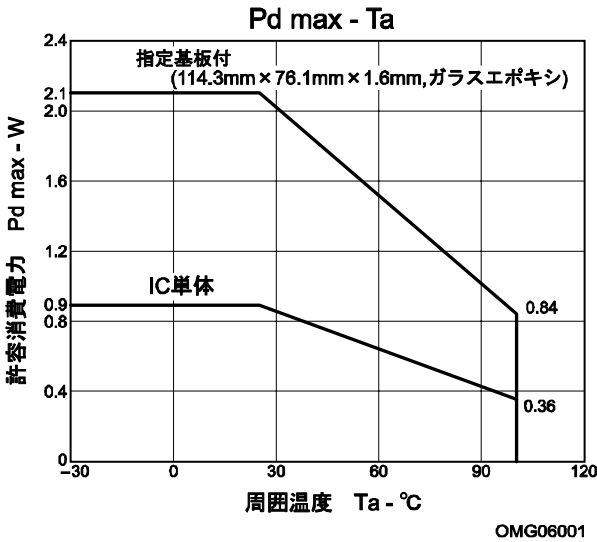
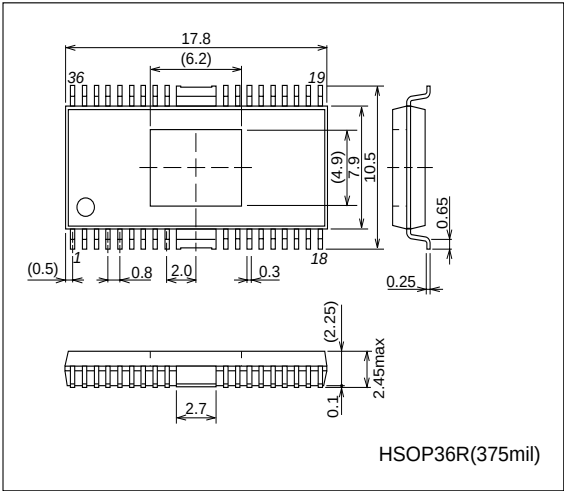
前ページより続く。

項目	記号	条件	min	typ	max	Unit
[PWMIN 端子]						
入力周波数範囲	f(PI)				50	kHz
「H」 レベル入力電圧範囲	V _{IH} (PI)		2.0		V _{REG}	V
「L」 レベル入力電圧範囲	V _{IL} (PI)		0		1.0	V
入力オープン電圧	V _{IO} (PI)		2.6	2.9	3.2	V
ヒステリシス幅	V _{IS} (PI)		0.16	0.25	0.34	V
「H」 レベル入力電流	I _{IH} (PI)	V _{PWMIN} =V _{REG}		100	130	μA
Lレベル入力電流	I _{IL} (PI)	V _{PWMIN} =0V	-170	-130		μA
[F/R 端子]						
「H」 レベル入力電圧範囲	V _{IH} (FR)		2.0		V _{REG}	V
「L」 レベル入力電圧範囲	V _{IL} (FR)		0		1.0	V
入力オープン電圧	V _{IO} (FR)		V _{REG} -0.5		V _{REG}	V
ヒステリシス幅	V _{IS} (FR)		0.16	0.25	0.34	V
「H」 レベル入力電流	I _{IH} (FR)	V _{FR} =V _{REG}	-10	0	10	μA
「L」 レベル入力電流	I _{IL} (FR)	V _{FR} =0V	-165	-115		μA

外形図

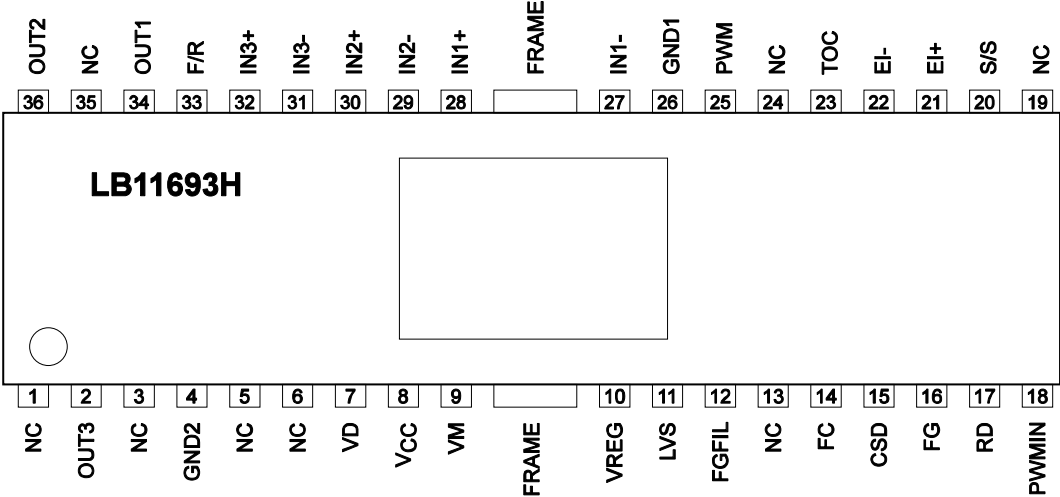
unit:mm

3251



LB11693H

ピン配置図



OMP06106

真理値表

	Source→Sink	F/R= 「L」			F/R= 「H」		
		IN1	IN2	IN3	IN1	IN2	IN3
1	OUT2→OUT1	H	L	H	L	H	L
2	OUT3→OUT1	H	L	L	L	H	H
3	OUT3→OUT2	H	H	L	L	L	H
4	OUT1→OUT2	L	H	L	H	L	H
5	OUT1→OUT3	L	H	H	H	L	L
6	OUT2→OUT3	L	L	H	H	H	L

端子説明

端子番号	端子記号	端子説明	等価回路図
34 36 2	OUT1 OUT2 OUT3	モータ駆動出力端子。	
4	GND2	モータ駆動出力のGND端子。	
7	VD	下側出力トランジスタのドライブ電流供給端子。	
9	VM	モータ駆動出力の電源端子および出力電流検出端子。 V_{CC} 間に低抵抗(R_f)を接続する。 $I_{OUT}=V_{RF}/R_f$ で設定した電流値に出力電流が制限される。	
8	V_{CC}	電源端子（モータ駆動出力以外）。	
10	VREG	5Vレギュレータ出力端子。 安定化のため、GND間にコンデンサを接続する（約0.1μF程度）。	
11	LVS	低電圧保護電圧の検出端子。 VREGを検出する場合は、VREGに接続する。 V_{CC} を検出する場合は、ツェナーダイオードを直列に接続して検出電圧を設定する。	
12	FGFIL	FGフィルタ端子。 通常はオープンで使用する。 FG信号のノイズが問題となる場合は、GND間にコンデンサを接続する。	

次ページへ続く。

前ページより続く。

端子番号	端子記号	端子説明	等価回路図
14	FC	制御ループの周波数特性補正端子。 GND間にコンデンサを接続する。	
15	CSD	拘束保護回路の動作時間を設定する端子。	
16	FG	1ホールFG出力端子 (オープンコレクタ出力)。	
17	RD	モータ拘束状態検出端子 (オープンコレクタ出力)。 モータ拘束時「H」。 モータ回転時「L」。	
18	PWMIN	PWMパルス入力端子。 「L」で出力オン、「H」または オープンで出力オフ。この端子で 制御する場合は、EI ⁻ 端子をGNDに 接続し、EI ⁺ 端子をTOC端子に接続 する。	

次ページへ続く。

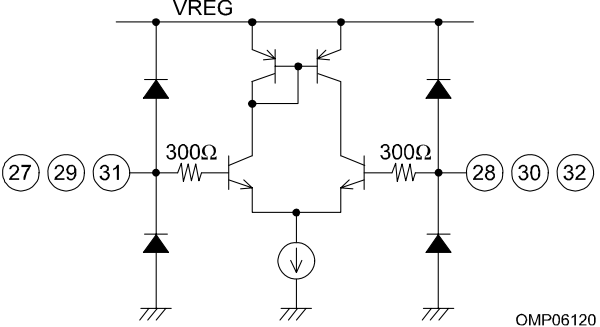
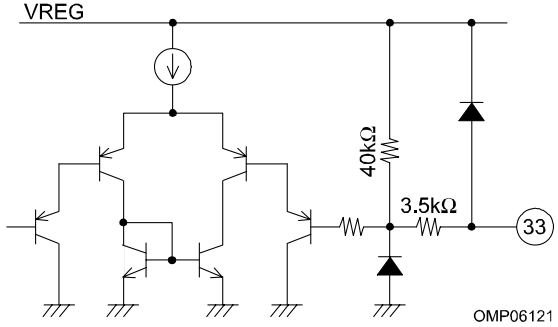
前ページより続く。

端子 番号	端子 記号	端子説明	等価回路図
20	S/S	スタート/ストップ制御端子。 「L」でスタート、「H」または オープンでストップ。	OMP06116
21 22	EI ⁺ EI ⁻	CTLアンプ非反転入力端子。 CTLアンプ反転入力端子。	OMP06117
23	TOC	PWM波形比較端子 (CTLアンプ出力端子)。	PWM コンパレータ OMP06118
25	PWM	PWM発振周波数を設定する端子。 GND間にコンデンサを接続する。 C=2200pFで約20kHzに設定できる。	OMP06119

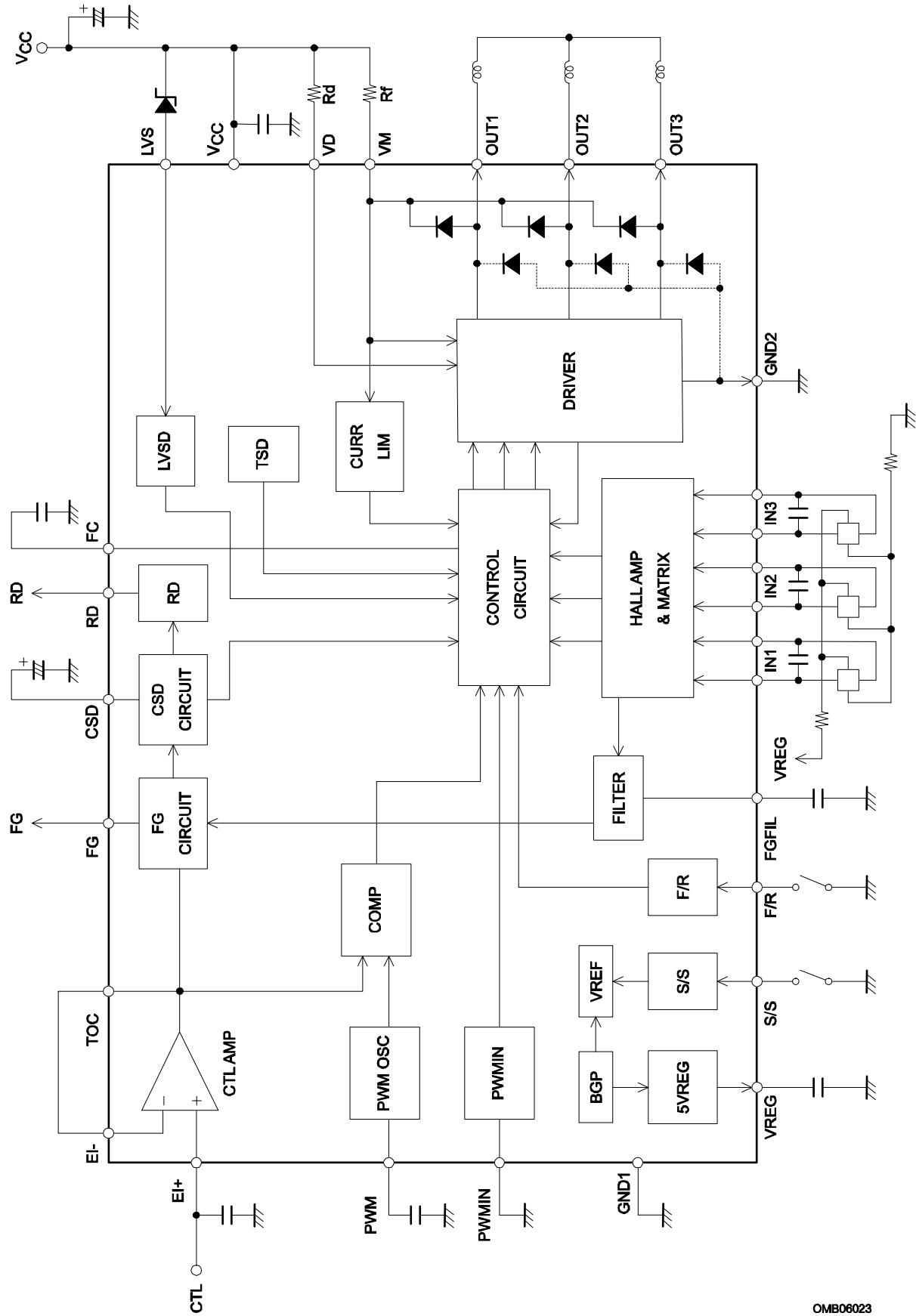
次ページへ続く。

LB11693H

前ページより続く。

端子 番号	端子 記号	端子説明	等価回路図
26	GND1	GND端子（モータ駆動出力以外）。	
28 27 30 29 32 31	IN1 ⁺ IN1 ⁻ IN2 ⁺ IN2 ⁻ IN3 ⁺ IN3 ⁻	ホール入力端子。 IN ⁺ >IN ⁻ で「H」、逆は「L」とする。 ホール信号は50mVp-p（差動）以上の振幅が望ましい。 ホール信号のノイズが問題となる場合は、IN ⁺ 、IN ⁻ 間にコンデンサを接続する。	 OMP06120
33	F/R	正転/逆転制御端子。 「L」で正転、「H」またはオープンで逆転。	 OMP06121
1,3 5,6 13,1 9 24,3 5	NC	NC端子。 配線として使用可能。	
	FRAME	FRAME端子。 FRAME端子はIC表面の金属部と内部で接続されている。 共に電気的にはオープンで使用する。	

ブロック図



OMB06023

LB11693H の概要

1. 出力駆動回路

本 IC は、相切り替わり時に出力電流を滑らかに切り替えることにより、モータの振動・騒音を低減している。相切り替わり時の出力電流の変化（傾き）は、ホール入力波形の傾斜を利用しているため、ホール入力波形の傾斜が急峻であると、相切り替わり時の出力電流の変化も急峻となり、低振動・低騒音化の効果が小さくなる。したがって、ホール入力波形の傾斜については注意が必要である。

モータの速度制御については、下側出力トランジスタを PWM スイッチングし、デューティを変化させることにより駆動力を調整する。PWM オフ時の回生電流用の OUT-VM 間ダイオードは内蔵されている。

ホール入力波形の傾斜（振幅）が大きい場合、大電流で使用されると相切り替わり時の下側キックバックによって、OUT-GND 間の寄生ダイオードが動作する。波形乱れ等が発生して問題になる場合は、整流ダイオードまたはショットキーダイオードを OUT-GND 間に外付けする。

2. 電源安定化

本 IC は、PWM スイッチングによる制御方式であるため、電源ラインが振られやすい。V_{CC}-GND 間には、安定化のために十分な容量の電解コンデンサを接続する必要がある。電源の逆接続による破壊防止の目的で、電源ラインにダイオードを挿入する場合は、電源ラインが特に振られやすくなるため、より大きな容量を選択する必要がある。接続する電解コンデンサは、できるだけ IC ピン(V_{CC}, VM, GND2 端子)の近傍に配置すること。放熱板などの問題で、電解コンデンサをピン近傍に付けられない場合は、ピン近傍には 0.1μF 程度のセラミックコンデンサを付けること。

3. VREG 端子

VREG 端子は、5V レギュレータ出力であると共に IC 内部の制御回路電源である。したがって、制御回路の電源ラインを安定化するため、VREG 端子-GND 間に 0.1μF 以上のコンデンサを接続すること。接続するコンデンサの GND は、できるだけ短い配線で GND1 端子に接続すること。

4. FC 端子

FC 端子に接続するコンデンサは、制御ループの周波数特性補正用として必要である (0.1μF 程度)。

5. VD 端子

VD 端子は、下側出力トランジスタのドライブ電流(max 0.1A 程度)を供給する端子である。

V_{CC}-VD 端子間に抵抗を接続することによって、下側出力トランジスタのドライブ電流による消費電力をこの抵抗に分担させ、IC 内の消費電力を抑える。ドライブ電流による IC 内の消費電力は、VD 端子電圧を低くする程、小さくすることができるが、VD 端子電圧は 4V 以上を確保すること。V_{CC}=24V で使用する場合、V_{CC}-VD 端子間に 50Ω (0.5W)程度～100Ω (1W)程度の抵抗を接続する。

6. ホール入力信号

ホール入力は、50mV_{p-p} 以上の振幅(差動)の信号入力が必要である。ノイズの影響により、出力波形に乱れが生じる場合は、ホール入力ピン間(+,-間)にコンデンサを付けること。

7. 電流制限回路

電流制限回路は、出力電流のピーク値を $I = V_{RF} / R_f$ (V_{RF}=0.5V_{typ}, R_f: 電流検出抵抗)で決まる電流で制限する。

制限動作時は、PWM 端子の外付けコンデンサによって決まる PWM 周波数で下側出力トランジスタを PWM 制御し、オンデューティを小さくすることにより電流を抑える。

8. F/R 切り替え

本 IC はモータ回転中の正逆転(F/R)切り替えは行わないことを前提に設計されている。F/R 端子は、「L」(正転)、「H」(逆転)のいずれかに固定して使用することを推奨する。オープン時は内蔵のプルアップ抵抗(約 40k Ω)により「H」入力となるが、変動が大きい場合は外付け抵抗などによる強化が必要である。

モータ回転中に F/R 切り替えを行うと、ブレーキ動作によって大電流が流れるが、本 IC の電流制限回路はブレーキ電流については制限できない。したがって、モータ回転中の F/R 切り替えは、モータのコイル抵抗などによってブレーキ電流が $I_{Omax}(1.8A)$ 以下に制限される場合のみ可能である。また、F/R 端子を切り替えるだけでは、切り替えた瞬間に上下の出力トランジスタで貫通電流が発生するため、切り替え時は駆動オフの時間を設けること。S/S 端子によるストップ状態、あるいは TOC 端子、PWMIN 端子によるデューティ 0%状態にすることによって駆動オフ時間を設け、その時間内に F/R 端子を切り替えて貫通電流を防止すること。

9. パワーセーブ回路

本 IC は、S/S 端子によるストップ状態では消費電流を減少させるパワーセーブ状態となる。パワーセーブ状態では、大部分の回路のバイアス電流をカットしている。パワーセーブ状態においても、5V レギュレータ出力は出力される。

10. PWM 周波数に関して

PWM 周波数は PWM 端子に接続するコンデンサ容量 C(F)により決まる。

$$f_{PWM} = 1/(23400 \times C)$$

PWM 周波数は 15K~25kHz 程度が望ましい。接続するコンデンサの GND は、できるだけ短い配線で GND1 端子に接続すること。

11. 制御方法

出力のデューティは、次のいずれかの方法で制御することができる。

- ・ TOC 端子電圧と PWM 発振波形の比較による制御

TOC 端子電圧と PWM 発振波形の比較結果により、下側出力トランジスタのデューティが決まる。TOC 端子電圧が約 1.3V 以下で 0%となり、約 3.0V 以上で 100%デューティとなる。

TOC 端子は CTL アンプの出力端子であるため、TOC 端子に制御電圧を直接入力することはできない。したがって、通常は CTL アンプを全帰還アンプとして使用し(EI⁻端子を TOC 端子に接続する)、EI⁺端子に DC 電圧を入力する(EI⁺端子電圧=TOC 端子電圧となる)。

EI⁺端子電圧が高くなると出力デューティは増加する。EI⁺端子がオープン状態では、モータを駆動してしまうため、駆動させたくない場合は、EI⁺端子にプルダウン抵抗を接続する。

TOC 端子電圧による制御を行う場合は、PWMIN 端子を L レベル入力あるいは GND に接続すること。

- ・ PWMIN 端子のパルス入力による制御

15~25kHz 程度の周波数のパルスを PWMIN 端子に入力し、そのデューティに基づき下側出力トランジスタのデューティを制御することができる。PWMIN 端子に L レベル入力時は出力オンとなり、H レベル入力時は出力オフになる。PWMIN 端子のオープン時は H レベル入力となり、出力オフになる。

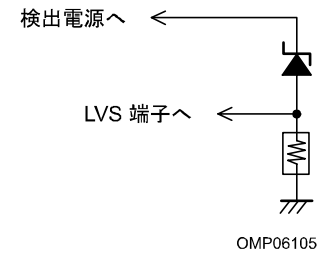
PWMIN 端子による制御を行う場合は、EI⁻端子を GND に接続し、EI⁺端子を TOC 端子に接続すること。

12. 低電圧保護回路

低電圧保護回路は、LVS 端子電圧が動作電圧(約 3.8V)以下になると下側出力トランジスタをオフする。動作電圧は、5V 系の検出レベルとなっている。検出レベルを上げる場合は、LVS 端子に直列にツェナーダイオードを接続し、検出レベルをレベルシフトすることにより可能となる。

検出時の LVS 端子の流入電流は、約 65 μ A である。ツェナー電圧のばらつきをおさえるには、ツェナーダイオードに流す電流を増やし、ツェナーダイオード電圧の立ち上がりを安定させる必要がある。その場合は、LVS 端子-GND 間に抵抗を挿入する。

LVS 端子のオープン時は、内蔵のプルダウン抵抗によって GND レベル入力となり、出力オフになる。したがって、低電圧保護回路を使用しない場合は、LVS 端子に解除電圧(約 4.3V)以上の電圧を印加すること。LVS 端子印加電圧の最大定格は 30V である。



13. 拘束保護回路

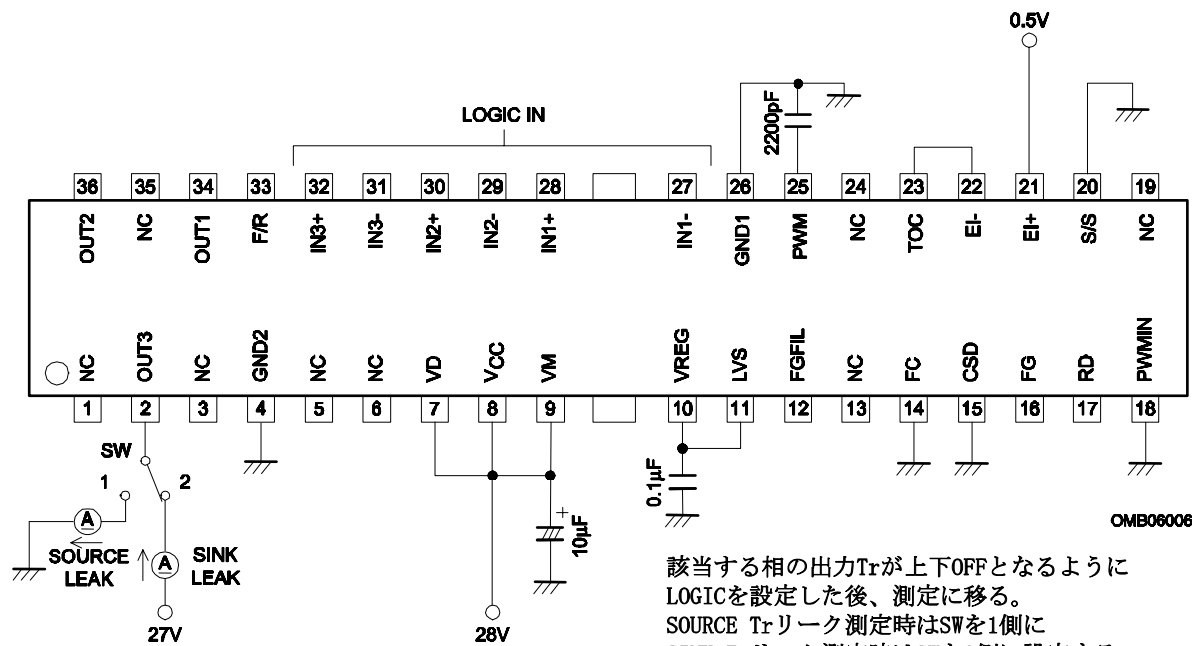
モータ拘束時、CSD 端子の外付けコンデンサは、約 2.4 μ A の定電流による充電(約 3.0V まで)と、約 0.17 μ A の定電流による放電(約 1.0V まで)が繰り返され、CSD 端子電圧はノコギリ波となる。拘束保護回路は、このノコギリ波を基にして、駆動オン/オフの繰り返し動作を行なう(下側出力トランジスタをオン/オフする)。CSD 端子の外付けコンデンサが、約 1.0V から約 3.0V に充電されるまでの時間を駆動オン、約 3.0V から約 1.0V に放電されるまでの時間を駆動オフとしており、駆動オン/オフを繰り返すことにより、モータ拘束時の IC およびモータを保護する。CSD 端子に 0.47 μ F のコンデンサを外付けした場合、約 0.4 秒の駆動オン、約 5.5 秒の駆動オフの繰り返し動作となる。

モータ回転中は、ホール入力 IN1 の切り替わり時(FG 出力の立上がりエッジ、立下がりエッジ時)に IC 内部で発生する約 10 μ s の放電パルスによる放電動作と、約 2.4 μ A の定電流による充電によって CSD 端子の外付けコンデンサが充放電され、CSD 端子電圧はある電圧に保たれる(この電圧はモータ回転数により変わる)。

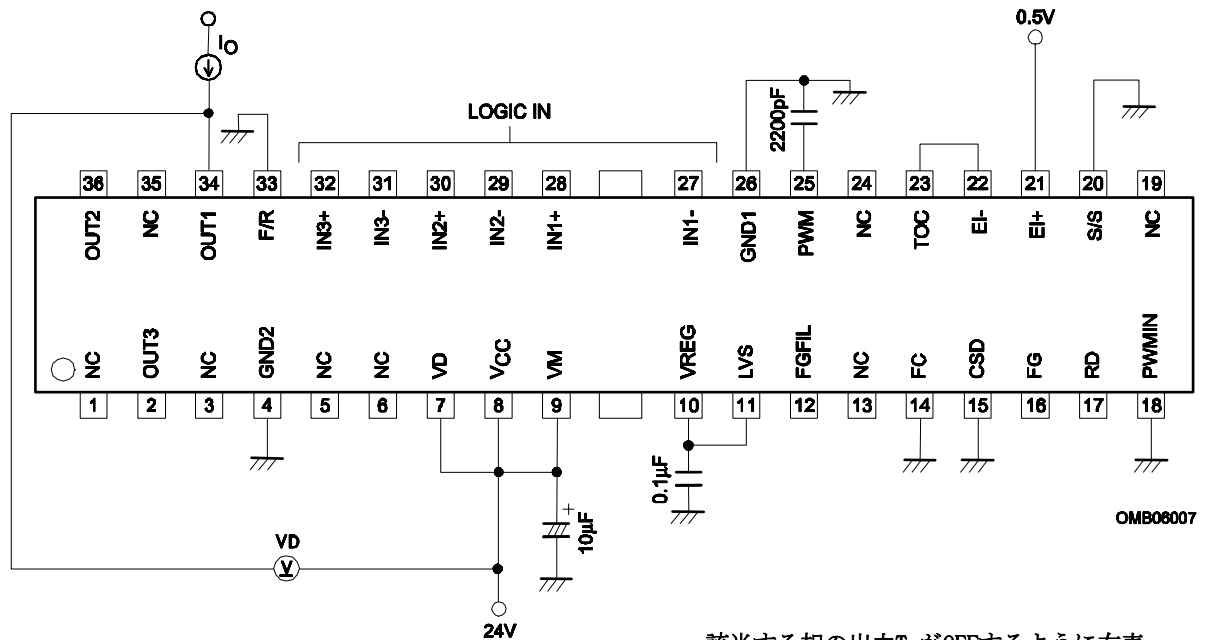
モータ拘束時はホール入力 IN1 の切り替わりがないため、放電パルスが発生しなくなり、CSD 端子の外付けコンデンサが約 2.4 μ A の定電流によって約 3.0V まで充電されると、拘束保護が動作する。モータの拘束状態が解除されれば、拘束保護も解除される。

モータの回転数が非常に低い場合は、モータ回転中の CSD 端子電圧が高い電圧で保たれるようになり、約 3.0V になると拘束保護が動作する。ホール入力 IN1 の周波数が 10Hz 程度以下になると拘束保護が動作するため、回転数の低いモータで拘束保護回路を使用する場合は注意が必要である。

拘束保護回路を使用しない場合は、CSD 端子を GND に接続する。

I₀leak

VD1, VD2(EX, OUT1)



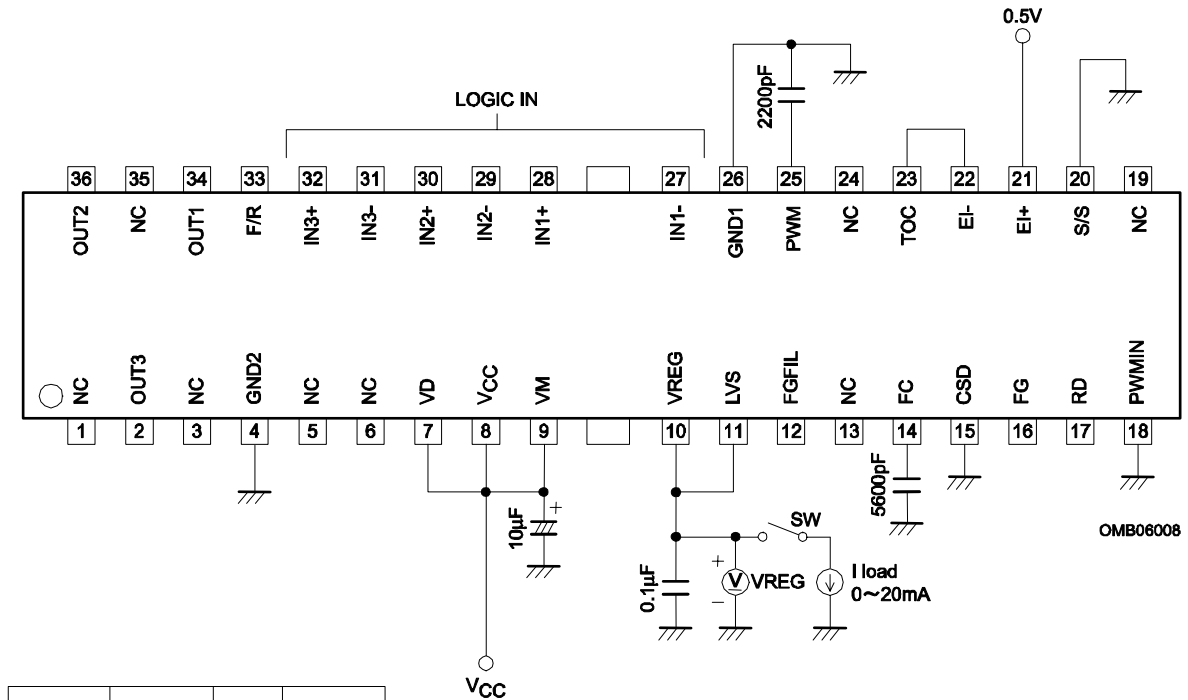
Logic table

	IN1	IN2	IN3
OUT1	H	H	L
OUT2	H	L	L
OUT3	L	H	L

該当する相の出力TrがOFFするように右表
のLOGICを入力する。
VD1測定時は、I₀=0.7Aにする。
VD2測定時は、I₀=1.5Aにする。
上図はOUT1に関する測定であり、他相につい
ても同様の測定を行う。

LB11693H

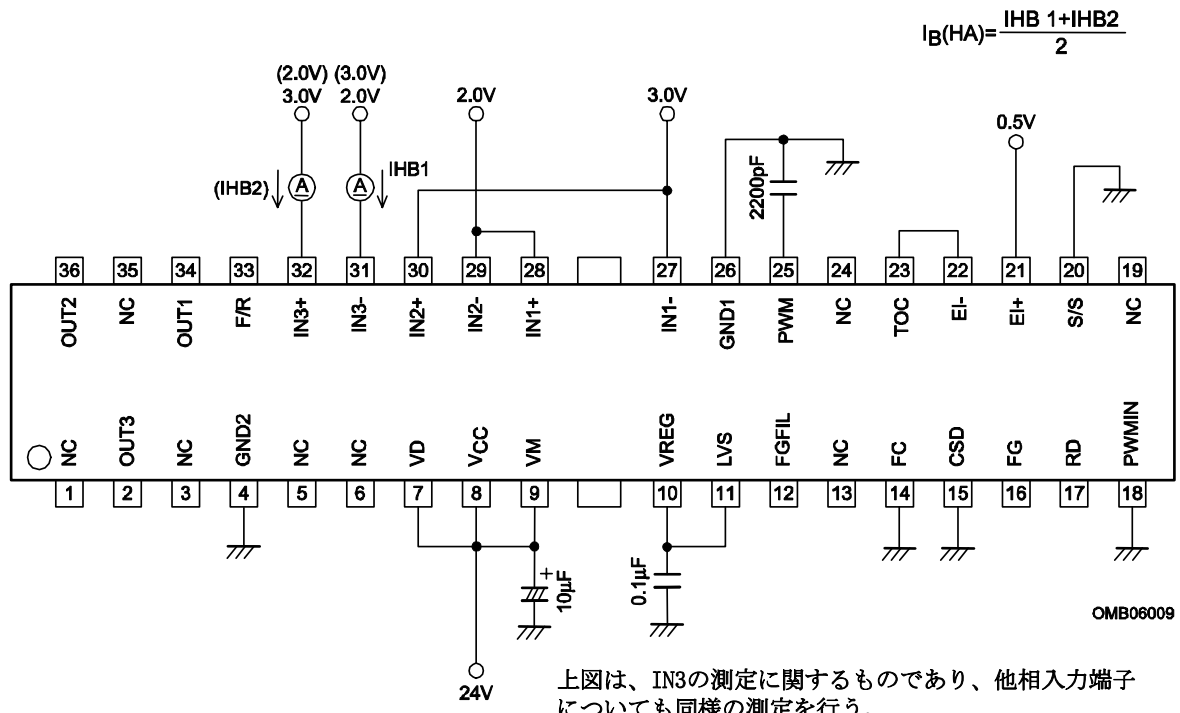
VREG, ΔVREG1, ΔVREG2



	VCC	SW	I load
VREG	24V	ON	5mA
ΔVREG1	9.5~28V	ON	5mA
ΔVREG2	24V	ON	5~20mA

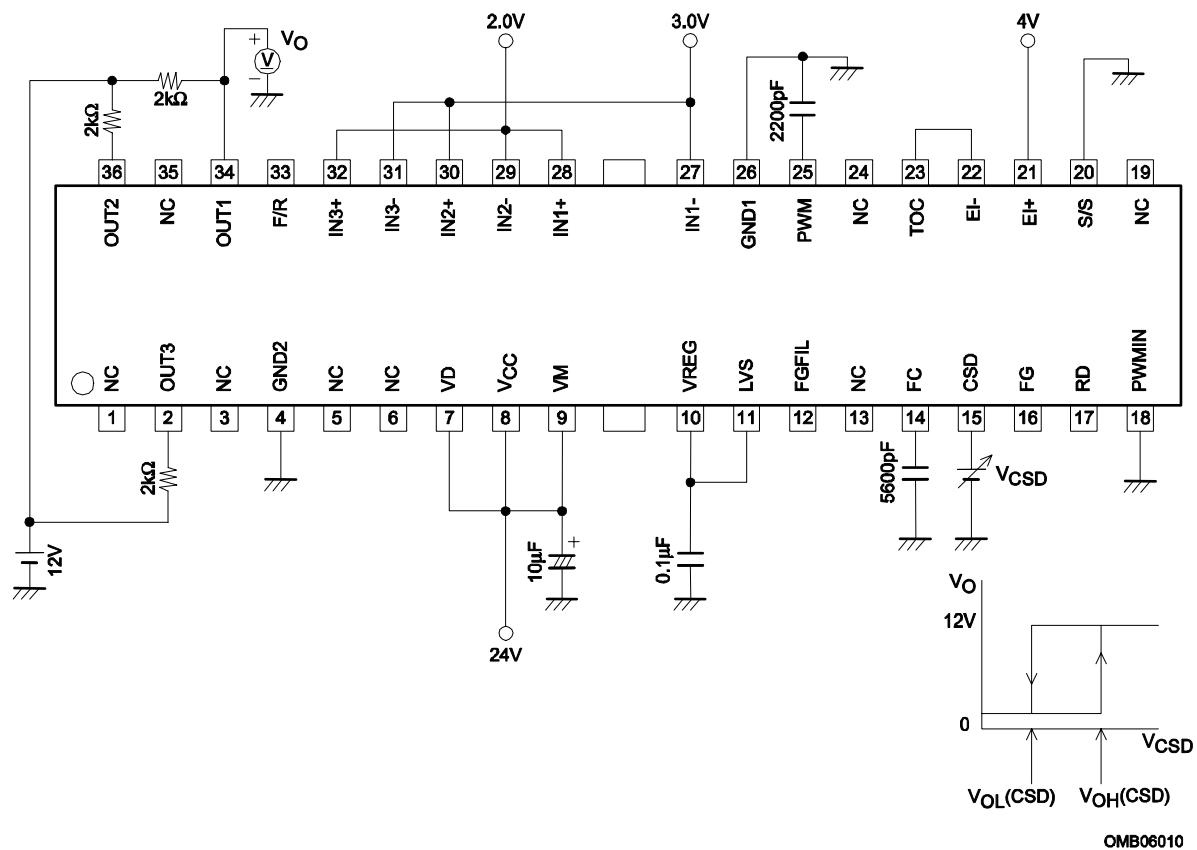
ΔVREG1=VREG28V - VREG9.5V
ΔVREG2=VREG5mA - VREG20mA

I_B(HA)

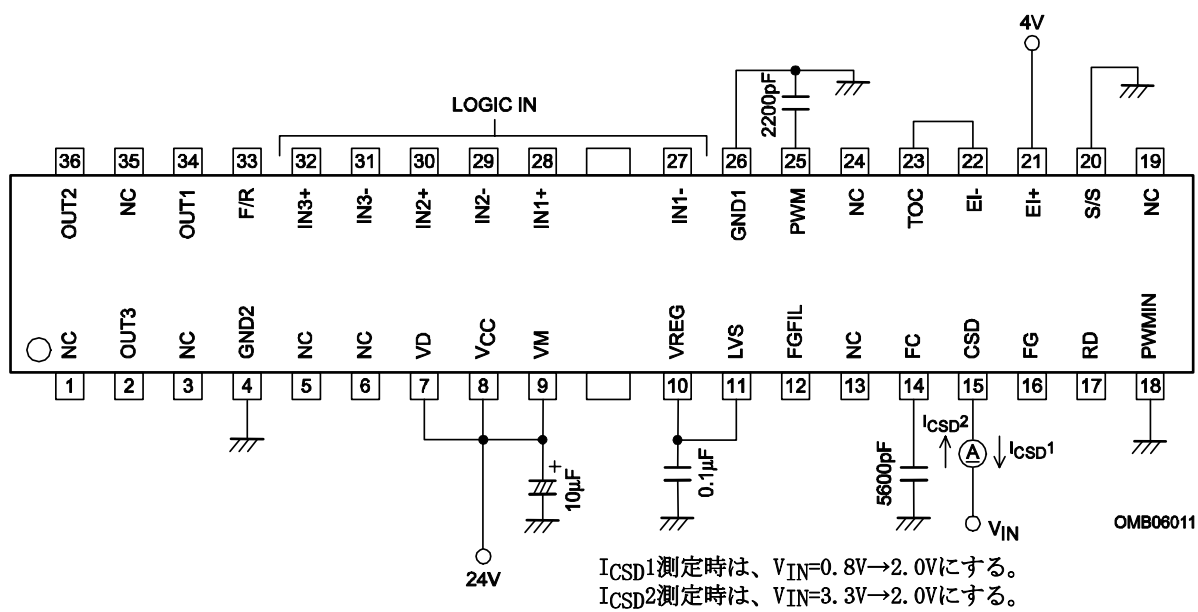


$$I_B(HA) = \frac{I_{HB1} + I_{HB2}}{2}$$

上図は、IN3の測定に関するものであり、他相入力端子についても同様の測定を行う。

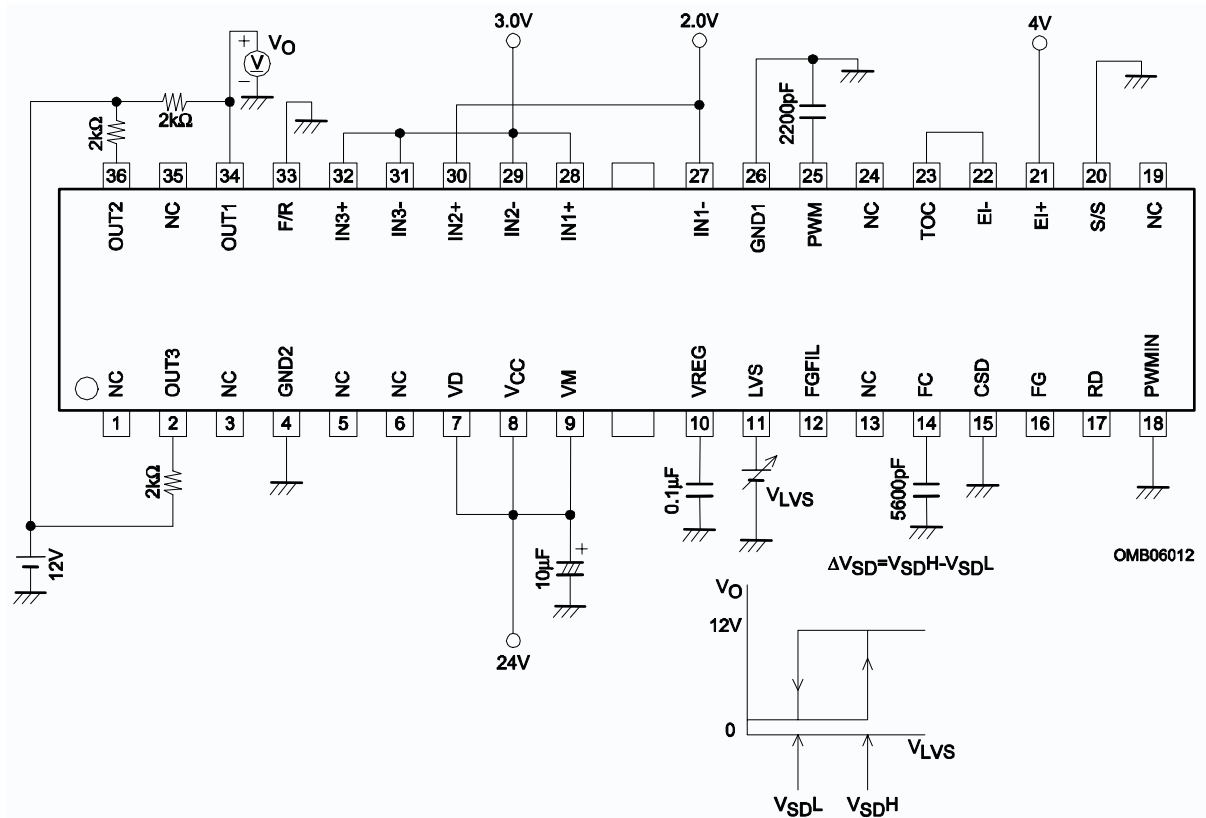
$V_{OH}(CSD), V_{OL}(CSD)$ 

ICSD1, ICSD2

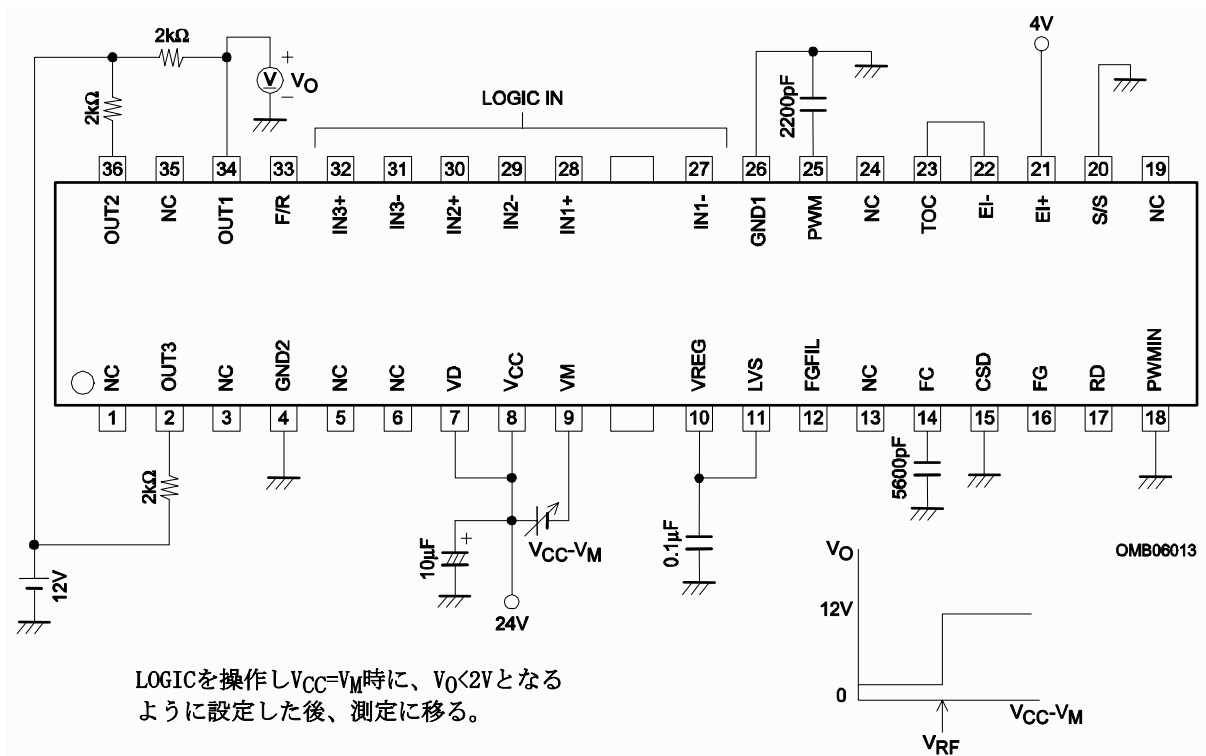


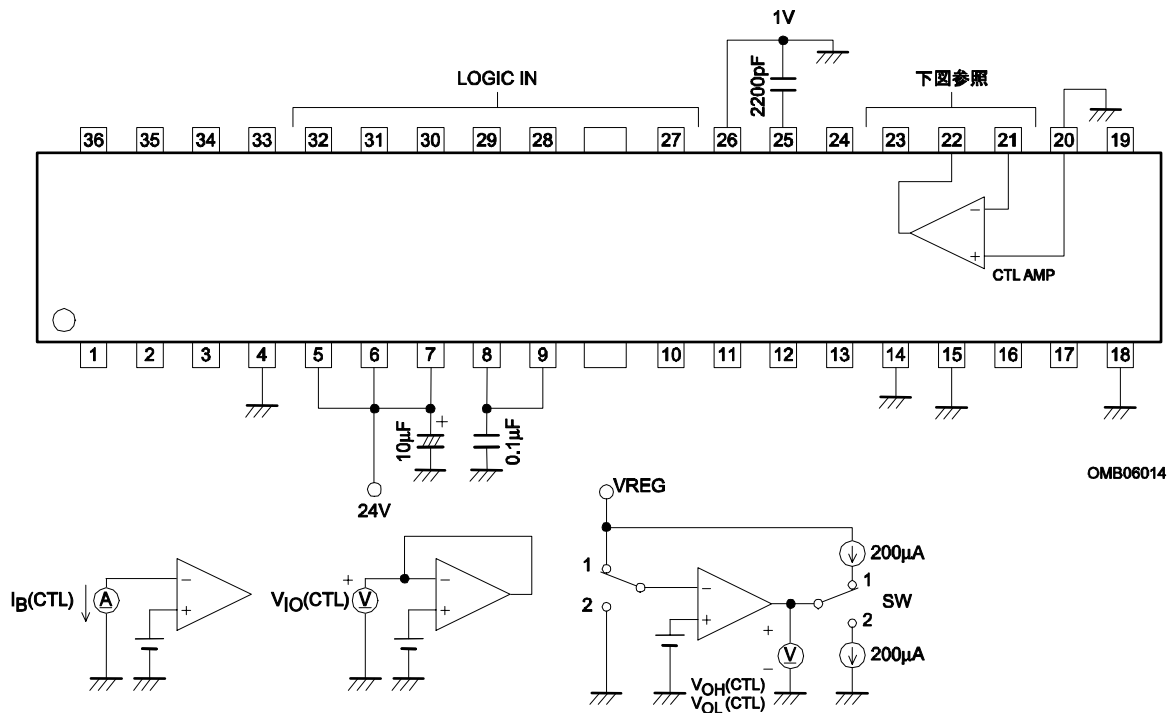
LB11693H

$V_{SDL}, V_{SDH}, \Delta V_{SD}$

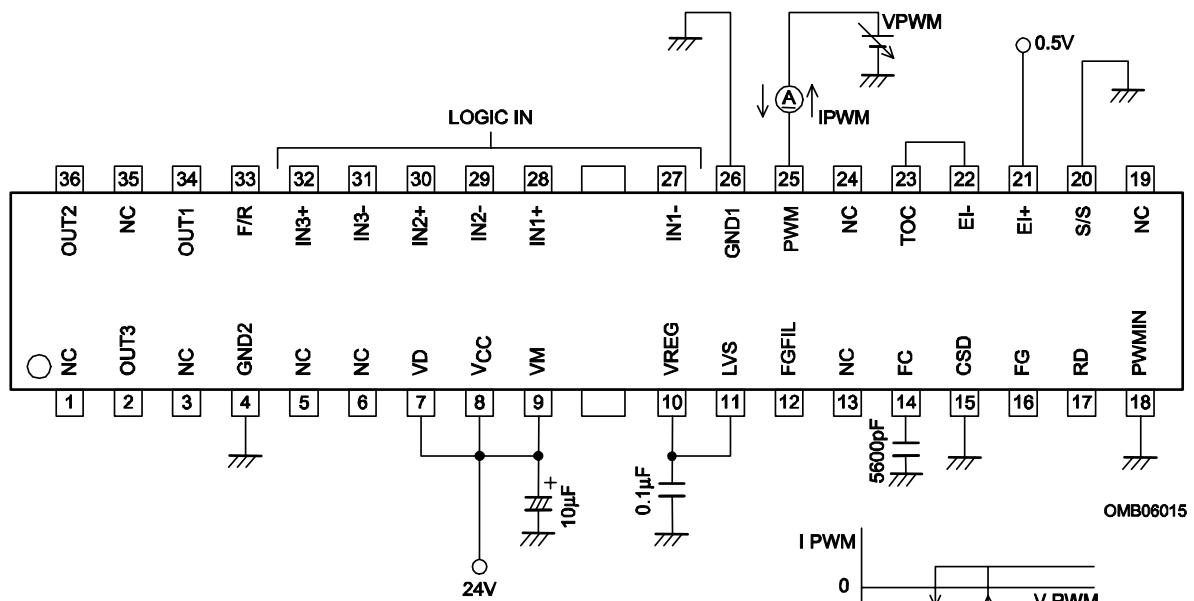


V_{RF}

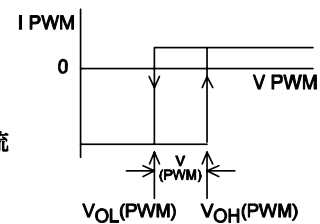


$$V_{IO}(\text{CTL}), I_B(\text{CTL}), V_{OH}(\text{CTL}), V_{OL}(\text{CTL})$$


V_{OH} (CLT) 測定時は、SWを2側へ
 V_{OL} (CLT) 測定時は、SWを1側へ設定する

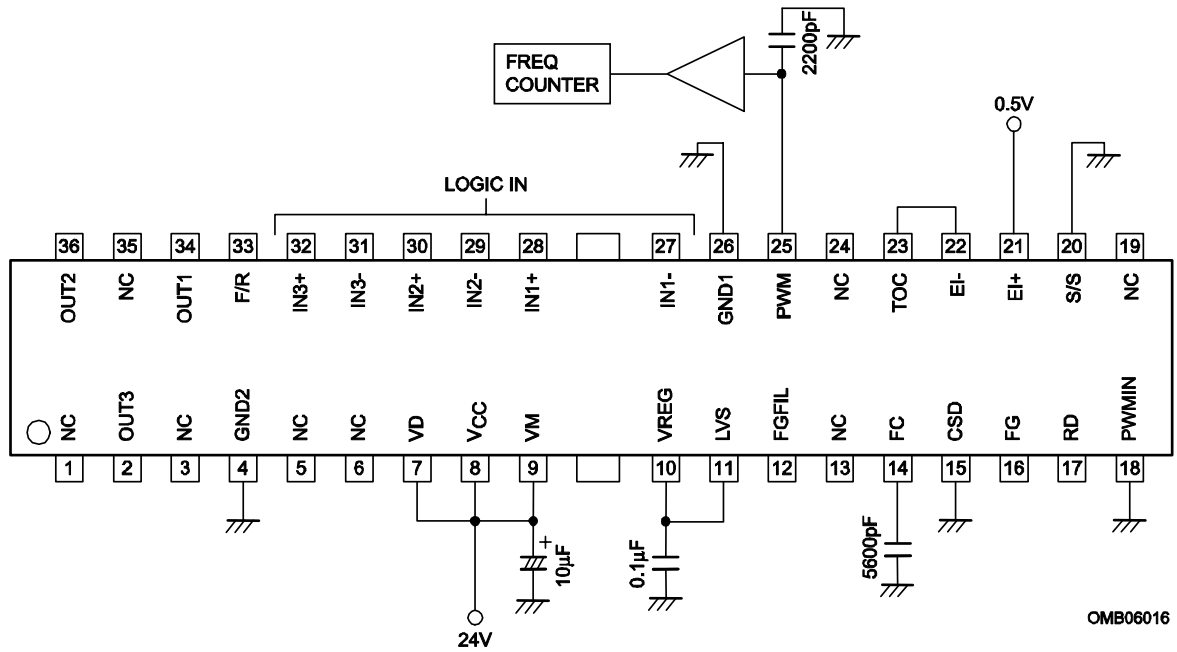
$$V_{OH}(PWM), V_{OL}(PWM), V(PWM), I_{CHG}(PWM)$$


VPWMを1.0V→2.1Vにした時のIPWMの電流を、'I_{CHG}'とする。

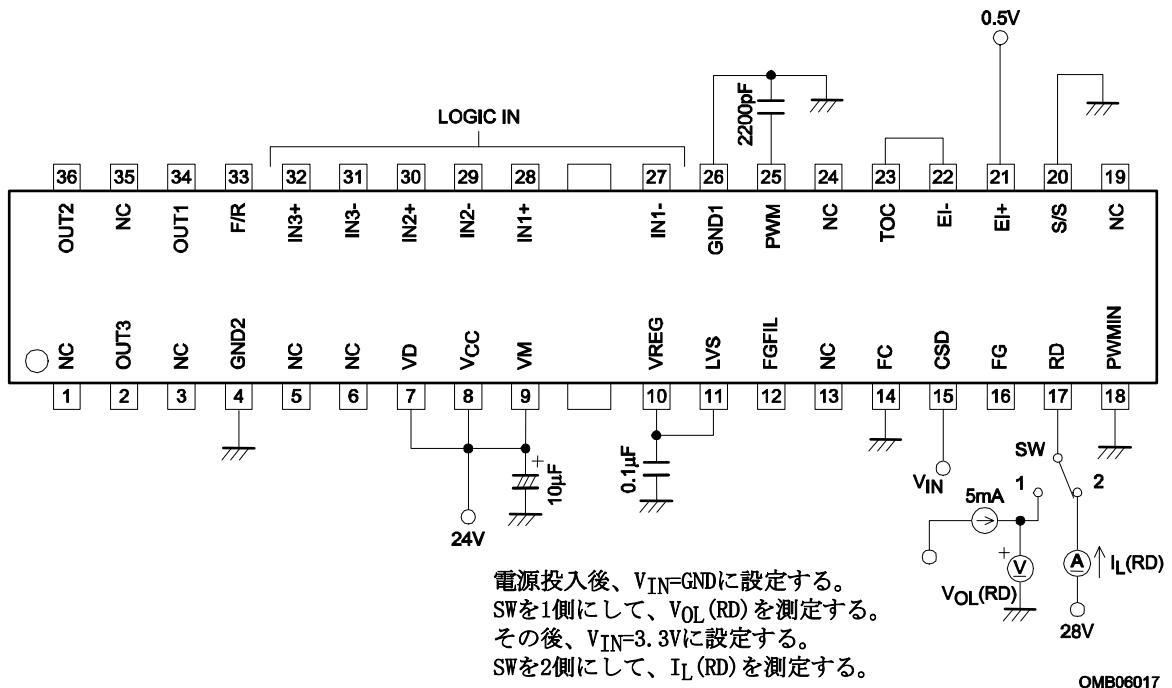


LB11693H

f(PWM)

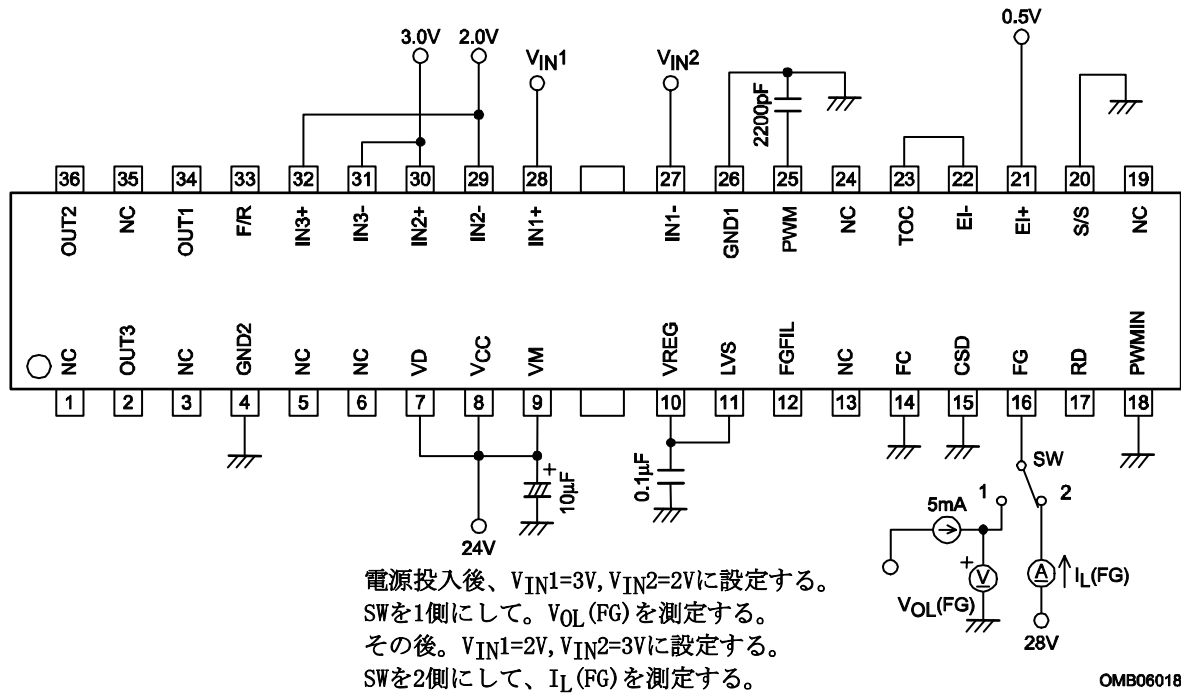


$V_{OL}(RD)$, $I_L(RD)$



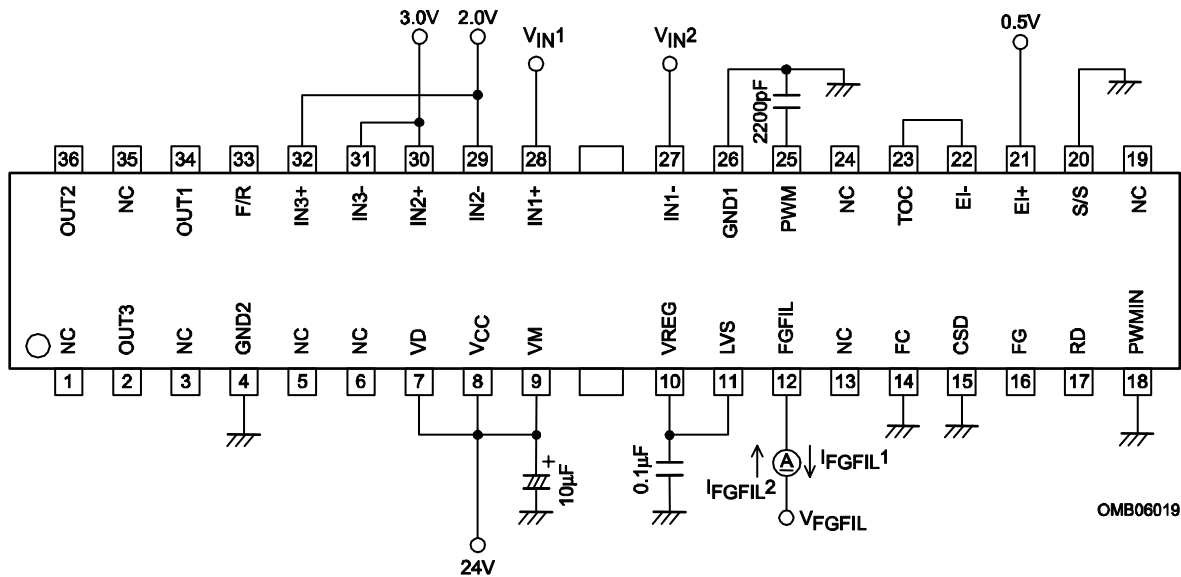
LB11693H

$V_{OL}(FG)$, $I_L(FG)$

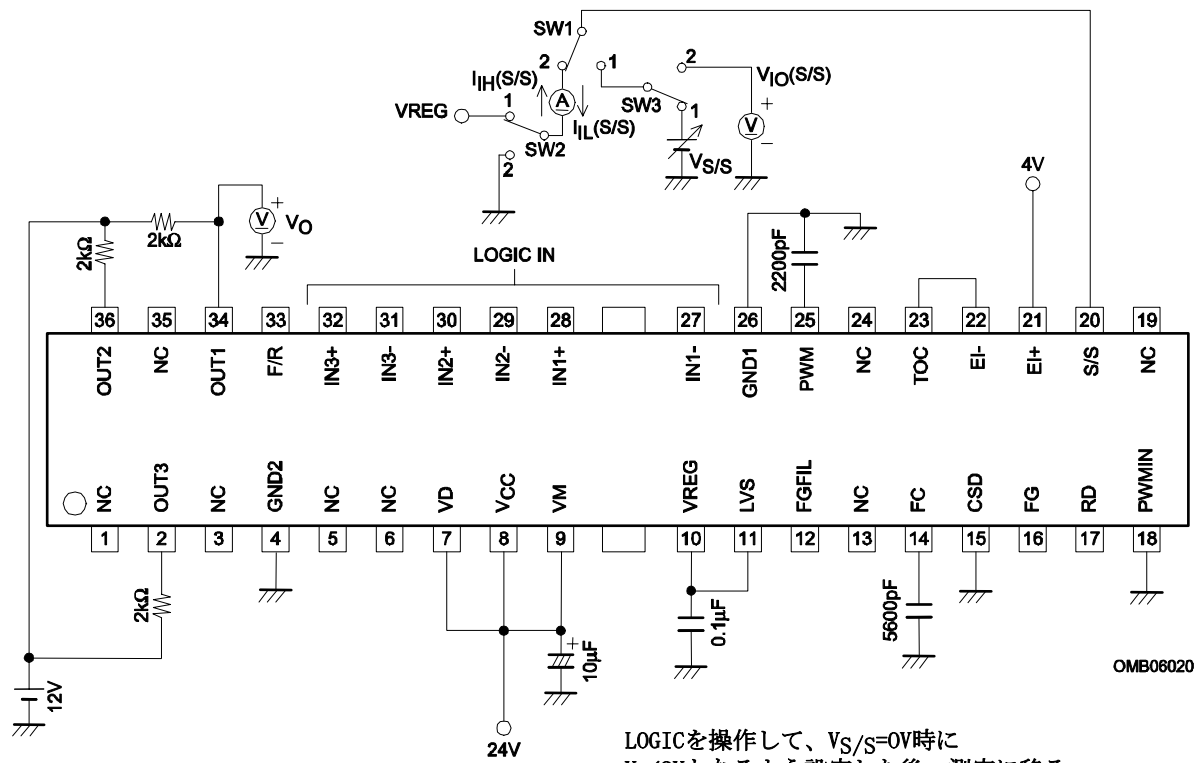


OMB06018

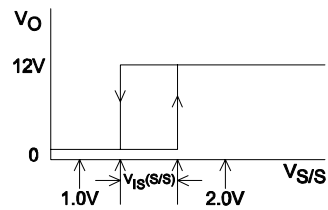
I_{FGFIL1} , I_{FGFIL2}



OMB06019

$$V_{IH}(S/S), V_{IL}(S/S), V_{IO}(S/S), V_{IS}(S/S), I_{IH}(S/S), I_{IL}(S/S)$$


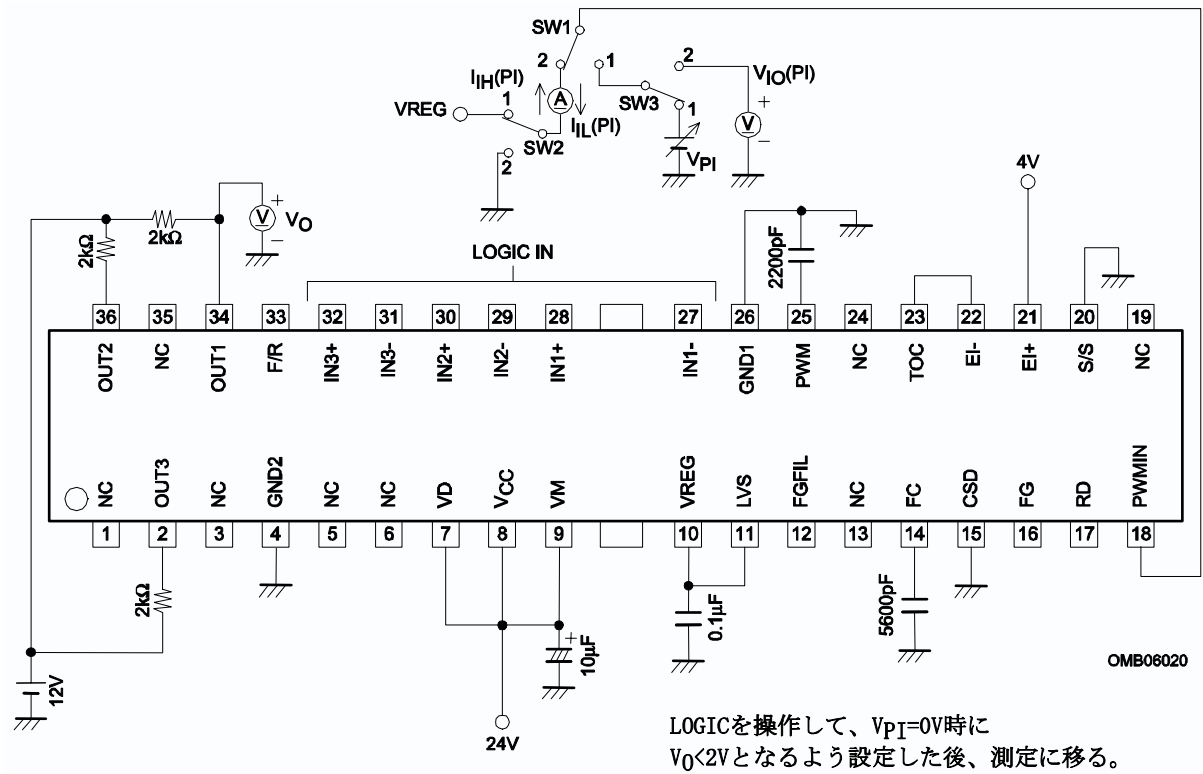
	SW1	SW2	SW3
$V_{IH}(S/S)$	1	-	1
$V_{IL}(S/S)$	1	-	1
$V_{IO}(S/S)$	1	-	2
$I_{IH}(S/S)$	2	1	-
$I_{IL}(S/S)$	2	2	-



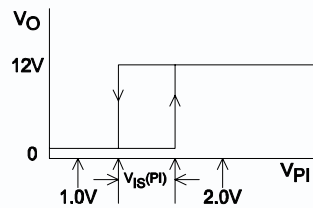
$V_{IH}(S/S)$ } $V_{S/S}$ が1.0V~2.0Vの間に
 $V_{IL}(S/S)$ } OUT電圧が変化すればOK

LB11693H

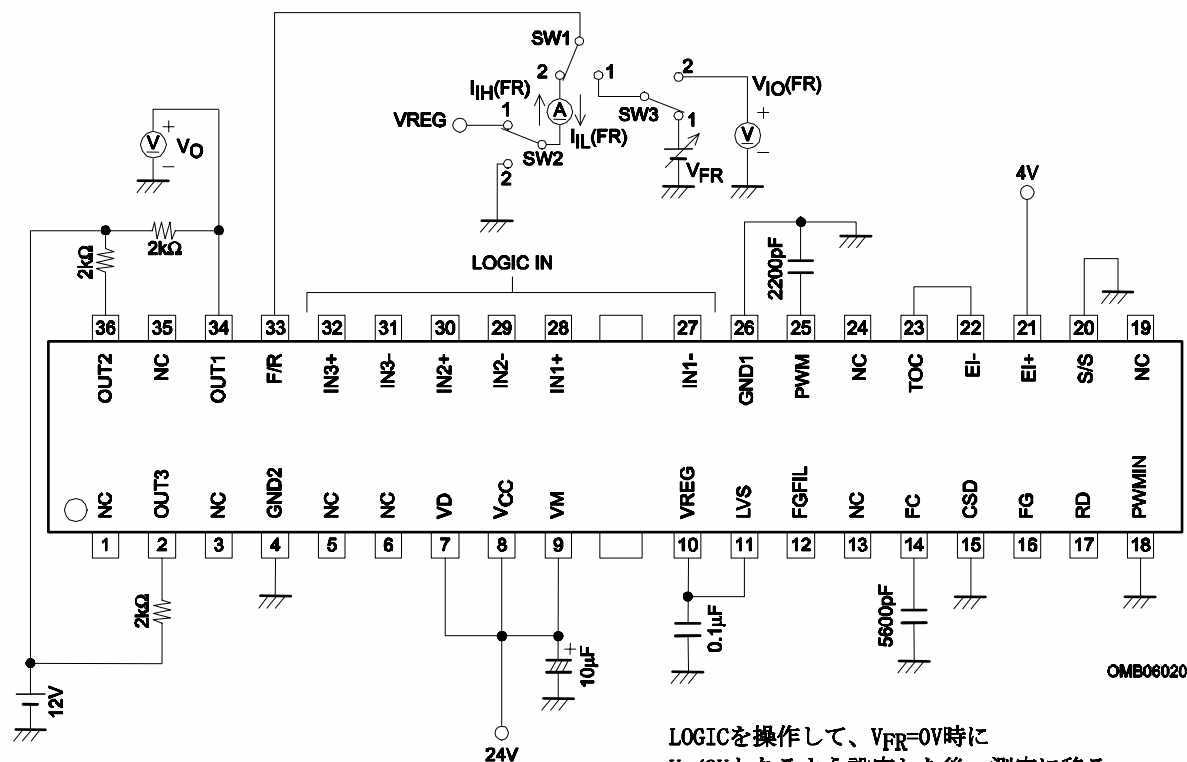
$V_{IH}(PI)$, $V_{IL}(PI)$, $V_{IO}(PI)$, $V_{IS}(PI)$, $I_{IH}(PI)$, $I_{IL}(PI)$



	SW1	SW2	SW3
$V_{IH}(PI)$	1	-	1
$V_{IL}(PI)$	1	-	1
$V_{IO}(PI)$	1	-	2
$I_{IH}(PI)$	2	1	-
$I_{IL}(PI)$	2	2	-

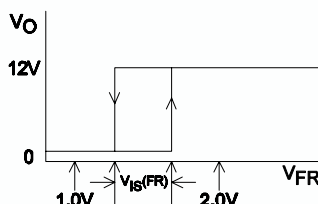


$V_{IH}(PI)$ } V_{PI} が1.0V~2.0Vの間に
 $V_{IL}(PI)$ } OUT電圧が変化すればOK

$$V_{IH}(FR), V_{IL}(FR), V_{IO}(FR), V_{IS}(FR), I_{IH}(FR), I_{IL}(FR)$$


LOGICを操作して、 $V_{FR}=0V$ 時に
 $V_0 < 2V$ となるよう設定した後、測定に移る。

	SW1	SW2	SW3
V _{IH} (FR)	1	-	1
V _{IL} (FR)	1	-	1
V _{IO} (FR)	1	-	2
I _{IH} (FR)	2	1	-
I _{IL} (FR)	2	2	-



$V_{IH}(FR)$ } V_{FR} が1.0V~2.0Vの間に
 $V_{TH}(FR)$ } OUT電圧が変化すればOK

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的財産権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/Site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。