

LC87F2708A

CMOS LSI

8-bit Microcontroller

8K-byte Flash ROM / 512-byte RAM / 14-pin

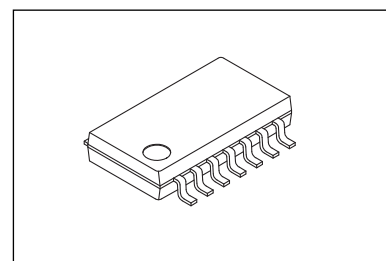


ON Semiconductor®

<http://onsemi.jp>

概要

LC87F2708A は、最小バスサイクル 100ns で動作する CPU 部を中心に、8K バイトのフラッシュ ROM(オンボード書き換え可能)、512 バイト RAM, オンチップデバッグ機能, 16 ビットタイマ/カウンタ (8 ビットタイマに分割可), 16 ビットタイマ/カウンタ (8 ビット分割可, 8 ビット PWM 可), 同期式 SIO, 高速 12 ビット PWM, 高速パルス幅/周期測定カウンタ×2, 12/8 ビット分解能切り替え機能付き 7 チャンネル AD コンバータ, アナログコンパレータ, ウォッチドッグタイマ, 内蔵リセット回路, システムクロック分周機能, 16 要因 10 ベクタ割り込み機能等を 1 チップに集積した 8 ビットマイクロコントローラである。



MFP14S(225mil)

特長

■フラッシュ ROM

- ・ 8192×8 ビット
- ・ 電源電圧 3.0~5.5V でのオンボード書き込み可能
- ・ 128 バイト単位でのブロック消去可能

■RAM

- ・ 512×9 ビット

■最小バスサイクルタイム^{注1}

- ・ 100ns (10MHz) $V_{DD}=2.7\sim 5.5V$ ^{注2}

■最小命令サイクルタイム

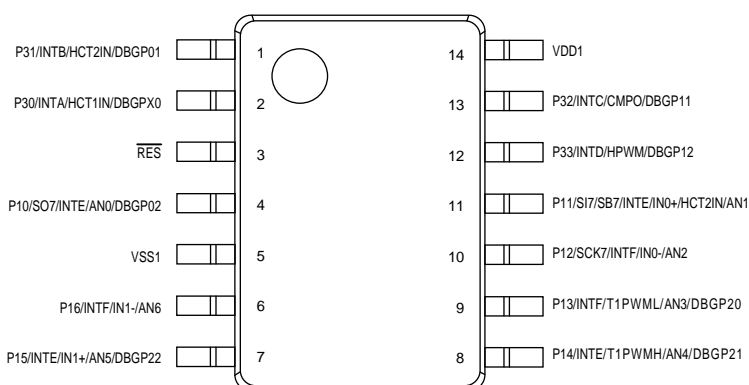
- ・ 300ns (10MHz) $V_{DD}=2.7\sim 5.5V$ ^{注2}

(注1) バスサイクルタイムは ROM の読み出し速度を表す。

(注2) パワーオンリセット (POR) 回路の最小解除電圧 (PORRL) が $2.87V \pm 0.12V$ のため、3.0~5.5V の電圧範囲で使用する。

■出荷形態

- ・ MFP14S 『鉛・ハロゲンフリー仕様品』



* This product is licensed from Silicon Storage Technology, Inc.

ORDERING INFORMATION

See detailed ordering and shipping information on page 24 of this data sheet.

■ポート

- ・入出力ポート
1ビット単位で入出力指定可能 11 (P10~P16, P30~P33)
- ・リセット端子 1 (RES#)
- ・電源端子 2 (VSS1, VDD1)

■タイマ

- ・タイマ0 : キャプチャレジスタ付きの16ビットタイマ/カウンタ
 - モード0 : 8ビットプログラマブルプリスケアラ付き8ビットタイマ (8ビットキャプチャレジスタ付き) ×2チャンネル
 - モード1 : 8ビットプログラマブルプリスケアラ付き8ビットタイマ (8ビットキャプチャレジスタ付き) +8ビットカウンタ (8ビットキャプチャレジスタ付き)
 - モード2 : 8ビットプログラマブルプリスケアラ付き16ビットタイマ (16ビットキャプチャレジスタ付き)
 - モード3 : 16ビットカウンタ (16ビットキャプチャレジスタ付き)
- ・タイマ1 : PWM/トグル出力可能な16ビットタイマ/カウンタ
 - モード0 : 8ビットプリスケアラ付き8ビットタイマ (トグル出力付き) +8ビットプリスケアラ付き8ビットタイマ/カウンタ (トグル出力付き)
 - モード1 : 8ビットプリスケアラ付き8ビットPWM×2チャンネル
 - モード2 : 8ビットプリスケアラ付き16ビットタイマ/カウンタ (トグル出力付き) (下位8ビットからもトグル出力可能)
 - モード3 : 8ビットプリスケアラ付き16ビットタイマ (トグル出力付き) (下位8ビットはPWMとして使用可能)

■シリアルインタフェース

- ・SI07 : 8ビット同期式シリアルインタフェース
 - ①LSB先頭/MSB先頭切り替え可能
 - ②8ビットボーレートジェネレータ内蔵 (最大転送クロック周期 $4/3t_{CYC}$)

■高速12ビットPWM

- ・システムクロック/高速RC発振クロック (20MHz または 40MHz) による動作を選択可能
- ・DUTY/周期をプログラマブルに可変可能
- ・PWM連続出力/PWM設定数出力 (自動停止) を選択可能

■高速パルス幅/周期測定カウンタ

- ・HCT1 : 高速パルス幅/周期測定カウンタ1
 - ①システムクロック/高速RC発振クロック (20MHz または 40MHz) による動作を選択可能
 - ②Hレベル幅/Lレベル幅/周期の測定を選択可能
 - ③入力トリガ用ノイズフィルタ機能
- ・HCT2 : 高速パルス幅/周期測定カウンタ2
 - ①システムクロック/高速RC発振クロック (20MHz または 40MHz) による動作を選択可能
 - ②Lレベル幅と周期を一度に測定可能
 - ③入力トリガ用ノイズフィルタ機能
 - ④入力トリガ切り替え可能
(P11/HCT2IN, P31/HCT2IN, アナログコンパレータ出力の3種類から選択)

■ADコンバータ : 12ビット×7チャンネル

- ・12/8ビットADコンバータ分解能切り替え機能

■アナログコンパレータ

- ・P32/CMPO ポートへの出力機能(出力極性切り替え可能)
- ・エッジ検出機能(INTC と共用でノイズフィルタ機能も選択可能)

■ウォッチドッグタイマ

- ・WDT 専用低速 RC 発振クロック(30kHz)により動作するタイマのオーバーフローで内部リセット発生可能
- ・HALT/HOLD モード突入によるカウント動作継続/停止/保持を選択可能

■割り込み要因フラグ

- ・16 要因 10 ベクタ
- ①割り込みは低レベル(L), 高レベル(H), 最高レベル(X)の 3 レベルの多重割り込み制御。割り込み処理中に、同一レベルまたは下位のレベルの割り込み要求が入っても、受け付けない。
- ②2 つ以上のベクタアドレスへの割り込み要求が同時に発生した場合、レベルの高いものが優先される。また、同一レベルでは、飛び先ベクタアドレスの小さい方の割り込みが優先される。

No.	ベクタ	選択レベル	割り込み要因
1	00003H	X または L	INTA
2	0000BH	X または L	INTB
3	00013H	H または L	INTC/TOL/INTE
4	0001BH	H または L	INTD/INTF
5	00023H	H または L	TOH/SIO7
6	0002BH	H または L	T1L/T1H
7	00033H	H または L	HCT1
8	0003BH	H または L	HCT2
9	00043H	H または L	ADC/HPWM 自動停止/HPWM 周期
10	0004BH	H または L	なし

- ・優先レベル X>H>L
- ・同一レベルではベクタアドレスの小さいもの優先

■サブルーチンスタックレベル : 最大 256 レベル(スタックは RAM の中に設定)

■高速乗除算命令内蔵

- ・16 ビット× 8 ビット(実行時間 5tCYC)
- ・24 ビット×16 ビット(実行時間 12tCYC)
- ・16 ビット÷ 8 ビット(実行時間 8tCYC)
- ・24 ビット÷16 ビット(実行時間 12tCYC)

■発振回路

- ・中速 RC 発振回路(内蔵) : システムクロック用 (1MHz)
- ・低速 RC 発振回路(内蔵) : ウォッチドッグタイマ用 (30kHz)
- ・高速 RC 発振回路(内蔵) : システムクロック用 (20MHz または 40MHz)
- ①高速 RC 発振回路の源発振周波数を 2 種類 (20MHz, 40MHz) オプションにて切り替え可能

■システムクロック分周機能

- ・低消費電流動作可能
- ・最小命令サイクルタイムで 300ns, 600ns, 1.2μs, 2.4μs, 4.8μs, 9.6μs, 19.2μs, 38.4μs, 76.8μs の選択可能(システムクロックに高速 RC 発振を選択時)

■内蔵リセット回路

・パワーオンリセット(POR)機能

- ①POR は電源投入時のみリセットが掛かる。
- ②POR の解除レベルを 3 レベル(2. 87V, 3. 86V, 4. 35V) オプションにて切り替え可能

・低電圧検知リセット(LVD)機能

- ①LVD は POR との併用により、電源投入時と電源低下時ともにリセットが掛かる。
- ②LVD 機能を「使用する/使用しない」と低電圧検知レベルを 3 レベル(2. 81V, 3. 79V, 4. 28V) オプションにて切り替え可能

■スタンバイ機能

・HALT モード : 命令実行停止, 周辺回路動作継続

- ①発振の停止は自動的には行わない。
- ②HALT モードを解除するには、次の 3 つの方法がある。
 - 1) リセット端子に「L」レベルを入力する。
 - 2) ウォッチドッグタイマまたは低電圧検知によるリセット発生。
 - 3) 割り込みの発生。

・HOLD モード : 命令実行停止, 周辺回路動作停止

- ①中速 RC 発振, 高速 RC 発振のいずれも自動的に停止する。
- ②HOLD モードを解除するには、次の 4 つの方法がある。
 - 1) リセット端子に「L」レベルを入力する。
 - 2) ウォッチドッグタイマまたは低電圧検知によるリセット発生。
 - 3) INTA, INTB, INTC, INTD, INTE, INTF の少なくとも 1 つの端子に指定されたレベルを入力する。
(INTA, INTB はレベル検出設定に限る)
 - 4) アナログコンパレータの出力が指定されたレベルとなるように IN+/IN-端子へ信号を入力する。
(アナログコンパレータの出力を INTC 入力に選択した場合)

■オンチップデバッグ機能

- ・ターゲット基板に実装状態でソフトデバッグ可能(LC87D2708A)
LC87F2708A は機能が限定されるがデバッグ機能を有する。
- ・オンチップデバッグ端子は 3 チャンネル装備

■データセキュリティ機能^{注3}

- ・フラッシュメモリに書き込まれているプログラムデータの不正読み出しやコピーを防止
(注 3)データセキュリティ機能には絶対的なセキュリティはない。

■開発ツール

- ・オンチップデバッグ :
 - (1) TCB87 TypeB + LC87D2708A
 - (2) TCB87 TypeB + LC87F2708A
 - (3) TCB87 TypeC (3 線用ケーブル) + LC87D2708A
 - (4) TCB87 TypeC (3 線用ケーブル) + LC87F2708A

LC87F2708A

■書き込み基板

パッケージ	書き込み基板
MFP14S	W87F27M-DBG

■フラッシュ ROM ライタ

メーカー		モデル	対応バージョン	デバイス
フラッシュサポート グループ (FSG) + ON Semiconductor (注 4)	オンボード シングル/ ギャング	AF9101/AF9103 (本体) (FSG 製) SIB87 (インタフェースドライバ) (当社製)	(注 5)	LC87F2708A
	ON Semiconductor	シングル/ ギャング		
ON Semiconductor	オンボード シングル/ ギャング	SKK-DBG TypeB (SanyoFWS)	Application Version 1.04 以降 Chip Data Version 2.10 以降	LC87F2708A

(AF シリーズについてのお問い合わせ先)

フラッシュサポートグループ株式会社

TEL 053-459-1050

E-mail sales@j-fsg.co.jp

(注 4) FSG 製オンボードプログラマ【AF9101/AF9103】と弊社より提供するシリアルインタフェースドライバ【SIB87】をペアで使用することにより、PC-less のスタンドアローン・オンボード書き込みが可能である。

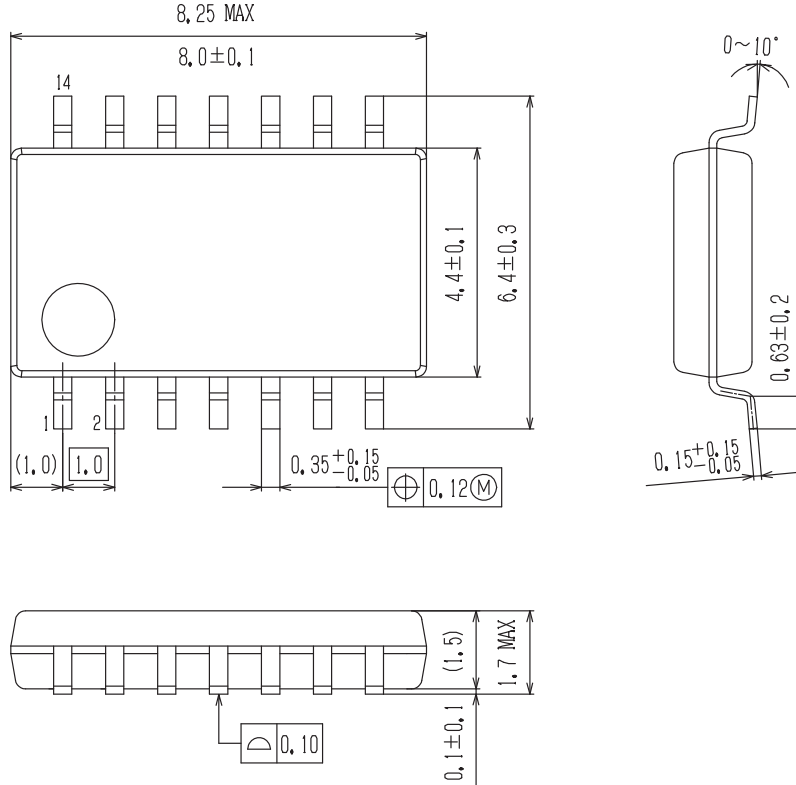
(注 5) 書き込み使用条件により専用の書き込み装置とプログラムが必要になりますので、弊社または FSG へお問い合わせください。

LC87F2708A

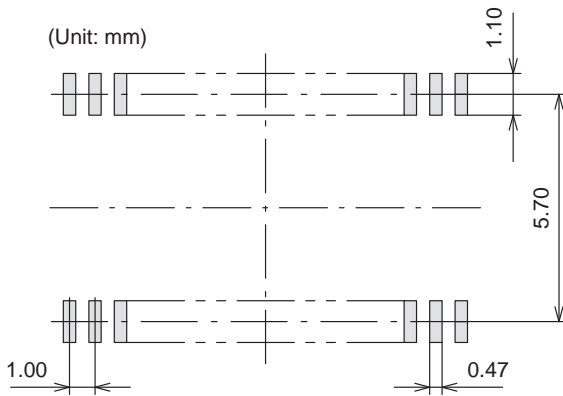
外形図

unit : mm

SOIC14 W / MFP14S (225 mil)
CASE 751CB
ISSUE A



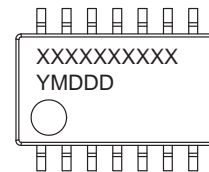
SOLDERING FOOTPRINT*



NOTE: The measurements are not to guarantee but for reference only.

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

GENERIC MARKING DIAGRAM*

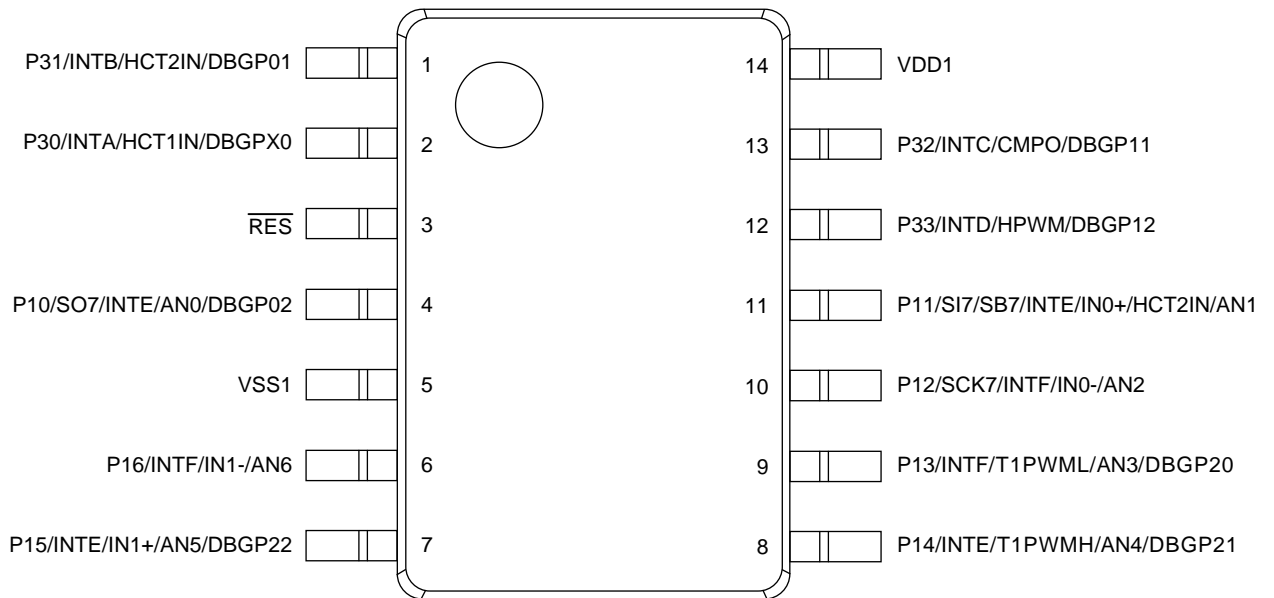


XXXXX = Specific Device Code
 Y = Year
 M = Month
 DDD = Additional Traceability Data

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present.

LC87F2708A

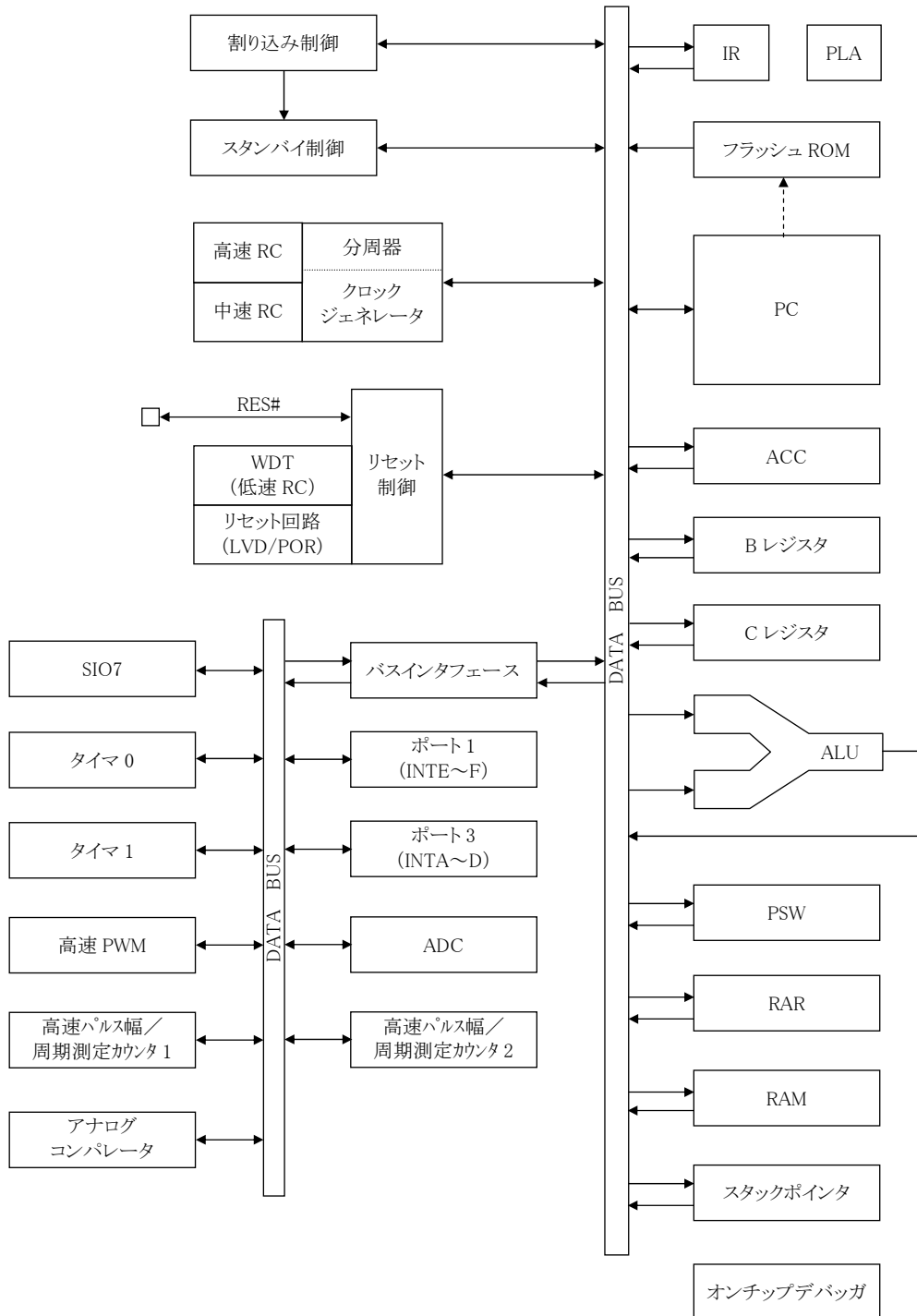
ピン配置図



MFP14S 『鉛・ハロゲンフリー仕様品』

MFP14S	NAME
1	P31/INTB/HCT2IN/DBGP01
2	P30/INTA/HCT1IN/DBGPX0
3	$\overline{\text{RES}}$
4	P10/SO7/INTE/AN0/DBGP02
5	VSS1
6	P16/INTF/IN1-/AN6
7	P15/INTE/IN1+/AN5/DBGP22
8	P14/INTE/T1PWMH/AN4/DBGP21
9	P13/INTF/T1PWML/AN3/DBGP20
10	P12/SCK7/INTF/IN0-/AN2
11	P11/SI7/SB7/INTE/IN0+/HCT2IN/AN1
12	P33/INTD/HPWM/DBGP12
13	P32/INTC/CMPO/DBGP11
14	VDD1

システムブロック図



LC87F2708A

端子機能表

端子名	入出力	機能説明	オプション																														
VSS1	-	電源の-端子	なし																														
VDD1	-	電源の+端子	なし																														
PORT1 P10~P16	入出力	<p>・7ビットの入出力ポート</p> <p>・1ビット単位の入出力指定可能</p> <p>・1ビット単位のプルアップ抵抗 ON/OFF 可能</p> <p>・兼用機能</p> <p>P10 : SI07 データ出力</p> <p>P11 : SI07 データ入力/バス入出力/ 高速パルス幅・周期測定カウンタ 2 入力</p> <p>P12 : SI07 クロック入出力</p> <p>P13 : タイマ 1PWM 出力</p> <p>P14 : タイマ 1PWMH 出力</p> <p>P10, P11, P14, P15 : INTE 入力/HOLD 解除入力/タイマ 1 イベント入力 /タイマ 0L キャプチャ入力/タイマ 0H キャプチャ入力</p> <p>P12, P13, P16 : INTF 入力/HOLD 解除入力/タイマ 1 イベント入力 /タイマ 0L キャプチャ入力/タイマ 0H キャプチャ入力</p> <p>AD 変換入力ポート : AN0~AN6 (P10~P16)</p> <p>アナログコンパレータ入力ポート 0 : IN0+, IN0- (P11, P12)</p> <p>アナログコンパレータ入力ポート 1 : IN1+, IN1- (P15, P16)</p> <p>オンチップデバッグ用端子 1 : DBGPO2 (P10)</p> <p>オンチップデバッグ用端子 3 : DBGP20~DBGP22 (P13~P15)</p> <p>・インタラプト受付形式</p> <table border="1" style="margin: 10px auto; border-collapse: collapse; text-align: center;"> <thead> <tr> <th></th> <th>立ち上がり</th> <th>立ち下がり</th> <th>立ち上がり & 立ち下がり</th> <th>Hレベル</th> <th>Lレベル</th> </tr> </thead> <tbody> <tr> <td>INTE</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">×</td> <td style="text-align: center;">×</td> </tr> <tr> <td>INTF</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">×</td> <td style="text-align: center;">×</td> </tr> </tbody> </table>		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	INTE	○	○	○	×	×	INTF	○	○	○	×	×	あり												
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル																												
INTE	○	○	○	×	×																												
INTF	○	○	○	×	×																												
PORT3 P30~P33	入出力	<p>・4ビットの入出力ポート</p> <p>・1ビット単位の入出力指定可能</p> <p>・1ビット単位のプルアップ抵抗 ON/OFF 可能</p> <p>・兼用機能</p> <p>P30 : INTA 入力/HOLD 解除入力/タイマ 0L キャプチャ入力 /高速パルス幅・周期測定カウンタ 1 入力</p> <p>P31 : INTB 入力/HOLD 解除入力/タイマ 0H キャプチャ入力 /高速パルス幅・周期測定カウンタ 2 入力</p> <p>P32 : INTC 入力/HOLD 解除入力/タイマ 0 イベント入力 /タイマ 0L キャプチャ入力/アナログコンパレータ出力</p> <p>P33 : INTD 入力/HOLD 解除入力/タイマ 0 イベント入力 /タイマ 0H キャプチャ入力/高速 PWM 出力</p> <p>オンチップデバッグ用端子 1 : DBGPX0~DBGP01 (P30~P31)</p> <p>オンチップデバッグ用端子 2 : DBGPX0~DBGP12 (P30, P32~P33)</p> <p>・インタラプト受付形式</p> <table border="1" style="margin: 10px auto; border-collapse: collapse; text-align: center;"> <thead> <tr> <th></th> <th>立ち上がり</th> <th>立ち下がり</th> <th>立ち上がり & 立ち下がり</th> <th>Hレベル</th> <th>Lレベル</th> </tr> </thead> <tbody> <tr> <td>INTA</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">×</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> </tr> <tr> <td>INTB</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">×</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> </tr> <tr> <td>INTC</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">×</td> <td style="text-align: center;">×</td> </tr> <tr> <td>INTD</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">○</td> <td style="text-align: center;">×</td> <td style="text-align: center;">×</td> </tr> </tbody> </table>		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル	INTA	○	○	×	○	○	INTB	○	○	×	○	○	INTC	○	○	○	×	×	INTD	○	○	○	×	×	あり
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	Hレベル	Lレベル																												
INTA	○	○	×	○	○																												
INTB	○	○	×	○	○																												
INTC	○	○	○	×	×																												
INTD	○	○	○	×	×																												
RES	入出力	外部リセット入力/内部リセット出力端子	なし																														

LC87F2708A

ポート出力形態

ポートの出力形態とプルアップ抵抗の有無を以下に示す。

尚、入出力ポートでのデータの読み込みは、ポートが出力モード時でも可能である。

ポート名	オプション切替単位	オプション種類	出力形式	プルアップ抵抗
P10～P16	1ビット単位	1	CMOS	プログラマブル
		2	Nch-オープンドレイン	プログラマブル
P30～P33	1ビット単位	1	CMOS	プログラマブル
		2	Nch-オープンドレイン	プログラマブル

オンチップデバッグ端子処理

オンチップデバッグ端子処理に関しては、別マニュアル【オンチップデバッグ RD87 導入資料】、【LC872000 シリーズ 端子処理資料】を参照すること。

未使用端子の推奨処理

端子名	未使用端子の推奨処理	
	基板	ソフトウェア
P10～P16	OPEN	出力 Low 設定
P30～P33	OPEN	出力 Low 設定

ユーザーオプション一覧表

オプション名	オプション種類	フラッシュ版	オプション切替単位	指定する内容
ポート出力形式	P10～P16	○	1ビット単位	CMOS
				Nch-オープンドレイン
	P30～P33	○	1ビット単位	CMOS
				Nch-オープンドレイン
プログラムスタート番地	—	○	—	00000H 01E00H
低電圧検知リセット機能	低電圧検知機能	○	—	許可：使用する 禁止：使用しない
	低電圧検知レベル	○	—	3 レベル
パワーオンリセット機能	パワーオンリセットレベル	○	—	3 レベル
高速 RC 発振回路	発振周波数	○	—	20MHz
				40MHz

LC87F2708A

1. 絶対最大定格/Ta=25°C, VSS1=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	Min.	typ.	max.	unit
最大電源電圧	VDDMAX	VDD1			-0.3	~	+6.5	V
入力電圧	VI	RES#			-0.3	~	VDD+0.3	
入出力電圧	VIO	・ポート1 ・ポート3			-0.3	~	VDD+0.3	
高レベル出力電流	ピーク出力電流	IOPH(1)	ポート1	・CMOS出力選択 ・適用1端子当り		-7.5		mA
		IOPH(2)	ポート3	・CMOS出力選択 ・適用1端子当り		-10		
	平均出力電流 (注1-1)	IOMH(1)	ポート1	・CMOS出力選択 ・適用1端子当り		-5		
		IOMH(2)	ポート3	・CMOS出力選択 ・適用1端子当り		-7.5		
	合計出力電流	ΣIOAH(1)	・ポート10, 15, 16 ・ポート30, 31	適用全端子合計		-20		
		ΣIOAH(2)	・ポート11~14 ・ポート32, 33	適用全端子合計		-20		
ΣIOAH(3)		・ポート1 ・ポート3	適用全端子合計		-35			
低レベル出力電流	ピーク出力電流	IOPL(1)	ポート1	適用1端子当り			15	
		IOPL(2)	ポート3	適用1端子当り			10	
	平均出力電流 (注1-1)	IOML(1)	ポート1	適用1端子当り			10	
		IOML(2)	ポート3	適用1端子当り			7.5	
	合計出力電流	ΣIOAL(1)	・ポート10 ・ポート30, 31	適用全端子合計			25	
		ΣIOAL(2)	・ポート11~16 ・ポート32, 33	適用全端子合計			35	
ΣIOAL(3)		・ポート1 ・ポート3	適用全端子合計			55		
許容消費電力	Pdmax(1)	MFP14S	・Ta=-40~+85°C ・パッケージ単体				113	mW
	Pdmax(2)			・Ta=-40~+85°C ・熱抵抗評価基板に実装 ・(注1-2)			260	
動作周囲温度	Topr				-40	~	+85	°C
保存周囲温度	Tstg				-55	~	+125	

(注1-1) 平均出力電流は100mS期間の平均値を示す。

(注1-2) 熱抵抗評価基板はSEMI準拠(サイズ: 76.1×114.3×1.6tmm, ガラエポ)を使用。

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じたり、信頼性に影響を及ぼす危険性があります。

LC87F2708A

2. 許容動作条件/Ta=-40~+85°C, VSS1=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min.	typ.	max.	unit
動作電源電圧 (注 2-1)	VDD	VDD1	$0.272\mu\text{s} \leq t_{\text{CYC}} \leq 100\mu\text{s}$		2.7		5.5	V
メモリ保持 電源電圧	VHD	VDD1	HOLD モード時 RAM, レジスタ保持		2.0		5.5	
高レベル 入力電圧	VIH(1)	・ポート1 ・ポート3	出力デレイベブル	2.7~5.5	0.3VDD +0.7		VDD	
	VIH(2)	RES#		2.7~5.5	0.75VDD		VDD	
低レベル 入力電圧	VIL(1)	・ポート1 ・ポート3	出力デレイベブル	4.0~5.5	VSS		0.1VDD +0.4	
				2.7~4.0	VSS		0.2VDD	
	VIL(2)	RES#		2.7~5.5	VSS		0.25VDD	
命令サイクル タイム (注 2-2)	tCYC			2.7~5.5	0.272		100	μs
発振周波数範囲	FmHRC(1)		・高速 RC 発振時 ・オプションにて 40MHz 選択時 ・Ta=-20~+85°C	4.5~5.5	38	40	42	MHz
	FmHRC(2)		・高速 RC 発振時 ・オプションにて 40MHz 選択時	4.5~5.5	37.6	40	42.4	
	FmHRC(3)		・Ta=-40~+85°C	3.5~5.5	36.8	40	43.2	
	FmHRC(4)			2.7~5.5	32	40	43.2	
	FmHRC(5)		・高速 RC 発振時 ・オプションにて 20MHz 選択時 ・Ta=-20~+85°C	3.0~5.5	19	20	21	
	FmHRC(6)		・高速 RC 発振時 ・オプションにて 20MHz 選択時 ・Ta=-40~+85°C	2.7~5.5	18.7	20	21.3	
	FmRC		中速 RC 発振時	2.7~5.5	0.5	1.0	2.0	
	FmSLRC		低速 RC 発振時	2.7~5.5	15	30	60	kHz
発振安定時間	tmsHRC		・高速 RC 発振が発振停止状態から発振許可状態となった時 ・図 2 参照	2.7~5.5			100	μs

(注 2-1) パワーオンリセット (POR) 回路の最小解除電圧 (PORRL) が $2.87V \pm 0.12V$ のため、3.0~5.5V の電圧範囲で使用すること。

(注 2-2) tCYC と発振周波数の関係式は、

- ・システムクロックを中速 RC 発振に設定した場合
1/1 分周時：3/FmRC、1/2 分周時：6/FmRC、1/4 分周時：12/FmRC、…
- ・システムクロックを高速 RC 発振に設定した場合 (オプションにて 40MHz 選択時)
1/1 分周時：12/FmHRC、1/2 分周時：24/FmHRC、1/4 分周時：48/FmHRC、…
- ・システムクロックを高速 RC 発振に設定した場合 (オプションにて 20MHz 選択時)
1/1 分周時：6/FmHRC、1/2 分周時：12/FmHRC、1/4 分周時：24/FmHRC、…

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

LC87F2708A

3. 電氣的特性/Ta=-40~+85°C, V_{SS}1=0V

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	min.	typ.	max.	Unit
高レベル 入力電流	IIH(1)	・ポート1 ・ポート3	・出力ドライバブル ・プルアップ抵抗オ ・V _{IN} =V _{DD} (出力 Tr. のオフリーク 電流を含む)	2.7~5.5			1	μA
	IIH(2)	RES#	V _{IN} =V _{DD}	2.7~5.5			1	
低レベル 入力電流	IIL	・ポート1 ・ポート3	・出力ドライバブル ・プルアップ抵抗オ ・V _{IN} =V _{SS} (出力 Tr. のオフリーク 電流を含む)	2.7~5.5	-1			
高レベル 出力電圧	VOH(1)	CMOS 出力の ポート1	I _{OH} =-1mA	4.5~5.5	V _{DD} -1			V
	VOH(2)		I _{OH} =-0.35mA	2.7~5.5	V _{DD} -0.4			
	VOH(3)	CMOS 出力の ポート3	I _{OH} =-5mA	4.5~5.5	V _{DD} -1.5			
	VOH(4)		I _{OH} =-0.7mA	2.7~5.5	V _{DD} -0.4			
低レベル 出力電圧	VOL(1)	ポート1	I _{OL} =10mA	4.5~5.5			1.5	
	VOL(2)		I _{OL} =1.4mA	2.7~5.5			0.4	
	VOL(3)	ポート3	I _{OL} =5mA	4.5~5.5			1.5	
	VOL(4)		I _{OL} =0.7mA	2.7~5.5			0.4	
プルアップ抵 抗	R _{pu} (1)	・ポート1	VOH=0.9V _{DD}	4.5~5.5	15	35	80	kΩ
	R _{pu} (2)	・ポート3		2.7~4.5	18	50	150	
	R _{pu} (3)	RES#		2.7~5.5	216	360	504	
ヒステリシス 電圧	VHYS	・ポート1 ・ポート3 ・RES#		2.7~5.5		0.1V _{DD}		V
端子容量	CP	全端子	・被測定端子以外 は V _{IN} =V _{SS} ・f=1MHz ・Ta=25°C	2.7~5.5		10		pF

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電氣的特性で示しています。異なる条件下で製品動作を行った時には、電氣的特性で示している特性を得られない場合があります。

LC87F2708A

4. シリアル入出力特性/ $T_a = -40 \sim +85^\circ\text{C}$, $V_{SS1} = 0\text{V}$

4-1. SI07 シリアル入出力特性 (注 4-1-1)

項目		記号	適用端子 ・備考	条件	$V_{DD}[\text{V}]$	規格				
						min.	typ.	max.	unit	
シリアルクロック	入力クロック	周期	tSCK(1)	SCK7 (P12)	・図 4 参照 ・(注 4-1-2)	2.7~5.5	2			tCYC
		低レベルパルス幅	tSCKL(1)				1			
		高レベルパルス幅	tSCKH(1)				1			
	出力クロック	周期	tSCK(2)	SCK7 (P12)	・CMOS 出力選択時 ・図 4 参照	2.7~5.5	4/3			tSCK
		低レベルパルス幅	tSCKL(2)				1/2			
		高レベルパルス幅	tSCKH(2)				1/2			
シリアル入力	データセットアップ時間	tsDI(1)	SB7 (P11), SI7 (P11)	・SIOCLK の立ち上がり に対して規定する ・図 4 参照	2.7~5.5	0.03			μs	
	データホールド時間	thDI(1)				0.03				
シリアル出力	入力クロック	出力遅延時間	tdD0(1)	S07 (P10), SB7 (P11)	2.7~5.5			1tCYC +0.05		
			tdD0(2)					(1/3)tCYC +0.05		

(注 4-1-1) 本規格値は理論値である。使用の状態に合わせて必ずマージンを確保すること。

(注 4-1-2) シリアルクロック入力を使用する時、データ送受信開始時にシリアルクロックが“H”の状態ですり、SI7RUN をセットしてから最初のシリアルクロックの立ち下がりまでの時間を 1tCYC より長くすること。

LC87F2708A

5. パルス入力条件/ $T_a = -40 \sim +85^\circ\text{C}$, $V_{SS1} = 0\text{V}$

項目	記号	適用端子・備考	条件	規格				
				V_{DD} [V]	min.	typ.	max.	unit
高・低レベルパルス幅	tPIH(1) tPIL(1)	INTA (P30), INTB (P31), INTD (P33), INTE (P10, P11, P14, P15), INTF (P12, P13, P16)	・割り込み要因フラグをセットできる。 ・タイマ0, 1へのイベント入力ができる。	2.7~5.5	1			tCYC
	tPIH(2) tPIL(2)	ノイズ除去フィルタの時定数が“無し”の場合のINTC (P32)	・割り込み要因フラグをセットできる。 ・タイマ0へのイベント入力ができる。	2.7~5.5	1			
	tPIH(3) tPIL(3)	ノイズ除去フィルタの時定数が“1/16”の場合のINTC (P32)	・割り込み要因フラグをセットできる。 ・タイマ0へのイベント入力ができる。	2.7~5.5	64			
	tPIH(4) tPIL(4)	ノイズ除去フィルタの時定数が“1/32”の場合のINTC (P32)	・割り込み要因フラグをセットできる。 ・タイマ0へのイベント入力ができる。	2.7~5.5	128			
	tPIH(5) tPIL(5)	ノイズ除去フィルタの時定数が“1/64”の場合のINTC (P32)	・割り込み要因フラグをセットできる。 ・タイマ0へのイベント入力ができる。	2.7~5.5	256			
	tPIH(6) tPIL(6)	HCT1IN (P30)	高速パルス幅/周期測定カウンタ1で信号として認識される。	2.7~5.5	3			H1CK (注5-1)
	tPIH(7) tPIL(7)	HCT2IN (P11, P31)	高速パルス幅/周期測定カウンタ2で信号として認識される。	2.7~5.5	6			H2CK (注5-2)
	tPIL(8)	RES#	リセットできる。	2.7~5.5	200			μs

(注5-1) 高速パルス幅/周期測定カウンタ1の基準クロック(1~8×高速RC発振クロックまたはシステムクロック)の周期を指す。

(注5-2) 高速パルス幅/周期測定カウンタ2の基準クロック(2~16×高速RC発振クロックまたはシステムクロック)の周期を指す。

6. コンパレータ特性/ $T_a = -40 \sim +85^\circ\text{C}$, $V_{SS1} = 0\text{V}$

項目	記号	適用端子・備考	条件	規格				
				V_{DD} [V]	min.	typ.	max.	Unit
同相入力電圧範囲	VCMIN	IN0+ (P11), IN0- (P12)		2.7~5.5	V_{SS}		V_{DD} -1.5	V
オフセット電圧	VOFF	IN1+ (P15), IN1- (P16)	同相入力電圧範囲内	2.7~5.5		± 10	± 30	mV
応答速度	tRT		・同相入力電圧範囲内 ・入力振幅=100mV ・オーバードライブ=50mV	2.7~5.5		200	600	ns
動作安定待ち時間 (注6-1)	tCMW			2.7~5.5			1.0	μs

(注6-1) CMPONをセットしてから動作が安定するまでの時間。

LC87F2708A

7. AD 変換特性/V_{SS1}=0V

<12 ビット AD 変換モード/T_a=-40~+85°C>

項目	記号	適用端子 ・備考	条件	規格				
				V _{DD} [V]	min.	typ.	max.	unit
分解能	N	AN0 (P10) ~AN6 (P16)		3.0~5.5		12		bit
絶対精度	ET		(注 7-1)	3.0~5.5			±16	LSB
変換時間	tCAD		・変換時間算出方法参照 ・(注 7-2)	4.0~5.5	38		104.3	μs
				3.0~5.5	75.8		104.3	
アナログ入力 電圧範囲	VAIN			3.0~5.5	VSS		VDD	V
アナログ ポート 入力電流	IAINH	VAIN=VDD	3.0~5.5			1	μA	
	IAINL	VAIN=VSS	3.0~5.5	-1				

<8 ビット AD 変換モード/T_a=-40~+85°C>

項目	記号	適用端子 ・備考	条件	規格				
				V _{DD} [V]	min.	typ.	max.	unit
分解能	N	AN0 (P10) ~AN6 (P16)		3.0~5.5		8		bit
絶対精度	ET		(注 7-1)	3.0~5.5			±1.5	LSB
変換時間	tCAD		・変換時間算出方法参照 ・(注 7-2)	4.0~5.5	23.4		64.3	μs
				3.0~5.5	46.7		64.3	
アナログ入力 電圧範囲	VAIN			3.0~5.5	VSS		VDD	V
アナログ ポート 入力電流	IAINH	VAIN=VDD	3.0~5.5			1	μA	
	IAINL	VAIN=VSS	3.0~5.5	-1				

<変換時間算出方法>

12 ビット AD 変換モード： tCAD(変換時間) = ((52/(分周比)) + 2) × (1/3) × tCYC

8 ビット AD 変換モード： tCAD(変換時間) = ((32/(分周比)) + 2) × (1/3) × tCYC

<推奨動作条件>

高速 RC 発振 (FmHRC)	電源電圧範囲 (V _{DD})	システム分周 (SYSDIV)	サイクル タイム (tCYC)	AD 分周比 (ADDIV)	変換時間 (tCAD)	
					12 ビット AD	8 ビット AD
40MHz/20MHz	4.0V~5.5V	1/1	300ns	1/8	41.8μs	25.8μs
	3.0V~5.5V	1/1	300ns	1/16	83.4μs	51.4μs

(注 7-1) 絶対精度は量子化誤差 (±1/2LSB) を除く。また、絶対精度は AD 変換時、アナログ入力チャンネルに隣接する端子の入出力変化がない状態。

(注 7-2) 変換時間は変換をスタートさせる命令が出てからアナログ入力値に対する完全なデジタル変換値がレジスタに設定されるまでの時間をいう。

※変換時間は下記の時、通常の 2 倍となる。

- ・システムリセット後、12 ビット AD 変換モードで最初の AD 変換を行った時。
- ・AD 変換モードを 8 ビット AD 変換モードから 12 ビット AD 変換モードに切り替え、最初の AD 変換を行った時。

LC87F2708A

8. パワーオンリセット (POR) 特性/ $T_a = -40 \sim +85^\circ\text{C}$, $V_{SS1} = 0\text{V}$

項目	記号	適用端子 ・備考	条件	規格				
				オプション選択 電圧	min.	typ.	max.	unit
POR 解除電圧	PORRL		<ul style="list-style-type: none"> ・オプション選択 ・図 6 参照 ・(注 8-1) 	2.87V	2.75	2.87	2.99	V
				3.86V	3.73	3.86	3.99	
				4.35V	4.21	4.35	4.49	
検知電圧不定 領域	POUKS		<ul style="list-style-type: none"> ・図 6 参照 ・(注 8-2) 			0.7	0.95	
電源立上り 時間	PORIS		$V_{DD} = 0\text{V} \sim 2.8\text{V}$ までの 電源立上り時間				100	ms

(注 8-1) 低電圧検知リセットを非選択時に POR 解除電圧を 3 つのレベルから選択することが出来る。

(注 8-2) パワーオンリセットはトランジスタが駆動を始めるまでの期間不定領域が存在する。

9. 低電圧検知リセット (LVD) 特性/ $T_a = -40 \sim +85^\circ\text{C}$, $V_{SS1} = 0\text{V}$

項目	記号	適用端子 ・備考	条件	規格				
				オプション選択 電圧	min.	typ.	max.	unit
LVD リセット 電圧 (注 9-2)	LVDET		<ul style="list-style-type: none"> ・オプション選択 ・図 7 参照 ・(注 9-1) ・(注 9-3) 	2.81V	2.71	2.81	2.91	V
				3.79V	3.69	3.79	3.89	
				4.28V	4.18	4.28	4.38	
LVD 検知電圧 ヒステリシス	LVHYS			2.81V		60		mV
				3.79V		65		
				4.28V		65		
検知電圧 不定領域	LVUKS		<ul style="list-style-type: none"> ・図 7 参照 ・(注 9-4) 			0.7	0.95	V
低電圧 最小検知幅 (応答感度)	tLVDW		<ul style="list-style-type: none"> ・LVDET-0.5V ・図 8 参照 		0.2			ms

(注 9-1) 低電圧検知リセットを選択時に LVD リセット電圧を 3 つのレベルから選択することが出来る。

(注 9-2) ヒステリシス電圧は LVD リセット電圧の規格値には含まない。

(注 9-3) ポートに出力変化や大電流を流すと LVD リセット電圧の規格値を超える場合がある。

(注 9-4) 低電圧検知リセットはトランジスタが駆動を始めるまでの期間不定領域が存在する。

LC87F2708A

10. 消費電流特性/ $T_a=-40\sim+85^{\circ}\text{C}$, $V_{SS1}=0\text{V}$

項目	記号	適用端子 ・備考	条件	規格				
				V_{DD} [V]	min.	typ.	max.	unit
通常動作時 消費電流 (注 10-1)	IDDOP (1)	VDD1	・FmHRC=40MHz 発振時 ・システムクロックは高速 RC 発振で 10MHz (40MHz の 1/4 分周) ・中速 RC 発振は停止 ・システムクロックは 1/1 分周時	4.5~5.5		7.8	14	mA
	IDDOP (2)			2.7~3.6		4.9	9.4	
	IDDOP (3)		・FmHRC=20MHz 発振時 ・システムクロックは高速 RC 発振で 10MHz (20MHz の 1/2 分周) ・中速 RC 発振は停止 ・システムクロックは 1/1 分周時	4.5~5.5		7.1	12.8	
	IDDOP (4)			2.7~3.6		4.5	8.6	
	IDDOP (5)		・高速 RC 発振は停止 ・システムクロックは中速 RC 発振 ・システムクロックは 1/2 分周時	4.5~5.5		0.60	1.9	
	IDDOP (6)			2.7~3.6		0.38	1.3	
HALT モード 消費電流 (注 10-1)	IDDHALT (1)	VDD1	HALT モード [°] ・FmHRC=40MHz 発振時 ・システムクロックは高速 RC 発振で 10MHz (40MHz の 1/4 分周) ・中速 RC 発振は停止 ・システムクロックは 1/1 分周時	4.5~5.5		3.2	5.0	mA
	IDDHALT (2)			2.7~3.6		2.0	3.1	
	IDDHALT (3)		HALT モード [°] ・FmHRC=20MHz 発振時 ・システムクロックは高速 RC 発振で 10MHz (20MHz の 1/2 分周) ・中速 RC 発振は停止 ・システムクロックは 1/1 分周時	4.5~5.5		2.5	3.9	
	IDDHALT (4)			2.7~3.6		1.6	2.5	
	IDDHALT (5)		HALT モード [°] ・高速 RC 発振は停止 ・システムクロックは中速 RC 発振 ・システムクロックは 1/2 分周時	4.5~5.5		0.32	1.0	
	IDDHALT (6)			2.7~3.6		0.16	0.55	
HOLD モード 消費電流 (注 10-1)	IDDHOLD (1)	VDD1	HOLD モード [°] ・ $T_a=-10\sim+50^{\circ}\text{C}$	4.5~5.5		0.04	3.0	μA
	IDDHOLD (2)			2.7~3.6		0.02	1.8	
	IDDHOLD (3)		HOLD モード [°] ・ $T_a=-40\sim+85^{\circ}\text{C}$	4.5~5.5		0.04	34	
	IDDHOLD (4)			2.7~3.6		0.02	22	
	IDDHOLD (5)		HOLD モード [°] ・LVD オプション選択時 ・ $T_a=-10\sim+50^{\circ}\text{C}$	4.5~5.5		3.1	6.8	
	IDDHOLD (6)			2.7~3.6		2.4	4.2	
	IDDHOLD (7)		HOLD モード [°] ・LVD オプション選択時 ・ $T_a=-40\sim+85^{\circ}\text{C}$	4.5~5.5		3.1	39	
	IDDHOLD (8)			2.7~3.6		2.4	25	
	IDDHOLD (9)		HOLD モード [°] ・ウォッチドッグタイマ動作時 ・ $T_a=-10\sim+50^{\circ}\text{C}$	4.5~5.5		3.4	10	
	IDDHOLD (10)			2.7~3.6		1.7	6.0	
	IDDHOLD (11)		HOLD モード [°] ・ウォッチドッグタイマ動作時 ・ $T_a=-40\sim+85^{\circ}\text{C}$	4.5~5.5		3.4	42	
	IDDHOLD (12)			2.7~3.6		1.7	27	
	IDDHOLD (13)		HOLD モード [°] ・コンパレータ動作時 ($\text{IN}+=V_{DD}$, $\text{IN}-=V_{SS}$)	4.5~5.5		110	160	
	IDDHOLD (14)			2.7~3.6		65	100	

(注 10-1) 消費電流は出力 Tr. および内蔵プルアップ抵抗に流れる電流を含まない。

LC87F2708A

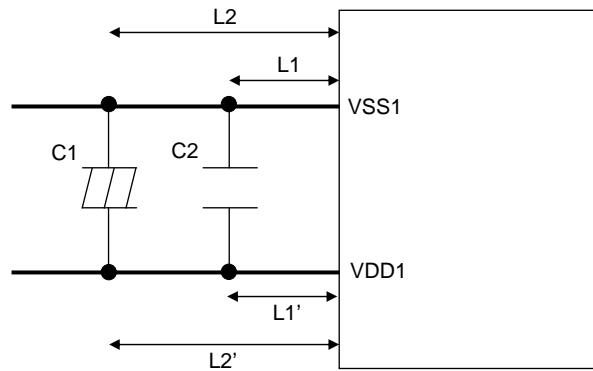
11. F-ROM 書き込み特性/ $T_a=+10\sim+55^{\circ}\text{C}$, $V_{SS1}=0\text{V}$

項目	記号	適用端子 ・備考	条件	規格				
				V_{DD} [V]	min.	typ.	max.	unit
オンボード 書き込み電流	IDDFW	VDD1	・マイコン部の消費電流を 除く	3.0~5.5		5	10	mA
書き込み時間	tFW(1)		・消去動作	3.0~5.5		20	30	ms
	tFW(2)		・書き込み動作			40	60	μs

12. 電源端子推奨条件 (V_{DD1} , V_{SS1})

$V_{DD1}\sim V_{SS1}$ 端子間には、以下の条件を満たすようなバイパスコンデンサを接続すること。

- ・ V_{DD1} , V_{SS1} 端子とバイパスコンデンサ $C1$, $C2$ 間には太い配線により最短で接続し、かつ両端子からバイパスコンデンサまでのインピーダンスが極力等しく ($L1=L1'$, $L2=L2'$) なるように接続すること。
- ・ コンデンサは大容量のもの $C1$ と小容量のもの $C2$ を並列に挿入すること。
 $C2$ については $0.1\mu\text{F}$ 程度のコンデンサを接続すること。



LC87F2708A

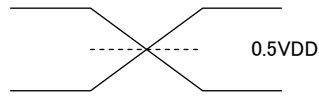


図1 AC タイミング測定点

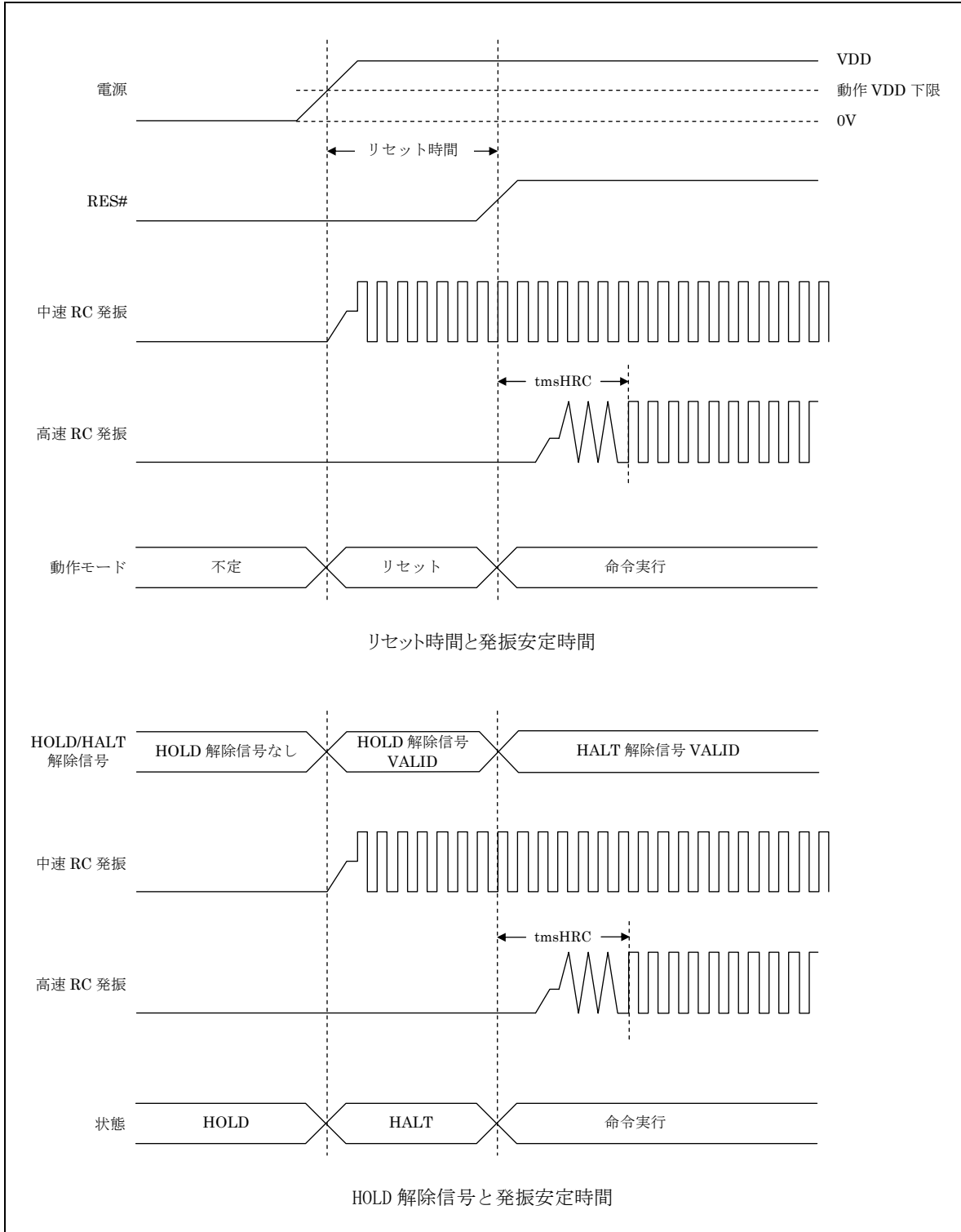


図2 発振安定時間

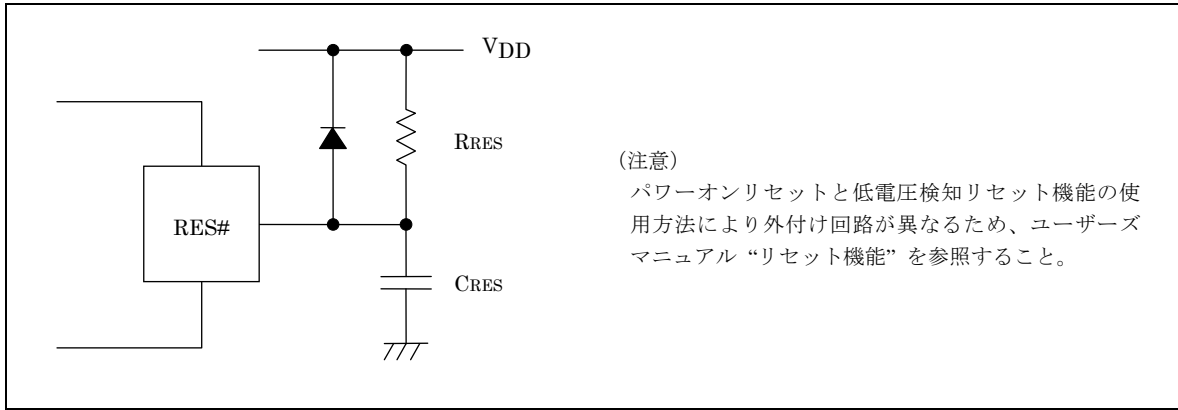


図3 リセット回路例

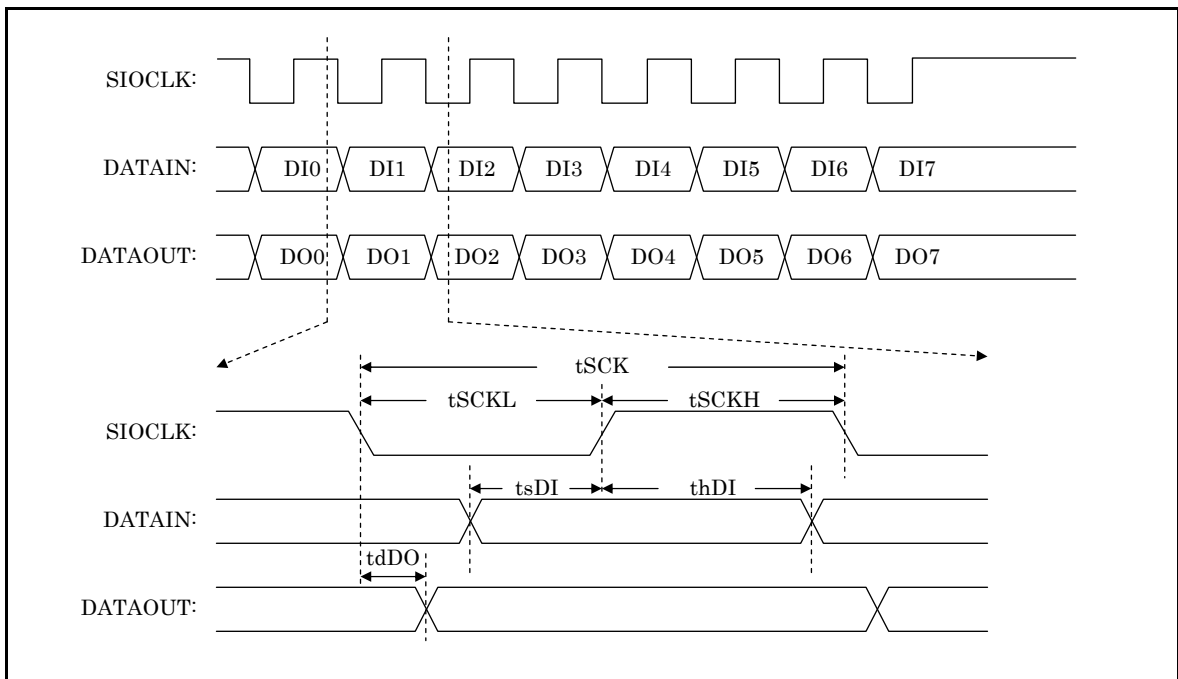


図4 シリアル入出力波形

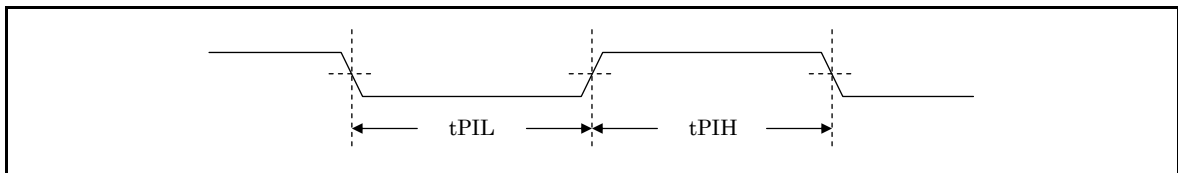


図5 パルス入力タイミング波形

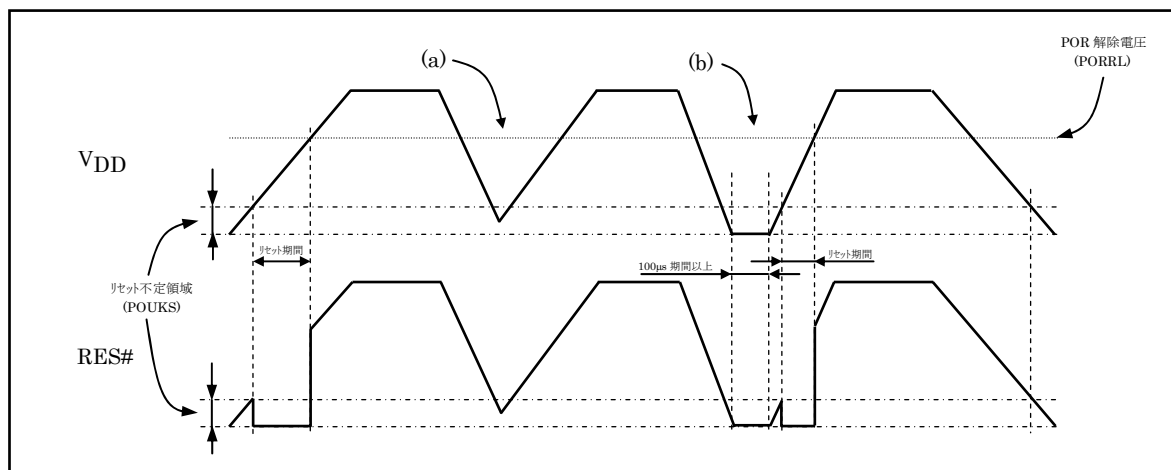


図 6 POR のみ (LVD 非選択) の動作波形例 (リセット端子 : プルアップ抵抗 RRES のみ)

- POR は V_{SS} レベルから電源を立ち上げた時のみリセットが発生する。
- (a)のように電源が V_{SS} レベルまで下がらない状態で電源が再投入された場合には、安定したリセットはかからない。このケースが想定される場合には、下記のように LVD 機能を併用するか外付けにリセット回路を構成すること。
- (b)のように電源が V_{SS} レベルまで十分下がり、その状態が $100\mu s$ 以上保持されてから電源が再投入された場合のみリセットがかかる。

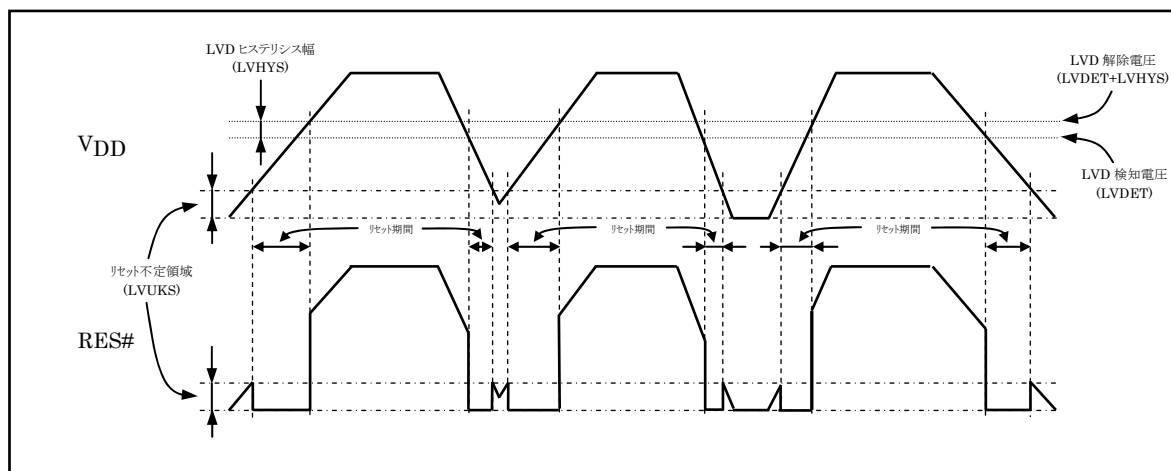


図 7 POR+LVD 選択時の動作波形例 (リセット端子 : プルアップ抵抗 RRES のみ)

- 電源投入時と電源低下時共にリセットがかかる。
- LVD には検知レベル付近でリセット解除/突入を繰り返さないようヒステリシス幅 (LVHYS) がある。

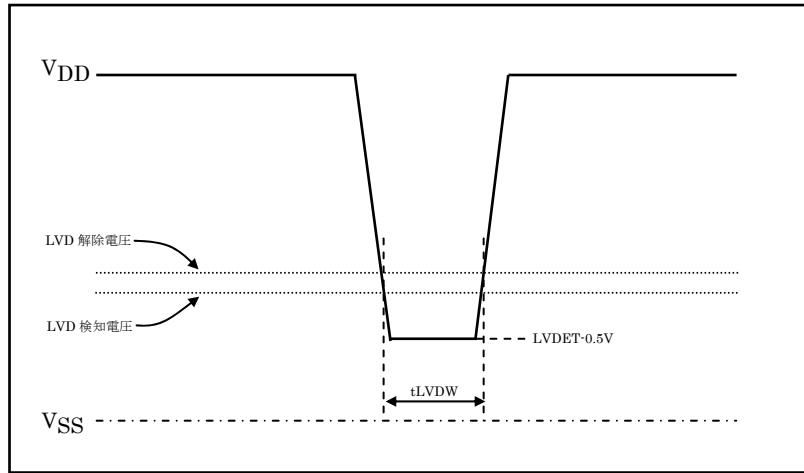


図8 低電圧最小検知幅（電源瞬停・電源変動波形例）

ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LC87F2708AUMD-AH	MFP14S(225mil) (Pb-Free / Halogen Free)	1000 / Tape & Reel

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC) or its subsidiaries in the United States and/or other countries. SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴは、Semiconductor Components Industries, LLC (SCILLC) 若しくはその子会社の米国及び/または他の国における登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。