



ON Semiconductor®

<http://onsemi.jp>

LV5684NPVD

Bi-CMOS 集積回路

車載インフォテインメント用電源IC マルチ出力リニアレギュレータ

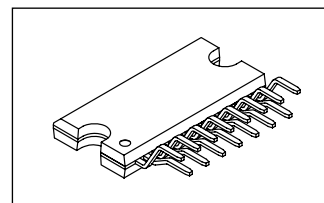
概要

LV5684NPVD は、車載インフォテインメントシステムに最適な低消費電流のマルチ出力レギュレータ IC である。LV5684NPVD は、リニアレギュレータ出力 5 系統、ハイサイドパワースイッチ 2 系統および過電流保護、過電圧保護、過熱保護の各種保護機能を備えている。

VDD 出力と SW33V 出力用の入力端子は低電圧仕様となっており、DC-DC コンバータ等の外部電源を接続することにより消費電力を低減することが可能である。

機能

- ・低消費電流 50 μ A (typ, V_{DD}のみ動作時)
- ・レギュレータ出力5系統
 - マイコン用：出力電圧3.3V、出力最大電流350mA
 - システム用：出力電圧3.3V、出力最大電流450mA
 - オーディオ用：出力電圧5~12V (外付け抵抗で電圧可変)、出力最大電流250mA
 - イルミネーション用：出力電圧5~12V (外付け抵抗で電圧可変)、出力最大電流300mA
 - CD用：出力電圧5V/8V、出力最大電流1300mA
- ・V_{CC}連動のハイサイドスイッチ2系統
 - EXT：最大出力電流350mA、入出力間電位差0.5V
 - ANT：最大出力電流300mA、入出力間電位差0.5V
- ・電源入力端子
 - V_{6IN}：V_{DD}、システム用 (SW33V) 電源入力 (6V)
 - V_{CC1}：基準電圧、制御回路部電源
 - V_{6IN}電圧低下時はV_{CC1}からV_{DD}出力へ電源供給
 - V_{CC2}：オーディオ、イルミネーション、CD、EXT/ANT用電源入力
- ・過電流保護機能
- ・過電圧保護機能 (OVP) V_{CC1}, V_{CC2} : Typ 23V (V_{DD}出力は除く)
- 過電圧シャットダウン (OVS) V_{6IN} : Typ 23V (V_{DD}出力は除く)
- ・過熱保護機能 Typ 175°C



HZIP15

※各保護機能はICの破壊耐量を向上させるための機能であり、安全領域外や定格外での使用に対しての安全性を保証するものではない。安全領域外やI_{O max}以上での使用、特に過電流保護領域、V_{6IN}の過電圧シャットダウン領域、過熱保護が掛かる状態での使用は、ICの信頼性を低下させ、ICが破壊する可能性がある。

ORDERING INFORMATION

See detailed ordering and shipping information on page 15 of this data sheet.

LV5684NPVD

最大定格/Ta=25℃

項目	記号	条件		定格値	unit
電源電圧	V _{CC} max	V _{CC} 1, V _{CC} 2		36	V
	V _{6IN} max	V _{6IN} (※)		7	V
入力電圧	V _{IN} max	CTRL1, CTRL2		7	V
許容消費電力	Pd max	IC単体	Ta ≤ 25℃	1.3	W
		A1放熱板 (50×50×1.5mm ³) 使用時		5.3	W
		無限大放熱板		26	W
尖頭電源電圧	V _{CC} peak	V _{CC} 1/V _{CC} 2 印加波形は下記参照		50	V
動作周囲温度	Topr			−40～+85	℃
保存周囲温度	Tstg			−55～+150	℃
接合部温度	Tj max			150	℃

注 1) 絶対最大定格は、一瞬でも越えてはならない許容値を示すものです。

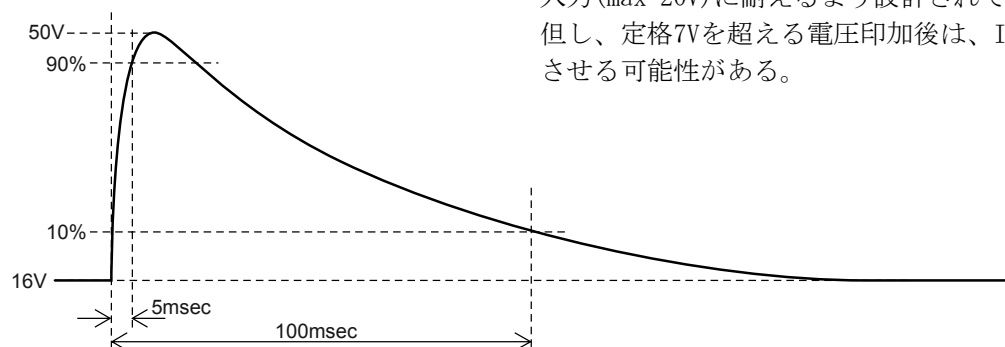
注 2) 絶対最大定格の範囲内で使用した場合でも、高温および大電流/高電圧印加、多大な温度変化等で連続して使用される場合、信頼性が低下するおそれがあります。詳細につきましては、弊社窓口までご相談ください。

サージ試験印加波形 (V_{CC}1, V_{CC}2)

※V_{6IN}は短時間の対V_{CC}1/2ショートを想定した電圧

入力 (max 20V) に耐えるよう設計されている。

但し、定格7Vを超える電圧印加後は、ICの信頼性を低下させる可能性がある。



最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じたり、信頼性に影響を及ぼす危険性があります。

推奨動作条件/Ta=25℃

V_{CC}1

項目	条件	定格値	unit
動作電源電圧1	V _{DD} 出力	7～16	V

V_{CC}2

項目	条件	定格値	unit
動作電源電圧2	ILM出力10V時	12～16	V
	ILM出力8V時	10～16	
動作電源電圧3	AUDIO出力9V時	10～16	V
動作電源電圧4	CD出力 (I _O =1.3A)	10.5～16	V
	CD出力 (I _O ≤1A)	10～16	V
動作電源電圧5	EXT出力, ANT出力	10～16	V

V_{6IN}

項目	条件	定格値	unit
動作電源電圧6	V _{DD} 出力, SW33V出力	5.7～6.5	V

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

LV5684NPVD

電気的特性/ $V_{CC1}=V_{CC2}=14.4V$, $V_{6IN}=6V$, $T_a=25^{\circ}C$ (※1)

項目	記号	条件	min	typ	max	unit
消費電流	I_{CC}	V_{DD} 無負荷, CTRL1/2=「L/L」		50	100	μA
CTRL1入力 (ANT/EXT/ILM)						
「L」入力電圧	V_{IL1}		0		0.5	V
「M1」入力電圧	V_{IM11}		0.8	1.1	1.4	V
「M2」入力電圧	V_{IM21}		1.9	2.2	2.5	V
「H」入力電圧	V_{IH1}		2.9	3.3	5.5	V
入力インピーダンス	R_{IN1}	入力電圧 $\leq 3.3V$	280	400	480	$k\Omega$
CTRL2入力 (CD/AUDIO/SW33V)						
「L」入力電圧	V_{IL2}		0		0.5	V
「M1」入力電圧	V_{IM12}		0.8	1.1	1.4	V
「M2」入力電圧	V_{IM22}		1.9	2.2	2.5	V
「H」入力電圧	V_{IH2}		2.9	3.3	5.5	V
入力インピーダンス	R_{IN2}	入力電圧 $\leq 3.3V$	280	400	480	$k\Omega$
V_{DD} (3.3V) 出力						
出力電圧	V_{O1}	$I_{O1}=200mA$	3.13	3.3	3.47	V
出力電流	I_{O1}	$V_{O1}\geq 3.1V$	350			mA
ラインレギュレーション	ΔV_{OLN1}	$5.7V < V_{6IN} < 6.5V$, $I_{O1}=200mA$ or $V_{6IN}=0V$, $7.5 < V_{CC1} < 16V$, $I_{O1}=200mA$		30	90	mV
ロードレギュレーション	ΔV_{OLD1}	$1mA < I_{O1} < 200mA$		70	150	mV
ドロップアウト電圧	V_{DROP1}	$I_{O1}=200mA$ $V_{6IN}=0V$ (※ V_{CC1} に対する規定)		1.9	2.8	V
リップルリジェクション (※2)	R_{REJ1}	$f=120Hz$, V_{6IN} or $V_{CC1}=0.5V_{pp}$, $I_{O1}=200mA$	40	50		dB
SW33V (3.3V) 出力 (CTRL2=M1 or M2 or H)						
出力電圧	V_{O2}	$I_{O2}=200mA$	3.13	3.3	3.47	V
出力電流	I_{O2}	$V_{O2}\geq 3.1V$	450			mA
ラインレギュレーション	ΔV_{OLN2}	$5.7V < V_{6IN} < 6.5V$, $I_{O2}=200mA$		30	90	mV
ロードレギュレーション	ΔV_{OLD2}	$1mA < I_{O2} < 200mA$		70	150	mV
ドロップアウト電圧	V_{DROP2}	$I_{O2}=200mA$		0.25	0.5	V
リップルリジェクション (※2)	R_{REJ2}	$f=120Hz$, V_{6IN} or $V_{CC1}=0.5V_{pp}$, $I_{O2}=200mA$	40	50		dB
AUDIO (5-12V) 出力 ; CTRL2=M1 or M2 or H						
AUDIO_F端子電圧	V_{I3}		1.212	1.25	1.288	V
AUDIO_F端子流入電流	I_{IN3}		-1		1	μA
AUDIO出力電圧1	V_{O3}	$I_{O3}=150mA$, $R1=43k\Omega$, $R2=5.1k\Omega$ (※3)	11.21	11.8	12.39	V
AUDIO出力電圧2	$V_{O3'}$	$I_{O3}=150mA$, $R3=27k\Omega$, $R4=4.7k\Omega$ (※3)	8.13	8.5	8.87	V
AUDIO出力電圧3	$V_{O3''}$	$I_{O3}=150mA$, $R3=30k\Omega$, $R4=10k\Omega$ (※3)	4.75	5.0	5.25	V
AUDIO出力電流	I_{O3}		250			mA
ラインレギュレーション	ΔV_{OLN3}	$10V < V_{CC2} < 16V$, $I_{O3}=150mA$		30	90	mV
ロードレギュレーション	ΔV_{OLD3}	$1mA < I_{O3} < 150mA$		70	150	mV
ドロップアウト電圧	V_{DROP3}	$I_{O3}=150mA$		0.3	0.45	V
リップルリジェクション (※2)	R_{REJ3}	$f=120Hz$, $I_{O3}=150mA$	40	50		dB

次ページへ続く。

LV5684NPVD

前ページより続く。

項目	記号	条件	min	typ	max	unit
ILM(5-12V) 出力 ; CTRL1=M1 or M2 or H						
ILM_F端子電圧	V _{I4}		1.212	1.25	1.288	V
ILM_F端子流入電流	I _{IN4}		—1		1	μA
ILM出力電圧1	V _{O4}	I _{O4} =200mA, R1=43kΩ, R2=5.1kΩ(※3)	11.21	11.8	12.39	V
ILM出力電圧2	V _{O4'}	I _{O4} =200mA, R1=56kΩ, R2=7.5kΩ(※3)	9.97	10.5	11.03	V
ILM出力電圧3	V _{O4''}	I _{O4} =200mA, R1=30kΩ, R2=5.6kΩ(※3)	7.6	8.0	8.4	V
ILM出力電圧4	V _{O4'''}	I _{O4} =200mA, R1=30kΩ, R2=10kΩ(※3)	4.75	5.0	5.25	V
ILM出力電流	I _{O4}		300			mA
ラインレギュレーション	ΔV _{OLN4}	10V < V _{CC2} < 16V, I _{O4} =200mA R1=30kΩ, R2=5.6kΩ		30	90	mV
ロードレギュレーション	ΔV _{OLD4}	1mA < I _{O4} < 200mA		70	150	mV
ドロップアウト電圧1	V _{DROP4}	I _{O4} =200mA		0.7	1.05	V
ドロップアウト電圧2	V _{DROP4'}	I _{O4} =100mA		0.35	0.53	V
リップルリジェクション (※2)	R _{REJ4}	f=120Hz, I _{O4} =200mA	40	50		dB
CD出力(5V/8V) ; CTRL2=M2: (5V) CTRL2=H: (8V)						
出力電圧	V _{O51}	I _{O5} =1000mA	4.75	5.0	5.25	V
	V _{O52}	I _{O5} =1000mA	7.6	8.0	8.4	V
出力電流	I _{O5}	V _{O51} ≥ 4.7V, V _{O52} ≥ 7.6V	1300			mA
ラインレギュレーション	ΔV _{OLN5}	10.5V < V _{CC2} < 16V, I _{O5} =1000mA		50	100	mV
ロードレギュレーション	ΔV _{OLD5}	10mA < I _{O5} < 1000mA		100	200	mV
ドロップアウト電圧1	V _{DROP5}	I _{O5} =1000mA		1.0	1.5	V
ドロップアウト電圧2	V _{DROP5'}	I _{O5} =500mA		0.5	0.75	V
リップルリジェクション (※2)	R _{REJ5}	f=120Hz, I _{O5} =1000mA	40	50		dB
EXT HS-SW ; CTRL1=M2 or H						
出力電圧	V _{O6}	I _{O6} =350mA	V _{CC2} —1.0	V _{CC2} —0.5		V
出力電流	I _{O6}	V _{O6} ≥ V _{CC2} — 1.0	350			mA
ANT HS-SW ; CTRL1=H						
出力電圧	V _{O7}	I _{O7} =300mA	V _{CC2} —1.0	V _{CC2} —0.5		V
出力電流	I _{O7}	V _{O7} ≥ V _{CC2} — 1.0	300			mA

※1:全ての仕様はT_jとT_a(=25℃)がほぼ等しい状態でのテストにより規定されている。接合部温度T_jの上昇を極力抑えるため、パルス負荷によりテストを行っている。

※2:設計保証

※3:抵抗精度±1%のものを使用した時。

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

LV5684NPVD

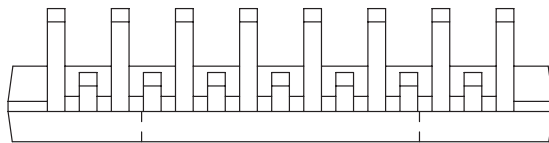
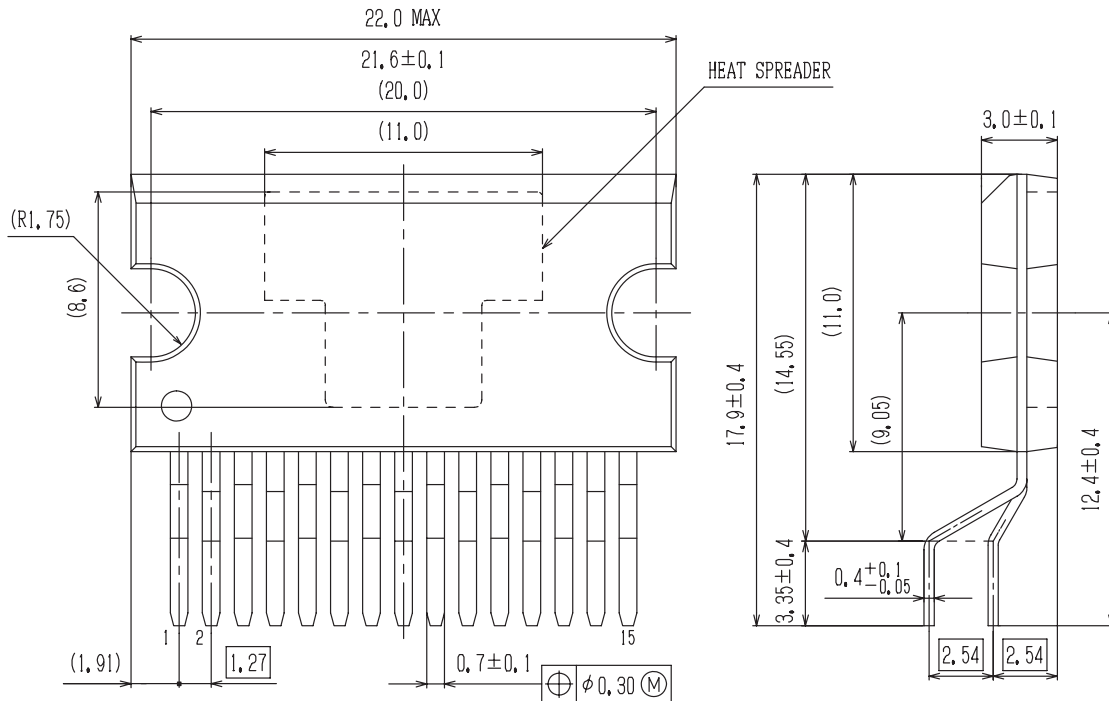
外形図

unit:mm

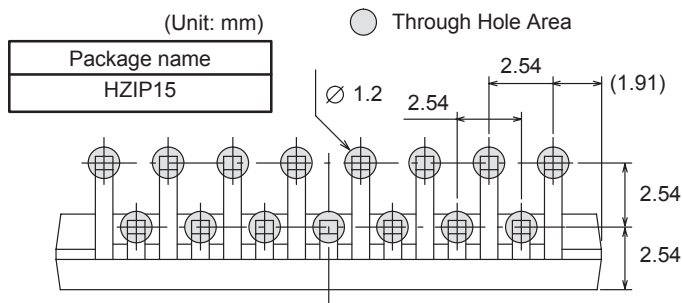
HZIP15

CASE 945AB

ISSUE A



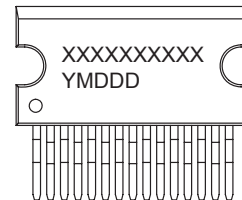
SOLDERING FOOTPRINT*



NOTE: The measurements are not to guarantee but for reference only.

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

GENERIC MARKING DIAGRAM*



XXXXX = Specific Device Code

Y = Year

M = Month

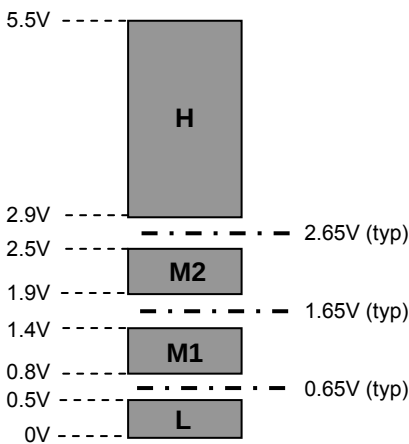
DDD = Additional Traceability Data

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present.

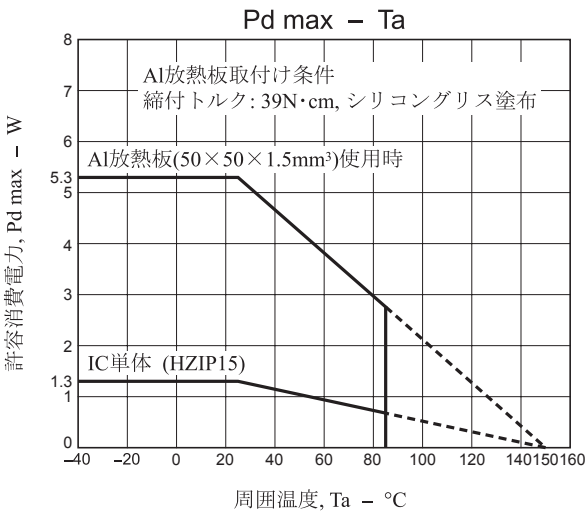
CTRL端子出力真理値表

CTRL1	ANT	EXT	ILM	CTRL2	CD	AUDIO	SW33V
H	ON	ON	ON	H	ON (8V)	ON	ON
M2	OFF	ON	ON	M2	ON (5V)	ON	ON
M1	OFF	OFF	ON	M1	OFF	ON	ON
L	OFF	OFF	OFF	L	OFF	OFF	OFF

CTRL1/2 入力電圧と閾値の関係

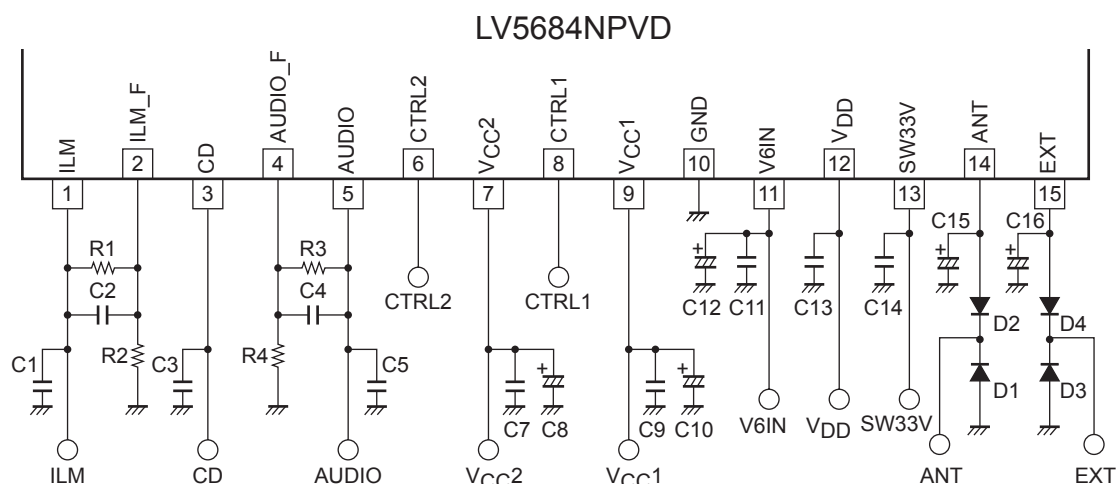


・許容消費電力ディレーティングカーブ



LV5684NPVD

応用回路例



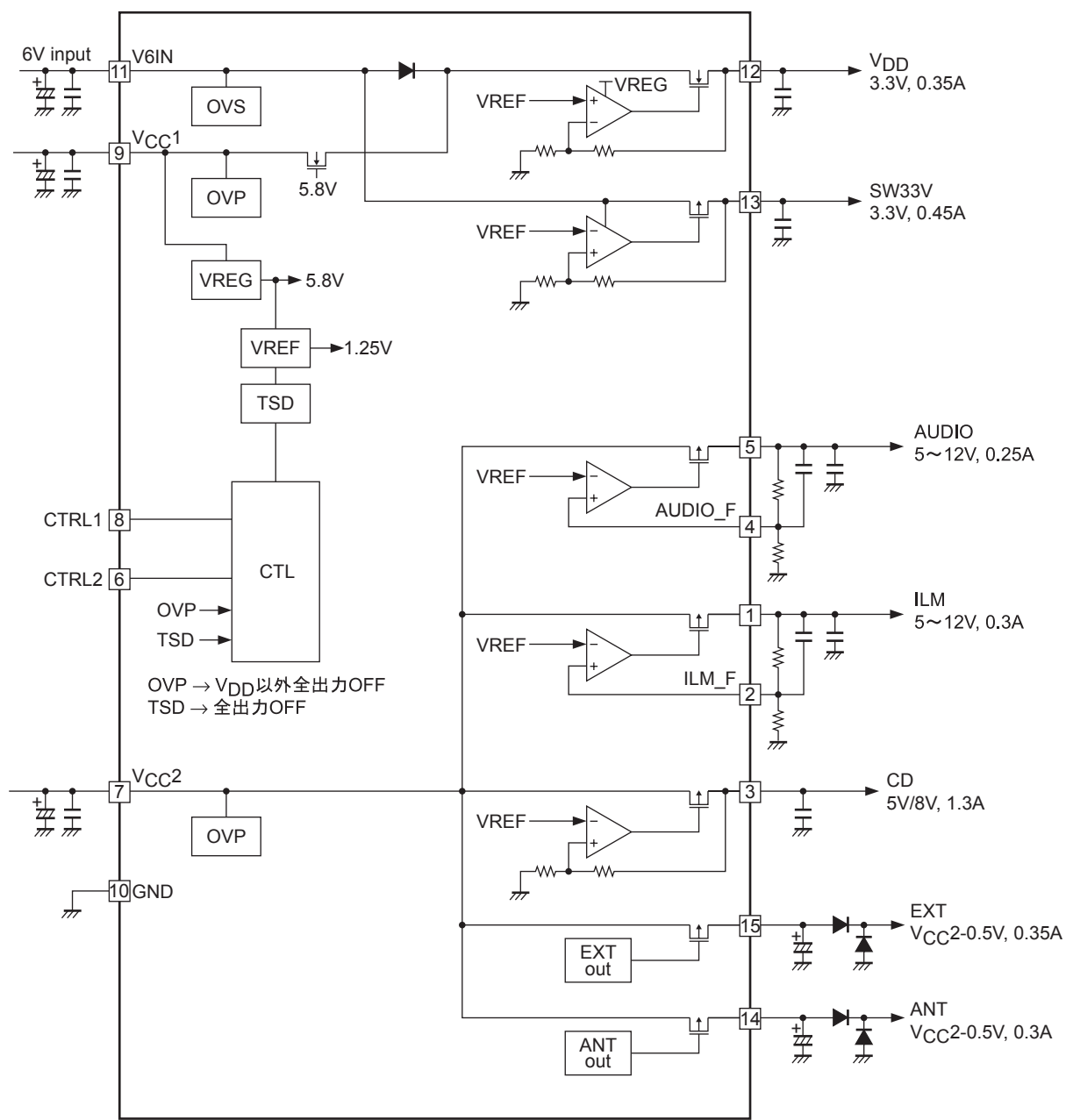
周辺部品表

部品名	説明	推奨値	備考
C1, C3, C5, C13, C14	出力安定用容量	10 μ F以上(*1)	
C2, C4	位相補償用容量	0pF	セラミックコンデンサ
C8, C10, C12	電源バイパス用容量	C8 : 100 μ F以上 C10, C12 : 47 μ F以上	V _{CC} , GNDピン近くに配置すること。
C7, C9, C11	発振防止用容量	0.22 μ F以上	
C15, C16	EXT/ANT出力安定用容量	2.2 μ F以上	
R1, R2	ILM電圧設定用抵抗	R1/R2 43k Ω /5.1k Ω : V ₀ =12V 56k Ω /7.5k Ω : V ₀ =10.5V 30k Ω /5.6k Ω : V ₀ =8V 30k Ω /10k Ω : V ₀ =5V	抵抗精度は $\pm$ 1%より良いものを使用すること。
R3, R4	AUDIO電圧設定用抵抗	R3/R4 30k Ω /10k Ω : V ₀ =5V 27k Ω /4.7k Ω : V ₀ =8.5V 43k Ω /5.1k Ω : V ₀ =12V	抵抗精度は $\pm$ 1%より良いものを使用すること。
D1, D2, D3, D4	内部素子保護用ダイオード	ON Semiconductor SB1003M3	

(*1) 出力コンデンサは、電圧/温度変動および個体差を含めて、容量値10 μ F以上かつESR0.001~10 Ω を満たすこと。また、電解コンデンサは高周波特性の良いものを使用すること。

LV5684NPVD

ブロック図



端子説明

端子番号	端子名	機能	等価回路
1	ILM	ILM出力端子 CTRL1=M1, M2, HのときON	
2	ILM_F	ILM電圧調整用端子	

次ページへ続く。

LV5684NPVD

前ページより続く。

端子番号	端子名	機能	等価回路
3	CD	CD出力端子 CTRL2=H, M2のときON 5V or 8V/1.3A	
4	AUDIO_F	AUDIO電圧調整用端子	
5	AUDIO	AUDIO出力端子 CTRL2=M1, M2, HのときON	
6	CTRL2	CTRL2入力端子 4値入力	
7	VCC2	電源端子	
8	CTRL1	CTRL1入力端子 4値入力	

次ページへ続く。

LV5684NPVD

前ページより続く。

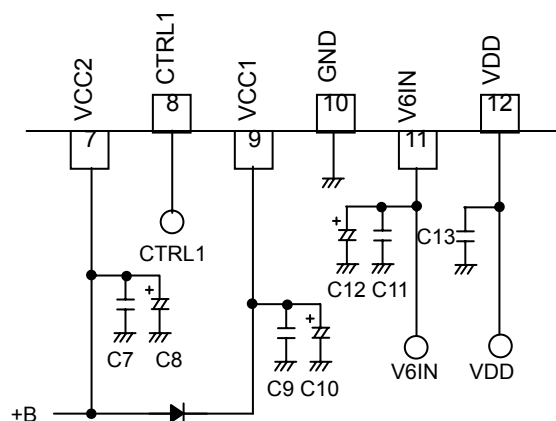
端子番号	端子名	機能	等価回路
9	VCC1	電源端子	
10	GND	GND端子	
11	V6IN	電源端子	
12	VDD	VDD出力端子 3.3V/0.35A	
13	SW33V	SW33V出力端子 CTRL2=M1, M2, HのときON 3.3V/0.45A	
14	ANT	ANT出力端子 CTRL1=HのときON VCC-0.5V/300mA	
15	EXT	EXT出力端子 CTRL1=M2, HのときON VCC-0.5V/350mA	

■VDD端子 (PIN12)、V6IN端子 (PIN11) について

本 IC は VDD 出力端子の VCC1 への逆流防止機能を内蔵していない。上記 PIN12 の等価回路に示す通り、VDD 端子から VCC1 へ順方向の寄生ダイオードが存在する。従って VCC1 電圧が VDD 電圧に対し約 0.7V 以下に低下すると、VDD→VCC1 へ逆流電流が生じる。この逆流電流を防止したい場合は下図のように VCC2→VCC1 へダイオードを追加し対策する。

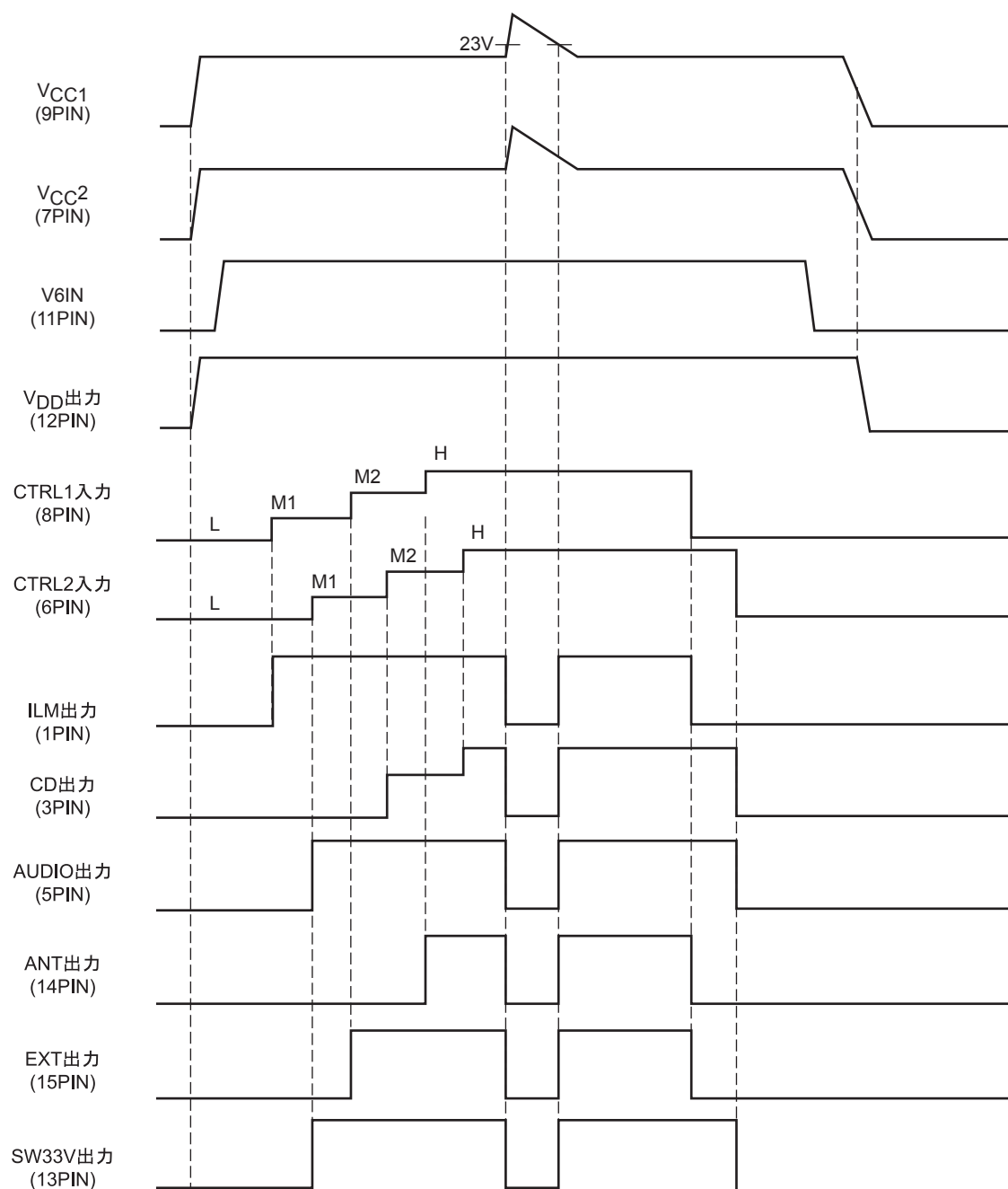
また、V6IN 端子も同様に VCC1 への寄生ダイオードが存在する。これらの寄生ダイオード導通させるように外部から電圧を印加するような使用方法は禁止する。

VCC1 ≥ VDD、VCC1 ≥ V6IN となるように使用する。

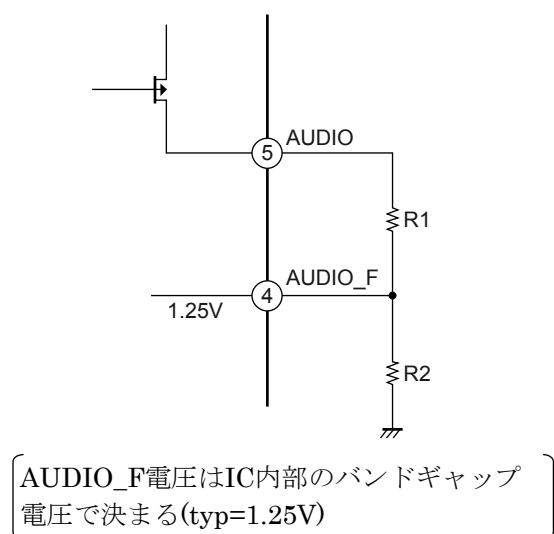


LV5684NPVD

タイミングチャート



・ AUDIO出力電圧設定方法



AUDIO電圧計算式

$$AUDIO = \left(\frac{R_1}{R_2} + 1 \right) \times 1.25[V]$$

$$\frac{R_1}{R_2} = \frac{AUDIO}{1.25} - 1$$

設定したAUDIO電圧に対しR1とR2の比が、上記の式を満たすように設計すること。

(例) AUDIO=9Vの設定方法

$$\frac{R_1}{R_2} = \frac{9}{1.25} - 1 = 6.2$$

$$\frac{R_1}{R_2} = \frac{24k\Omega}{3.9k\Omega} \cong 6.15$$

$$AUDIO = (6.15 + 1) \times 1.25V \cong 8.94V$$

・ ILM出力も同様の計算方法で電圧設定をすることができる。

(例) ILM=10.5Vの設定方法

$$\frac{R_1}{R_2} = \frac{10.5}{1.25} - 1 = 7.4$$

$$\frac{R_1}{R_2} = \frac{56k\Omega}{7.5k\Omega} \cong 7.46$$

$$ILM = (7.46 + 1) \times 1.25V \cong 10.575V$$

(注) 上記は、全てtyp時での値であり、ICや外付け抵抗の製造ばらつきの影響により変動する。

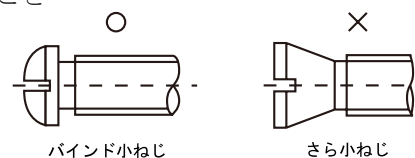
HZIP15 放熱板の取付けについて

半導体デバイスの発熱を外部へ放熱し、接合部温度を下げる目的で放熱板を使用しますが、その放熱板を取付ける際の注意点を示します。

a. 指定のないものについては、ヒートシンクにはんだ付けしないこと

b. 放熱板の取付けについて

- ・平ねじを使用
- ・ワッシャを併用(パッケージの保護)
- ・締付けトルクは $39 \sim 59 \text{ N} \cdot \text{cm}$ ($4 \sim 6 \text{ kg} \cdot \text{cm}$) の範囲内
- ・タッピングねじを使用する場合は半導体デバイス取付け部の穴径より太いものを使用しない
- ・放熱板と半導体デバイスのタブやヒートシンクの間に、隙間を作らない。
パイヤホールの位置に注意する
クズ、ゴミ等をはさまない
- ・放熱板はプレス・バリやねじ穴のバリがないことを確認する
- ・放熱板および基板の反りは凸および凹ともにねじ穴間隔で 0.05 mm 以下
- ・ねじれについては最大 0.05 mm 以下
- ・放熱板と半導体デバイスは平行に取り付ける

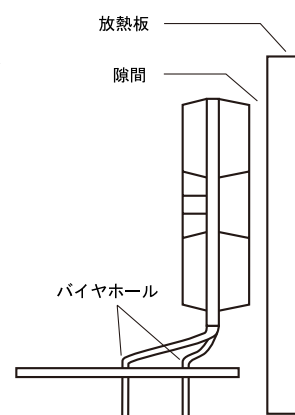


電動ドライバーまたはエアードライバーを使用する際

- ・回転数の目安： $\text{max}700 \text{ rpm} \sim \text{typ}400 \text{ rpm}$

c. シリコングリスの塗布について

- ・放熱板取付け時はシリコングリスを使用し、均一に塗布する
- ・弊社推奨シリコングリス：YG-6260
(モメンティブ・パフォーマンス・マテリアルズ・ジャパン合同会社製)



d. 基板実装時の注意事項

- ・半導体デバイスは、放熱板を取付けた後、プリント基板に実装する
- ・プリント基板に実装後、放熱板を取付ける場合は、ネジ締め時に半導体デバイス、外部端子に無理な機械的ストレスが掛からないように実装に合った設計をする

e. 固定金具等を使用して放熱板へ半導体デバイスを取付ける場合の注意事項

- ・固定金具や位置決めダボ等への乗り上げが無いこと
- ・固定金具は半導体デバイスに無理な機械的ストレスが掛からないような設計

f. 放熱板のねじ穴径について

- ・放熱板の面取り・ダレは使用するねじ頭径より大きくしない
- ・ナット止めの場合は、放熱板の穴径は使用するねじ頭径より大きくしない
(ビス径に対し $+15\%$ 程度の穴径が望ましい)。
- ・タッピングねじ止めの場合は、放熱板の穴径は小さすぎない様にする
(ビス径に対し -15% 程度の穴径が望ましい)。

g. 半導体デバイスをスプリングバンドを使用して放熱板に取り付ける方法は、スプリング力の経時変化や振動等による位置ズレの可能性があるため推奨していません

ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LV5684NPVD-XH	HZIP15 (Pb-Free / Halogen Free)	20 / Fan-Fold

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC(SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。