

モノラル パワーアンプ

モノリシックリニア集積回路

LA4815VH

概要

LA4815VHは、使用電源電圧範囲の広い1チャンネル・パワーアンプを面実装パッケージに内蔵したICである。ミュート機能も搭載しており、外付け部品が少ないため、セットのローコスト設計に適している。

特長

- 1チャンネルパワーアンプ内蔵
 - ◆ 出力電力1 = 1.84 W標準 ($V_{CC} = 12\text{ V}$, $R_L = 8\ \Omega$, THD = 10%)
 - ◆ 出力電力2 = 1.55 W標準 ($V_{CC} = 9\text{ V}$, $R_L = 4\ \Omega$, THD = 10%)
 - ◆ 出力電力3 = 0.36 W標準 ($V_{CC} = 6\text{ V}$, $R_L = 8\ \Omega$, THD = 10%)
 - ◆ 出力電力4 = 0.23 W標準 ($V_{CC} = 5\text{ V}$, $R_L = 8\ \Omega$, THD = 10%)
- ミュート機能搭載
- 電圧利得選択可能: 2種類
 - ◆ 26 dB/40 dB
 - ※外付け部品: 抵抗2点追加により、26~40 dBの間の利得値にも設定可能
- 外付け部品が少ない
 - ◆ 4点/TOTAL
- 電源電圧範囲が広い
 - ◆ 4 V~16 V
- These Devices are Pb-Free, Halogen Free/BFR Free and are RoHS Compliant

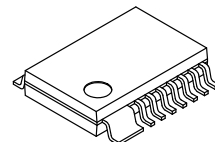
用途

- インターホン、ドアホン、トランシーバ、ラジオ、玩具、音声ガイド付き家電製品など



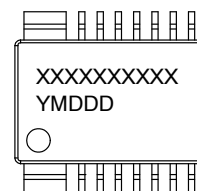
ON Semiconductor®

www.onsemi.jp



HSSOP14
CASE 944AA

MARKING DIAGRAM



XXXXXX = Specific Device Code
Y = Year
M = Month
DDD = Additional Traceability Data

ORDERING INFORMATION

Device	Package	Shipping [†]
LA4815VH-TLM-H	HSSOP14 (Pb-Free/ Halide Free)	2,000 / Tape & Reel

[†]For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specification Brochure, BRD8011/D.

LA4815VH

仕様書

最大定格 (T_A = 25°C)

項目	記号	条件	評価	単位
最大電源電圧	V _{CC} max		18	V
許容消費電力	P _d max	*基板付き	1.5	W
最大接合部温度	T _j max		150	°C
動作周囲温度	T _{opr}		-30~+75	°C
保存周囲温度	T _{stg}		-40~+150	°C

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考訳)

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

*当社評価基板付き: 50 mm × 50 mm × 1.6 mm (ガラスエポキシ両面基板)

動作条件 (T_A = 25°C)

項目	記号	条件	評価	単位
推奨動作電圧	V _{CC}		12	V
推奨負荷抵抗	R _L		4~32	Ω
許容動作電源電圧範囲	V _{CC} op		4~16	V

*許容消費電力を十分考慮して、使用する電源電圧を決定すること。

電気的特性 (T_A = 25°C, V_{CC} = 12 V, R_L = 8 Ω, f_{in} = 1 kHz)

項目	記号	条件	評価			単位
			Min	Typ	Max	
無信号消費電流 - 1	I _{CCOP1}	無信号時	-	5.3	9.5	mA
無信号消費電流 - 2	I _{CCOP2}	無信号時, 3ピン = LOW	-	2.4	-	mA
最大出力電力 - 1	POMAX1	THD = 10%	1.2	1.84	-	W
最大出力電力 - 2	POMAX2	THD = 10%, V _{CC} = 9 V, R _L = 4 Ω	-	1.55	-	W
電圧利得 - 1	VG1	V _{IN} = -30 dB	23.9	25.9	27.9	dB
電圧利得 - 2	VG2	V _{IN} = -40 dB, 4ピン/11ピン = GND	37	39.5	42	dB
全高調波ひずみ率	THD	V _{IN} = -30 dB	-	0.125	0.7	%
ミュート減衰量	MT	V _{IN} = -10 dB, 3ピン = LOW	-90	-115	-	dBV
出力雑音電圧	V _{NOUT}	R _g = 620 Ω, 20 to 20 kHz	-	40	100	μVrms
リップル除去率	SVRR	R _g = 620 Ω, f _r = 100 Hz, V _r = -20 dBV	-	44	-	dB
ミュート制御電圧 - Low	V3cntL	ミュートモード	-	-	0.3	V
ミュート制御電圧 - HIGH1	V3cntH1	ミュート解除, V _{CC} = 6.5 V以下	1.8	-	-	V
ミュート制御電圧 - HIGH2	V3cntH2	ミュート解除, V _{CC} = 6.5 V以上	2.4	-	-	V
入力抵抗	R _i		-	100	-	kΩ

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

LA4815VH

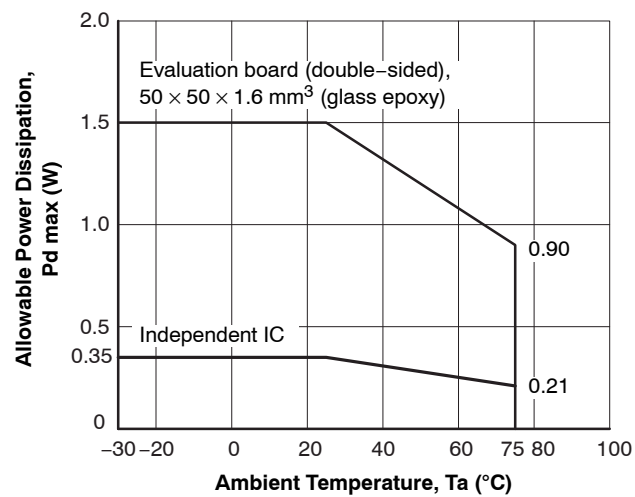


図 1. $P_d \text{ max} - T_a$

評価基板

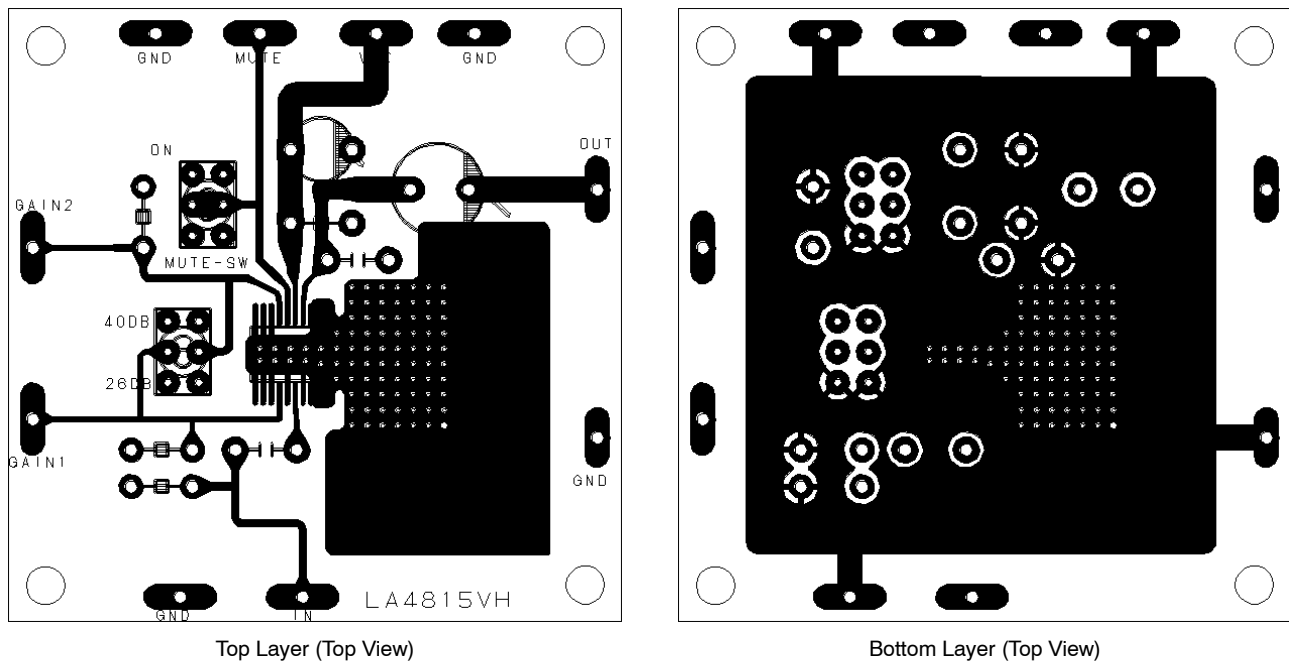


図 2. 両面基板
(サイズ: $50 \text{ mm} \times 50 \text{ mm} \times 1.6 \text{ mm}$)

LA4815VH

ブロック図および応用回路例

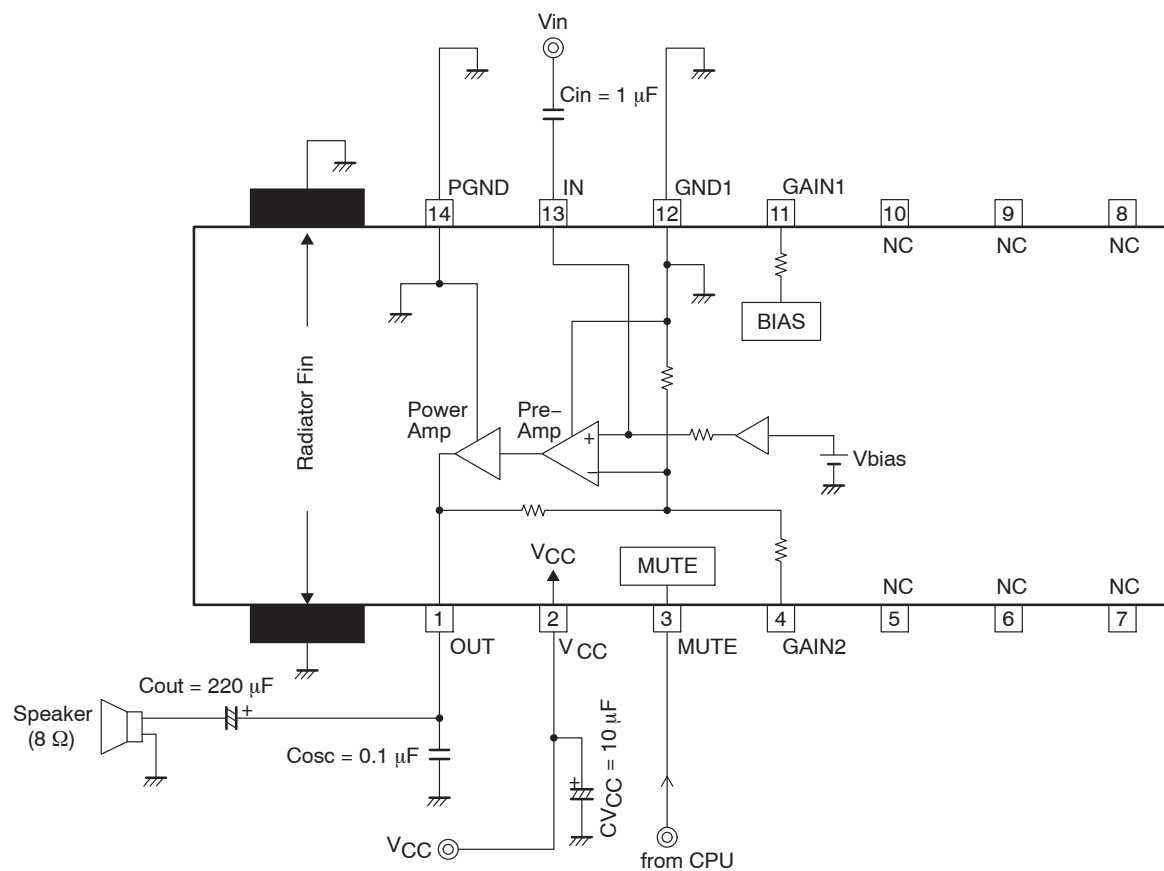


図 3. ブロック図および応用回路例

LA4815VH

測定回路図

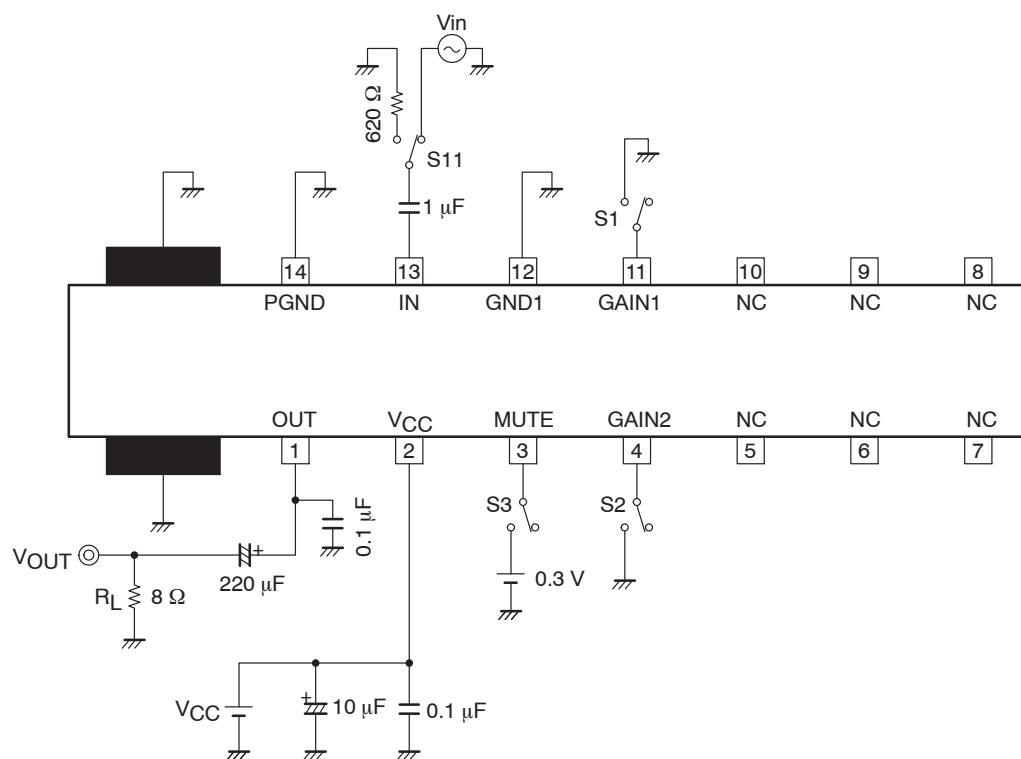


図 4. 測定回路図

LA4815VH

端子説明

端子説明

端子No.	端子名	端子電圧 ($V_{CC} = 12\text{ V}$)	端子説明	等価回路
11	GAIN1	0.35	GAIN切換端子 • PENで26 dBモード • GND接続で40 dBモード (11, 4ピン共に接続変更)	
12	GND1	0	プリアンプ系GND端子	
13	IN	1.7	入力端子	
14	PGND	0	パワーアンプGND端子	
1	OUT	5.9	パワーアンプ出力端子	
2	V_{CC}	12	電源端子	
3	MUTE	4.9	ミュート制御端子 • ミュートON $\Rightarrow$ Low • ミュートOFF $\Rightarrow$ High	
4	GAIN2	0.35	GAIN切換端子 • PENで26 dBモード • GND接続で40 dBモード (11, 4ピン共に接続変更)	

使用上の注意

1. 電圧利得設定(4ピン、11ピン)について

パワーアンプの電圧利得は内部抵抗によって固定化されている。

- 4ピン&11ピン = オープン処理 ⇒ 約26 dB
- 4ピン&11ピン = GND接続 ⇒ 約39.5 dB

なお、抵抗2本を使用して、電圧利得を変更する事ができる(図5参照)。

- 電圧利得設定 ⇒ 4ピン-12ピン(GND1)間の抵抗による

$$\text{電圧利得} = 20 \log \left(20 \times \frac{625 + R_{vg1}}{125 + R_{vg1}} \right)$$

- 出力DC電圧設定 ⇒ 11ピン-12ピン(GND1)間の抵抗による
 - ◆ $R_{vg1} = R_{vg2}$ とすること

また、図6のようなアプリケーションにより、電圧利得を20 dB程度まで下げることができる(5 V、6 V系電源使用時)。

- 電圧利得設定 ⇒ 4ピン-1ピン(出力)間の抵抗による

$$\text{電圧利得} = 20 \log \left(20 \times \frac{125 + R_{vg3}}{10,125 + R_{vg3}} \right)$$

- 出力DC電圧設定 ⇒ 11ピン-2ピン(V_{CC})間の抵抗による
 - ◆ 5ピン(出力端子)DC電圧が、電源電圧の約1/2になるように設定
 - 例: $R_{vg3} = 10 \text{ k}\Omega \Rightarrow R_{vg4} = 22 \text{ k}\Omega$ (V_{CC} = 6 V時)

ただし、この方法で大きく電圧利得を下げると特性劣化を招くため、電圧利得 = 20 dB程度までとすること。また、電源電圧が高い(7 V以上)場合には、クリップ波形の反転現象が起こるため、この電圧利得低減方法は使用しないこと。

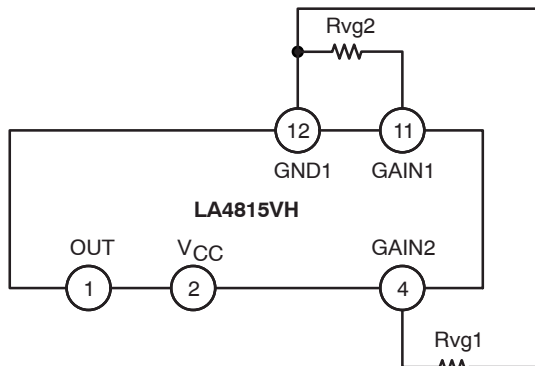


図 5.

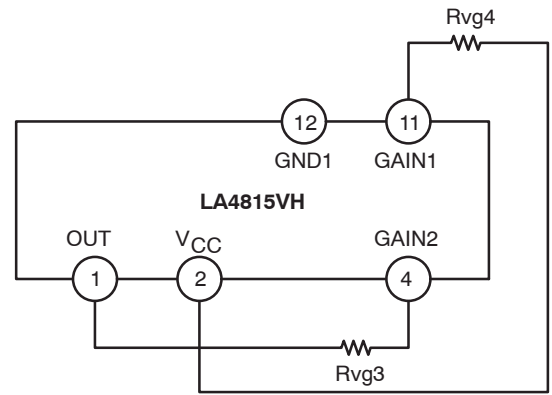


図 6.

2. 信号源インピーダンス: r_g について

入力カップリングコンデンサ: C_{in} はリップル除去率に影響を与えるため、このコンデンサに関わる信号源インピーダンス: r_g の値もリップル除去率に影響を与える。そのため、 r_g はできるだけ小さくすることが望ましい。従って、図8のように C_{in} の前段部で信号を減衰させる場合には、これら特性を考慮して、定数を設定すること。抵抗: R_{g1} の抵抗値をできるだけ小さくすることを推奨する。

また、リップル除去率を最大限に高めるためには、図9のように、信号レベルの設定時、電圧利得をLA4815VH側にて設定して、入力前段部は入力カップリングコンデンサ: C_{in} のみで構成することを推奨する。

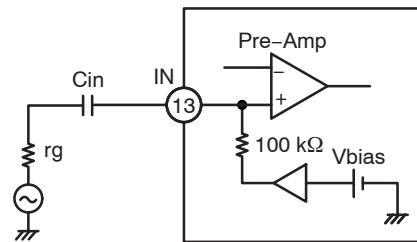


図 7.

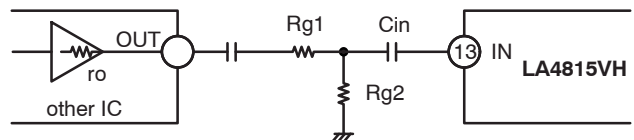


図 8.

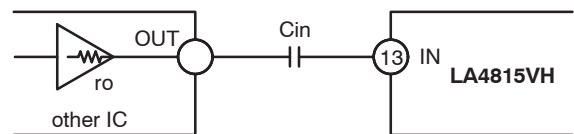


図 9.

LA4815VH

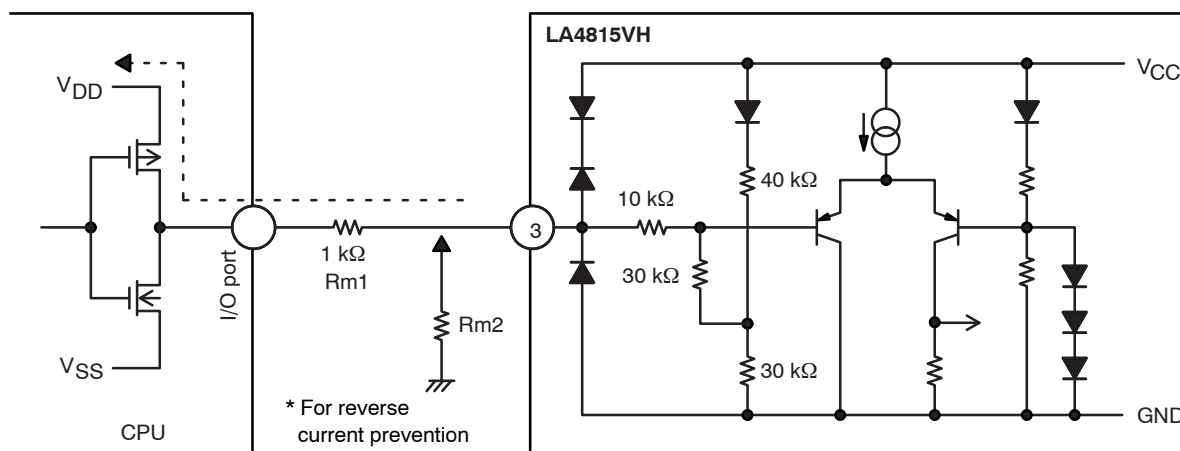
3. ミュート制御端子(3ピン)について

3ピンへの印加電圧制御によって、内部パワーアンプ回路を非動作とし、音声ミュートを行うことができる。直接、CPUの出力ポートによって、制御可能であるが、CPUからのデジタルノイズにより、LA4815VHのノイズフロア悪化の場合があるため、図10のように直列抵抗: Rm1 (1~2.2 k Ω)を挿入することを推奨する。

- ミュートON: Low
- ミュートOFF: HighまたはOpen

また、3ピンのDC電圧には電源電圧依存性があるため、CPUの電源電圧よりも3ピンの端子電圧が高くと、逆流電流がCPUの電源ラインに流れる。その場合には、図10のように、3ピン-GND間に抵抗: Rm2 (図11参照)を接続して、3ピンのDC電圧を下げる。

なお、ミュート機能を使用しない場合、3ピンをオープン状態にすること。



逆流防止用抵抗値: Rm2 (参考値) ← V3 = 約2.5 V設定時

図 10.

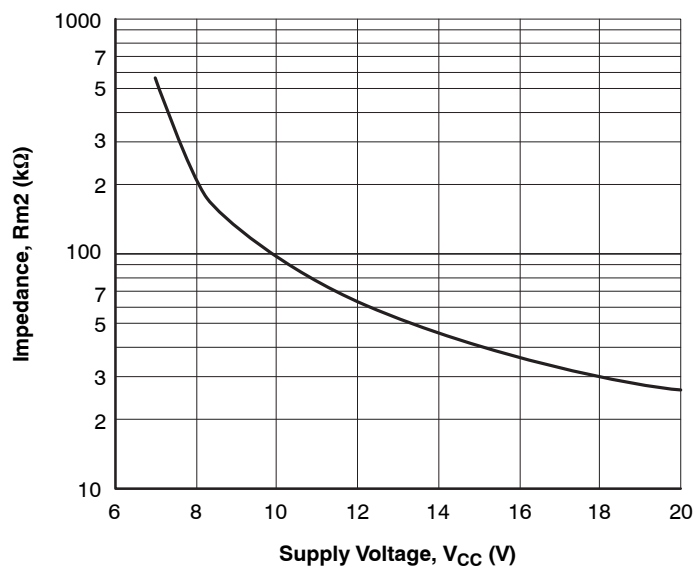


図 11.

4. ミュート制御のタイミングについて

ミュート制御を行う場合、図12のようなタイミングで制御すること。

- 電源立ち上げ時: $T_{wu} = 0 \sim 50 \text{ ms}$
 - ◆ 2ピンと3ピンの同時立ち上げでも構わない
- 電源立ち下げ時: $T_{wd} = 100 \sim 200 \text{ ms}$

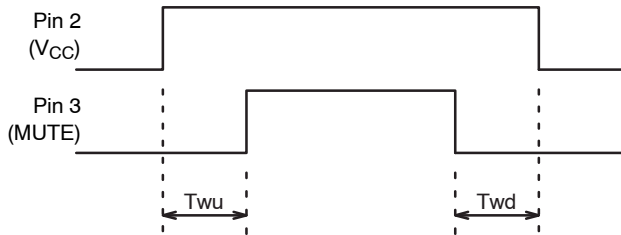


図 12.

5. 電源立下り時のポップノイズ軽減について

音声ミュート機能を使用しないで電源ラインを直接ON/OFF制御する使用方法もあるが、使用する電源電圧が高くなってきた場合、電源立下り時のショックノイズや音残りが悪化する傾向にある。この対処としては、2ピン(V_{CC} 端子)と3ピン(ミュート端子)間に容量を接続して、電源立下り時に自動ミュート機能が働くようにする方法がある。

推奨値 = $1 \mu\text{F}$ 。

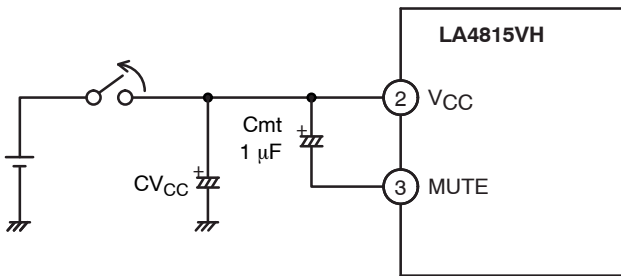


図 13.

6. 入力カップリングコンデンサ(C_{in})について

C_{in} は入力カップリングコンデンサであり、直流カットを目的としている。ただし、このコンデンサのもう一つの目的はリップル除去率向上であり、容量値によって、このリップル除去率は変化する(推奨値 = $1 \mu\text{F}$)。また、このコンデンサは、電源立ち上がり時やミュート解除時での過渡応答特性にも影響を与えるため、これらの特性を考慮して、定数を設定すること。

設計参考値 = $0.33 \mu\text{F} \sim 3.3 \mu\text{F}$ 程度

- リップル除去率 $\Rightarrow$ 容量値大: up、容量値小: down
- 立ち上り応答速度 $\Rightarrow$ 容量値大: slow、容量値小: fast
- ポップノイズ $\Rightarrow$ 容量値大: small、容量値小: large

7. 出力カップリングコンデンサ(C_{out})について

C_{out} は出力カップリングコンデンサであり、直流カットを目的としている。ただし、このコンデンサ: C_{out} と負荷インピーダンス: R_L によってハイパスフィルタが構成され、低域信号が減衰するため、容量値を決定する場合、カットオフ周波数を考慮して設定すること。また、通常、このコンデンサはケミカルコンデンサを使用するが、ケミカルコンデンサは低温時の容量値が小さくなるため、その特性を考慮して設定すること。

なお、カットオフ周波数は次式で表される。

$$f_c = \frac{1}{2\pi \times R_L \times C_{out}}$$

8. 出力位相補償コンデンサ(C_{osc})について

C_{osc} は、出力発振を防止するためのコンデンサである。このコンデンサは、高周波特性の良いセラミックコンデンサ(推奨値 = $0.1 \mu\text{F}$)を使用すること。なお、このコンデンサは、できるだけICの近くに配置すること。

9. 電源用コンデンサ(C_{VCC})について

C_{VCC} は、電源ラインのリップル成分を抑圧するためのコンデンサである。通常、このコンデンサはケミカルコンデンサを使用する(推奨値 = $10 \mu\text{F}$)。ただし、ケミカルコンデンサは高周波特性が悪いため、セット内にてCPUやDSPなどデジタルノイズを発生するLSIを使用している場合、高周波成分除去を目的とした電源用バイパスコンデンサ(セラミックコンデンサ = $0.1 \mu\text{F}$ 程度推奨)の付加を推奨する。なお、このバイパスコンデンサは、できるだけICの近くに配置すること。

10. NCピンの処理について

NCピン(5~10ピン)は内部的に何も接続されていないため、オープン状態で構わないが、放熱効果ができるだけ良くするため、GNDラインに接続することを推奨する。

11. 信号ミキシング方法について

ビープ信号やキートン信号などを音声信号へミキシングする場合、下記のような方法がある。なお、4ピンへの入力方法選択の場合、4ピンへ付加されるインピーダンス: Z_4 によって、13ピンから入力される信号の増幅度が変化するため、注意すること。

LA4815VH

A) 13ピン入力前段部での抵抗によるミキシング方法

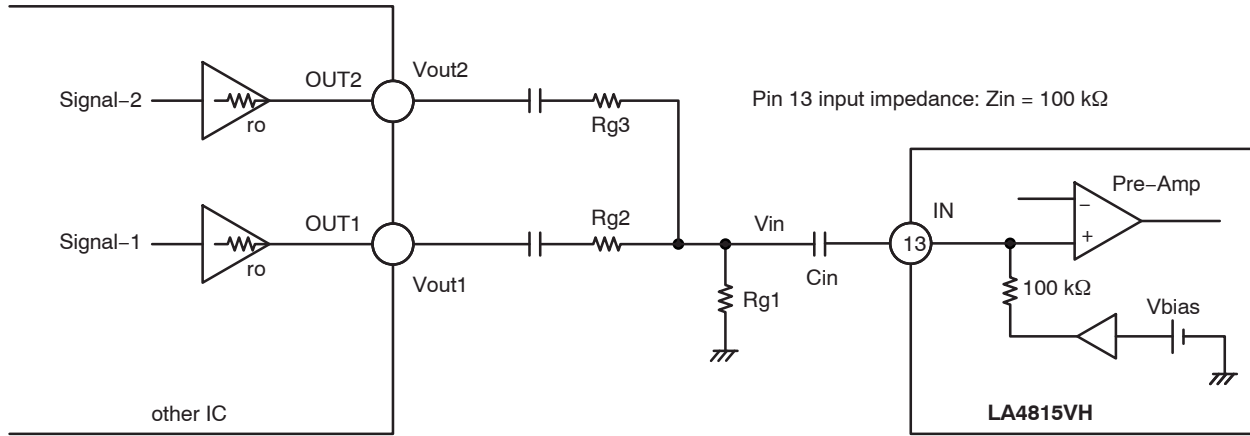


図 14.

B) 4ピンへの入力方法

- 第一信号系電圧利得: V_{g1}

$$V_{g1} = 20 \log \left(\frac{V_{out}}{V_{in1}} \right) = 20 \log \left[\frac{4 \times (125 + Z_4) \times \left(500 + \left(125 \times \frac{Z_4}{125 + Z_4} \right) \right)}{25 \times Z_4} \right]$$

$$* Z_4 = R_1 + r_o$$

- 第二信号系電圧利得: V_{g2}

$$V_{g2} = 20 \log \left(\frac{V_{out}}{V_{in2}} \right) = 20 \log \left(\frac{10000}{125 + R_1} \right)$$

$$* f_{c2} = \frac{1}{2\pi \times C_{in2} \times (R_1 + 125)}$$

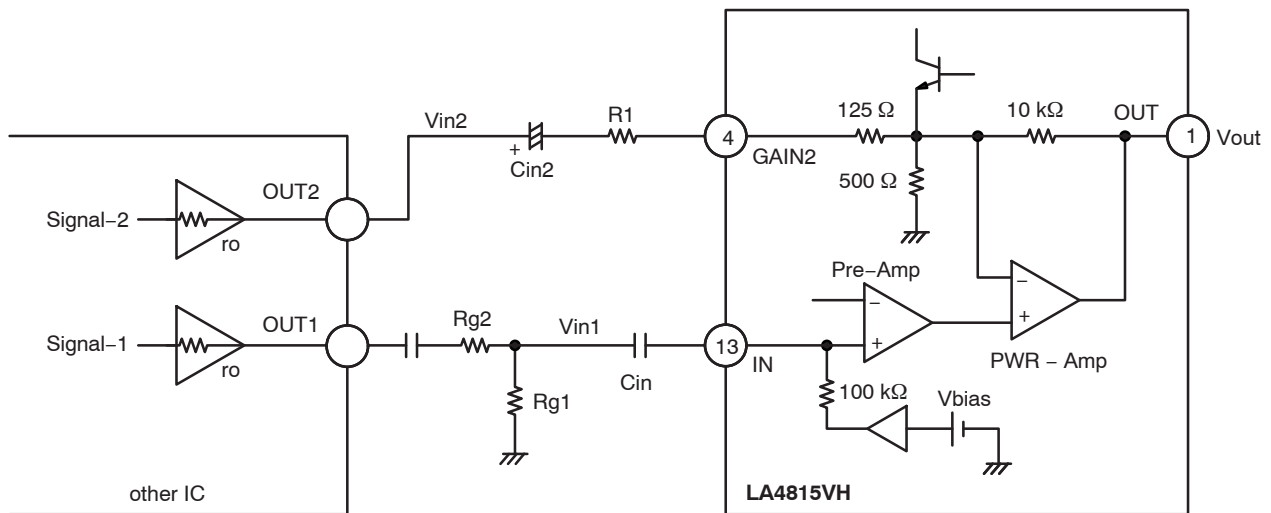


図 15.

12. ピン間短絡について

ピン間を短絡したままで電源を投入した場合、劣化または破壊の原因となるため、ICを基板に取り付ける際にはピン間がハンダ等で短絡していないかどうか確認してから電源を投入すること。

13. 負荷短絡について

負荷を短絡した状態で長時間放置しておいた場合、劣化または破壊の原因となるため、負荷は絶対に短絡させないようにすること。

14. 最大定格について

最大定格付近で使用した場合、僅かな条件変動でも最大定格を超える可能性があり、破壊事故につながりかねないため、電源電圧等の変動マージンを十分にとり、最大定格を絶対に超えない範囲で使用する。

一般特性

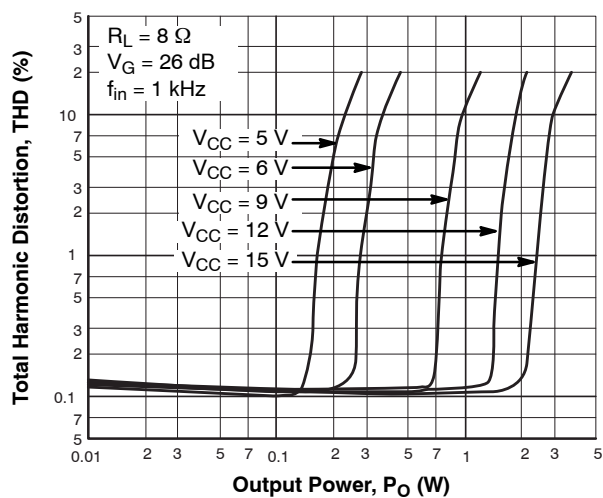


図 16.

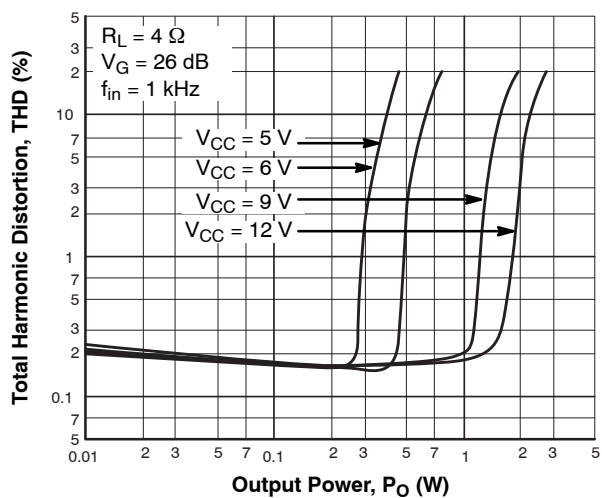


図 17.

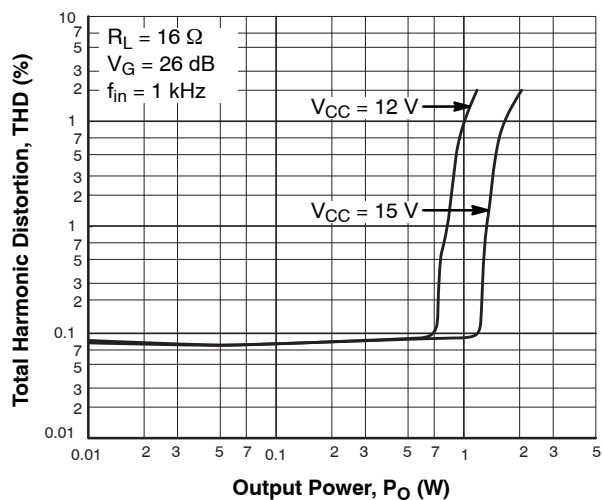


図 18.

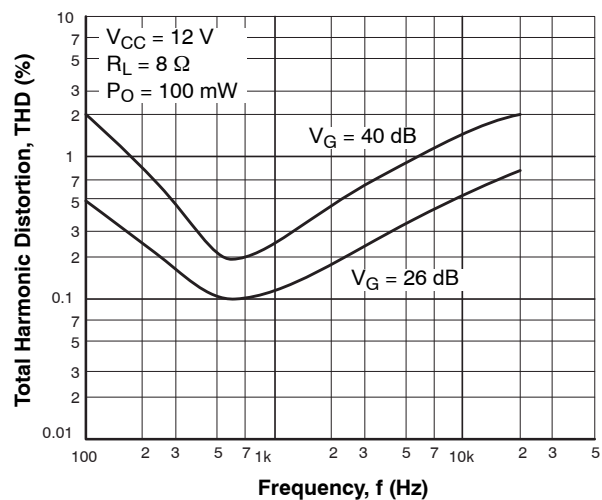


図 19.

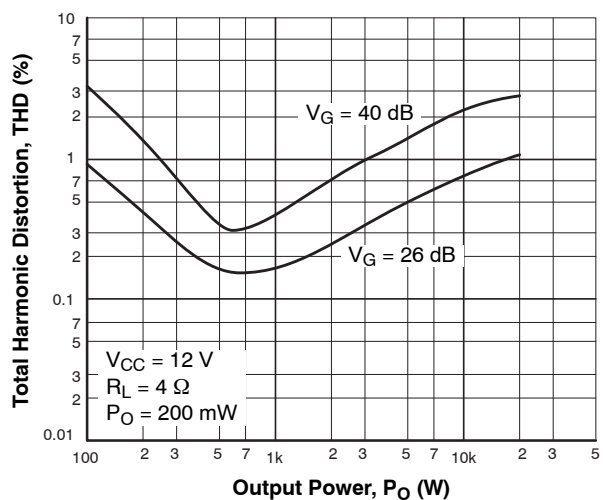


図 20.

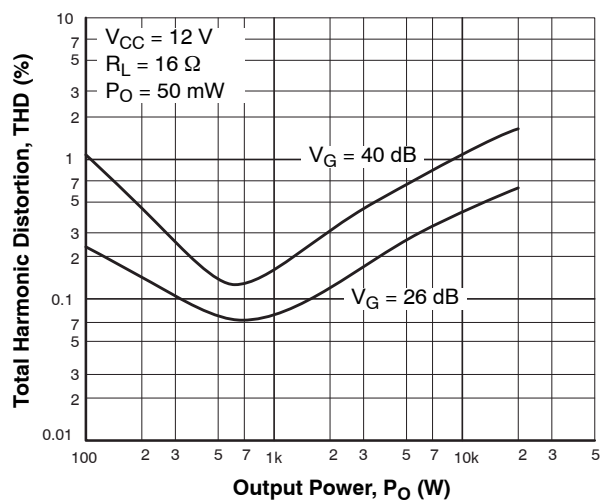


図 21.

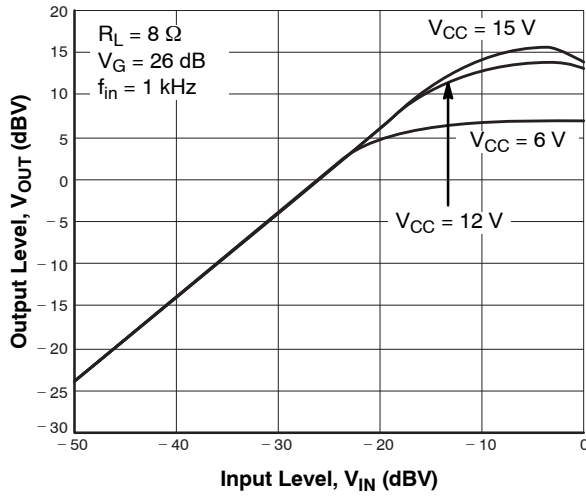


図 22.

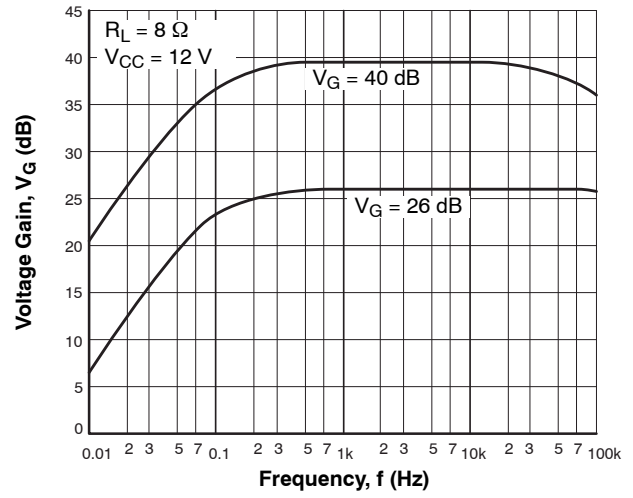


図 23.

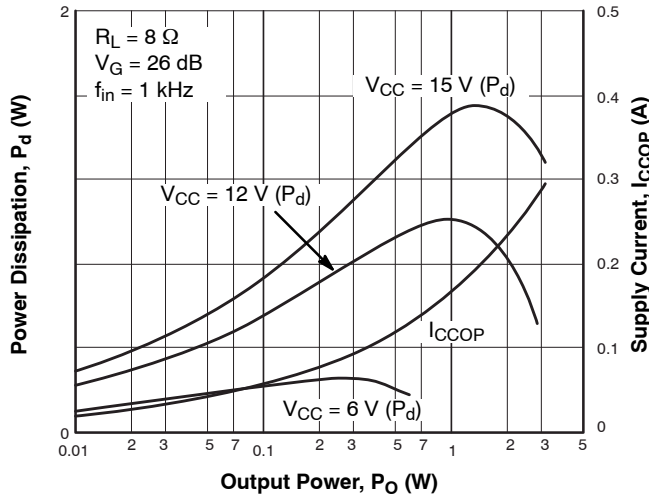


図 24.

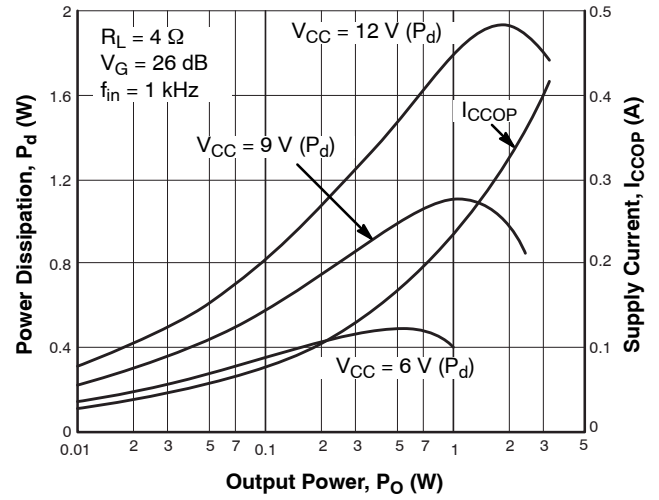


図 25.

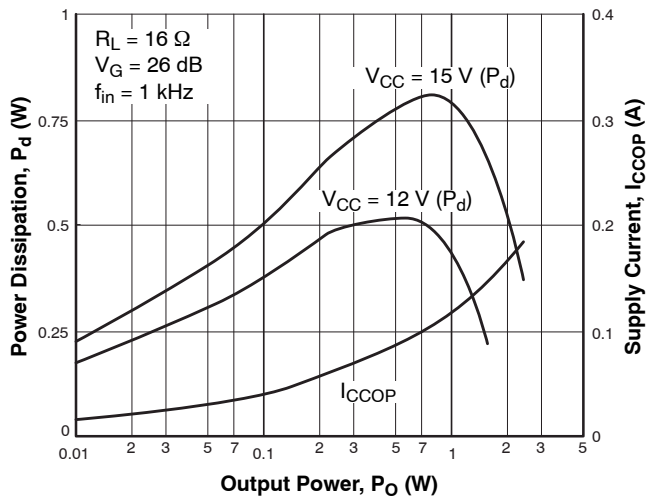


図 26.

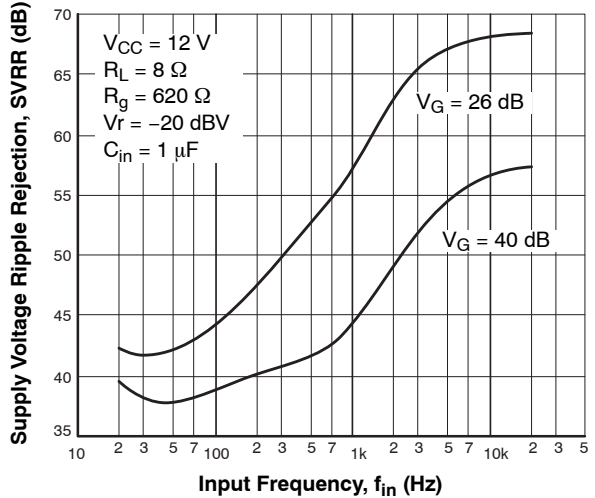


図 27.

一般特性 (Continued)

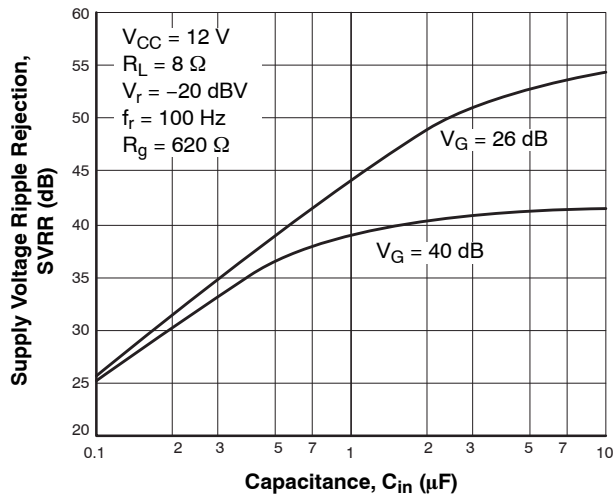


図 28.

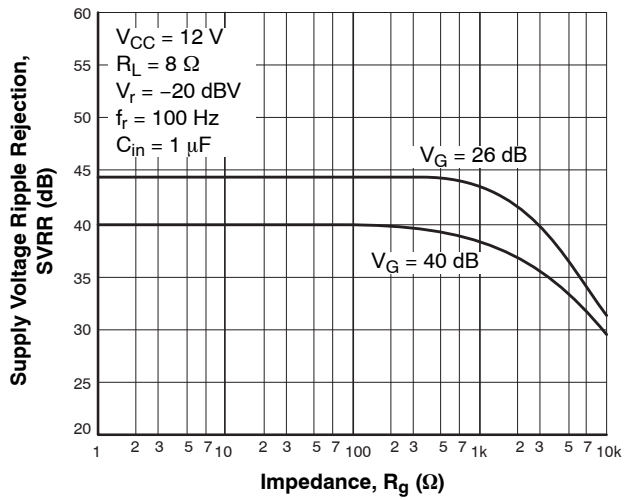


図 29.

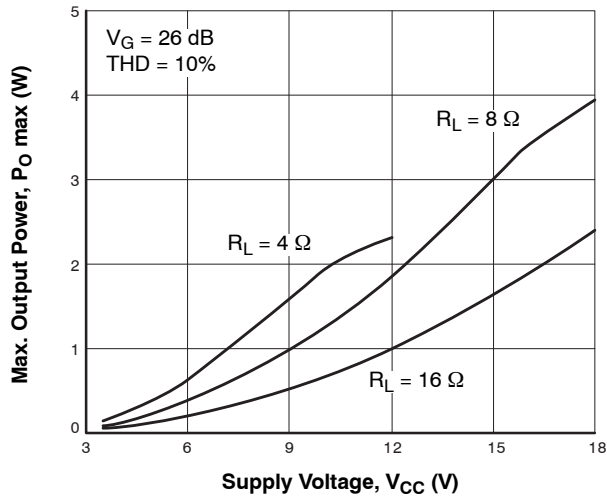


図 30.

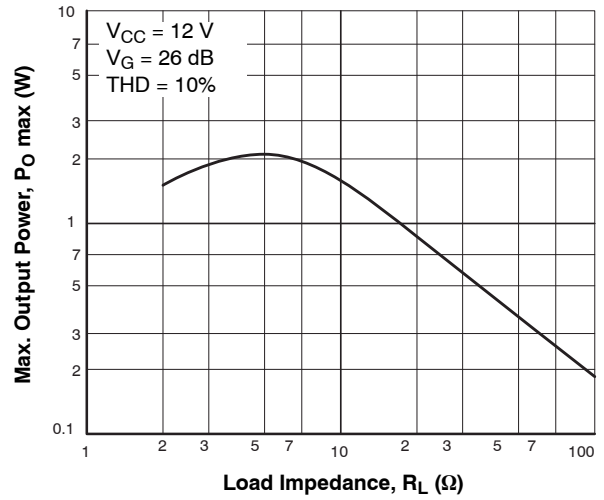


図 31.

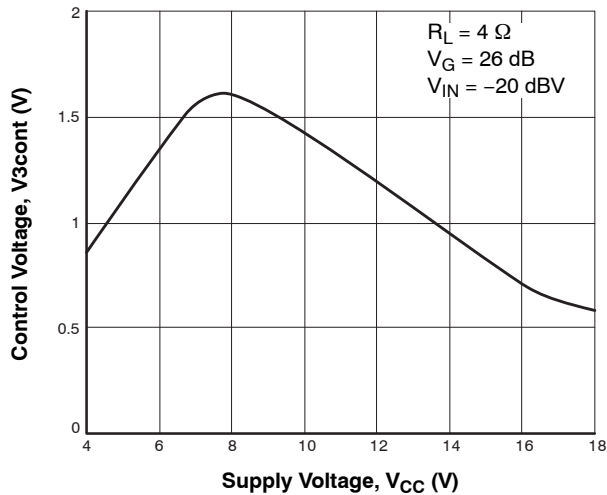


図 32.

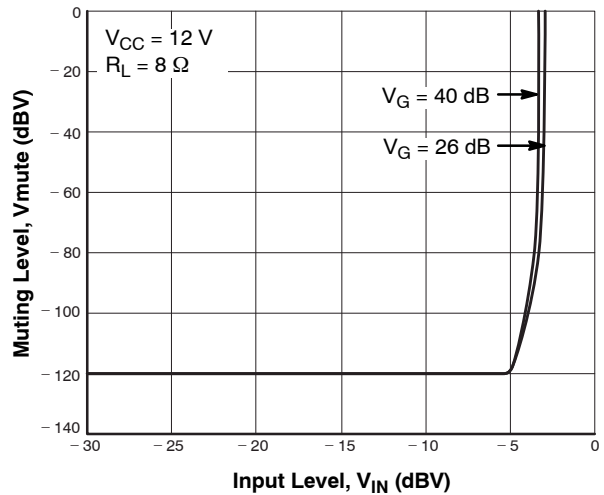


図 33.

LA4815VH

一般特性 (Continued)

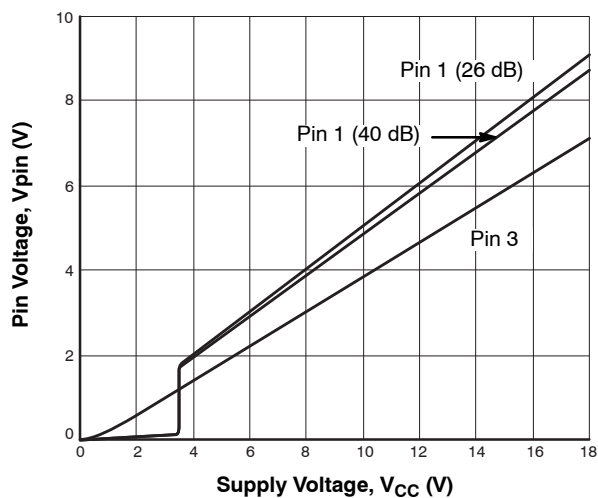


図 34.

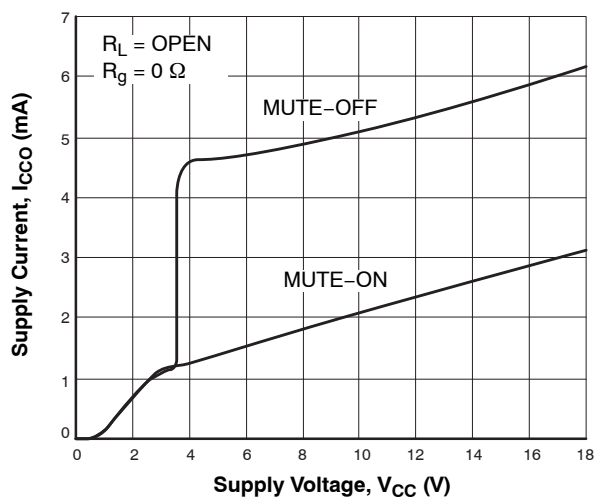


図 35.

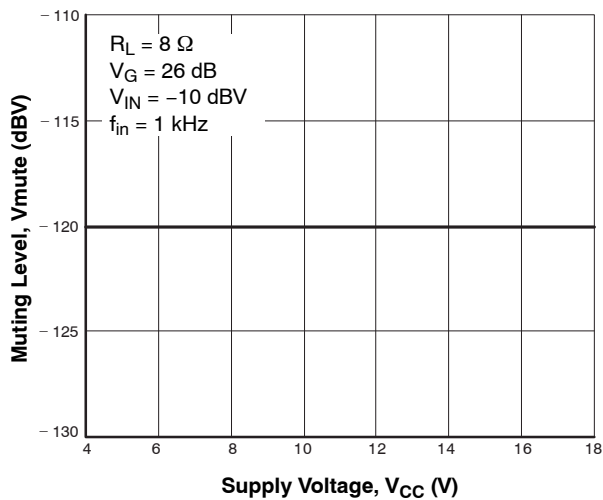


図 36.

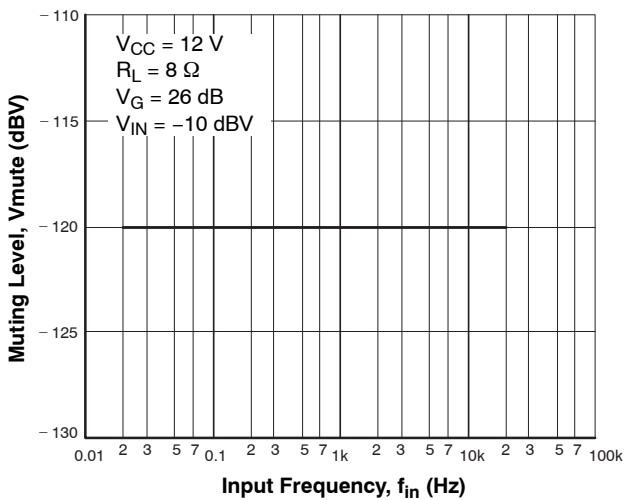


図 37.

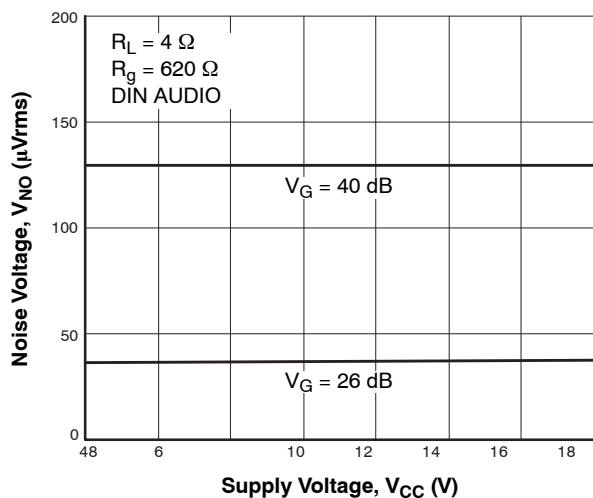


図 38.

LA4815VH

温度特性

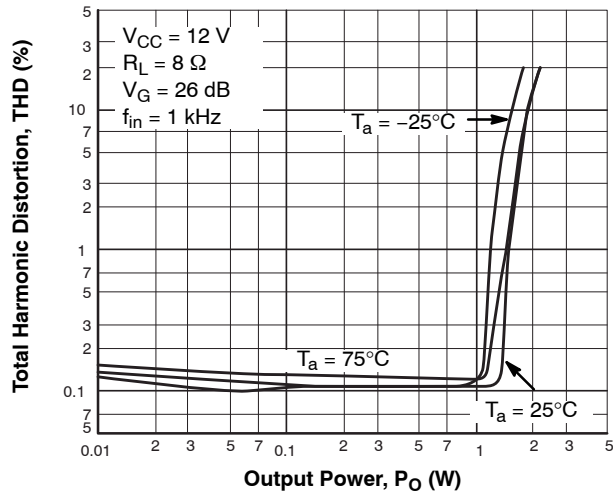


図 39.

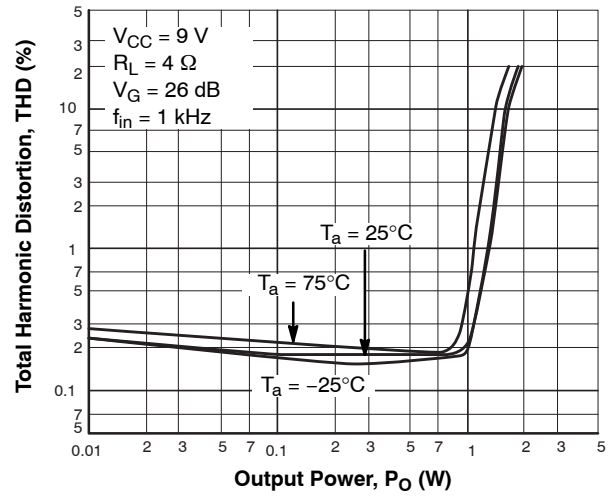


図 40.

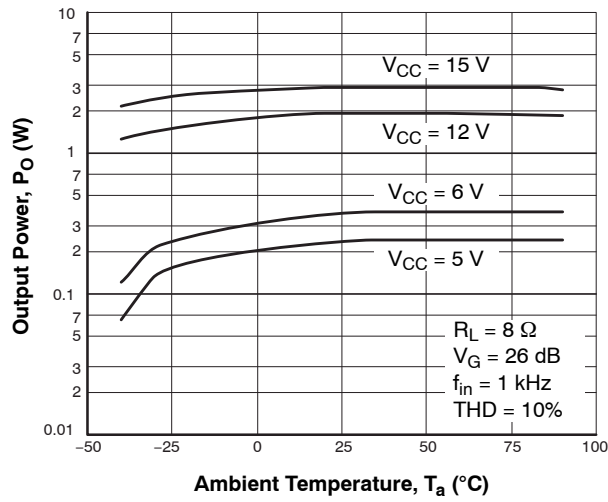


図 41.

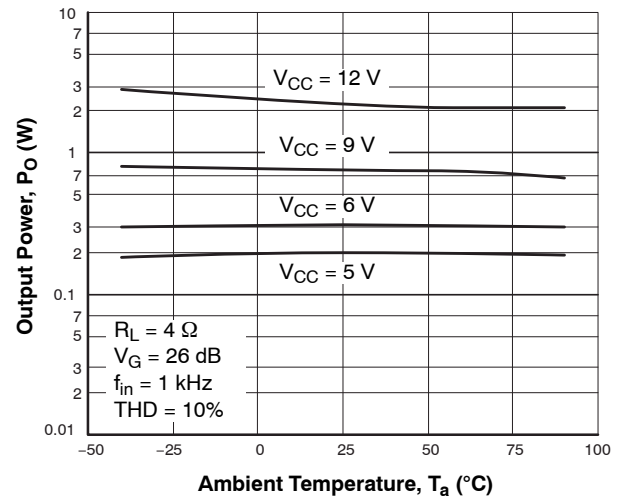


図 42.

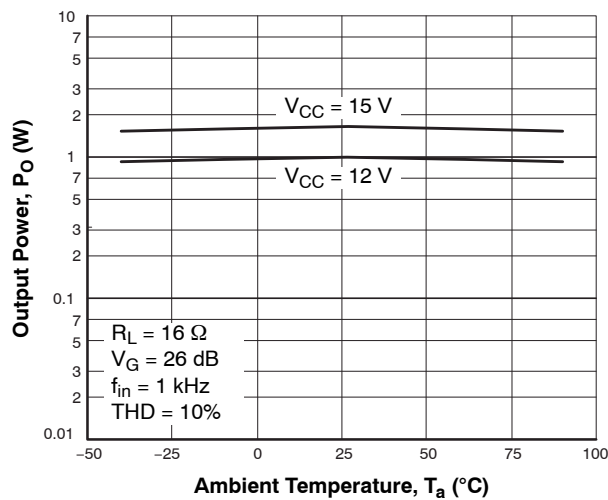


図 43.

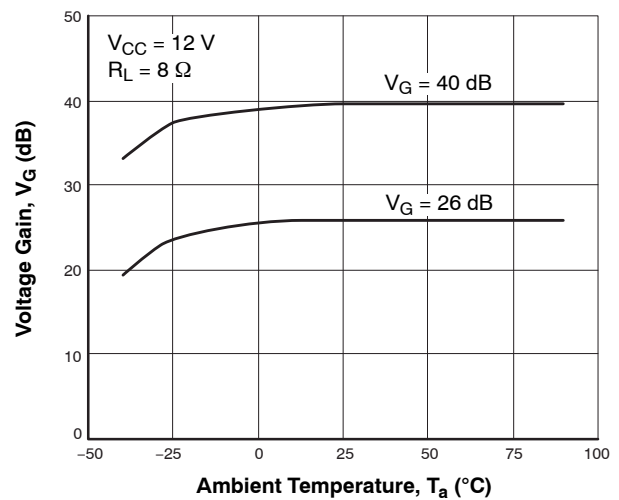


図 44.

LA4815VH

温度特性 (Continued)

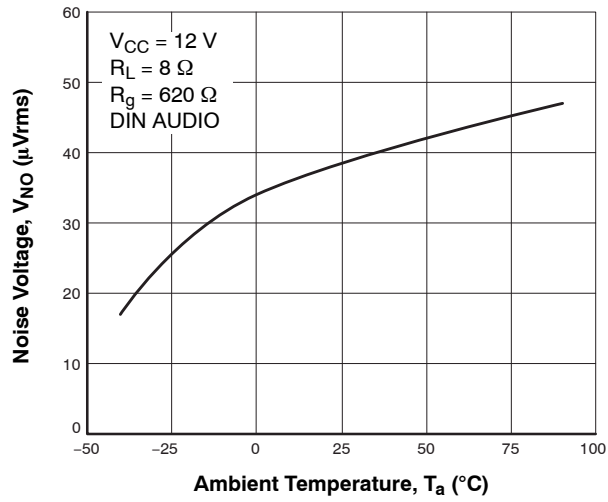


図 45.

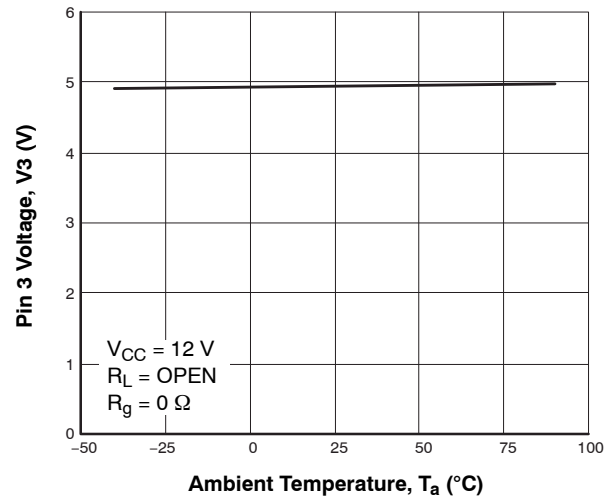


図 46.

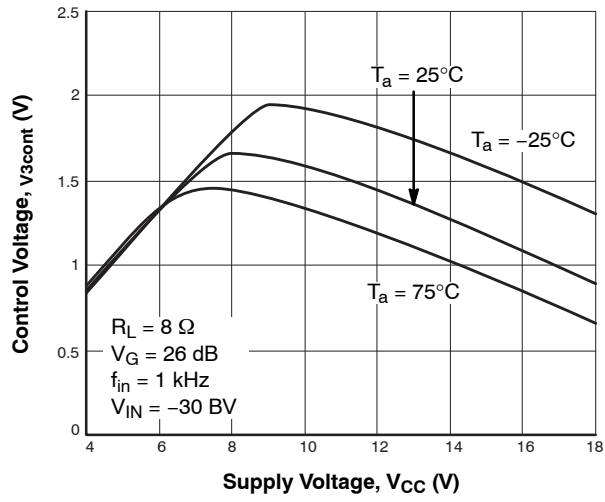


図 47.

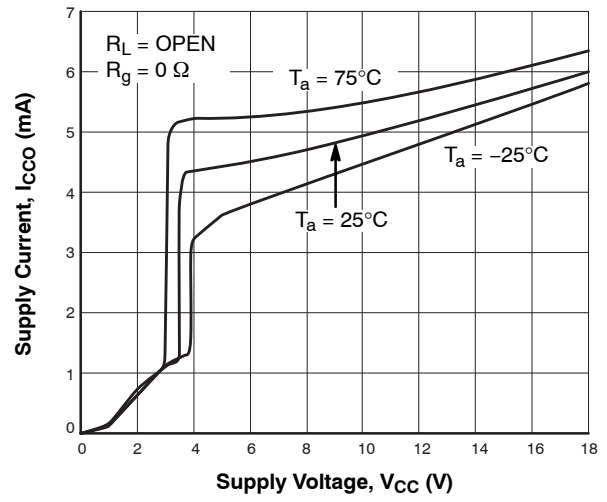


図 48.

LA4815VH

ミュートOFF & ON過渡特性

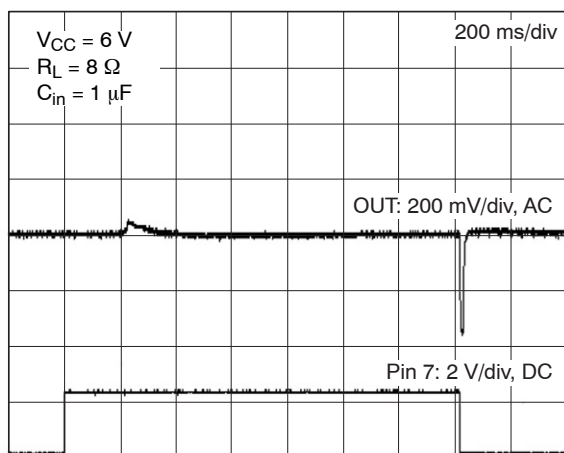


図 49.

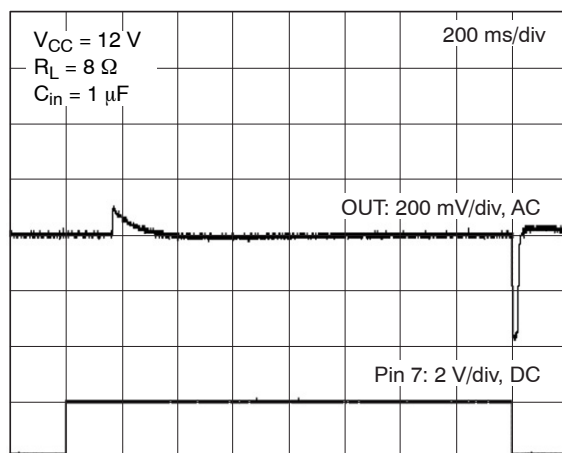


図 50.

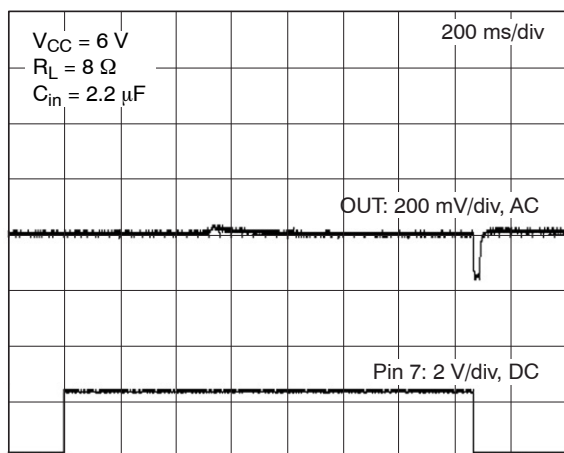


図 51.

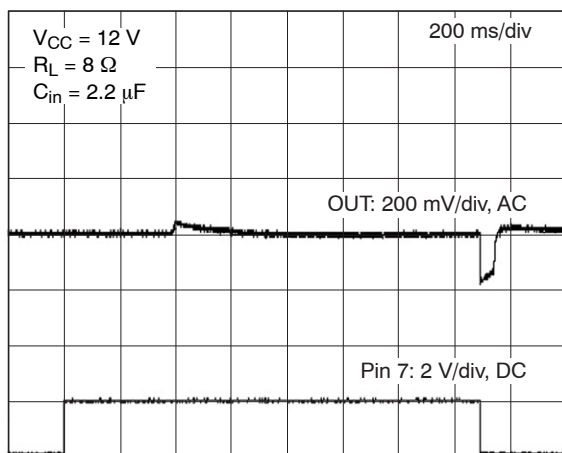


図 52.

MECHANICAL CASE OUTLINE

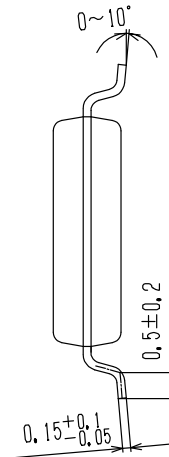
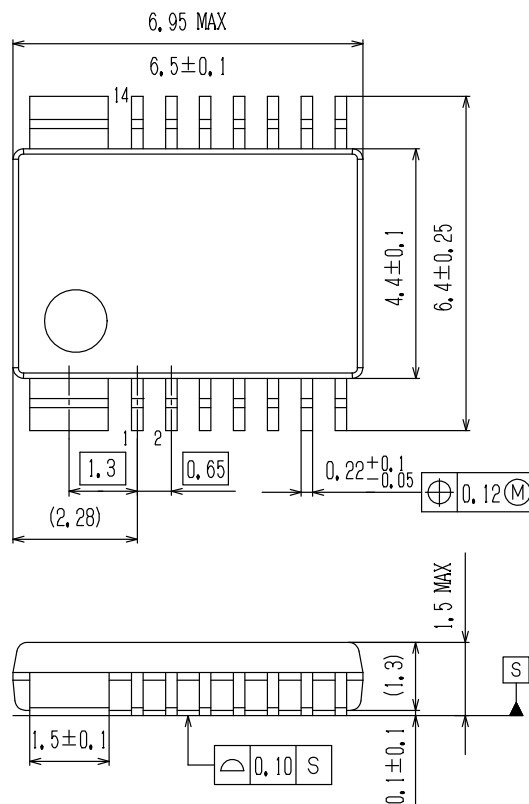
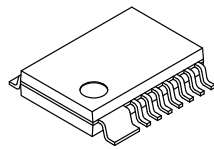
PACKAGE DIMENSIONS

ON Semiconductor®

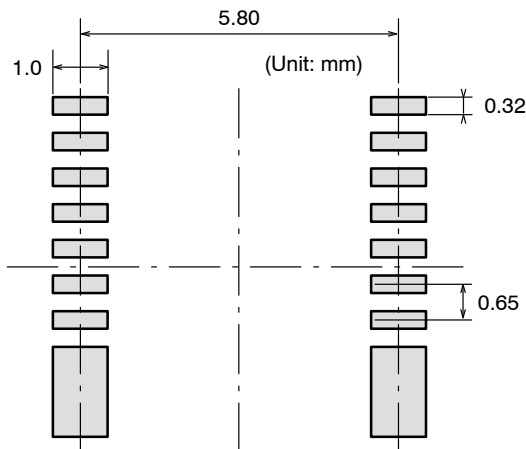
ON

HSSOP14 (225mil) CASE 944AA ISSUE A

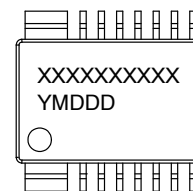
DATE 23 OCT 2013



SOLDERING FOOTPRINT*



GENERIC MARKING DIAGRAM*



XXXXX = Specific Device Code
Y = Year
M = Month
DDD = Additional Traceability Data

NOTES: 1. The measurements are not to guarantee but for reference only.
2. Land pattern design in Fin area to be altered in response to customer's individual application.

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present.

DOCUMENT NUMBER:	98AON65470E	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	HSSOP14 (225 MIL)	PAGE 1 OF 1

ON Semiconductor and are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. ON Semiconductor does not convey any license under its patent rights nor the rights of others.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at
www.onsemi.com/support/sales