

LC450210PCH

1/8~1/16デューティドットマトリックス LCDコントローラドライバ



ON Semiconductor®

www.onsemi.jp

概要

LC450210PCH は、コントローラによる制御で、文字、簡易グラフィック表示などに使用できる 1/8~1/16 デューティ汎用 LCD 表示ドライバで、最大 3,200 ドット(16×16 ドットフォントで 12 文字×1 行+128 セグメント、5×7 ドットフォントで 40 文字×2 行)までの LCD パネルを直接駆動することができる。動作温度範囲は、-40~+105°C である。

特長

- 1/8~1/16 デューティ駆動方式の切換えを、シリアルデータにてコントロール可能
1/8 デューティ駆動方式 : 8×200 = 1,600 ドット 1/13 デューティ駆動方式 : 13×200 = 2,600 ドット
1/9 デューティ駆動方式 : 9×200 = 1,800 ドット 1/14 デューティ駆動方式 : 14×200 = 2,800 ドット
1/10 デューティ駆動方式 : 10×200 = 2,000 ドット 1/15 デューティ駆動方式 : 15×200 = 3,000 ドット
1/11 デューティ駆動方式 : 11×200 = 2,200 ドット 1/16 デューティ駆動方式 : 16×200 = 3,200 ドット
1/12 デューティ駆動方式 : 12×200 = 2,400 ドット
- 1/4 バイアス駆動、1/5 バイアス駆動の切換えをシリアルデータにてコントロール可能
- ライン反転駆動、フレーム反転駆動の切換えをシリアルデータにてコントロール可能
- バックライトの周波数などとの干渉を防ぐため、コモン、セグメント出力波形のフレーム周波数および、昇圧クロック周波数をシリアルデータにてコントロール可能
- パワーセーブモード(表示データ保持)および、表示状態 (通常表示/全点灯/全消灯/全強制消灯) をシリアルデータにてコントロール可能
- 発振回路内蔵 (発振用抵抗および、容量内蔵)
- 内部発振動作モード、外部クロック動作モードの切換えをシリアルデータにてコントロール可能
- シリアルデータ入力は CCB*フォーマットにてコントローラと通信可能 (5 V / 3 V 対応)
- ロジック部電源 V_{DD} (REGE 端子設定にて、5 V / 3 V 電源の切換え可能)
+4.5 V ~ +5.5 V (5 V 電源時(REGE = VDD))
+2.7 V ~ +3.6 V (3 V 電源時(REGE = VSS))
- 4 倍、5 倍昇圧回路内蔵 (ディスチャージ機能付き)
昇圧基準電圧 V_{BTI2} : +3.2 V (Typ.) (5 V 電源時(REGE = VDD))
 $V_{BTI1} = V_{BTI2}$: +2.7 V ~ $V_{DD}[V]$ (3 V 電源時(REGE = VSS))
- LCD ドライバ部電源電圧 V_{LCD} : +16.0 V (Typ.) ($V_{DD} = 5$ V, 5 倍昇圧回路使用時)
+16.5 V ($V_{DD} = 3.3$ V, 5 倍昇圧回路使用時)
+4.5 V ~ +16.5 V (V_{LCD} 外部供給可能範囲)
- 表示コントラスト調整回路内蔵
LCD 駆動バイアス電圧 V_{LCD0} : +4.65 V ~ +13.5 V (Typ.) ($V_{DD} = 5$ V, 5 倍昇圧回路使用時)
+4.65 V ~ +14.1 V ($V_{DD} = 3.3$ V, 5 倍昇圧回路使用時)
+4.65 V ~ +14.1 V ($V_{LCD} = 16.5$ V 外部供給時)
- \overline{RES} 端子による LSI 内部の初期化および、誤表示の防止
- 広い動作温度範囲 : -40~+105°C
- CMOS 構造、金バンプチップ品

* Computer Control Bus (CCB) は、ON Semiconductor のオリジナル・バス・フォーマットであり、バスのアドレスは全て ON Semiconductor が管理しています。

ORDERING INFORMATION

See detailed ordering and shipping information on page 53 of this data sheet.

LC450210PCH

絶対最大定格 / Ta = 25°C, V_{SS} = 0 V

項目	記号	条件	定格値	単位
最大電源電圧	V _{DD max}	VDD 端子, REGE = VDD	-0.3 ~ +6.0	V
		VDD 端子, REGE = VSS	-0.3 ~ +4.2	
	V _{LCD max}	VLCD 端子 (注 1)	-0.3 ~ +17.0	
入力電圧	V _{IN1}	CE, CL, DI, $\overline{\text{RES}}$, TSIN1~TSIN4, OSCI 端子	-0.3 ~ +4.2	V
		CE, CL, DI, $\overline{\text{RES}}$, TSIN1~TSIN4, OSCI 端子, V _{IN1} 電圧入力前に V _{DD} ≥ 2.7 V を供給しておくこと	-0.3 ~ +6.0	
	V _{IN2}	VBTI1 端子	-0.3 ~ V _{DD} + 0.3	
	V _{IN3}	REGE 端子	-0.3 ~ +6.0	
	V _{IN4}	VLCD5 端子 (注 1)	-0.3 ~ V _{LCD} + 0.3	
出力電圧	V _{OUT1}	VLCD 端子	-0.3 ~ V _{LCD} + 0.3	V
	V _{OUT2}	S1~S200, COM1~COM16 端子	-0.3 ~ V _{LCD} + 0.3	
	V _{OUT3}	CP12N, CP34N, VLOGIC, TSOUT1~TSOUT3, TSO 端子, V _{DD} ≤ 3.9 V (REGE = VSS)	-0.3 ~ V _{DD} + 0.3	
		CP12N, CP34N, VLOGIC, TSOUT1~TSOUT3, TSO 端子, V _{DD} > 3.9 V (REGE = VDD)	-0.3 ~ +4.2	
入出力電圧	V _{INOUT1}	CP1P, CP2P, CP3P, CP4P 端子	-0.3 ~ V _{LCD} + 0.3	V
	V _{INOUT2}	VLCD0, VLCD1, VLCD2, VLCD3, VLCD4 端子 (注 1)	-0.3 ~ V _{LCD} + 0.3	
	V _{INOUT3}	VBTI2 端子, VBTI1 ≤ 3.9 V (REGE = VSS)	-0.3 ~ V _{BTI1} + 0.3	
		VBTI2 端子, VBTI1 > 3.9 V (REGE = VDD)	-0.3 ~ +4.2	
出力電流	I _{OUT1}	VLCD 端子	8	mA
	I _{OUT2}	S1~S200 端子	0.3	
	I _{OUT3}	COM1~COM16 端子	1	
動作周囲温度	T _{opr}		-40 ~ +105	°C
保存周囲温度	T _{stg}		-55 ~ +125	°C

注 1) V_{LCD} ≥ V_{LCD0} > V_{LCD1} > V_{LCD2} > V_{LCD3} > V_{LCD4} > V_{LCD5} の条件を守ること。

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

LC450210PCH

許容動作範囲 / Ta = -40~+105°C, V_{SS} = 0 V

項目	記号	条件	最小	標準	最大	単位	
電源電圧	V _{DD}	VDD 端子, REGE = VDD	4.5		5.5	V	
		VDD 端子, REGE = VSS	2.7		3.6		
	V _{LCD}	VLCD 端子, 外部供給時	4.5		16.5		
昇圧基準入力電圧	V _{BTI1}	VBTI1 端子, V _{DD} = 4.5 V~5.5 V (REGE = VDD), 4倍/5倍昇圧回路使用時	4.5		V _{DD}	V	
	V _{BTI2}	VBTI1, VBTI2 端子 (VBTI1 = VBTI2), V _{DD} = 2.7 V~3.6 V (REGE = VSS), 4倍昇圧回路使用時	2.7		V _{DD} (≦3.6)	V	
		VBTI1, VBTI2 端子 (VBTI1 = VBTI2), V _{DD} = 2.7 V~3.3 V (REGE = VSS), 5倍昇圧回路使用時	2.7		V _{DD} (≦3.3)		
LCD 駆動バイアス 入力電圧	V _{LCD0}	VLCD0 端子, 表示コントラスト調整回路 未使用時	4.5 (注1)	(注1)	V _{LCD} (注1)	V	
	V _{LCD1} V _{LCD2} V _{LCD3} V _{LCD4}	VLCD1, VLCD2, VLCD3, VLCD4 端子, LCD 駆動バイアス電圧発生回路 未使用時		(注1)		V	
	V _{LCD5}	VLCD5 端子		0 (注1)		V	
	入力「H」レベル電圧	V _{IH1}	CE, CL, DI, $\overline{\text{RES}}$, OSCI 端子, V _{DD} = 4.5 V~5.5 V (REGE = VDD)	0.5V _{DD}		5.5	V
			CE, CL, DI, $\overline{\text{RES}}$, OSCI 端子, V _{DD} = 2.7 V~3.6 V (REGE = VSS)	0.8V _{DD}		3.6	
V _{IH2}		REGE 端子	0.8V _{DD}		5.5		
入力「L」レベル電圧	V _{IL1}	CE, CL, DI, $\overline{\text{RES}}$, TSIN1~TSIN4, OSCI 端子, V _{DD} = 4.5 V~5.5 V (REGE = VDD)	0		0.2V _{DD}	V	
		CE, CL, DI, $\overline{\text{RES}}$, TSIN1~TSIN4, OSCI 端子, V _{DD} = 2.7 V~3.6 V (REGE = VSS)	0		0.2V _{DD}		
	V _{IL2}	REGE 端子	0		0.2V _{DD}		
外部クロック動作周波数	f _{CK}	OSCI 端子, 外部クロック動作モード [図1]	100	300	600	kHz	
外部クロックデューティ	D _{CK}	OSCI 端子, 外部クロック動作モード [図1]	30	50	70	%	
データセットアップ時間	t _{ds}	CL, DI 端子 [図2], [図3]	160			ns	
データホールド時間	t _{dh}	CL, DI 端子 [図2], [図3]	160			ns	
CE ウェイト時間	t _{cp}	CE, CL 端子 [図2], [図3]	160			ns	
CE セットアップ時間	t _{cs}	CE, CL 端子 [図2], [図3]	160			ns	
CE ホールド時間	t _{ch}	CE, CL 端子 [図2], [図3]	160			ns	
「H」レベルクロックパルス幅	t _{φH}	CL 端子 [図2], [図3]	160			ns	
「L」レベルクロックパルス幅	t _{φL}	CL 端子 [図2], [図3]	160			ns	
立ち上がり時間	t _r	CE, CL, DI 端子 [図2], [図3]		160		ns	
立ち下がり時間	t _f	CE, CL, DI 端子 [図2], [図3]		160		ns	
リセット最小パルス幅	t _{wres}	$\overline{\text{RES}}$ 端子 [図5]~[図8]	1.0			ms	

注1) V_{LCD} ≧ V_{LCD0} > V_{LCD1} > V_{LCD2} > V_{LCD3} > V_{LCD4} > V_{LCD5} の条件を守ること。

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

LC450210PCH

電気的特性 / 許容動作範囲において

項目	記号	端子	条件	最小	標準	最大	単位
ヒステリシス幅	V _H	CE, CL, DI, RES, OSCI	V _{DD} = 4.5 V ~ 5.5 V (REGE = VDD)		0.03V _{DD}		V
			V _{DD} = 2.7 V ~ 3.6 V (REGE = VSS)		0.05V _{DD}		
入力 「H」レベル電流	I _{IH1}	CE, CL, DI, RES, OSCI	V _I = 3.6 V			5.0	μA
			V _I = 5.5 V, V _I 電圧入力前に V _{DD} ≥ 2.7 V を供給し ておくこと			5.0	
	I _{IH2}	REGE	V _I = 5.5 V			5.0	
入力 「L」レベル電流	I _{IL1}	CE, CL, DI, RES, TSIN1~TSIN4, REGE, OSCI	V _I = 0 V	-5.0			μA
昇圧基準 入力電流	I _{BTI1}	VBTI1	V _{DD} = 5.5 V, V _{BTI1} = 5.5 V, REGE = VDD, 4倍昇圧回路 使用時, 表示コントラスト調整回路 使用時, LCD 駆動バイアス電圧発生回路 使用時, コモン/セグメント出力オープン, 表示オン (通常表示)		2,050	4,100	μA
			V _{DD} = 5.5 V, V _{BTI1} = 5.5 V, REGE = VDD, 5倍昇圧回路 使用時, 表示コントラスト調整回路 使用時, LCD 駆動バイアス電圧発生回路 使用時, コモン/セグメント出力オープン, 表示オン (通常表示)		2,550	5,100	
	I _{BTI2}	VBTI2	V _{DD} = 3.6 V, V _{BTI1} = V _{BTI2} = 3.6 V, REGE = VSS, 4倍昇圧回路 使用時, 表示コントラスト調整回路 使用時, LCD 駆動バイアス電圧発生回路 使用時, コモン/セグメント出力オープン, 表示オン (通常表示)		2,000	4,000	μA
		V _{DD} = 3.3 V, V _{BTI1} = V _{BTI2} = 3.3 V, REGE = VSS, 5倍昇圧回路 使用時, 表示コントラスト調整回路 使用時, LCD 駆動バイアス電圧発生回路 使用時, コモン/セグメント出力オープン, 表示オン (通常表示)		2,500	5,000		
セグメント ドライバ 出力 ON 抵抗	R _{ONS}	S1~S200	V _{LCD} = 4.5 V (外部供給), V _{LCD0} = 4.5 V (外部入力), V _{LCD1} ~V _{LCD5} = 1/5 バイアス (外部入力)			20	kΩ
コモンドライバ 出力 ON 抵抗	R _{ONC}	COM1~COM16	V _{LCD} = 4.5 V (外部供給), V _{LCD0} = 4.5 V (外部入力), V _{LCD1} ~V _{LCD5} = 1/5 バイアス (外部入力)			20	kΩ
出力電圧	V _{BTI2}	VBTI2	V _{BTI1} = 4.5 V ~ 5.5 V (REGE = VDD) 昇圧回路 使用時, 表示コントラスト調整回路 未使用時, LCD 駆動バイアス電圧発生回路 未使用時, 無負荷	3.09	3.2	3.3	V
	V _{LCD}	VLCD	4倍昇圧回路 使用時, 表示コントラスト調整回路 未使用時, LCD 駆動バイアス電圧発生回路 未使用時, 無負荷	(V _{BTI2} ×4) -0.4	V _{BTI2} ×4	(V _{BTI2} ×4) +0.4	
5倍昇圧回路 使用時, 表示コントラスト調整回路 未使用時, LCD 駆動バイアス電圧発生回路 未使用時, 無負荷			(V _{BTI2} ×5) -0.4	V _{BTI2} ×5	16.5		
発振周波数	f _{osc}	内部発振回路	内部発振動作モード	210	300	390	kHz

次ページへ続く。

LC450210PCH

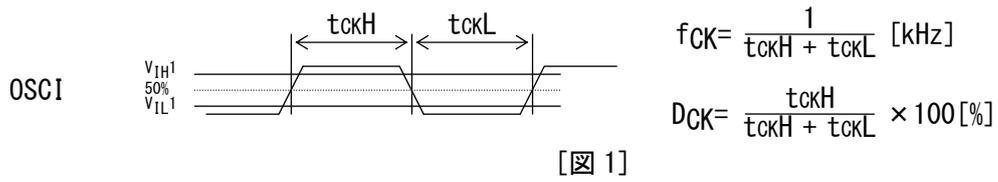
前ページより続く。

項目	記号	端子	条件	最小	標準	最大	単位
電源電流	I _{DD1}	VDD	<パワーセーブモード> V _{DD} = 3.6 V (REGE = VSS), コマンド非アクセス時, 入力端子レベルは、VSS または VDD			15	μ A
			<パワーセーブモード> V _{DD} = 5.5 V (REGE = VDD), コマンド非アクセス時, 入力端子レベルは、VSS または VDD		50	120	
	I _{DD2}	VDD	<通常モード> V _{DD} = 3.6 V (REGE = VSS), 表示オン (通常表示), 内部発振動作モード, コマンド非アクセス時, 入力端子レベルは、VSS または VDD		100	500	
			<通常モード> V _{DD} = 5.5 V (REGE = VDD), 表示オン (通常表示), 内部発振動作モード, コマンド非アクセス時, 入力端子レベルは、VSS または VDD		150	600	
	I _{LCD}	VLCD	<通常モード> V _{LCD} = 16.5 V (外部供給), 表示オン (通常表示), 昇圧回路 未使用時, 表示コントラスト調整回路 使用時, LCD 駆動バイアス電圧発生回路 使用時, コモン/セグメント出力オープン		500	1,000	

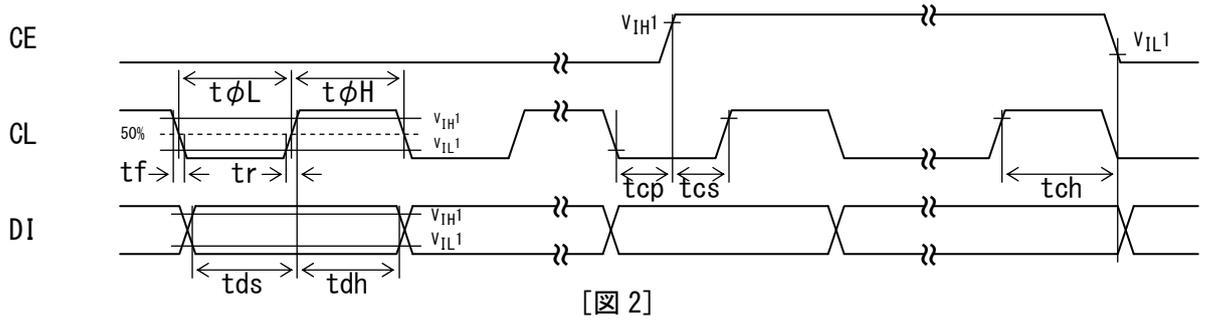
製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

LC450210PCH

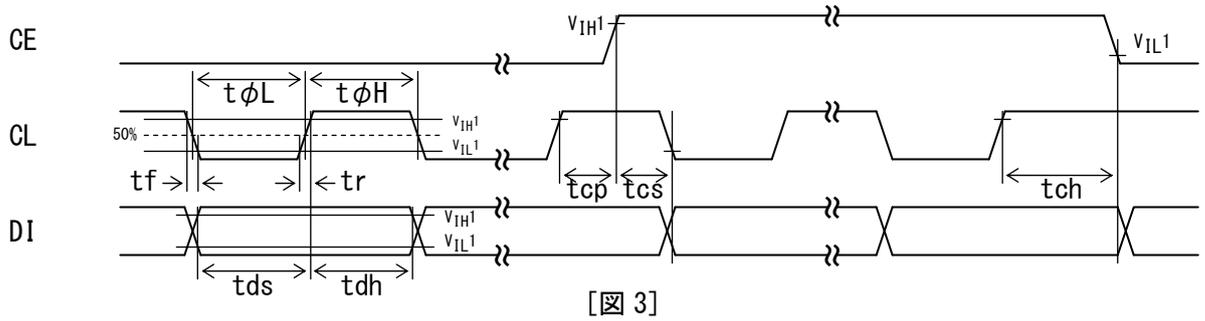
(1) 外部クロック動作モード時の OSCI 端子のクロックタイミング



(2) CL が「L」レベルで停止している場合

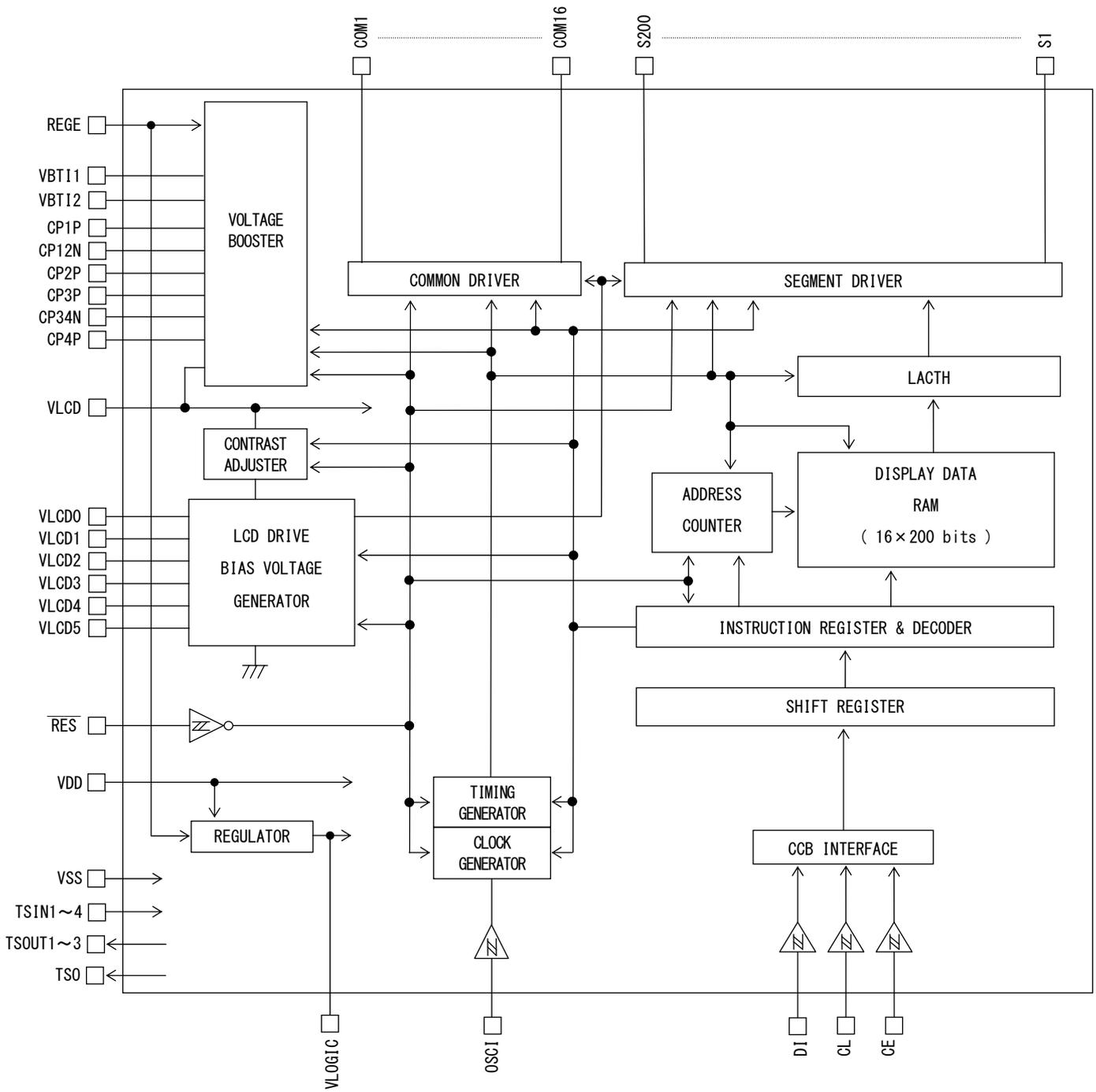


(3) CL が「H」レベルで停止している場合



LC450210PCH

ブロック図



LC450210PCH

端子説明

端子	端子番号	説明	アクティブ*	I/O	未使用時の処理
VDD	231~234	ロジック部電源供給端子で、4.5V~5.5V (REGE=VDD 時)、2.7V~3.6V (REGE=VSS 時) を供給すること。 また、VDD 端子-VSS 端子間にコンデンサを接続すること。	—	—	—
VSS	226~229, 235~243	電源供給端子で、GND に接続すること。	—	—	—
VLOGIC	216	ロジック部電源レギュレータ出力のモニタ端子である。 VLOGIC 端子は、外部回路で使用しないこと。	—	0	OPEN
REGE	230	昇圧基準電圧レギュレータ及び、ロジック部電源レギュレータの制御端子である。電源仕様に合わせて、必ず VDD または VSS に接続すること。 REGE=VDD : 5V 電源使用、昇圧基準電圧レギュレータ動作、 ロジック部電源レギュレータ動作 REGE=VSS : 3V 電源使用、昇圧基準電圧レギュレータ停止、 ロジック部電源レギュレータ停止	—	I	—
S1~200	2~201	セグメントドライバ出力端子である。	—	0	OPEN
COM1~8, COM9~16	313~320, 210~203	コモンドライバ出力端子である。	—	0	OPEN
VBTI1	244~248	昇圧基準電圧入力端子である。 <u><昇圧回路を使用する場合></u> VBTI1 端子-VSS 端子間にコンデンサを接続すること。 REGE=VDD のとき、4.5V~V _{DD} [V] を入力すること。 REGE=VSS のとき、VBTI1 端子と VBTI2 端子を接続し、 2.7V~V _{DD} [V] (4 倍昇圧時 : ≤3.6V、5 倍昇圧時 : ≤3.3V) を入力すること。 <u><昇圧回路を使用しない場合></u> VBTI1 端子はオープンにすること。	—	I	OPEN
VBTI2	249~253	昇圧基準電圧入出力端子である。 <u><昇圧回路を使用する場合></u> VBTI2 端子-VSS 端子間にコンデンサを接続すること。 REGE=VDD のとき、昇圧基準電圧を出力する。 REGE=VSS のとき、VBTI1 端子と VBTI2 端子を接続し、 2.7V~V _{DD} [V] (4 倍昇圧時 : ≤3.6V、5 倍昇圧時 : ≤3.3V) を入力すること。 <u><昇圧回路を使用しない場合></u> VBTI2 端子はオープンにすること。	—	I/O	OPEN
CP1P, CP12N, CP2P, CP3P, CP34N, CP4P	254~257, 258~264, 265~268, 269~272, 273~279, 280~283	昇圧回路用の端子である。 <u><4 倍昇圧を行う場合></u> CP1P 端子 (+側) - CP12N 端子 (-側) 間にコンデンサを接続し、 CP2P 端子 (+側) - CP12N 端子 (-側) 間にコンデンサを接続し、 CP3P 端子 (+側) - CP34N 端子 (-側) 間にコンデンサを接続し、 CP4P 端子と VLCD 端子を接続すること。 <u><5 倍昇圧を行う場合></u> CP1P 端子 (+側) - CP12N 端子 (-側) 間にコンデンサを接続し、 CP2P 端子 (+側) - CP12N 端子 (-側) 間にコンデンサを接続し、 CP3P 端子 (+側) - CP34N 端子 (-側) 間にコンデンサを接続し、 CP4P 端子 (+側) - CP34N 端子 (-側) 間にコンデンサを接続すること。 <u><昇圧回路を使用しない場合></u> CP1P 端子、CP12N 端子、CP2P 端子、CP3P 端子、CP34N 端子、 CP4P 端子はオープンにすること。	—	I/O	OPEN

次ページへ続く。

LC450210PCH

前ページより続く。

端子	端子番号	説明	アクティブ	I/O	未使用時の処理
VLCD	284~289	<p>LCD ドライバ部電源供給端子である。 VLCD 端子-VSS 端子間にコンデンサを接続すること。</p> <p><u><昇圧回路を使用する場合></u> (i) 4 倍昇圧時: 昇圧電圧 ($V_{BT1} \times 4$) を出力する。 (ii) 5 倍昇圧時: 昇圧電圧 ($V_{BT1} \times 5$) を出力する。</p> <p><u><昇圧回路を使用しない場合></u> 4.5V~16.5V を供給すること。なお、表示コントラスト調整回路を使用する場合は、次の条件を満足させること。 $V_{LCD} \geq V_{LCD0} + 2.4V$</p>	-	I/O	-
VLCD0	290~294	<p>LCD 駆動バイアス電圧(「H」レベル)用端子である。 VLCD0 端子-VLCD5 端子間にコンデンサを接続すること。</p> <p><u><表示コントラスト調整回路を使用する場合></u> 「表示コントラストの設定」命令の CT0~CT5 の設定内容に応じて LCD 駆動バイアス電圧(「H」レベル)を出力する。ただし、次の条件を満足させること。 $V_{LCD0} \leq V_{LCD} - 2.4V$</p> <p><u><表示コントラスト調整回路を使用しない場合></u> 外部から LCD 駆動バイアス電圧(「H」レベル)を入力し、次の条件を満足させること。 $V_{LCD1} < V_{LCD0} \leq V_{LCD}$</p>	-	I/O	OPEN
VLCD1	306~308	<p>LCD 駆動バイアス電圧(3/4 レベル、4/5 レベル)用端子である。 VLCD1 端子-VLCD5 端子間にコンデンサを接続すること。</p> <p><u><LCD 駆動バイアス電圧発生回路を使用する場合></u> (i) 1/4 バイアス駆動時: LCD 駆動バイアス電圧 ($3/4 \times V_{LCD0}$) を出力する。 (ii) 1/5 バイアス駆動時: LCD 駆動バイアス電圧 ($4/5 \times V_{LCD0}$) を出力する。</p> <p><u><LCD 駆動バイアス電圧発生回路を使用しない場合></u> (i) 1/4 バイアス駆動時: LCD 駆動バイアス電圧 ($3/4 \times V_{LCD0}$) を外部から入力し、次の条件を満足させること。 $V_{LCD2} < V_{LCD1} < V_{LCD0}$ (ii) 1/5 バイアス駆動時: LCD 駆動バイアス電圧 ($4/5 \times V_{LCD0}$) を外部から入力し、次の条件を満足させること。 $V_{LCD2} < V_{LCD1} < V_{LCD0}$</p>	-	I/O	OPEN
VLCD2	300~302	<p>LCD 駆動バイアス電圧(2/4 レベル、3/5 レベル)用端子である。 VLCD2 端子-VLCD5 端子間にコンデンサを接続すること。</p> <p><u><LCD 駆動バイアス電圧発生回路を使用する場合></u> (i) 1/4 バイアス駆動時: LCD 駆動バイアス電圧 ($2/4 \times V_{LCD0}$) を出力する。 (ii) 1/5 バイアス駆動時: LCD 駆動バイアス電圧 ($3/5 \times V_{LCD0}$) を出力する。</p> <p><u><LCD 駆動バイアス電圧発生回路を使用しない場合></u> (i) 1/4 バイアス駆動時: LCD 駆動バイアス電圧 ($2/4 \times V_{LCD0}$) を外部から入力し、次の条件を満足させること。 $V_{LCD4} < V_{LCD2} < V_{LCD1}$ (ii) 1/5 バイアス駆動時: LCD 駆動バイアス電圧 ($3/5 \times V_{LCD0}$) を外部から入力し、次の条件を満足させること。 $V_{LCD3} < V_{LCD2} < V_{LCD1}$</p>	-	I/O	OPEN

次ページへ続く。

LC450210PCH

前ページより続く。

端子	端子番号	説明	アクティブ	I/O	未使用時の処理
VLCD3	303~305	<p>LCD 駆動バイアス電圧 (2/5 レベル) 用端子である。</p> <p>〈LCD 駆動バイアス電圧発生回路を使用する場合〉</p> <p>(i) 1/4 バイアス駆動時: VLCD3 端子はオープンにすること。</p> <p>(ii) 1/5 バイアス駆動時: LCD 駆動バイアス電圧 ($2/5 \times V_{LCD0}$) を出力する。VLCD3 端子-VLCD5 端子間にコンデンサを接続すること。</p> <p>〈LCD 駆動バイアス電圧発生回路を使用しない場合〉</p> <p>(i) 1/4 バイアス駆動時: VLCD3 端子はオープンにすること。</p> <p>(ii) 1/5 バイアス駆動時: VLCD3 端子-VLCD5 端子間にコンデンサを接続し、LCD 駆動バイアス電圧 ($2/5 \times V_{LCD0}$) を外部から入力すること。</p> <p>次の条件を満足させること。</p> $V_{LCD4} < V_{LCD3} < V_{LCD2}$	—	I/O	OPEN
VLCD4	309~311	<p>LCD 駆動バイアス電圧 (1/4 レベル、1/5 レベル) 用端子である。</p> <p>VLCD4 端子-VLCD5 端子間にコンデンサを接続すること。</p> <p>〈LCD 駆動バイアス電圧発生回路を使用する場合〉</p> <p>(i) 1/4 バイアス駆動時: LCD 駆動バイアス電圧 ($1/4 \times V_{LCD0}$) を出力する。</p> <p>(ii) 1/5 バイアス駆動時: LCD 駆動バイアス電圧 ($1/5 \times V_{LCD0}$) を出力する。</p> <p>〈LCD 駆動バイアス電圧発生回路を使用しない場合〉</p> <p>(i) 1/4 バイアス駆動時: LCD 駆動バイアス電圧 ($1/4 \times V_{LCD0}$) を外部から入力し、次の条件を満足させること。</p> $V_{LCD5} < V_{LCD4} < V_{LCD2}$ <p>(ii) 1/5 バイアス駆動時: LCD 駆動バイアス電圧 ($1/5 \times V_{LCD0}$) を外部から入力し、次の条件を満足させること。</p> $V_{LCD5} < V_{LCD4} < V_{LCD3}$	—	I/O	OPEN
VLCD5	295~299	<p>LCD 駆動バイアス電圧 (「L」レベル) 用端子である。</p> <p>LCD 駆動バイアス電圧発生回路を使用しないときでも必ず VSS に接続すること。</p>	—	I	VSS
OSCI	221	<p>外部クロック動作モードのときの外部クロック入力端子である。</p> <p>「表示方式設定」命令により、</p> <p>OC=0 (内部発振動作モード) のときは、VSS へ接続すること。</p> <p>OC=1 (外部クロック動作モード) のときは、外部クロック入力端子として使用することができる。</p>	—	I	VSS
CE	218	シリアルデータ転送用入力端子で、コントローラと接続する。	H	I	VSS
CL	220	CE : チップイネーブル CL : 同期クロック		I	
DI	219	DI : 転送データ	—	I	
$\overline{\text{RES}}$	217	<p>リセット信号入力端子である。</p> <p>$\overline{\text{RES}} = \text{VSS}$: LSI 内部を初期化します。 詳細は、「システムリセットについて」を参照。</p> <p>$\overline{\text{RES}} = \text{VDD}$: 通常動作</p>	L	I	VSS
TSIN1~4	222~225	<p>テスト用信号入力端子である。</p> <p>必ず VSS に接続すること。</p>	—	I	VSS
TSOUT1~3	212~214	<p>テスト用信号出力端子である。</p> <p>必ず OPEN にすること。</p>	—	O	OPEN
TSO	215	<p>テスト用信号出力端子である。</p> <p>必ず OPEN にすること。</p>	—	O	OPEN
DUMMY	1, 202, 211, 312	<p>ダミー端子のため、使用禁止とする。</p> <p>ダミー端子間で接続しないこと。</p> <p>また、外部回路で使用しないこと。</p>	—	—	OPEN

表示データ RAM とセグメント出力端子との対応

		セグメント出力端子																		
コラム アドレス 方向設定	通常方向 (SDIR="0") 反転方向 (SDIR="1")	S1	S2	S3	S4	S5	S6	S7	S8	S9	S10	S193	S194	S195	S196	S197	S198	S199	S200
		S199	S198	S197	S196	S195	S194	S193	S192	S191	D10_1	D193_1	D194_1	D195_1	D196_1	D197_1	D198_1	D199_1	D200_1
ページ アドレス	0	D1_1	D2_1	D3_1	D4_1	D5_1	D6_1	D7_1	D8_1	D9_1	D10_1	D193_1	D194_1	D195_1	D196_1	D197_1	D198_1	D199_1	D200_1
		D1_2	D2_2	D3_2	D4_2	D5_2	D6_2	D7_2	D8_2	D9_2	D10_2	D193_2	D194_2	D195_2	D196_2	D197_2	D198_2	D199_2	D200_2
		D1_3	D2_3	D3_3	D4_3	D5_3	D6_3	D7_3	D8_3	D9_3	D10_3	D193_3	D194_3	D195_3	D196_3	D197_3	D198_3	D199_3	D200_3
		D1_4	D2_4	D3_4	D4_4	D5_4	D6_4	D7_4	D8_4	D9_4	D10_4	D193_4	D194_4	D195_4	D196_4	D197_4	D198_4	D199_4	D200_4
		D1_5	D2_5	D3_5	D4_5	D5_5	D6_5	D7_5	D8_5	D9_5	D10_5	D193_5	D194_5	D195_5	D196_5	D197_5	D198_5	D199_5	D200_5
		D1_6	D2_6	D3_6	D4_6	D5_6	D6_6	D7_6	D8_6	D9_6	D10_6	D193_6	D194_6	D195_6	D196_6	D197_6	D198_6	D199_6	D200_6
		D1_7	D2_7	D3_7	D4_7	D5_7	D6_7	D7_7	D8_7	D9_7	D10_7	D193_7	D194_7	D195_7	D196_7	D197_7	D198_7	D199_7	D200_7
		D1_8	D2_8	D3_8	D4_8	D5_8	D6_8	D7_8	D8_8	D9_8	D10_8	D193_8	D194_8	D195_8	D196_8	D197_8	D198_8	D199_8	D200_8
		D1_9	D2_9	D3_9	D4_9	D5_9	D6_9	D7_9	D8_9	D9_9	D10_9	D193_9	D194_9	D195_9	D196_9	D197_9	D198_9	D199_9	D200_9
		D1_10	D2_10	D3_10	D4_10	D5_10	D6_10	D7_10	D8_10	D9_10	D10_10	D193_10	D194_10	D195_10	D196_10	D197_10	D198_10	D199_10	D200_10
		D1_11	D2_11	D3_11	D4_11	D5_11	D6_11	D7_11	D8_11	D9_11	D10_11	D193_11	D194_11	D195_11	D196_11	D197_11	D198_11	D199_11	D200_11
		D1_12	D2_12	D3_12	D4_12	D5_12	D6_12	D7_12	D8_12	D9_12	D10_12	D193_12	D194_12	D195_12	D196_12	D197_12	D198_12	D199_12	D200_12
		D1_13	D2_13	D3_13	D4_13	D5_13	D6_13	D7_13	D8_13	D9_13	D10_13	D193_13	D194_13	D195_13	D196_13	D197_13	D198_13	D199_13	D200_13
		D1_14	D2_14	D3_14	D4_14	D5_14	D6_14	D7_14	D8_14	D9_14	D10_14	D193_14	D194_14	D195_14	D196_14	D197_14	D198_14	D199_14	D200_14
		D1_15	D2_15	D3_15	D4_15	D5_15	D6_15	D7_15	D8_15	D9_15	D10_15	D193_15	D194_15	D195_15	D196_15	D197_15	D198_15	D199_15	D200_15
		D1_16	D2_16	D3_16	D4_16	D5_16	D6_16	D7_16	D8_16	D9_16	D10_16	D193_16	D194_16	D195_16	D196_16	D197_16	D198_16	D199_16	D200_16
00H	01H	02H	03H	04H	05H	06H	07H	08H	09H	C0H	C1H	C2H	C3H	C4H	C5H	C6H	C7H		
		コラムアドレス CRA0 ~ CRA7																		

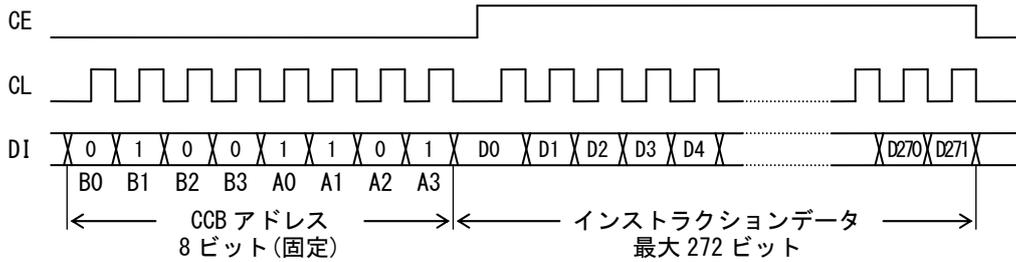
ラインアドレス L N A 0 1 2 3

シリアルデータ転送形式

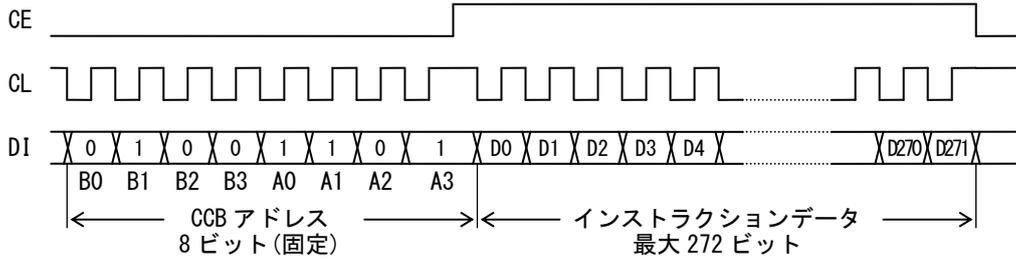
本 LSI は様々な内部レジスタを持っており、これらの内部レジスタへのデータ書込みには、CCB インタフェースを用いて設定を行う。転送を行うビットの構成は、最初の 8 ビットが CCB アドレスとなり、その後のビットがインストラクションデータとなる。インストラクションデータのビット数は、命令により 16 ビット～272 ビットと異なる。シリアルデータは、CL の立ち上がりで内部に取込まれ、CE の立ち下がりでラッチされて実行される。

CE が「H」レベルの期間のデータ数が定義したビット数以外の場合には、命令は実行せず、設定前の状態を保持する。インストラクションデータビット数の詳細については、「インストラクション一覧」を参照すること。

(1) CL が「L」レベルで停止している場合



(2) CL が「H」レベルで停止している場合



- B0～B3, A0～A3 …… CCB アドレス = “B2H”
- D0～D271 …… インストラクションデータ (16～272 ビット)

LC450210PCH

インストラクションデータ説明

1. 「表示方式設定」インストラクションデータ

「表示方式設定」命令により、表示方式の設定を行う。

RES端子=「L」レベルによるシステムリセット後は、「表示方式設定」命令を必ず最初に行うこと。

インストラクションデータ (32 ビット)																															
D240	D241	D242	D243	D244	D245	D246	D247	D248	D249	D250	D251	D252	D253	D254	D255	D256	D257	D258	D259	D260	D261	D262	D263	D264	D265	D266	D267	D268	D269	D270	D271
OC	0	1	0	DBC	CTC0	CTC1	0	DT0	DT1	DT2	DT3	DR	WVC	1	0	CD1R	SD1R	1	0	DBF0	DBF1	DBF2	0	FC0	FC1	FC2	FC3	0	0	0	1
								(LSB)			(MSB)					(LSB)	(MSB)	(LSB)	(MSB)												

- (1-1) OC … 内部発振動作モード，外部クロック動作モードの設定コントロールデータ。
このコントロールデータにより、内部発振動作モード/外部クロック動作モードの設定を行う。内部発振動作モードのときは、パワーセーブモード解除 (BU="0")になると発振動作する。

OC	基本クロック動作モード	OSCI 端子の状態
0	内部発振動作モード	VSS に接続すること
1	外部クロック動作モード	f _{CK} =100~600 [kHz]のクロックを入力すること

- (1-2) DBC … 昇圧回路の状態の設定コントロールデータ。
このコントロールデータにより、4 倍/5 倍昇圧回路の動作/停止状態設定を行う。
CTC0, CTC1 との組合せにより、以下のように設定可能な組合せがある。

- (1-3) CTC0,CTC1 … 表示コントラスト調整回路および、LCD 駆動バイアス電圧発生回路の状態設定コントロールデータ。
このコントロールデータにより、表示コントラスト調整回路および、LCD 駆動バイアス電圧発生回路の動作/停止状態設定を行う。
DBC との組合せにより、以下のように設定可能な組合せがある。

DBC	CTC0	CTC1	昇圧回路	表示コントラスト調整回路	LCD 駆動バイアス電圧発生回路
0	0	0	停止	停止	停止
0	0	1	停止	停止	動作
0	1	0	停止	動作	停止
0	1	1	停止	動作	動作
1	0	0	動作	停止	停止
1	0	1	動作	停止	動作
1	1	0	動作	動作	停止
1	1	1	動作	動作	動作

LC450210PCH

昇圧回路の状態と VBTI1 端子、VBTI2 端子および VLCD 端子の状態は、以下の通りである。

昇圧回路の状態	VBTI1 端子の状態	VBTI2 端子の状態	VLCD 端子の状態
昇圧回路 未使用	オープンにすること	オープンにすること	LCD ドライバ部電源 (4.5V~16.5V) を外部から供給すること
4 倍昇圧回路 使用	<REGE=VDD の場合> 4.5V~V _{DD} [V] を入力すること <REGE=VSS の場合> VBTI1 端子と VBTI2 端子を接続すること	<REGE=VDD の場合> 昇圧基準電圧を出力する <REGE=VSS の場合> VBTI1 端子と VBTI2 端子を接続し、 2.7V~V _{DD} [V] (≤3.6V) を入力すること	4 倍昇圧後の電圧 (VBTI2 x 4) を出力する
5 倍昇圧回路 使用	<REGE=VDD の場合> 4.5V~V _{DD} [V] を入力すること <REGE=VSS の場合> VBTI1 端子と VBTI2 端子を接続すること	<REGE=VDD の場合> 昇圧基準電圧を出力する <REGE=VSS の場合> VBTI1 端子と VBTI2 端子を接続し、 2.7V~V _{DD} [V] (≤3.3V) を入力すること	5 倍昇圧後の電圧 (VBTI2 x 5) を出力する

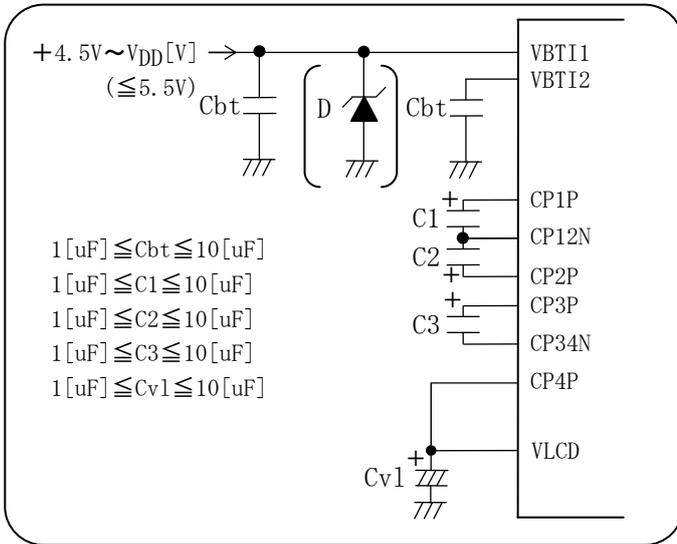
注 1) 以下の(1)、(2)の状態のとき、強制的に昇圧回路の動作を停止し、昇圧回路はディスチャージ状態となる。
 ディスチャージ状態では、VLCD 端子は、VBTI1 端子と同電位となる。

- (1) RES=「L」レベルの期間 (昇圧回路の状態の設定に依存しない)
- (2) 「表示方式設定」命令により、昇圧回路が動作状態(DBC="1")に設定され、かつ、「表示 ON/OFF コントロール」命令により、パワーセーブモード(BU="1")に設定されているとき。

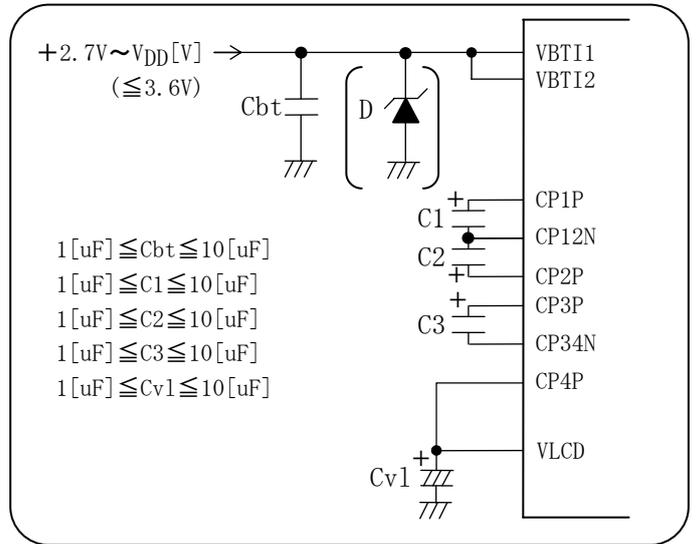
LC450210PCH

注 2) VBTI1 端子、VBTI2 端子、CP1P 端子、CP12N 端子、CP2P 端子、CP3P 端子、CP34N 端子、CP4P 端子、VLCD 端子の周辺回路は以下の通りによること。
また、昇圧倍数の切換えは、CP4P 端子の接続設定のみで変更できる。

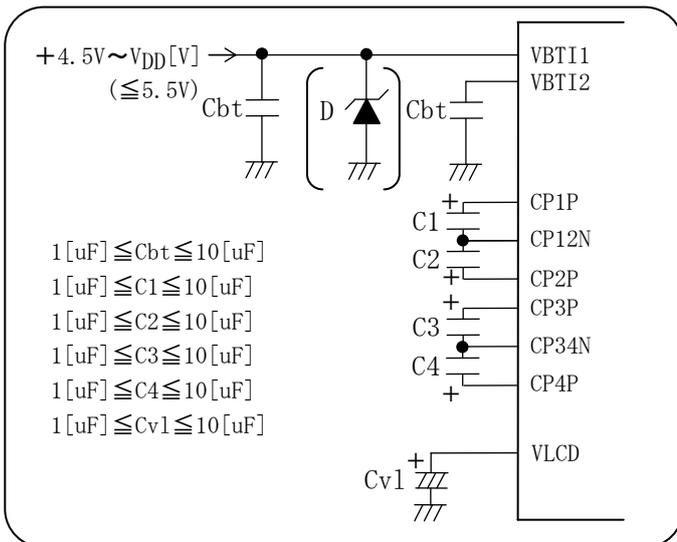
<5V 電源 (REGE=VDD)、4 倍昇圧回路を使用する場合 (DBC="1")>



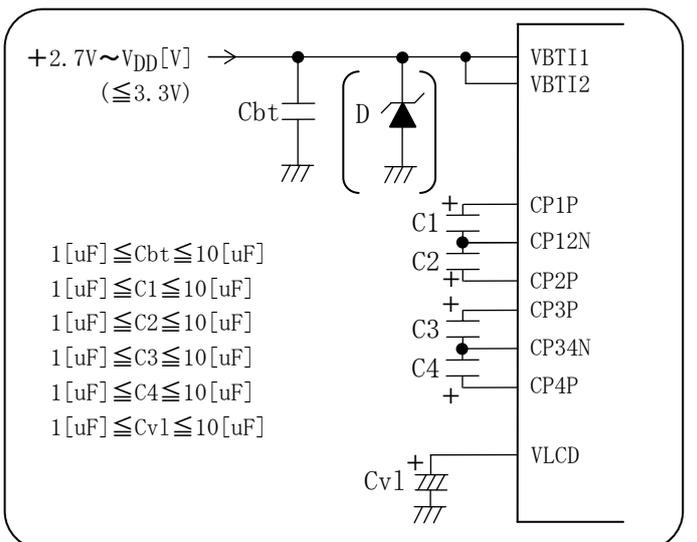
<3V 電源 (REGE=VSS)、4 倍昇圧回路を使用する場合 (DBC="1")>



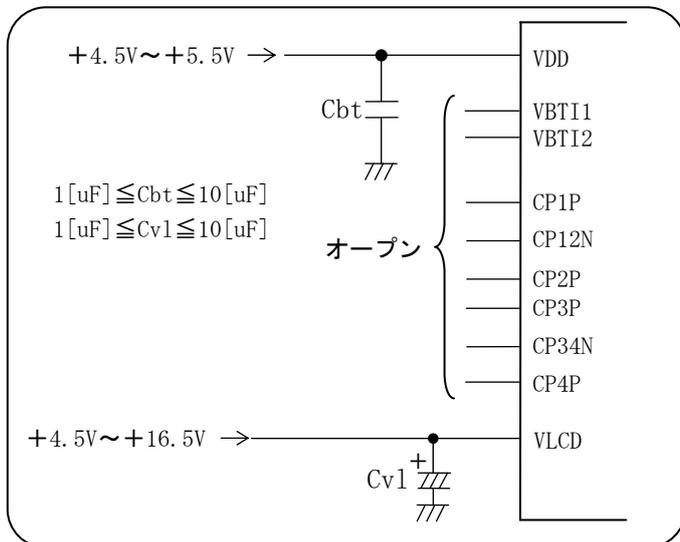
<5V 電源 (REGE=VDD)、5 倍昇圧回路を使用する場合 (DBC="1")>



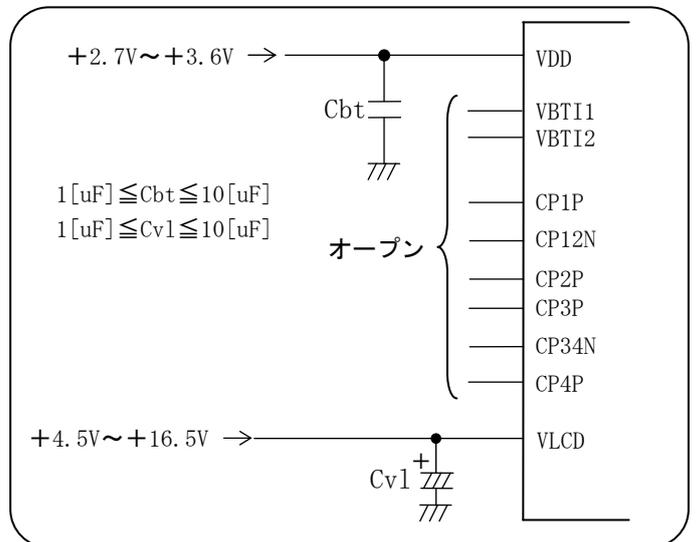
<3V 電源 (REGE=VSS)、5 倍昇圧回路を使用する場合 (DBC="1")>



<5V 電源 (REGE=VDD)、昇圧回路を使用しない場合 (DBC="0")>



<3V 電源 (REGE=VSS)、昇圧回路を使用しない場合 (DBC="0")>



LC450210PCH

表示コントラスト調整回路およびLCD駆動バイアス電圧発生回路の状態と、VLCD0～VLCD4端子の状態は、以下の通りである。

表示コントラスト調整回路の状態	LCD駆動バイアス電圧発生回路の状態	VLCD0端子の状態	VLCD1, VLCD2, VLCD3, VLCD4端子の状態
未使用	未使用	外部からLCD駆動バイアス電圧(「H」レベル)を入力すること。	外部からLCD駆動バイアス電圧(中間レベル)を入力すること。(1/4バイアス駆動時、VLCD3端子はオープンにすること)
使用	未使用	「表示コントラストの設定」命令のCT0～CT5の設定内容に応じてLCD駆動バイアス電圧(「H」レベル)を出力する。 VLCD0端子～VLCD5端子間にコンデンサを接続すること。	外部からLCD駆動バイアス電圧(中間レベル)を入力すること。(1/4バイアス駆動時、VLCD3端子はオープンにすること)
未使用	使用	外部からLCD駆動バイアス電圧(「H」レベル)を入力すること。	LCD駆動バイアス電圧(中間レベル)を出力する。VLCD1～VLCD4端子～VLCD5端子間にコンデンサを接続すること。(1/4バイアス駆動時、VLCD3端子はオープンにすること)
使用	使用	「表示コントラストの設定」命令のCT0～CT5の設定内容に応じてLCD駆動バイアス電圧(「H」レベル)を出力する。 VLCD0端子～VLCD5端子間にコンデンサを接続すること。	LCD駆動バイアス電圧(中間レベル)を出力する。VLCD1～VLCD4端子～VLCD5端子間にコンデンサを接続すること。(1/4バイアス駆動時、VLCD3端子はオープンにすること)

注1) 以下の(1)～(3)の状態のとき、強制的に表示コントラスト調整回路および、LCD駆動バイアス電圧発生回路の動作を停止し、各々の回路はディスチャージ状態となる。

ディスチャージ状態では、VLCD0～VLCD4端子は、VLCD5端子と同電位となる。

(1) RES=「L」レベルの期間

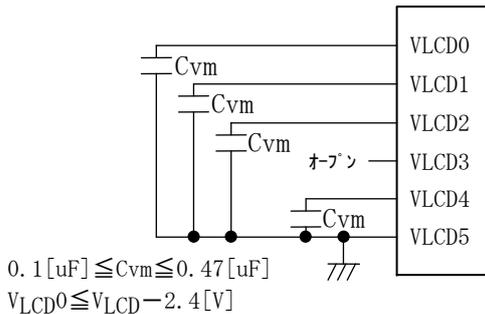
(表示コントラスト調整回路とLCD駆動バイアス電圧発生回路の状態の設定に依存しない)

(2) 「表示方式設定」命令により、表示コントラスト調整回路が動作状態(CTC0="1")に設定され、かつ、「表示ON/OFFコントロール」命令により、パワーセーブモード(BU="1")に設定されているとき。

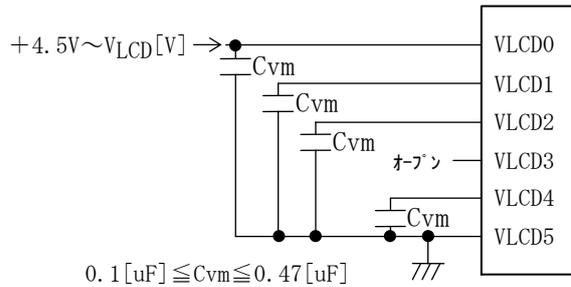
(3) 「表示方式設定」命令により、LCD駆動バイアス電圧発生回路が動作状態(CTC1="1")に設定され、かつ、「表示ON/OFFコントロール」命令により、パワーセーブモード(BU="1")に設定されているとき。

注2) 1/4バイアス駆動時(DR="0"), VLCD0端子～VLCD5端子の周辺回路は以下の通りにすること。

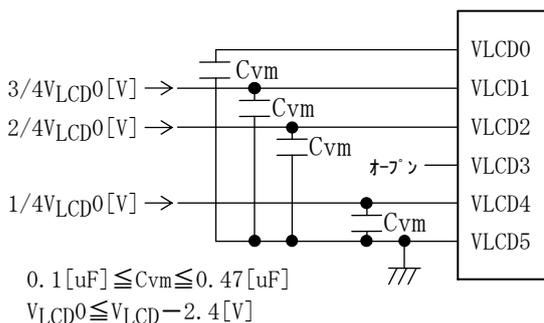
<表示コントラスト調整回路と
LCD駆動バイアス電圧発生回路を
使用する場合(CTC0, CTC1="1, 1")>



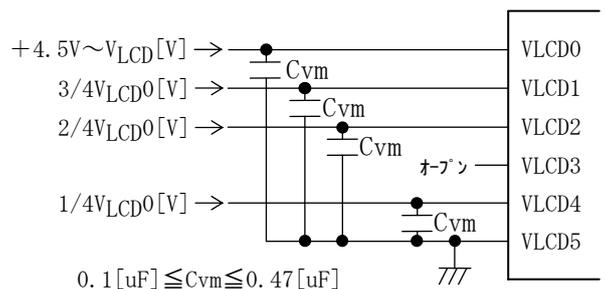
<表示コントラスト調整回路を使用せず、
LCD駆動バイアス電圧発生回路を使用
する場合(CTC0, CTC1="0, 1")>



<表示コントラスト調整回路を使用し、
LCD駆動バイアス電圧発生回路を使用しない場合
(CTC0, CTC1="1, 0")>



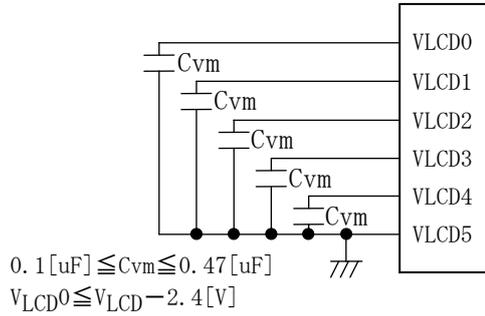
<表示コントラスト調整回路と
LCD駆動バイアス電圧発生回路を
使用しない場合(CTC0, CTC1="0, 0")>



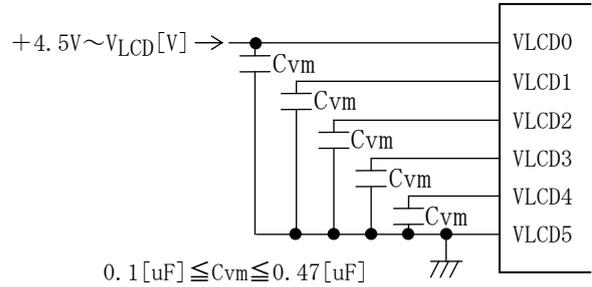
LC450210PCH

注 3) 1/5 バイアス駆動時(DR="1")、VLCD0 端子～VLCD5 端子の周辺回路は以下の通りにする。

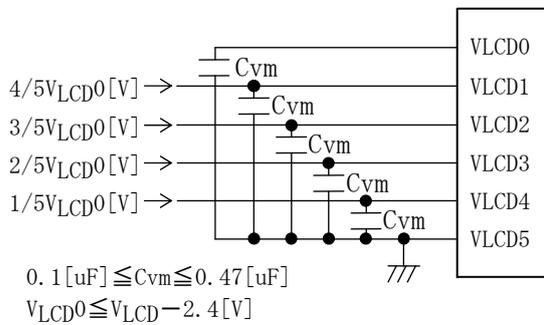
<表示コントラスト調整回路と
LCD 駆動バイアス電圧発生回路を
使用する場合 (CTC0, CTC1="1, 1")>



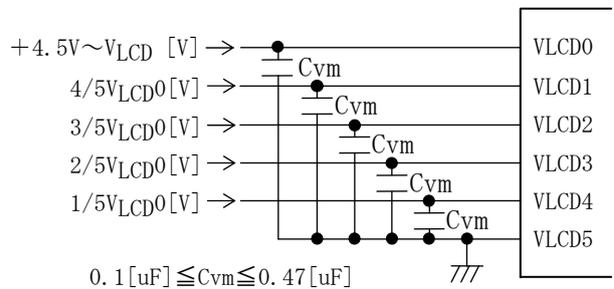
<表示コントラスト調整回路を使用せず、
LCD 駆動バイアス電圧発生回路を使用
する場合 (CTC0, CTC1="0, 1")>



<表示コントラスト調整回路を使用し、
LCD 駆動バイアス電圧発生回路を
使用しない場合 (CTC0, CTC1="1, 0")>



<表示コントラスト調整回路と
LCD 駆動バイアス電圧発生回路を
使用しない場合 (CTC0, CTC1="0, 0")>



(1-4) DT0～DT3 ... 1/8～1/16 デューティ駆動の設定コントロールデータ。

このコントロールデータにより、1/8～1/16 デューティ駆動の設定を行う。

DT0	DT1	DT2	DT3	デューティ 駆動方式	COM1～COM16 端子の状態			
					スキャンパルス出力する端子		消灯波形出力する端子	
					通常スキャン方向 CDIR="0"	反転スキャン方向 CDIR="1"	通常スキャン方向 CDIR="0"	反転スキャン方向 CDIR="1"
0	0	0	0	1/8 デューティ	COM1～COM8	COM16～COM9	COM9～COM16	COM8～COM1
1	0	0	0	1/9 デューティ	COM1～COM9	COM16～COM8	COM10～COM16	COM7～COM1
0	1	0	0	1/10 デューティ	COM1～COM10	COM16～COM7	COM11～COM16	COM6～COM1
1	1	0	0	1/11 デューティ	COM1～COM11	COM16～COM6	COM12～COM16	COM5～COM1
0	0	1	0	1/12 デューティ	COM1～COM12	COM16～COM5	COM13～COM16	COM4～COM1
1	0	1	0	1/13 デューティ	COM1～COM13	COM16～COM4	COM14～COM16	COM3～COM1
0	1	1	0	1/14 デューティ	COM1～COM14	COM16～COM3	COM15, COM16	COM2, COM1
1	1	1	0	1/15 デューティ	COM1～COM15	COM16～COM2	COM16	COM1
X	X	X	1	1/16 デューティ	COM1～COM16	COM16～COM1	—	—

X: don't care

LC450210PCH

- (1-5) DR … 1/4 バイアス駆動、1/5 バイアス駆動の設定コントロールデータ。
このコントロールデータにより、1/4 バイアス駆動、1/5 バイアス駆動の設定を行う。

DR	バイアス駆動方式	VLCD1 端子電圧	VLCD2 端子電圧	VLCD3 端子電圧	VLCD4 端子電圧
0	1/4 バイアス	3/4V _{LCD0}	2/4V _{LCD0}	オープンにすること	1/4V _{LCD0}
1	1/5 バイアス	4/5V _{LCD0}	3/5V _{LCD0}	2/5V _{LCD0}	1/5V _{LCD0}

- (1-6) WVC … ライン反転駆動、フレーム反転駆動の設定コントロールデータ。
このコントロールデータにより、ライン反転駆動、フレーム反転駆動の設定を行う。

WVC	LCD 駆動波形
0	ライン反転
1	フレーム反転

- (1-7) CDIR … コモン出力のスキャン方向の設定コントロールデータ。
このコントロールデータにより、コモン出力のスキャン方向の設定を行う。

CDIR	コモン出力のスキャン方向
0	通常スキャン (COM1→COM2→COM3→……→COM15→COM16)
1	反転スキャン (COM16→COM15→COM14→……→COM2→COM1)

- (1-8) SDIR … セグメント出力と表示データ RAM のカラムアドレスの対応方向の設定コントロールデータ。
このコントロールデータにより、セグメント出力と表示データ RAM のカラムアドレスの対応方向を設定する。ただし、SDIR の設定変更のみでは LCD 表示は変わらず、表示データ RAM の書込み時にカラムアドレスが変換され、表示データ RAM に保持される。

SDIR	セグメント出力と表示データ RAM のカラムアドレス対応方向
0	通常方向 (表示データ RAM のカラムアドレス CRA0~CRA7=00H, 01H, 02H, →, C5H, C6H, C7H は、セグメント出力 S1, S2, S3, →, S198, S199, S200 に対応する)
1	反転方向 (表示データ RAM のカラムアドレス CRA0~CRA7=00H, 01H, 02H, →, C5H, C6H, C7H は、セグメント出力 S200, S199, S198, →, S3, S2, S1 に対応する)

- (1-9) DBF0~DBF2 … 昇圧動作周波数の設定コントロールデータ。
このコントロールデータにより、昇圧回路の動作周波数の設定を行う。

DBF0	DBF1	DBF2	昇圧回路の動作周波数 (f _{cp})
0	0	0	f _{osc} /12 または、f _{CK} /12
1	0	0	f _{osc} /14 または、f _{CK} /14
0	1	0	f _{osc} /18 または、f _{CK} /18
1	1	0	f _{osc} /22 または、f _{CK} /22
0	0	1	f _{osc} /26 または、f _{CK} /26
1	0	1	f _{osc} /28 または、f _{CK} /28
0	1	1	f _{osc} /30 または、f _{CK} /30
1	1	1	f _{osc} /34 または、f _{CK} /34

LC450210PCH

(1-10) FC0~FC3 … コモンおよび、セグメント出力波形のフレーム周波数の設定コントロールデータ。
このコントロールデータにより、コモンおよび、セグメント出力波形のフレーム周波数の設定を行う。

FC0	FC1	FC2	FC3	フレーム周波数 fo				
				1/8 デューティ	1/9 デューティ	1/10 デューティ	1/11 デューティ	1/1 デューティ
0	0	0	0	fosc(fck)/4352 < 68.9[Hz] >	fosc(fck)/4320 < 69.4[Hz] >	fosc(fck)/4320 < 69.4[Hz] >	fosc(fck)/4400 < 68.2[Hz] >	fosc(fck)/4320 < 69.4[Hz] >
1	0	0	0	fosc(fck)/3712 < 80.8[Hz] >	fosc(fck)/3744 < 80.1[Hz] >	fosc(fck)/3760 < 79.8[Hz] >	fosc(fck)/3784 < 79.3[Hz] >	fosc(fck)/3744 < 80.1[Hz] >
0	1	0	0	fosc(fck)/2944 < 101.9[Hz] >	fosc(fck)/2952 < 101.6[Hz] >	fosc(fck)/2960 < 101.4[Hz] >	fosc(fck)/2992 < 100.3[Hz] >	fosc(fck)/2976 < 100.8[Hz] >
1	1	0	0	fosc(fck)/2368 < 126.7[Hz] >	fosc(fck)/2376 < 126.3[Hz] >	fosc(fck)/2400 < 125.0[Hz] >	fosc(fck)/2376 < 126.3[Hz] >	fosc(fck)/2400 < 125.0[Hz] >
0	0	1	0	fosc(fck)/1984 < 151.2[Hz] >	fosc(fck)/1944 < 154.3[Hz] >	fosc(fck)/2000 < 150.0[Hz] >	fosc(fck)/1936 < 155.0[Hz] >	fosc(fck)/1968 < 152.4[Hz] >
1	0	1	0	fosc(fck)/1696 < 176.9[Hz] >	fosc(fck)/1692 < 177.3[Hz] >	fosc(fck)/1720 < 174.4[Hz] >	fosc(fck)/1672 < 179.4[Hz] >	fosc(fck)/1728 < 173.6[Hz] >
0	1	1	0	fosc(fck)/1472 < 203.8[Hz] >	fosc(fck)/1476 < 203.3[Hz] >	fosc(fck)/1480 < 202.7[Hz] >	fosc(fck)/1496 < 200.5[Hz] >	fosc(fck)/1488 < 201.6[Hz] >
1	1	1	0	fosc(fck)/1312 < 228.7[Hz] >	fosc(fck)/1332 < 225.8[Hz] >	fosc(fck)/1320 < 227.3[Hz] >	fosc(fck)/1320 < 227.3[Hz] >	fosc(fck)/1320 < 227.3[Hz] >
0	0	0	1	fosc(fck)/1184 < 253.4[Hz] >	fosc(fck)/1188 < 252.5[Hz] >	fosc(fck)/1200 < 250.0[Hz] >	fosc(fck)/1188 < 252.5[Hz] >	fosc(fck)/1200 < 250.0[Hz] >
1	0	0	1	fosc(fck)/1088 < 275.7[Hz] >	fosc(fck)/1080 < 277.8[Hz] >	fosc(fck)/1080 < 277.8[Hz] >	fosc(fck)/1100 < 272.7[Hz] >	fosc(fck)/1104 < 271.7[Hz] >
0	1	0	1	fosc(fck)/1056 < 284.1[Hz] >	fosc(fck)/1044 < 287.4[Hz] >	fosc(fck)/1040 < 288.5[Hz] >	fosc(fck)/1056 < 284.1[Hz] >	fosc(fck)/1056 < 284.1[Hz] >
1	1	0	1	fosc(fck)/992 < 302.4[Hz] >	fosc(fck)/1008 < 297.6[Hz] >	fosc(fck)/1000 < 300.0[Hz] >	fosc(fck)/990 < 303.0[Hz] >	fosc(fck)/984 < 304.9[Hz] >
0	0	1	1	fosc(fck)/960 < 312.5[Hz] >	fosc(fck)/972 < 308.6[Hz] >	fosc(fck)/960 < 312.5[Hz] >	fosc(fck)/946 < 317.1[Hz] >	fosc(fck)/960 < 312.5[Hz] >
1	0	1	1	fosc(fck)/928 < 323.3[Hz] >	fosc(fck)/936 < 320.5[Hz] >	fosc(fck)/920 < 326.1[Hz] >	fosc(fck)/924 < 324.7[Hz] >	fosc(fck)/936 < 320.5[Hz] >
0	1	1	1	fosc(fck)/896 < 334.8[Hz] >	fosc(fck)/900 < 333.3[Hz] >	fosc(fck)/900 < 333.3[Hz] >	fosc(fck)/902 < 332.6[Hz] >	fosc(fck)/888 < 337.8[Hz] >
1	1	1	1	fosc(fck)/864 < 347.2[Hz] >	fosc(fck)/864 < 347.2[Hz] >	fosc(fck)/860 < 348.8[Hz] >	fosc(fck)/858 < 349.7[Hz] >	fosc(fck)/864 < 347.2[Hz] >

FC0	FC1	FC2	FC3	フレーム周波数 fo			
				1/13 デューティ	1/14 デューティ	1/15 デューティ	1/16 デューティ
0	0	0	0	fosc(fck)/4264 < 70.4[Hz] >	fosc(fck)/4256 < 70.5[Hz] >	fosc(fck)/4320 < 69.4[Hz] >	fosc(fck)/4352 < 68.9[Hz] >
1	0	0	0	fosc(fck)/3744 < 80.1[Hz] >	fosc(fck)/3808 < 78.8[Hz] >	fosc(fck)/3720 < 80.7[Hz] >	fosc(fck)/3712 < 80.8[Hz] >
0	1	0	0	fosc(fck)/2964 < 101.2[Hz] >	fosc(fck)/2968 < 101.1[Hz] >	fosc(fck)/3000 < 100.0[Hz] >	fosc(fck)/2944 < 101.9[Hz] >
1	1	0	0	fosc(fck)/2392 < 125.4[Hz] >	fosc(fck)/2408 < 124.6[Hz] >	fosc(fck)/2400 < 125.0[Hz] >	fosc(fck)/2368 < 126.7[Hz] >
0	0	1	0	fosc(fck)/1976 < 151.8[Hz] >	fosc(fck)/1960 < 153.1[Hz] >	fosc(fck)/1980 < 151.5[Hz] >	fosc(fck)/1984 < 151.2[Hz] >
1	0	1	0	fosc(fck)/1716 < 174.8[Hz] >	fosc(fck)/1708 < 175.6[Hz] >	fosc(fck)/1710 < 175.4[Hz] >	fosc(fck)/1696 < 176.9[Hz] >
0	1	1	0	fosc(fck)/1482 < 202.4[Hz] >	fosc(fck)/1456 < 206.0[Hz] >	fosc(fck)/1500 < 200.0[Hz] >	fosc(fck)/1472 < 203.8[Hz] >
1	1	1	0	fosc(fck)/1326 < 226.2[Hz] >	fosc(fck)/1316 < 228.0[Hz] >	fosc(fck)/1350 < 222.2[Hz] >	fosc(fck)/1312 < 228.7[Hz] >
0	0	0	1	fosc(fck)/1196 < 250.8[Hz] >	fosc(fck)/1204 < 249.2[Hz] >	fosc(fck)/1200 < 250.0[Hz] >	fosc(fck)/1184 < 253.4[Hz] >
1	0	0	1	fosc(fck)/1118 < 268.3[Hz] >	fosc(fck)/1092 < 274.7[Hz] >	fosc(fck)/1080 < 277.8[Hz] >	fosc(fck)/1088 < 275.7[Hz] >
0	1	0	1	fosc(fck)/1040 < 288.5[Hz] >	fosc(fck)/1036 < 289.6[Hz] >	fosc(fck)/1050 < 285.7[Hz] >	fosc(fck)/1056 < 284.1[Hz] >
1	1	0	1	fosc(fck)/988 < 303.6[Hz] >	fosc(fck)/980 < 306.1[Hz] >	fosc(fck)/990 < 303.0[Hz] >	fosc(fck)/992 < 302.4[Hz] >
0	0	1	1	fosc(fck)/962 < 311.9[Hz] >	fosc(fck)/952 < 315.1[Hz] >	fosc(fck)/960 < 312.5[Hz] >	fosc(fck)/960 < 312.5[Hz] >
1	0	1	1	fosc(fck)/936 < 320.5[Hz] >	fosc(fck)/924 < 324.7[Hz] >	fosc(fck)/930 < 322.6[Hz] >	fosc(fck)/928 < 323.3[Hz] >
0	1	1	1	fosc(fck)/884 < 339.4[Hz] >	fosc(fck)/896 < 334.8[Hz] >	fosc(fck)/900 < 333.3[Hz] >	fosc(fck)/896 < 334.8[Hz] >
1	1	1	1	fosc(fck)/858 < 349.7[Hz] >	fosc(fck)/868 < 345.6[Hz] >	fosc(fck)/870 < 344.8[Hz] >	fosc(fck)/864 < 347.2[Hz] >

注 1) < >の値は、fosc(fck)=300[kHz]の場合のフレーム周波数

2. 「表示 ON/OFF コントロール」 インストラクションデータ

「表示 ON/OFF コントロール」 命令により、表示 ON/OFF の設定を行う。

インストラクションデータ (16 ビット)															
D256	D257	D258	D259	D260	D261	D262	D263	D264	D265	D266	D267	D268	D269	D270	D271
PNC	0	1	0	SC0	SC1	0	BU	0	0	1	0	0	0	1	0

(2-1) PNC … 表示の正転/反転の設定コントロールデータ。
このコントロールデータにより、表示の正転、反転の切換えを行う。通常表示オン (SC0,SC1="0,0") のとき PNC 設定は有効となる。

PNC	表示の正転, 反転	表示データ Dn_m="0" の場合	表示データ Dn_m="1" の場合
0	正転	消灯	点灯
1	反転	点灯	消灯

注 1) 表示データ Dn_m = D1_1 ~ D200_16

(2-2) SC0,SC1 … 表示状態の設定コントロールデータ。
このコントロールデータにより、表示の点灯、消灯の設定を行う。

SC0	SC1	表示の状態	セグメント出力の状態	コモン出力の状態
0	0	表示オン (通常表示)	表示データ波形出力	スキャンパルス出力
1	0	表示オン (全消灯)	すべて消灯波形出力	スキャンパルス出力
0	1	表示オン (全点灯)	すべて点灯波形出力	スキャンパルス出力
1	1	表示オフ (全強制消灯)	V _{LCD5} レベル出力	V _{LCD5} レベル出力

(2-3) BU … 通常モード、パワーセーブモードの設定コントロールデータ。
このコントロールデータにより、通常モード、パワーセーブモード(消費電流軽減)の設定を行う。

BU	動作モード	コモン, セグメント出力状態	昇圧回路の状態	表示コントラスト調整回路の状態	LCD 駆動バイアス電圧発生回路の状態	内部発振回路の状態 (外部クロック受信状態)
0	通常モード	通常表示動作	動作可能 (DBC, CTC0, CTC1 設定による)			動作 (外部クロック受信可能)
1	パワーセーブモード	V _{LCD5} レベル出力	停止、ディスチャージ (注 1)	停止、ディスチャージ (注 1)	停止、ディスチャージ (注 1)	停止 (外部クロック受信しない)

注 1) 以下の(1)~(4)の状態のとき、強制的に昇圧回路、表示コントラスト調整回路および、LCD 駆動バイアス電圧発生回路の動作を停止し、各々の回路はディスチャージ状態となる。

(1) RES=「L」レベルの期間 (昇圧回路と表示コントラスト調整回路と LCD 駆動バイアス電圧発生回路の状態の設定に依存しない)

ディスチャージ状態では、VLCD 端子は VBT11 端子と同電位、VLCD0~VLCD4 端子は VLCD5 端子と同電位となる。

(2) 「表示方式設定」 命令により、昇圧回路が動作状態(DBC="1")に設定され、かつ、「表示 ON/OFF コントロール」 命令により、パワーセーブモード(BU="1")に設定されているとき。ディスチャージ状態では、VLCD 端子は VBT11 端子と同電位となる。

(3) 「表示方式設定」 命令により、表示コントラスト調整回路が動作状態(CTC0="1")に設定され、かつ、「表示 ON/OFF コントロール」 命令により、パワーセーブモード(BU="1")に設定されているとき。ディスチャージ状態では、VLCD0 端子は VLCD5 端子と同電位となる。

(4) 「表示方式設定」 命令により、LCD 駆動バイアス電圧発生回路が動作状態(CTC1="1")に設定され、かつ、「表示 ON/OFF コントロール」 命令により、パワーセーブモード(BU="1")に設定されているとき。ディスチャージ状態では、VLCD1~VLCD4 端子は VLCD5 端子と同電位となる。

注 2) 通常モードからパワーセーブモードに設定した場合(BU="0"→"1")は、200[msec]以上の停止遷移時間をとること。また、パワーセーブモードから通常モードに設定した場合(BU="1"→"0")は、(1)~(3)の設定状態により、各回路の動作が安定するまでの時間が必要となるため注意すること。([図 9] を参照)

- (1) 昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路を使用する場合 (DBC="1"、CTC0,CTC1="1,1")の BU="1"→"0"から回路動作安定するまでの時間は、200[msec]である。
- (2) 表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路を使用する場合 (DBC="0"、CTC0,CTC1="1,1")の BU="1"→"0"から回路動作安定するまでの時間は、20[msec]である。
- (3) LCD 駆動バイアス電圧発生回路を使用する場合 (DBC="0"、CTC0,CTC1="0,1")の BU="1"→"0"から回路動作安定するまでの時間は、20[msec]である。

3. 「ラインアドレスセット」インストラクションデータ

「ラインアドレスセット」命令により、表示開始位置を指定する表示データ RAM のラインアドレスを設定する。

インストラクションデータ (16 ビット)															
D256	D257	D258	D259	D260	D261	D262	D263	D264	D265	D266	D267	D268	D269	D270	D271
LNA0	LNA1	LNA2	LNA3	0	0	0	0	0	1	0	0	0	0	1	1
(LSB)				(MSB)											

(3-1) LNA0～LNA3 … 表示データ RAM のラインアドレスの設定コントロールデータ。
このコントロールデータにより、表示開始位置を指定するラインアドレスの設定を行う。

例 1) コモン出力のスキャン方向が通常方向の場合 (CDIR="0") で、ラインアドレス="8H"を設定した場合、各コモン出力と表示データ RAM との関係は、以下の通りとなる。

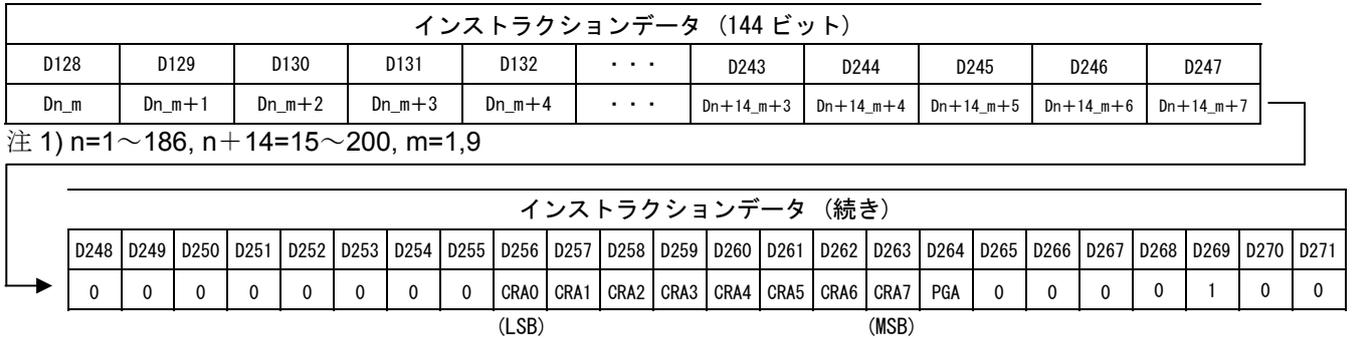
表示データ RAM のラインアドレス				表示位置									
LSB				MSB									
LNA0	LNA1	LNA2	LNA3	1/8 duty	1/9 duty	1/10 duty	1/11 duty	1/12 duty	1/13 Duty	1/14 Duty	1/15 Duty	1/16 Duty	
0	0	0	1	COM1	COM1	COM1	COM1	COM1	COM1	COM1	COM1	COM1	
1	0	0	1	COM2	COM2	COM2	COM2	COM2	COM2	COM2	COM2	COM2	
0	1	0	1	COM3	COM3	COM3	COM3	COM3	COM3	COM3	COM3	COM3	
1	1	0	1	COM4	COM4	COM4	COM4	COM4	COM4	COM4	COM4	COM4	
0	0	1	1	COM5	COM5	COM5	COM5	COM5	COM5	COM5	COM5	COM5	
1	0	1	1	COM6	COM6	COM6	COM6	COM6	COM6	COM6	COM6	COM6	
0	1	1	1	COM7	COM7	COM7	COM7	COM7	COM7	COM7	COM7	COM7	
1	1	1	1	COM8	COM8	COM8	COM8	COM8	COM8	COM8	COM8	COM8	
0	0	0	0	—	COM9	COM9	COM9	COM9	COM9	COM9	COM9	COM9	
1	0	0	0	—	—	COM10							
0	1	0	0	—	—	—	COM11	COM11	COM11	COM11	COM11	COM11	
1	1	0	0	—	—	—	—	COM12	COM12	COM12	COM12	COM12	
0	0	1	0	—	—	—	—	—	COM13	COM13	COM13	COM13	
1	0	1	0	—	—	—	—	—	—	COM14	COM14	COM14	
0	1	1	0	—	—	—	—	—	—	—	COM15	COM15	
1	1	1	0	—	—	—	—	—	—	—	—	COM16	

例 2) コモン出力のスキャン方向が逆方向の場合 (CDIR="1") で、ラインアドレス="8H"を設定した場合、各コモン出力と表示データ RAM との関係は、以下の通りとなる。

表示データ RAM のラインアドレス				表示位置									
LSB				MSB									
LNA0	LNA1	LNA2	LNA3	1/8 duty	1/9 duty	1/10 duty	1/11 duty	1/12 duty	1/13 Duty	1/14 Duty	1/15 Duty	1/16 Duty	
0	0	0	1	COM16	COM16	COM16	COM16	COM16	COM16	COM16	COM16	COM16	
1	0	0	1	COM15	COM15	COM15	COM15	COM15	COM15	COM15	COM15	COM15	
0	1	0	1	COM14	COM14	COM14	COM14	COM14	COM14	COM14	COM14	COM14	
1	1	0	1	COM13	COM13	COM13	COM13	COM13	COM13	COM13	COM13	COM13	
0	0	1	1	COM12	COM12	COM12	COM12	COM12	COM12	COM12	COM12	COM12	
1	0	1	1	COM11	COM11	COM11	COM11	COM11	COM11	COM11	COM11	COM11	
0	1	1	1	COM10	COM10	COM10	COM10	COM10	COM10	COM10	COM10	COM10	
1	1	1	1	COM9	COM9	COM9	COM9	COM9	COM9	COM9	COM9	COM9	
0	0	0	0	—	COM8	COM8	COM8	COM8	COM8	COM8	COM8	COM8	
1	0	0	0	—	—	COM7							
0	1	0	0	—	—	—	COM6	COM6	COM6	COM6	COM6	COM6	
1	1	0	0	—	—	—	—	COM5	COM5	COM5	COM5	COM5	
0	0	1	0	—	—	—	—	—	COM4	COM4	COM4	COM4	
1	0	1	0	—	—	—	—	—	—	COM3	COM3	COM3	
0	1	1	0	—	—	—	—	—	—	—	COM2	COM2	
1	1	1	0	—	—	—	—	—	—	—	—	COM1	

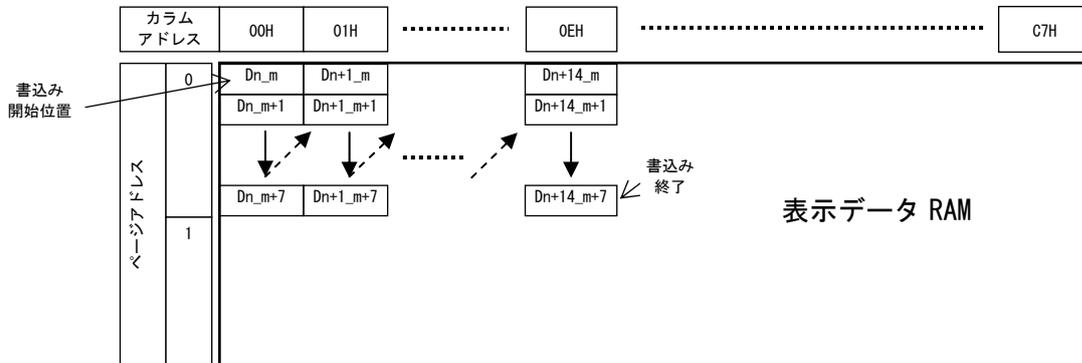
4. 「表示データ RAM 書込み (8×15 ビット一括データ書込み)」インストラクションデータ

「表示データ RAM 書込み (8×15 ビット一括データ書込み)」命令により、表示データ RAM のページアドレスとカラムアドレスを指定し、8×15 ビット (8 コモン出力×15 セグメント出力) 分の表示データを一括で書込む。

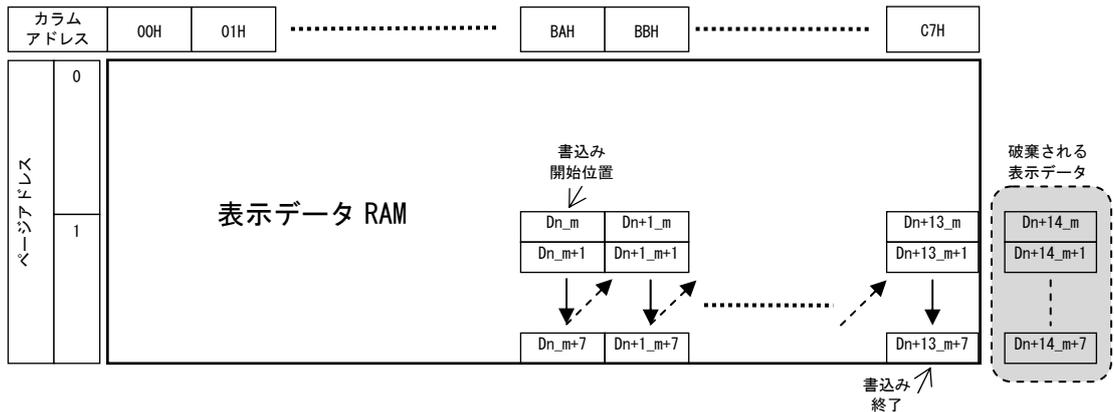


- (4-1) CRA0~CRA7 ... 表示データ RAM のカラムアドレスの設定コントロールデータ。
CRA0~CRA7 には、00H~C7H を設定できる。
CRA0~CRA7 に BAH 以上を設定した場合、書き込み開始位置から表示データを書き込み、表示データ RAM から溢れた表示データは破棄される。
- (4-2) PGA ... 表示データ RAM のページアドレスの設定コントロールデータ。
- (4-3) D_{n,m}, D_{n,m+1} ~ D_{n+14,m+7} ... 表示データ RAM に書き込むデータ (表示データ)。
RAM 書込み開始位置は、PGA 設定および、CRA0~CRA7 設定で行う。

例 1) ページアドレス PGA="0"、カラムアドレス CRA0~CRA7="00H"を設定した場合、インストラクションデータと RAM 書込み方向の関係は、以下の通りとなる。



例 2) ページアドレス PGA="1"、カラムアドレス CRA0~CRA7="BAH"を設定した場合、インストラクションデータと RAM 書込み方向の関係は、以下の通りとなる。



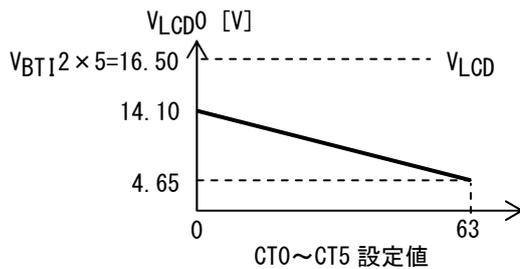
6. 「表示コントラストの設定」 インストラクションデータ

表示コントラスト調整回路を使用する場合に、「表示コントラストの設定」命令により、LCD 駆動バイアス電圧 V_{LCD0} (「H」レベル)の設定を行う。

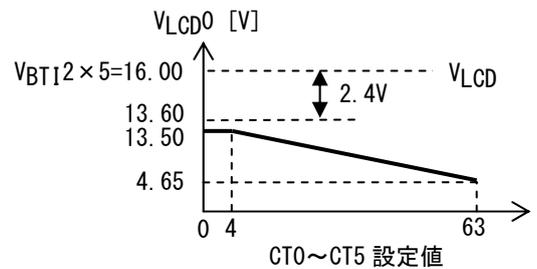
インストラクションデータ (16 ビット)															
D256	D257	D258	D259	D260	D261	D262	D263	D264	D265	D266	D267	D268	D269	D270	D271
CT0	CT1	CT2	CT3	CT4	CT5	0	0	0	0	0	1	0	1	1	0
(LSB)						(MSB)									

(6-1) CT0~CT5 … 表示コントラスト設定コントロールデータ。
 このコントロールデータにより、LCD 駆動バイアス電圧 V_{LCD0} (「H」レベル)の設定を行う。
 ただし、 $V_{LCD0} \leq V_{LCD} - 2.4[V]$ の条件を満足すること。(参考例：例 1~例 4)

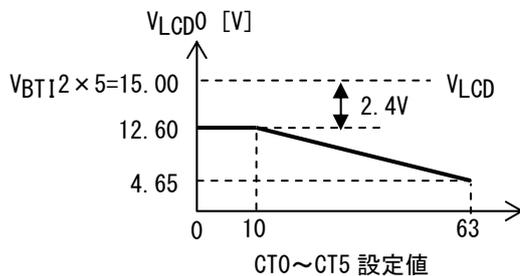
(例 1) $V_{BT11}=V_{BT12}=3.3V$ 、 $REGE=VSS$ 、
 5 倍昇圧回路 使用、
 表示コントラスト調整回路 使用



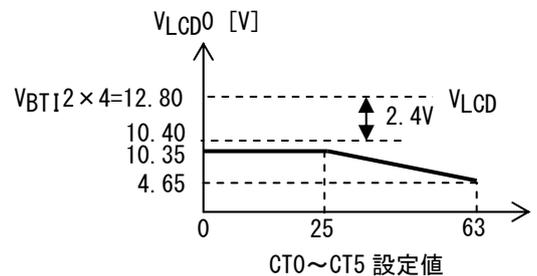
(例 2) $V_{BT11}=5.0V$ 、 $REGE=VDD$ 、
 $V_{BT12}=3.2V$ (出力、Typ.)、
 5 倍昇圧回路 使用、
 表示コントラスト調整回路 使用



(例 3) $V_{BT11}=V_{BT12}=3.0V$ 、 $REGE=VSS$ 、
 5 倍昇圧回路 使用、
 表示コントラスト調整回路 使用



(例 4) $V_{BT11}=5.0V$ 、 $REGE=VDD$ 、
 $V_{BT12}=3.2V$ (出力、Typ.)、
 4 倍昇圧回路 使用、
 表示コントラスト調整回路 使用



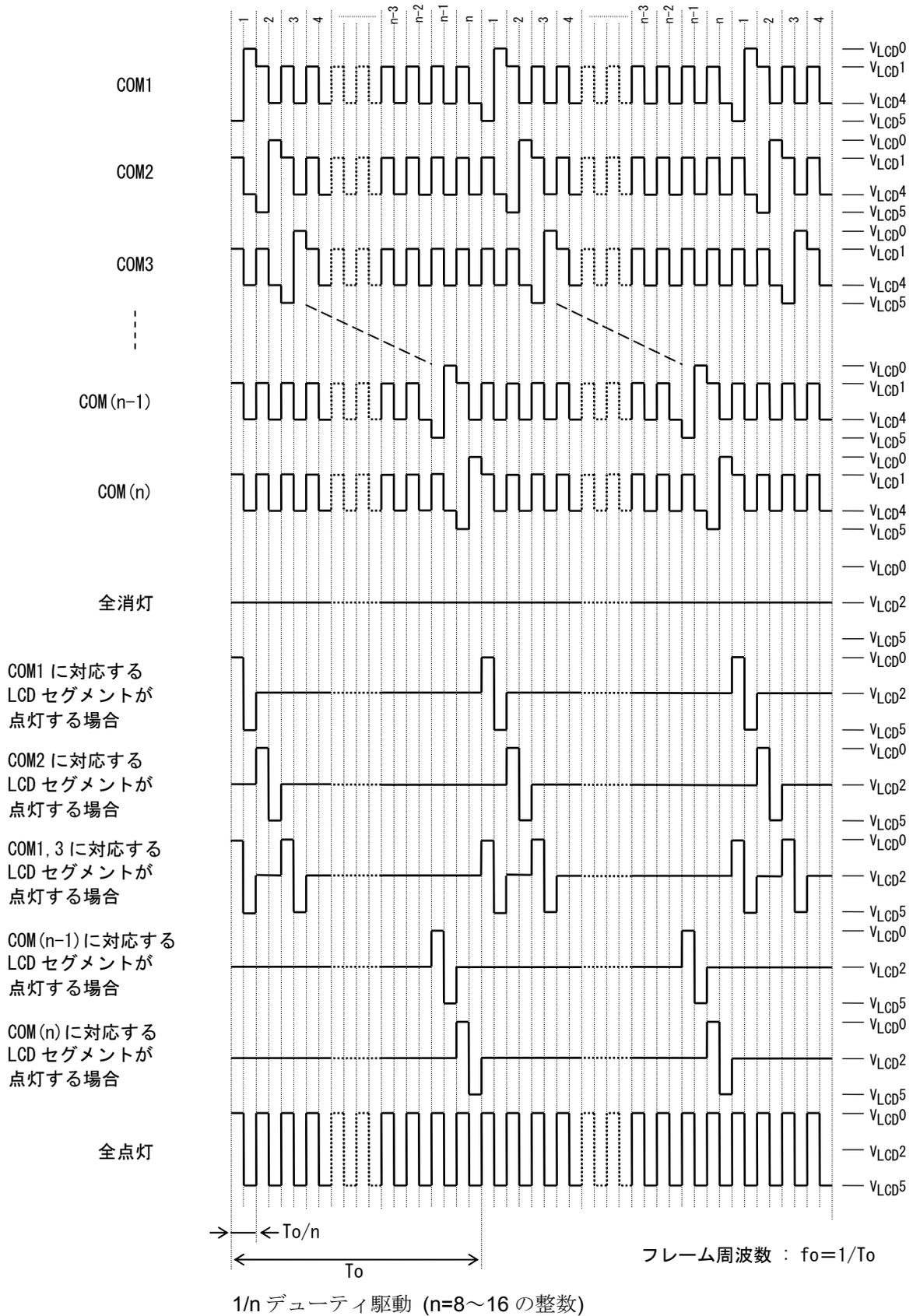
LC450210PCH

LCD 駆動バイアス電圧 V_{LCD0} (「H」レベル) 設定ステップ (調整ステップ電圧幅 : 0.15 V (固定))

ステップ°	CT0	CT1	CT2	CT3	CT4	CT5	V_{LCD0} レベル (「H」レベル)	ステップ°	CT0	CT1	CT2	CT3	CT4	CT5	V_{LCD0} レベル (「H」レベル)
0	0	0	0	0	0	0	14.10 V	32	0	0	0	0	0	1	9.30 V
1	1	0	0	0	0	0	13.95 V	33	1	0	0	0	0	1	9.15 V
2	0	1	0	0	0	0	13.80 V	34	0	1	0	0	0	1	9.00 V
3	1	1	0	0	0	0	13.65 V	35	1	1	0	0	0	1	8.85 V
4	0	0	1	0	0	0	13.50 V	36	0	0	1	0	0	1	8.70 V
5	1	0	1	0	0	0	13.35 V	37	1	0	1	0	0	1	8.55 V
6	0	1	1	0	0	0	13.20 V	38	0	1	1	0	0	1	8.40 V
7	1	1	1	0	0	0	13.05 V	39	1	1	1	0	0	1	8.25 V
8	0	0	0	1	0	0	12.90 V	40	0	0	0	1	0	1	8.10 V
9	1	0	0	1	0	0	12.75 V	41	1	0	0	1	0	1	7.95 V
10	0	1	0	1	0	0	12.60 V	42	0	1	0	1	0	1	7.80 V
11	1	1	0	1	0	0	12.45 V	43	1	1	0	1	0	1	7.65 V
12	0	0	1	1	0	0	12.30 V	44	0	0	1	1	0	1	7.50 V
13	1	0	1	1	0	0	12.15 V	45	1	0	1	1	0	1	7.35 V
14	0	1	1	1	0	0	12.00 V	46	0	1	1	1	0	1	7.20 V
15	1	1	1	1	0	0	11.85 V	47	1	1	1	1	0	1	7.05 V
16	0	0	0	0	1	0	11.70 V	48	0	0	0	0	1	1	6.90 V
17	1	0	0	0	1	0	11.55 V	49	1	0	0	0	1	1	6.75 V
18	0	1	0	0	1	0	11.40 V	50	0	1	0	0	1	1	6.60 V
19	1	1	0	0	1	0	11.25 V	51	1	1	0	0	1	1	6.45 V
20	0	0	1	0	1	0	11.10 V	52	0	0	1	0	1	1	6.30 V
21	1	0	1	0	1	0	10.95 V	53	1	0	1	0	1	1	6.15 V
22	0	1	1	0	1	0	10.80 V	54	0	1	1	0	1	1	6.00 V
23	1	1	1	0	1	0	10.65 V	55	1	1	1	0	1	1	5.85 V
24	0	0	0	1	1	0	10.50 V	56	0	0	0	1	1	1	5.70 V
25	1	0	0	1	1	0	10.35 V	57	1	0	0	1	1	1	5.55 V
26	0	1	0	1	1	0	10.20 V	58	0	1	0	1	1	1	5.40 V
27	1	1	0	1	1	0	10.05 V	59	1	1	0	1	1	1	5.25 V
28	0	0	1	1	1	0	9.90 V	60	0	0	1	1	1	1	5.10 V
29	1	0	1	1	1	0	9.75 V	61	1	0	1	1	1	1	4.95 V
30	0	1	1	1	1	0	9.60 V	62	0	1	1	1	1	1	4.80 V
31	1	1	1	1	1	0	9.45 V	63	1	1	1	1	1	1	4.65 V

LC450210PCH

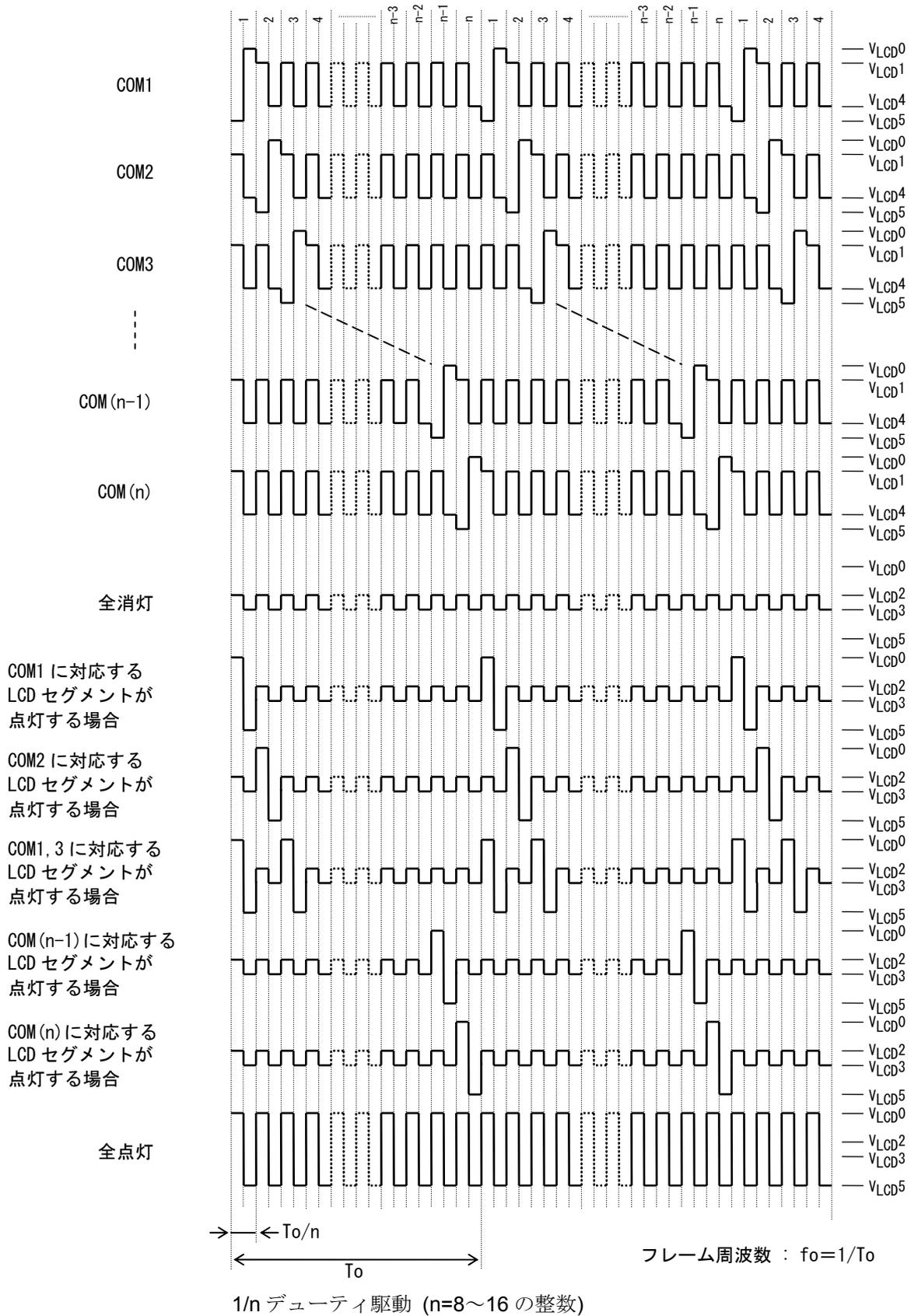
1/8~1/16 デューティ、1/4 バイアス駆動波形、ライン反転駆動 (DR="0", WVC="0", CDIR="0")



注 1) 1/8~1/16 デューティ駆動の設定、フレーム周波数 f_o の設定は、「表示方式設定」命令のコントロールデータ DT0, DT1, DT2, DT3, FC0, FC1, FC2, FC3 により設定すること。

LC450210PCH

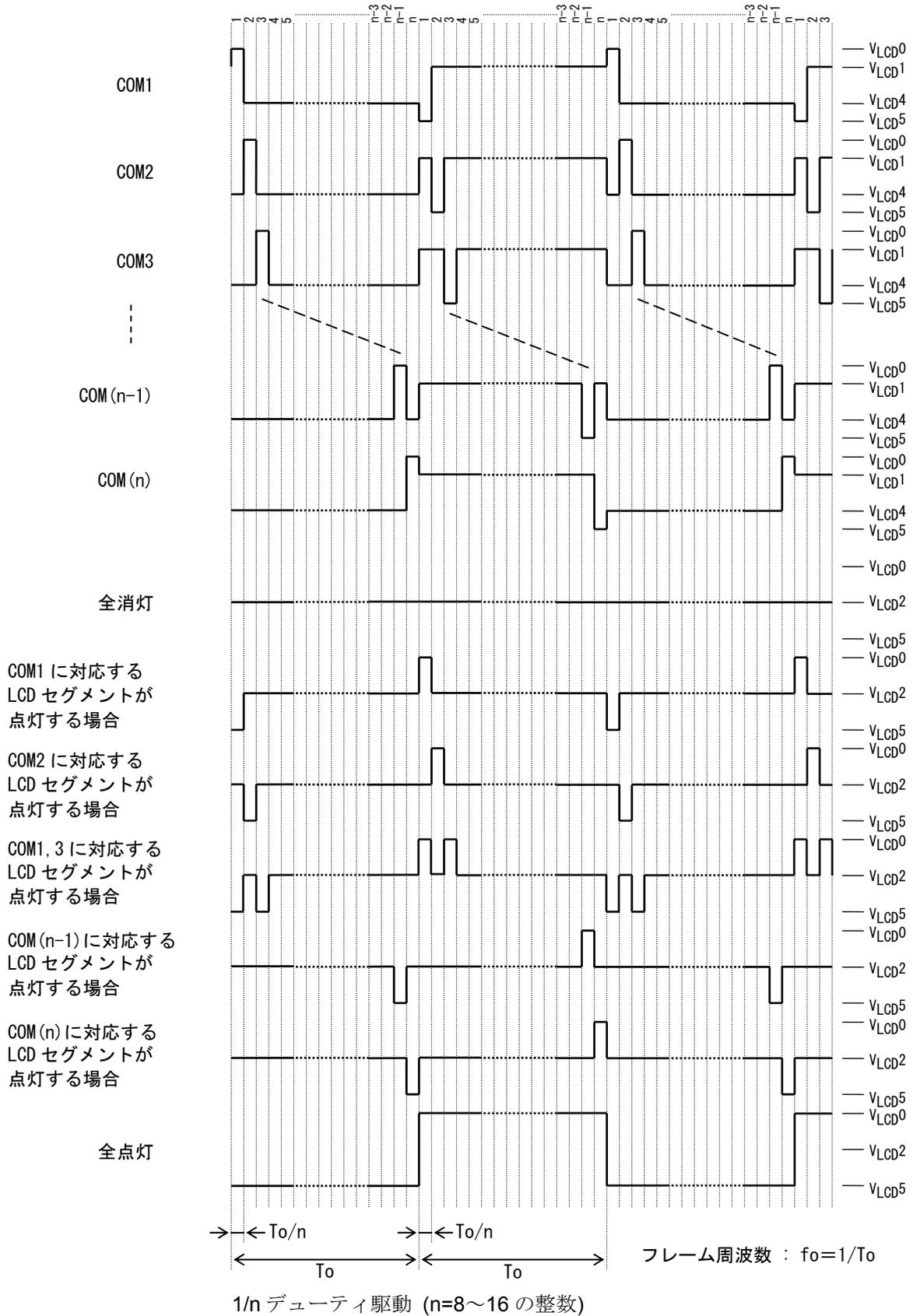
1/8~1/16 デューティ、1/5 バイアス駆動波形、ライン反転駆動 (DR="1", WVC="0", CDIR="0")



注 1) 1/8~1/16 デューティ駆動の設定、フレーム周波数 fo の設定は、「表示方式設定」命令のコントロールデータ DT0, DT1, DT2, DT3, FC0, FC1, FC2, FC3 により設定すること。

LC450210PCH

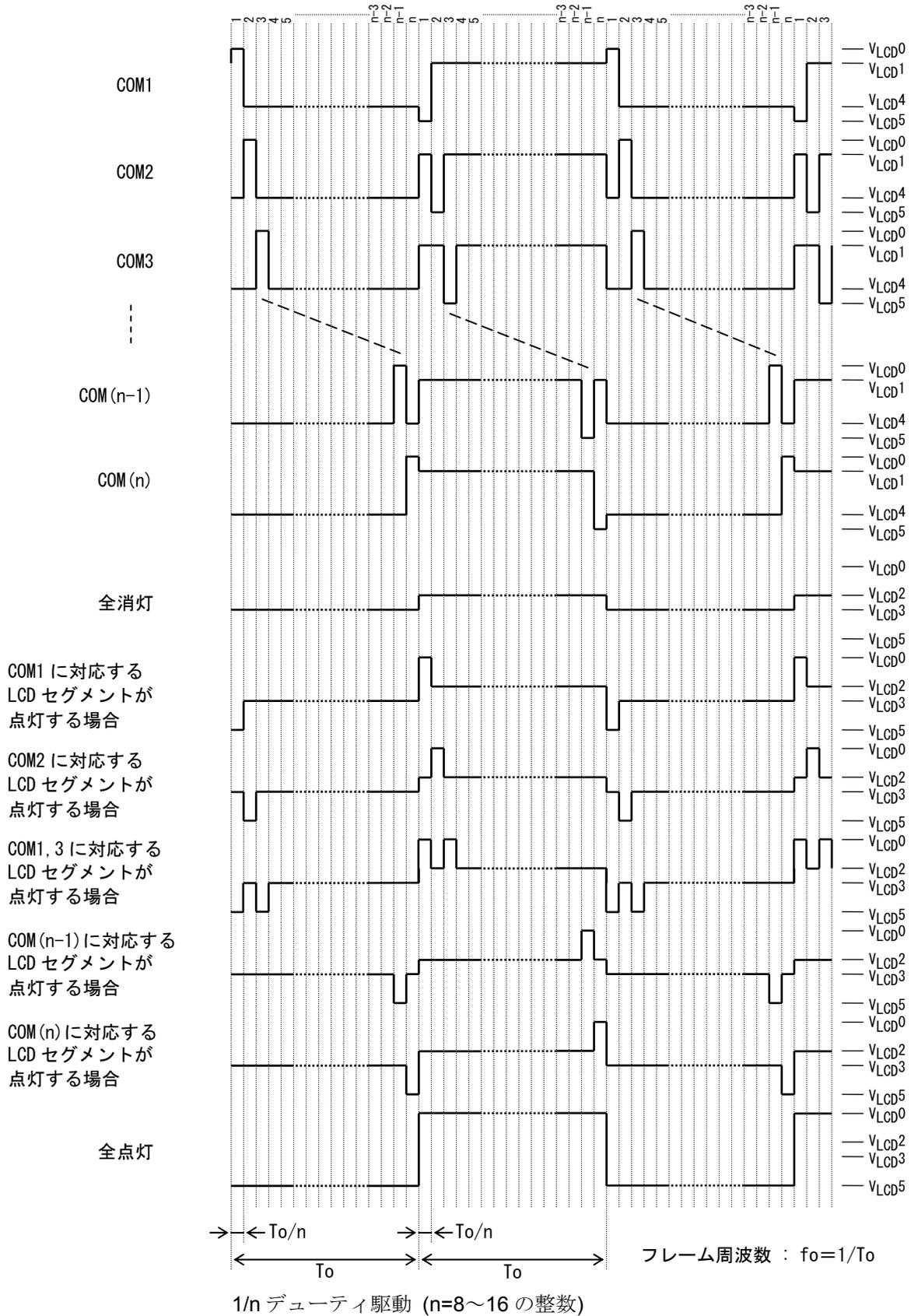
1/8~1/16 デューティ、1/4 バイアス駆動波形、フレーム反転駆動 (DR="0", WVC="1", CDIR="0")



注 1) 1/8~1/16 デューティ駆動の設定、フレーム周波数 f_o の設定は、「表示方式設定」命令のコントロールデータ DT0, DT1, DT2, DT3, FC0, FC1, FC2, FC3 により設定すること。

LC450210PCH

1/8~1/16 デューティ、1/5 バイアス駆動波形、フレーム反転駆動 (DR="1", WVC="1", CDIR="0")



注 1) 1/8~1/16 デューティ駆動の設定、フレーム周波数 f_0 の設定は、「表示方式設定」命令のコントロールデータ DT0, DT1, DT2, DT3, FC0, FC1, FC2, FC3 により設定すること。

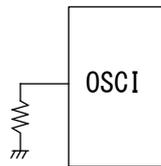
CE 端子、CL 端子、DI 端子、 $\overline{\text{RES}}$ 端子、SCI 端子の 5V 信号入力時の注意点

コントローラと接続する CE 端子、CL 端子、DI 端子、 $\overline{\text{RES}}$ 端子、OSCI 端子に 5V の信号を入力する場合、これらの入力端子の破壊を防ぐため、以下の点に注意すること。

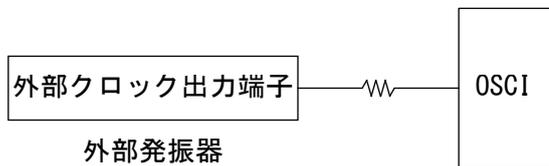
- (1) 5V の信号を入力する前に、ロジック部電源(VDD)を供給すること。
- (2) ロジック部電源(VDD)の遮断前は、CE 端子、CL 端子、DI 端子、 $\overline{\text{RES}}$ 端子、OSCI 端子の入力電圧を 0V にすること。

OSCI 端子の周辺回路について

- (1) 内部発振動作モード (コントロールデータ OC="0")
内部発振動作モードを選択した場合には、OSCI 端子を VSS に接続すること。



- (2) 外部クロック動作モード (コントロールデータ OC="1")
外部クロック動作モードを選択した場合には、OSCI 端子に外部からクロック ($f_{CK}=100\sim 600$ [kHz]) を入力すること。



電源シーケンスについて

電源供給/遮断時は、次のシーケンスを守ること。（[図 5]～[図 8]を参照）

- 昇圧回路を使用する場合

- < 5V 電源使用時 (REGE=VDD) >

- (1) 電源供給時：ロジック部電源(VDD) 供給 →
電圧入力待ち時間(≥0)後に昇圧基準電圧(VBTI1) 入力、
 $\overline{\text{RES}}$ = 「H」 レベルによるリセット解除(リセットパルス幅(≥1 [msec]) →
シリアルデータ入力待ち時間(≥1[msec]) →
「表示方式設定」 命令により(DBC="1")を実行
 - (2) 電源遮断時：「表示 ON/OFF コントロール」 命令により(BU="1")を実行 →
各回路の停止遷移時間(≥200[msec])、 $\overline{\text{RES}}$ = 「L」 レベルによるリセット状態 →
昇圧基準電圧(VBTI1) 入力停止 →
電源遮断待ち時間(≥0) →
ロジック部電源(VDD) 遮断

- < 3V 電源使用時 (REGE=VSS) >

- (1) 電源供給時：ロジック部電源(VDD) 供給 →
電圧入力待ち時間(≥0)後に昇圧基準電圧(VBTI1=VBTI2) 入力、
 $\overline{\text{RES}}$ = 「H」 レベルによるリセット解除(リセットパルス幅(≥1 [msec]) →
シリアルデータ入力待ち時間(≥1[msec]) →
「表示方式設定」 命令により(DBC="1")を実行
 - (2) 電源遮断時：「表示 ON/OFF コントロール」 命令により(BU="1")を実行 →
各回路の停止遷移時間(≥200[msec])、 $\overline{\text{RES}}$ = 「L」 レベルによるリセット状態 →
昇圧基準電圧(VBTI1=VBTI2) 入力停止 →
電源遮断待ち時間(≥0) →
ロジック部電源(VDD) 遮断

- 昇圧回路を使用しない場合

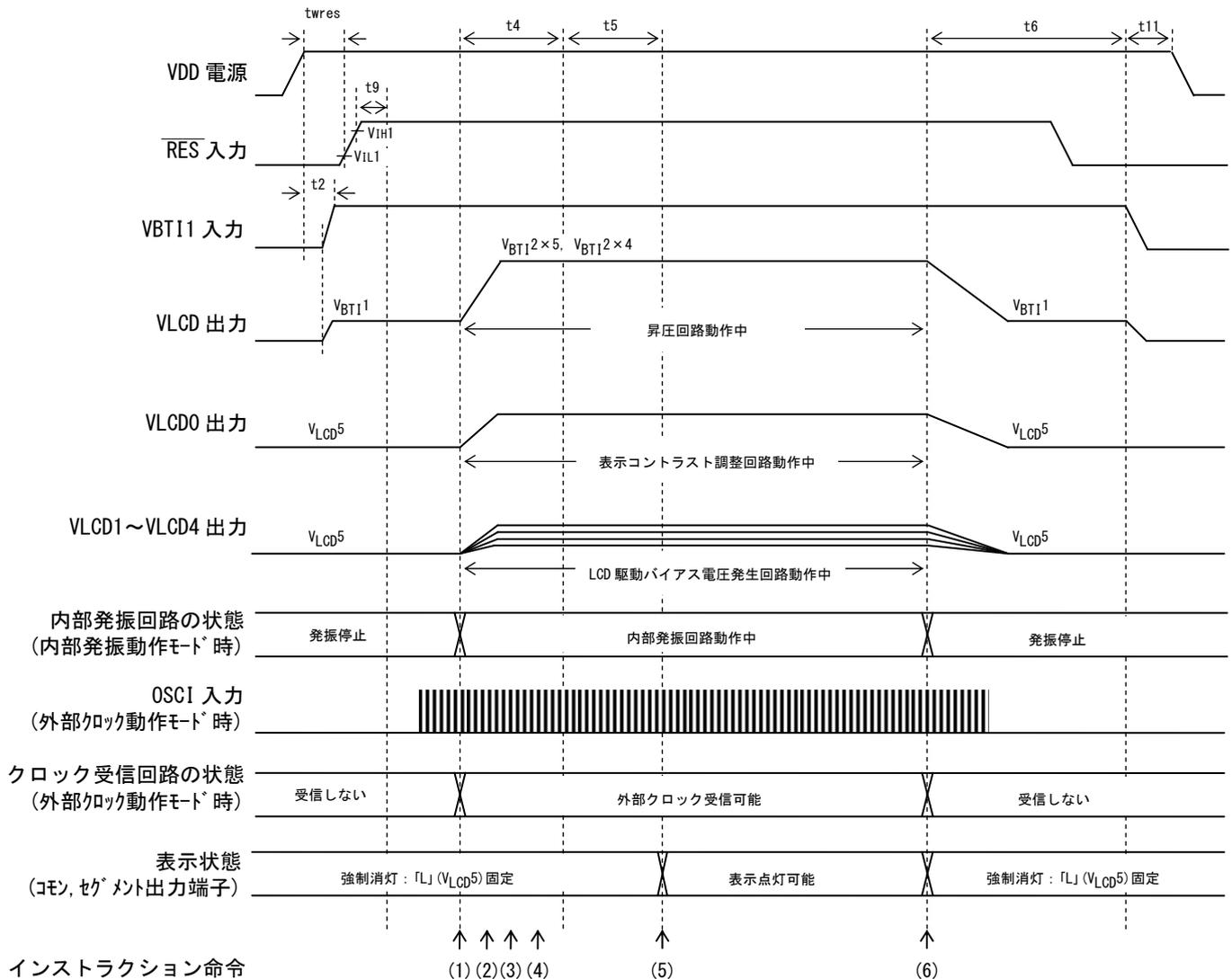
- (1) 電源供給時：ロジック部電源(VDD) 供給 →
 $\overline{\text{RES}}$ = 「H」 レベルによるリセット解除(リセットパルス幅(≥1 [msec]) →
電源供給待ち時間および、シリアルデータ入力待ち時間(≥1[msec]) →
LCD ドライバ部電源(VLCD) 供給 →
「表示方式設定」 命令により(DBC="0")を実行
 - (2) 電源遮断時：「表示 ON/OFF コントロール」 命令により(BU="1")を実行 →
各回路の停止遷移時間(≥200[msec]) →
LCD ドライバ部電源(VLCD) 遮断 →
リセット待ち時間(>0) →
 $\overline{\text{RES}}$ = 「L」 レベルによるリセット状態 →
電源遮断待ち時間(≥0) →
ロジック部電源(VDD) 遮断

注 1) VBTI1 端子,VBTI2 端子,CP1P 端子,CP12N 端子,CP2P 端子,CP3P 端子,CP34N 端子,CP4P 端子は、すべてオープンにすること。

次ページ以降に、電源シーケンス例と、電源供給期間中のパワーモード設定/解除の例を掲載する。

LC450210PCH

(例 1) 昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路をすべて使用する場合



• インストラクション命令

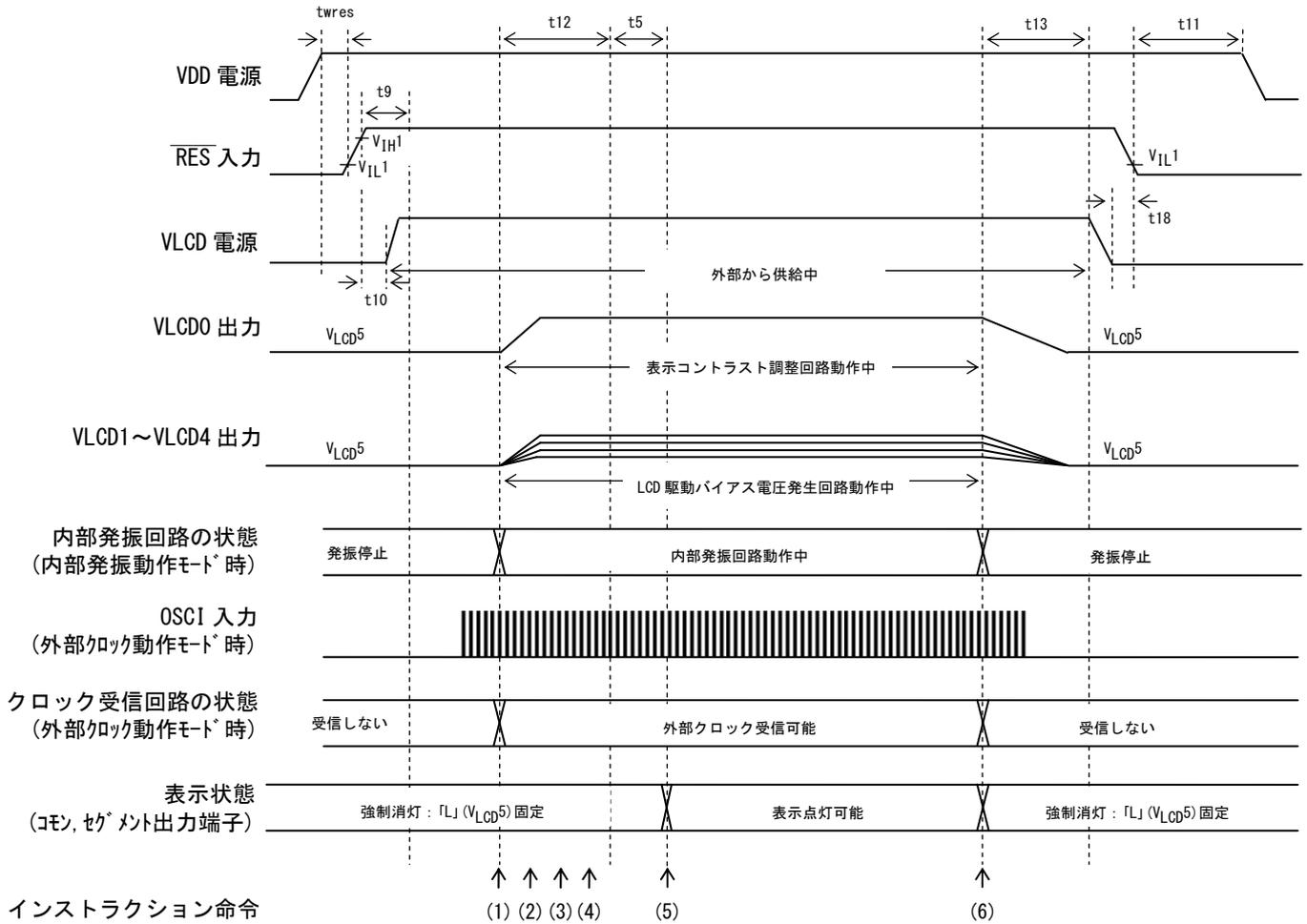
- (1) 「表示方式設定」命令実行 (DBC="1", CTC0, CTC1="1, 1") (「表示方式設定」命令は、必ず最初に行うこと。)
外部クロック動作モード時には、OC="1"に設定すること。
- (2) 「表示コントラスト設定」命令実行
- (3) 「表示データ RAM 書込み (8×15 ビット一括データ書込み/16×16 ビット一括データ書込み)」命令実行
- (4) 「ラインアドレスセット」命令実行
- (5) 「表示 ON/OFF コントロール」命令実行 (SC0, SC1="0, 0", BU="0")
- (6) 「表示 ON/OFF コントロール」命令実行 (SC0, SC1="1, 1", BU="1")

• タイミング制約

- リセットパルス幅 : $t_{wres} \geq 1$ [msec]
- 電圧入力待ち時間 : $t_2 \geq 0$
- シリアルデータ入力待ち時間 : $t_9 \geq 1$ [msec]
- 昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路の動作安定時間 : $t_4 \geq 200$ [msec]
- 表示オン待ち時間 : $t_5 > 0$
- 昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路の停止遷移時間 : $t_6 \geq 200$ [msec]
- 電源遮断待ち時間 : $t_{t11} \geq 0$

[図 5]

(例 2) LCD ドライバ部電源 VLCD を外部から供給し、表示コントラスト調整回路と LCD 駆動バイアス電圧発生回路を使用する場合



• インストラクション命令

- (1) 「表示方式設定」命令実行 (DBC="0", CTC0, CTC1="1, 1") (「表示方式設定」命令は、必ず最初に行うこと。)
外部クロック動作モード時には、OC="1"に設定すること。
- (2) 「表示コントラスト設定」命令実行
- (3) 「表示データ RAM 書込み (8×15 ビット一括データ書込み/16×16 ビット一括データ書込み)」命令実行
- (4) 「ラインアドレスセット」命令実行
- (5) 「表示 ON/OFF コントロール」命令実行 (SC0, SC1="0, 0", BU="0")
- (6) 「表示 ON/OFF コントロール」命令実行 (SC0, SC1="1, 1", BU="1")

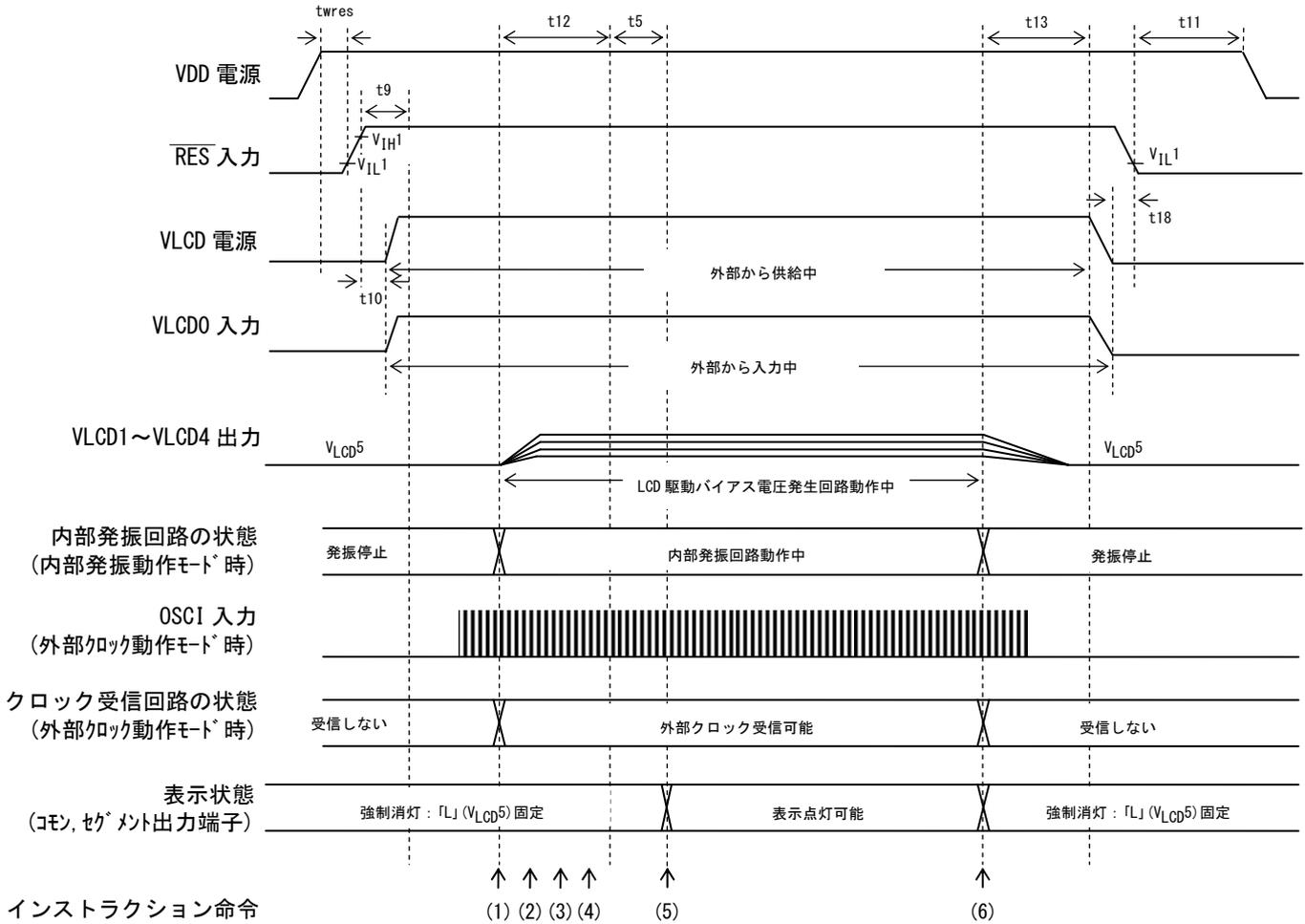
• タイミング制約

- リセットパルス幅 : $t_{wres} \geq 1$ [msec]
- 電源供給待ち時間 : $t_{10} \geq 1$ [msec]
- シリアルデータ入力待ち時間 : $t_9 \geq 1$ [msec]
- 表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路の動作安定時間 : $t_{12} \geq 20$ [msec]
- 表示オン待ち時間 : $t_5 > 0$
- 表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路の停止遷移時間 : $t_{13} \geq 200$ [msec]
- 電源遮断待ち時間 : $t_{11} \geq 0$
- リセット待ち時間 : $t_{18} > 0$

- $V_{LCD} \geq V_{LCD0} > V_{LCD1} > V_{LCD2} > V_{LCD3} > V_{LCD4} > V_{LCD5}$ の条件を守ること。

[図 6]

(例 3) LCD ドライバ部電源 VLCD を外部から供給し、表示コントラスト調整回路を使用せず (VLCD0 を外部から入力する)、LCD 駆動バイアス電圧発生回路を使用する場合



• インストラクション命令

- (1) 「表示方式設定」命令実行 (DBC="0", CTC0, CTC1="0, 1") (「表示方式設定」命令は、必ず最初に行うこと。)
 - 外部クロック動作モード時には、OC="1"に設定すること。
- (2) 「表示コントラスト設定」命令実行
- (3) 「表示データ RAM 書込み (8×15 ビット一括データ書込み/16×16 ビット一括データ書込み)」命令実行
- (4) 「ラインアドレスセット」命令実行
- (5) 「表示 ON/OFF コントロール」命令実行 (SC0, SC1="0, 0", BU="0")
- (6) 「表示 ON/OFF コントロール」命令実行 (SC0, SC1="1, 1", BU="1")

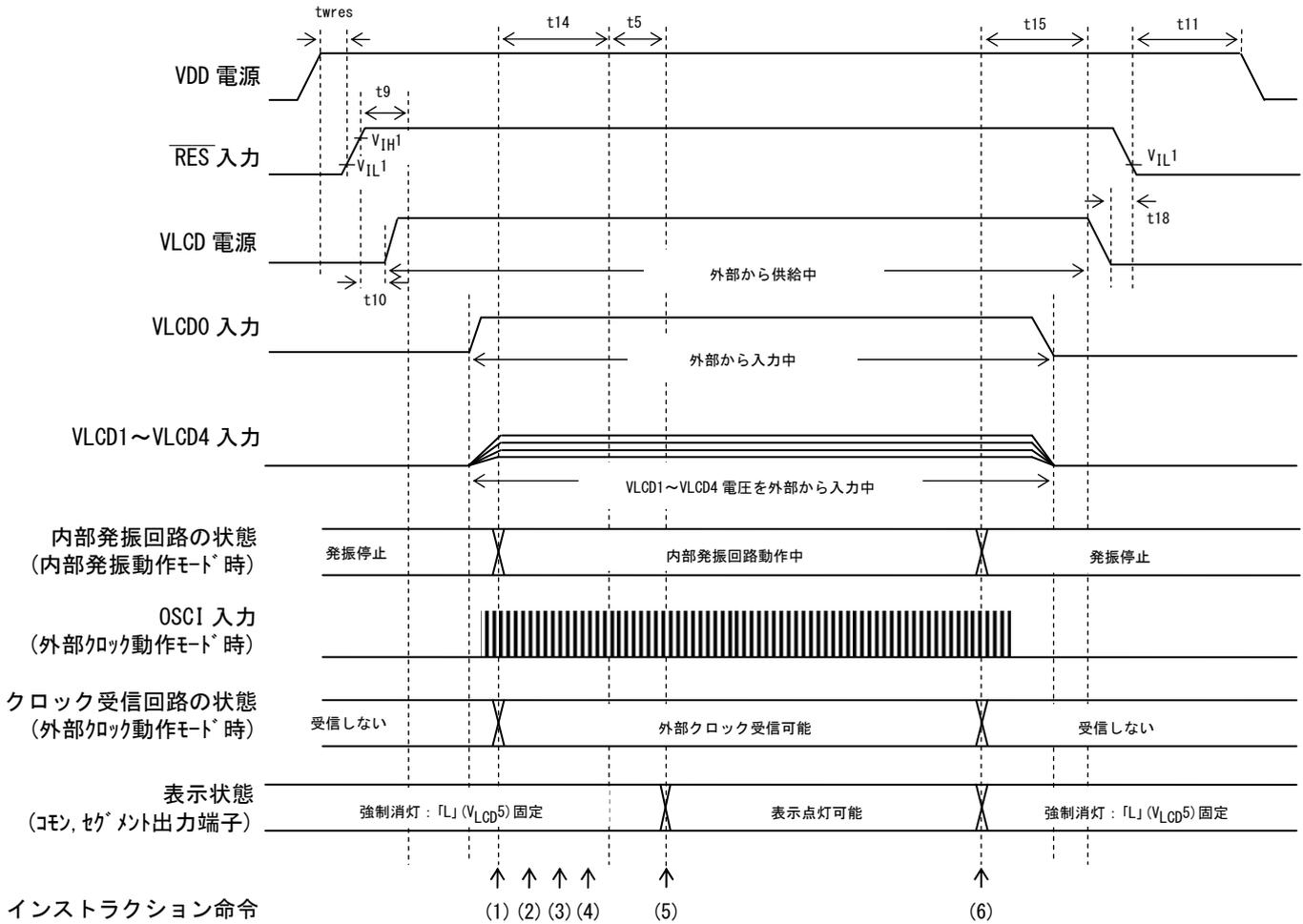
• タイミング制約

- リセットパルス幅 : $t_{wres} \geq 1$ [msec]
- 電源供給待ち時間 : $t_{10} \geq 1$ [msec]
- シリアルデータ入力待ち時間 : $t_9 \geq 1$ [msec]
- LCD 駆動バイアス電圧発生回路の動作安定時間 : $t_{12} \geq 20$ [msec]
- 表示オン待ち時間 : $t_5 > 0$
- LCD 駆動バイアス電圧発生回路の停止遷移時間 : $t_{13} \geq 200$ [msec]
- 電源遮断待ち時間 : $t_{11} \geq 0$
- リセット待ち時間 : $t_{18} > 0$

- $V_{LCD} \geq V_{LCD0} > V_{LCD1} > V_{LCD2} > V_{LCD3} > V_{LCD4} > V_{LCD5}$ の条件を守ること。

[図 7]

(例 4) LCD ドライバ部電源 VLCD を外部から供給し、表示コントラスト調整回路と LCD 駆動バイアス電圧発生回路を使用しない場合 (VLCD0~VLCD4 を外部から入力する)



• インストラクション命令

- (1) 「表示方式設定」命令実行 (DBC="0", CTC0, CTC1="0, 0") (「表示方式設定」命令は、必ず最初に実行すること。)
外部クロック動作モード時には、OC="1"に設定すること。
- (2) 「表示コントラスト設定」命令実行
- (3) 「表示データ RAM 書込み (8×15 ビット一括データ書込み/16×16 ビット一括データ書込み)」命令実行
- (4) 「ラインアドレスセット」命令実行
- (5) 「表示 ON/OFF コントロール」命令実行 (SC0, SC1="0, 0", BU="0")
- (6) 「表示 ON/OFF コントロール」命令実行 (SC0, SC1="1, 1", BU="1")

• タイミング制約

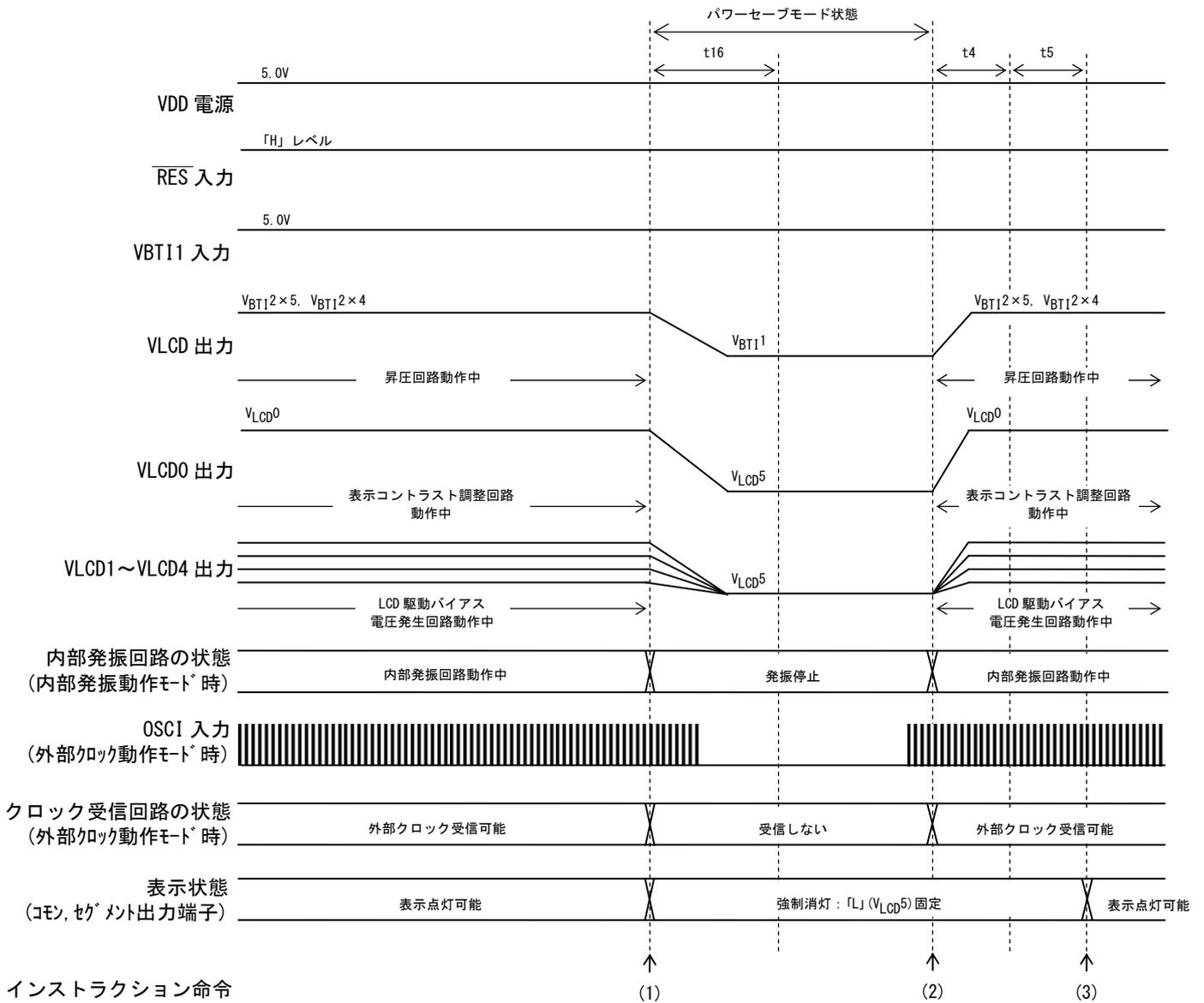
- リセットパルス幅 : $t_{wres} \geq 1$ [msec]
- 電源供給待ち時間 : $t_{10} \geq 1$ [msec]
- シリアルデータ入力待ち時間 : $t_9 \geq 1$ [msec]
- 外部電源供給安定待ち時間 : $t_{14} \geq$ 外部電源供給の安定時間
- 表示オン待ち時間 : $t_5 > 0$
- 外部電源遮断遷移待ち時間 : $t_{15} \geq$ 外部電源遮断の遷移時間
- 電源遮断待ち時間 : $t_{11} \geq 0$
- リセット待ち時間 : $t_{18} > 0$

- $V_{LCD} \geq V_{LCD0} > V_{LCD1} > V_{LCD2} > V_{LCD3} > V_{LCD4} > V_{LCD5}$ の条件を守ること。

[図 8]

LC450210PCH

(例 5) パワーセーブモード設定/解除 (昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路をすべて使用する場合)



• インストラクション命令

- (1) 「表示 ON/OFF コントロール」 命令実行 (SC0, SC1="1, 1", BU="1")
- (2) 「表示 ON/OFF コントロール」 命令実行 (SC0, SC1="1, 1", BU="0")
- (3) 「表示 ON/OFF コントロール」 命令実行 (SC0, SC1="0, 0", BU="0")

• タイミング制約

- 昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路の動作安定時間 : $t_4 \geq 200$ [msec]
- 昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路の停止遷移時間 : $t_{16} \geq 200$ [msec]
- 表示オン待ち時間 : $t_5 > 0$

[図 9]

システムのリセットについて

1. リセット機能

本 LSI は、 $\overline{\text{RES}}$ 端子によるシステムのリセットが可能である。

2. システムのリセット時の各ブロックの状態

(1) CLOCK GENERATOR、TIMING GENERATOR

リセット中 ($\overline{\text{RES}}$ =「L」レベル) は、強制的に初期状態にする。

(2) INSTRUCTION REGISTER & DECODER、CCB INTERFACE、SHIFT REGISTER

リセット中 ($\overline{\text{RES}}$ =「L」レベル) は、内部を強制的に初期状態とし、シリアルコマンドを受け付けない。

(3) ADDRESS COUNTER

リセット中 ($\overline{\text{RES}}$ =「L」レベル) は、内部を強制的に初期状態にする。

(4) DISPLAY DATA RAM

表示データ RAM の内容は、リセットによる影響を受けない。

(5) LATCH

ラッチの内容は、リセットによる影響を受けない。

(6) COMMON DRIVER、SEGMENT DRIVER

リセット中 ($\overline{\text{RES}}$ =「L」レベル) は、コモン/セグメント出力とも V_{LCD5} レベルを出力し、強制消灯状態にする。

(7) VOLTAGE BOOSTER

リセット中 ($\overline{\text{RES}}$ =「L」レベル) は、昇圧回路を停止し、VLCD 端子のレベルは V_{BT11} レベルとなる。

(8) CONTRAST ADJUSTER

リセット中 ($\overline{\text{RES}}$ =「L」レベル) は、表示コントラスト調整回路を停止し、VLCD0 端子のレベルは V_{LCD5} レベルとなる。

(9) LCD DRIVE BIAS VOLTAGE GENERATION CIRCUIT

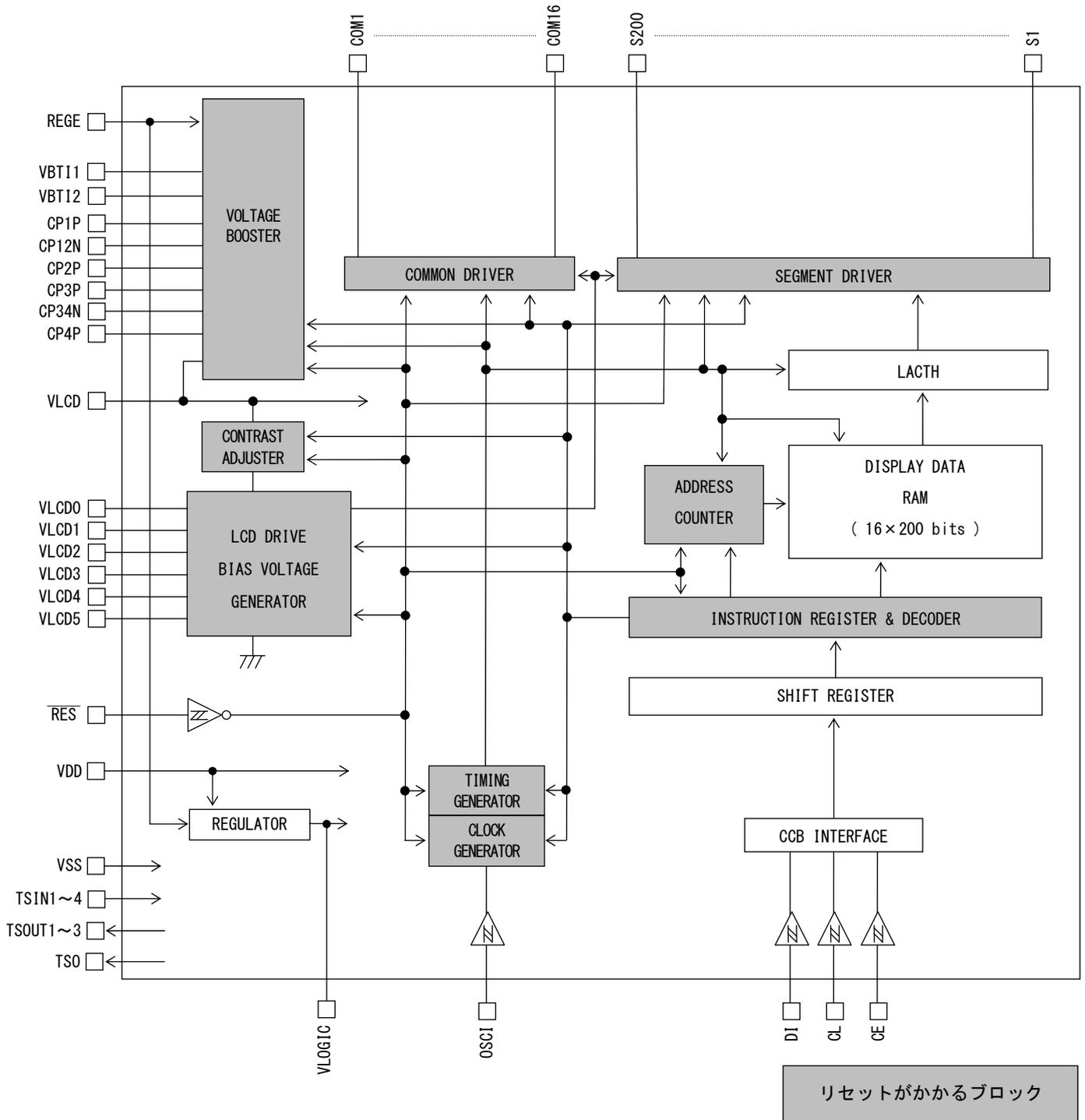
リセット中 ($\overline{\text{RES}}$ =「L」レベル) は、LCD 駆動バイアス電圧発生回路を停止し、VLCD1~VLCD4 端子のレベルは V_{LCD5} レベルとなる。

LC450210PCH

3. リセット時の端子の状態

端子	リセット時の状態
S1~S200	V _{LCD5}
COM1~COM16	V _{LCD5}
VLCD	V _{BT1}
VLCD0	V _{LCD5}

端子	リセット時の状態
VLCD1	V _{LCD5}
VLCD2	V _{LCD5}
VLCD3	V _{LCD5}
VLCD4	V _{LCD5}



LC450210PCH

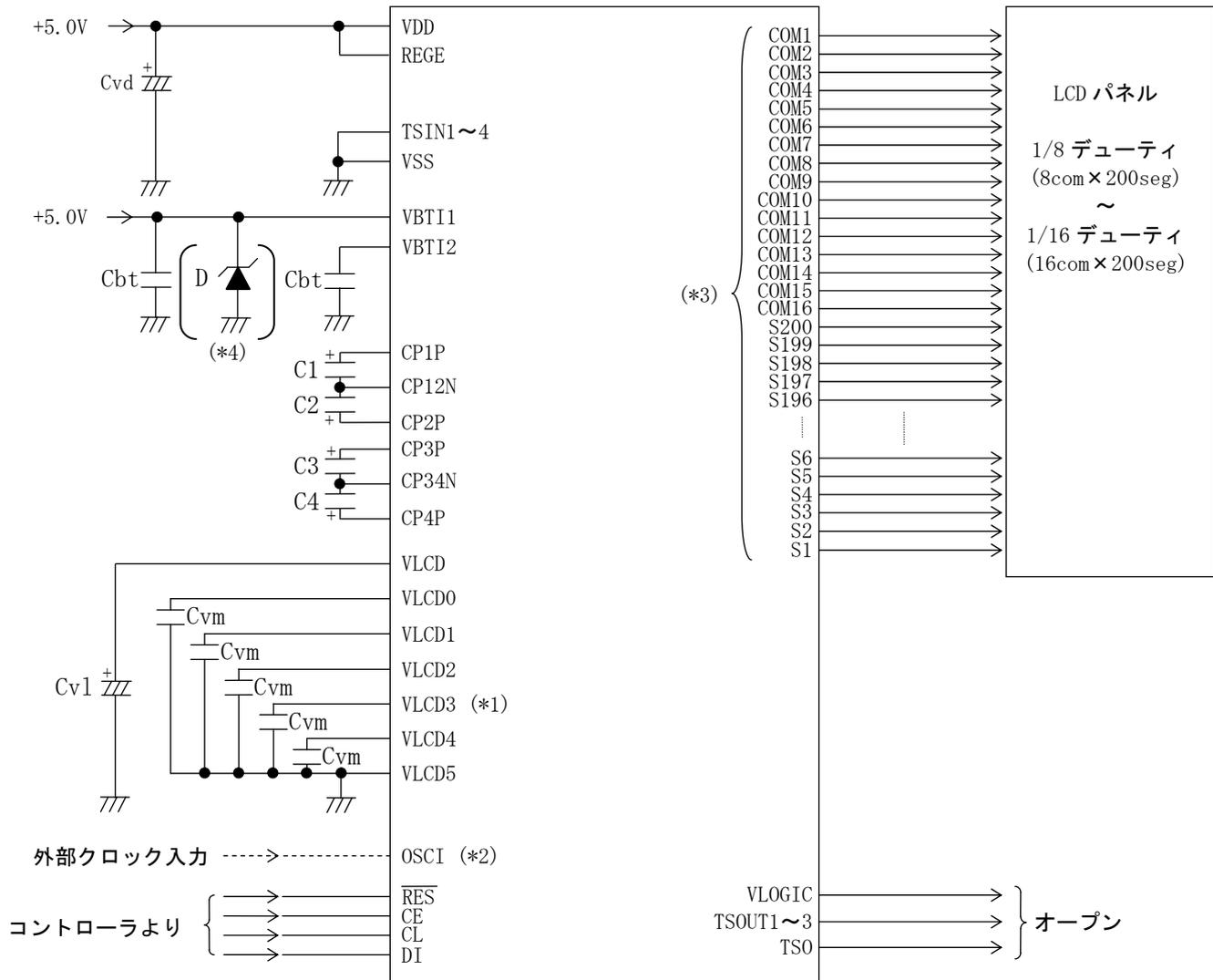
応用回路例一覧

応用回路例一覧は、以下の通りである。

	デューティ 駆動方式	バイアス 駆動	VDD	VLCD	昇圧回路	表示 コントラスト 調整回路	LCD 駆動 バイアス 電圧発生回路
応用回路例 1	1/8～1/16	1/5	5.0V	外部から 供給しない	5 倍昇圧	使用する	使用する
応用回路例 2	1/8～1/16	1/5	5.0V	外部から 供給しない	4 倍昇圧	使用する	使用する
応用回路例 3	1/8～1/16	1/5	3.0V	外部から 供給しない	5 倍昇圧	使用する	使用する
応用回路例 4	1/8～1/16	1/5	5.0V	外部から 供給する (16.5V)	使用しない	使用する	使用する
応用回路例 5	1/8～1/16	1/5	5.0V	外部から 供給する (16.5V)	使用しない	使用しない	使用する
応用回路例 6	1/8～1/16	1/5	5.0V	外部から 供給する (16.5V)	使用しない	使用しない	使用しない

応用回路例 1

1/8~1/16 デューティ、1/5 バイアス駆動方式、
 VDD=5.0V、VBTI1=5.0V、
 5倍昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路を使用する場合
 (REGE=VDD、「表示方式設定」命令(DBC="1", CTC0,CTC1="1,1", DR="1")を実行した場合)

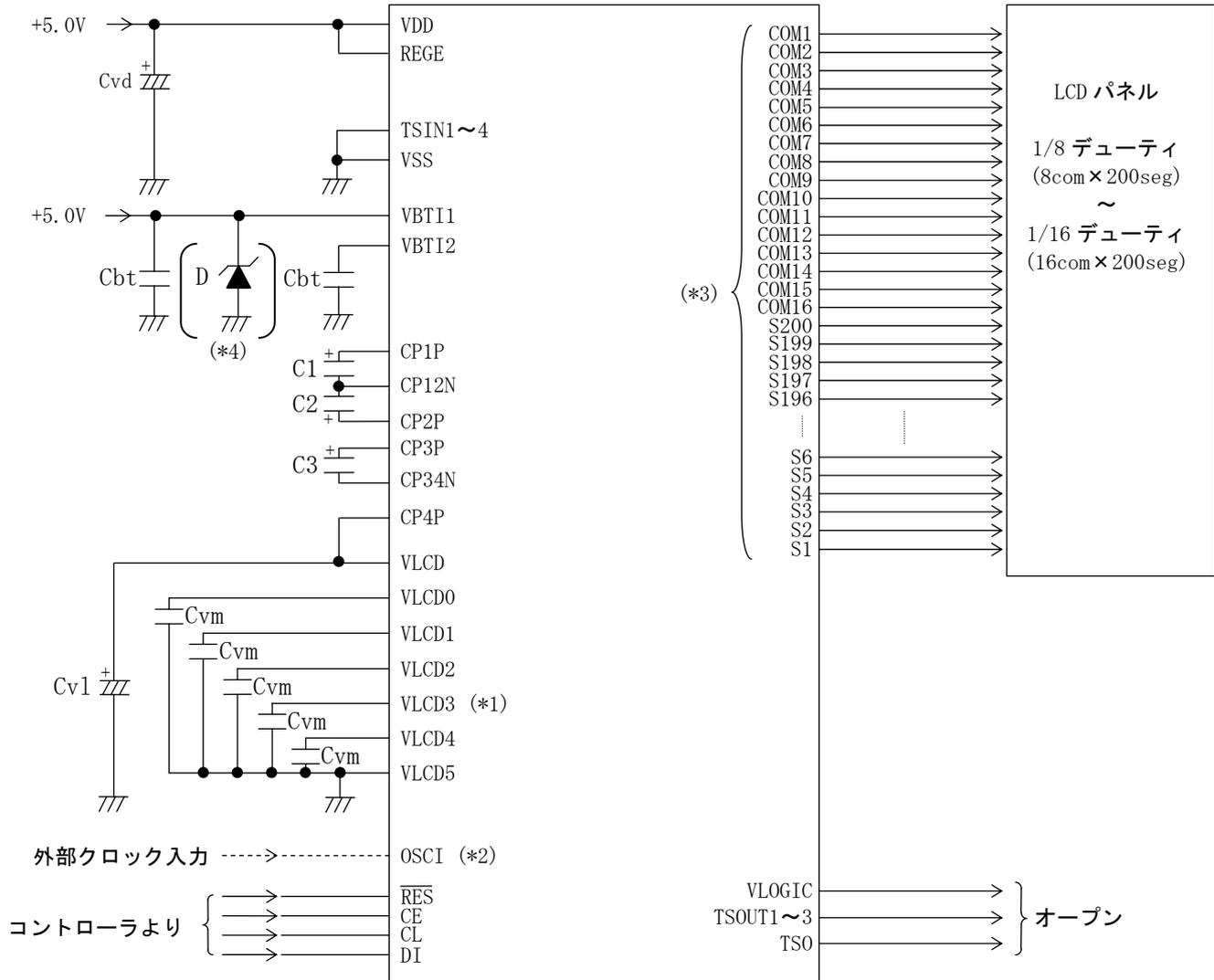


- $1[\mu\text{F}] \leq C_{vd} \leq 10[\mu\text{F}]$
- $1[\mu\text{F}] \leq C_{bt} \leq 10[\mu\text{F}]$
- $1[\mu\text{F}] \leq C_1 \leq 10[\mu\text{F}]$
- $1[\mu\text{F}] \leq C_2 \leq 10[\mu\text{F}]$
- $1[\mu\text{F}] \leq C_3 \leq 10[\mu\text{F}]$
- $1[\mu\text{F}] \leq C_4 \leq 10[\mu\text{F}]$
- $1[\mu\text{F}] \leq C_{v1} \leq 10[\mu\text{F}]$
- $0.1[\mu\text{F}] \leq C_{vm} \leq 0.47[\mu\text{F}]$
- $4.5\text{V} \leq V_{BTI1} \leq V_{DD} \leq 5.5\text{V}$
- $V_{LCD} = 16.0\text{V} [\text{Typ.}] (=V_{BTI2} \times 5)$

- (*1) 1/4 バイアス駆動時 (DR="0") は、VLCD3 端子は、オープンにすること。
- (*2) 内部発振動作モード時 (OC="0") は、OSCI 端子を VSS に接続すること。
- (*3) 使用しないコモン出力、セグメント出力は、オープンにすること。
- (*4) 昇圧回路用コンデンサをディスチャージする時、 $V_{BTI1} > 5.5\text{V}$ が想定される場合は、ツェナーダイオード D を VBTI1-VSS 間に接続すること。

応用回路例 2

1/8~1/16 デューティ、1/5 バイアス駆動方式、
 VDD=5.0V、VBTI1=5.0V、
 4倍昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路を使用する場合
 (REGE=VDD、「表示方式設定」命令(DBC="1", CTC0,CTC1="1,1", DR="1")を実行した場合)

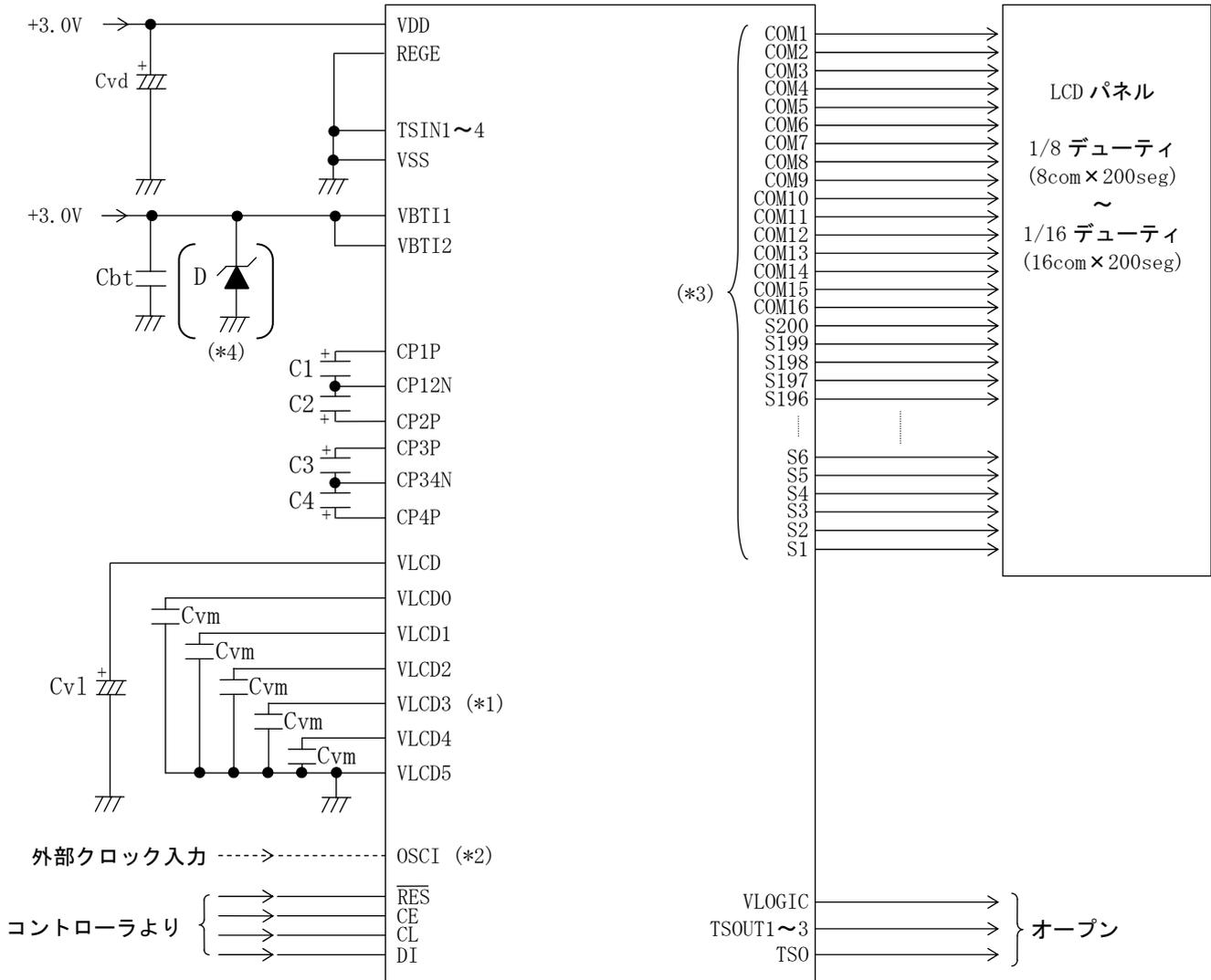


- 1[uF] ≤ Cvd ≤ 10[uF]
- 1[uF] ≤ Cbt ≤ 10[uF]
- 1[uF] ≤ C1 ≤ 10[uF]
- 1[uF] ≤ C2 ≤ 10[uF]
- 1[uF] ≤ C3 ≤ 10[uF]
- 1[uF] ≤ Cv1 ≤ 10[uF]
- 0.1[uF] ≤ Cvm ≤ 0.47[uF]
- 4.5V ≤ VBTI1 ≤ VDD ≤ 5.5V
- VLCD=12.8V[Typ.] (=VBTI2×4)

- (*1) 1/4 バイアス駆動時(DR="0")は、VLCD3 端子は、オープンにすること。
- (*2) 内部発振動作モード時(OC="0")は、OSCI 端子を VSS に接続すること。
- (*3) 使用しない共通出力、セグメント出力は、オープンにすること。
- (*4) 昇圧回路用コンデンサをディスチャージする時、VBTI1>5.5V が想定される場合は、ツェナーダイオード D を VBTI1-VSS 間に接続すること。

応用回路例 3

1/8~1/16 デューティ、1/5 バイアス駆動方式、
 VDD=3.0V、VBT1=VBT2=3.0V、
 5倍昇圧回路、表示コントラスト調整回路、LCD 駆動バイアス電圧発生回路を使用する場合
 (REGE=VSS、「表示方式設定」命令(DBC="1", CTC0,CTC1="1,1", DR="1")を実行した場合)

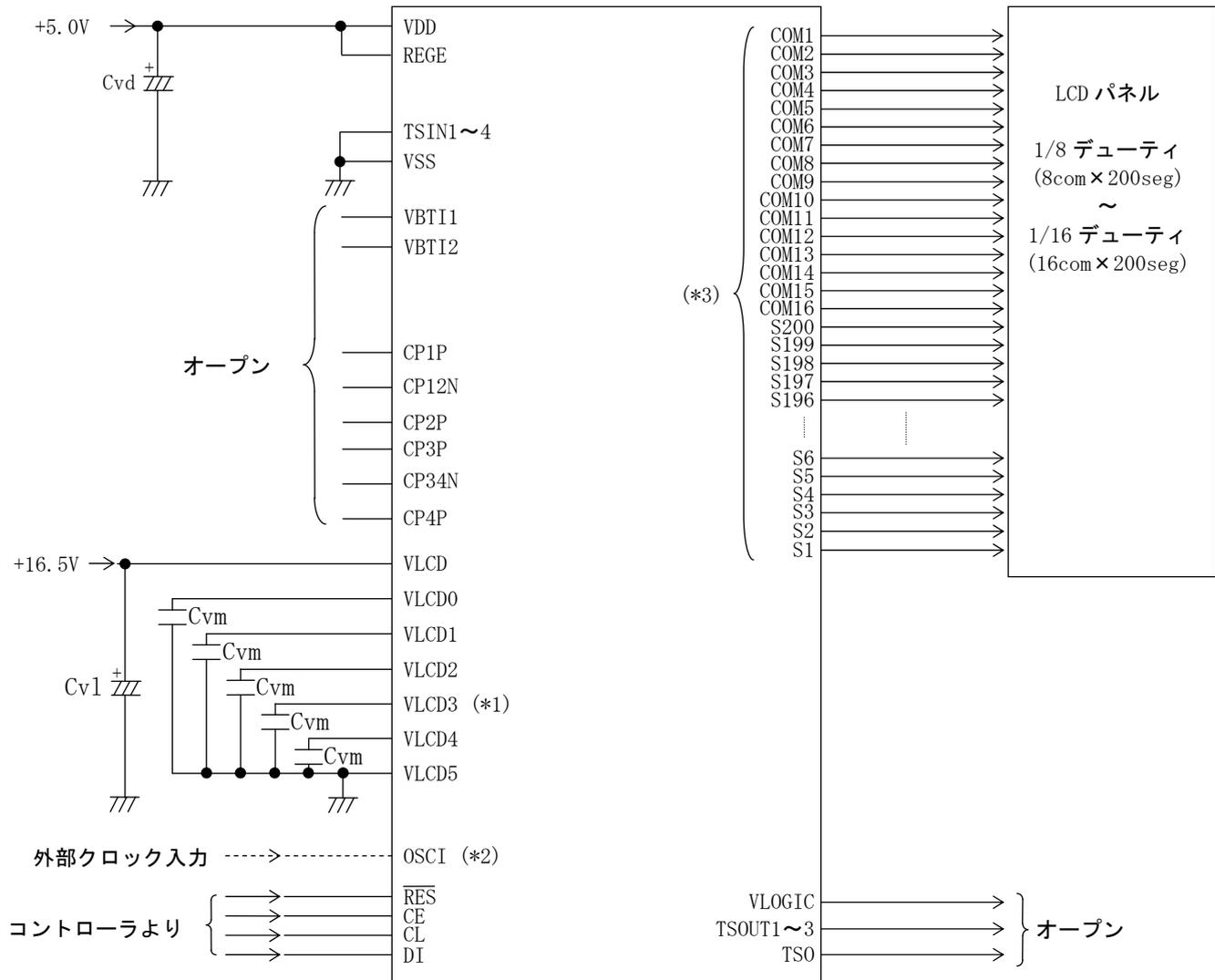


- 1[uF] ≤ Cvd ≤ 10[uF]
- 1[uF] ≤ Cbt ≤ 10[uF]
- 1[uF] ≤ C1 ≤ 10[uF]
- 1[uF] ≤ C2 ≤ 10[uF]
- 1[uF] ≤ C3 ≤ 10[uF]
- 1[uF] ≤ C4 ≤ 10[uF]
- 1[uF] ≤ Cv1 ≤ 10[uF]
- 0.1[uF] ≤ Cvm ≤ 0.47[uF]
- 2.7V ≤ VBT1=VBT2 ≤ VDD ≤ 3.3V
- VLCD=15.0V[Typ.] (=VBT1×5)

- (*1) 1/4 バイアス駆動時(DR="0")は、VLCD3 端子は、オープンにすること。
- (*2) 内部発振動作モード時(OC="0")は、OSCI 端子を VSS に接続すること。
- (*3) 使用しないコモン出力、セグメント出力は、オープンにすること。
- (*4) 昇圧回路用コンデンサをディスチャージする時、VBT1>3.6V が想定される場合は、ツェナーダイオード D を VBT1-VSS 間に接続すること。

応用回路例 4

1/8～1/16 デューティ、1/5 バイアス駆動方式、
 VDD=5.0V、VLCD=16.5V(昇圧回路を使用せず外部から供給)、
 表示コントラスト調整回路と LCD 駆動バイアス電圧発生回路を使用する場合
 (REGE=VDD、「表示方式設定」命令(DBC="0", CTC0,CTC1="1,1", DR="1")を実行した場合)

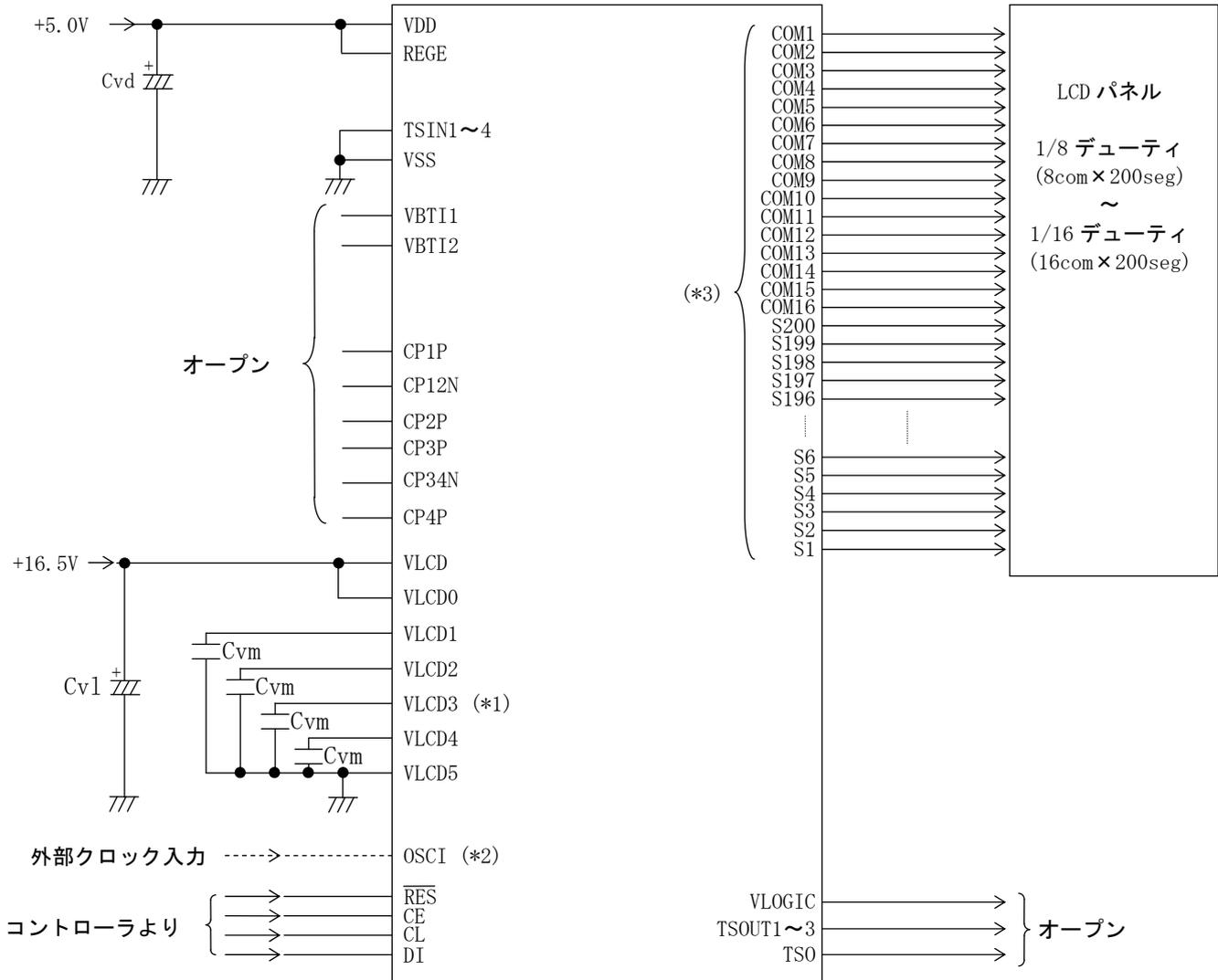


- 1[uF] ≤ Cvd ≤ 10[uF]
- 1[uF] ≤ Cv1 ≤ 10[uF]
- 0.1[uF] ≤ Cvm ≤ 0.47[uF]
- +4.5V ≤ VLCD ≤ +16.5V

- (*1) 1/4 バイアス駆動時 (DR="0") は、VLCD3 端子は、オープンにすること。
- (*2) 内部発振動作モード時 (OC="0") は、OSCI 端子を VSS に接続すること。
- (*3) 使用しないコモン出力、セグメント出力は、オープンにすること。

応用回路例 5

1/8~1/16 デューティ、1/5 バイアス駆動方式、
 VDD=5.0V、VLCD=16.5V(昇圧回路を使用せず外部から供給)、
 表示コントラスト調整回路を使用せず VLCD0 端子に VLCD 電圧を入力し、
 LCD 駆動バイアス電圧発生回路のみを使用する場合
 (REGE=VDD、「表示方式設定」命令(DBC="0", CTC0,CTC1="0,1", DR="1")を実行した場合)

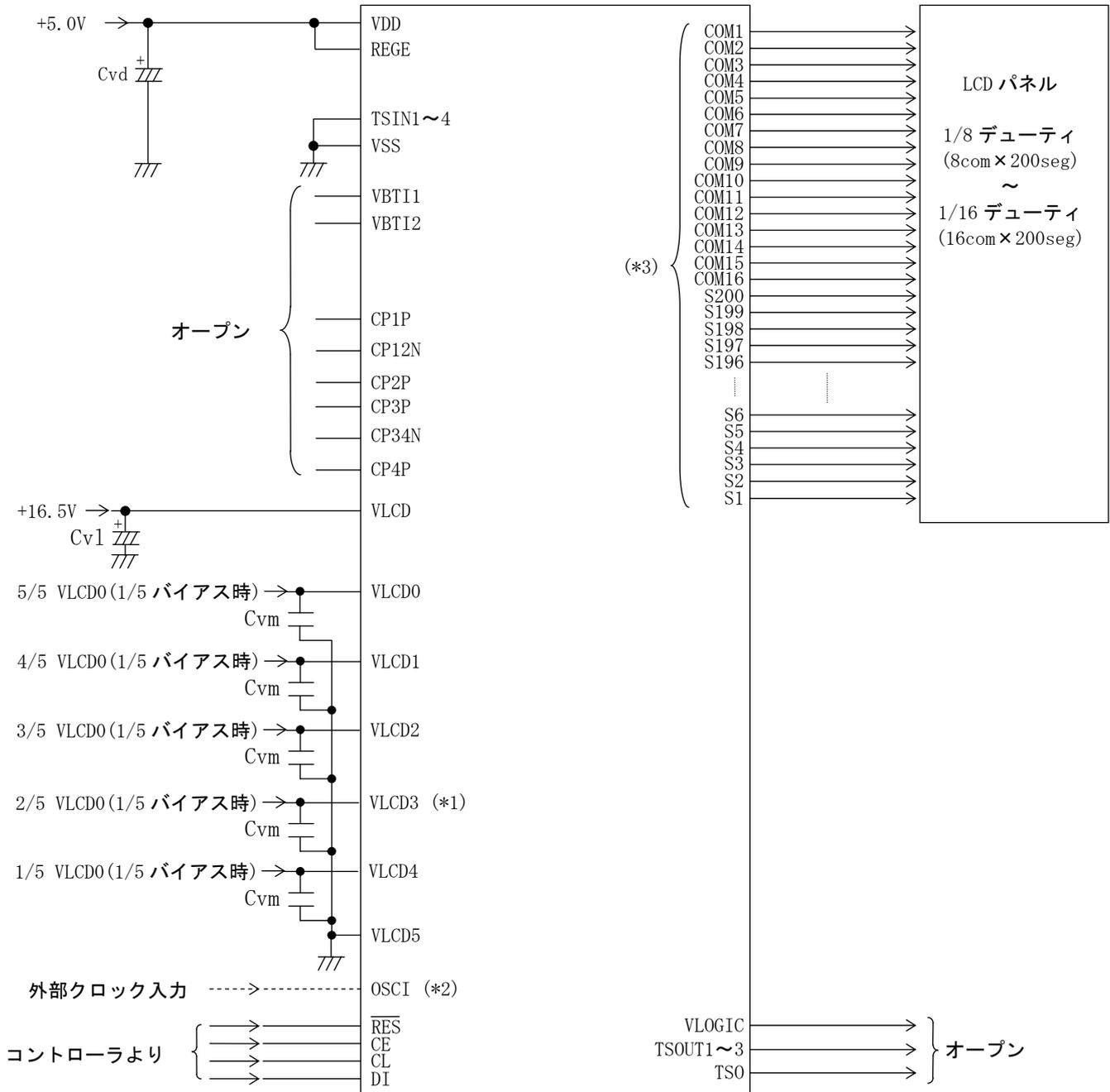


- 1[uF] ≤ Cvd ≤ 10[uF]
- 1[uF] ≤ Cv1 ≤ 10[uF]
- 0.1[uF] ≤ Cvm ≤ 0.47[uF]
- +4.5V ≤ VLCD ≤ +16.5V
- VLCD0=VLCD

- (*1) 1/4 バイアス駆動時 (DR="0") は、VLCD3 端子は、オープンにすること。
- (*2) 内部発振動作モード時 (OC="0") は、OSCI 端子を VSS に接続すること。
- (*3) 使用しないコモン出力、セグメント出力は、オープンにすること。

応用回路例 6

1/8~1/16 デューティ、1/5 バイアス駆動方式、
 VDD=5.0V、VLCD=16.5V(昇圧回路を使用せず外部から供給)、
 表示コントラスト調整回路と LCD 駆動バイアス電圧発生回路を使用せず
 VLCD0,VLCD1,VLCD2,VLCD3,VLCD4 を外部から入力する場合
 (REGE=VDD、「表示方式設定」命令(DBC="0", CTC0,CTC1="0,0",DR="1")を実行した場合)



- 1[uF] ≤ Cvd ≤ 10[uF]
- 1[uF] ≤ Cv1 ≤ 10[uF]
- 0.1[uF] ≤ Cvm ≤ 0.47[uF]
- +4.5V ≤ VLCD ≤ +16.5V
- VLCD1 < VLCD0 ≤ VLCD
- VLCD2 < VLCD1 < VLCD0
- VLCD3 < VLCD2 < VLCD1
- VLCD4 < VLCD3 < VLCD2
- VLCD5 < VLCD4 < VLCD3

- (*1) 1/4 バイアス駆動時(DR="0")は、VLCD3 端子は、オープンにすること。
- (*2) 内部発振動作モード時(OC="0")は、OSCI 端子を VSS に接続すること。
- (*3) 使用しないコモン出力、セグメント出力は、オープンにすること。

LSI を使用する上での注意事項

以下に、本 LSI を安定に動作させるための重要事項を示す。但し、本 LSI の動作および特性を保証するものではない。また、応用回路例は、内部動作や使い方を説明するためのものであり、実際の LCD パネル仕様および諸条件を考慮した設計を行う必要がある。

(1) 電源の設計について

電源端子はすべて接続し、OPEN にしないこと。

(2) ITO(Indium Tin Oxide)配線について

電源および昇圧回路用端子の配線は、可能な限り短く・太いパターン配線にし、ITO 配線の寄生抵抗を最小限にすること。

(3) 信号配線および接続について

“DUMMY”端子は、どこにも接続せず OPEN とすること。

(4) 未使用入力端子の処理について

本 LSI は CMOS プロセスのため、入力端子が OPEN 状態だと動作不安定となったり、不要な電源電流が流れたりする可能性がある。ロジック入力の空き端子は、必ず VDD または VSS に接続すること。

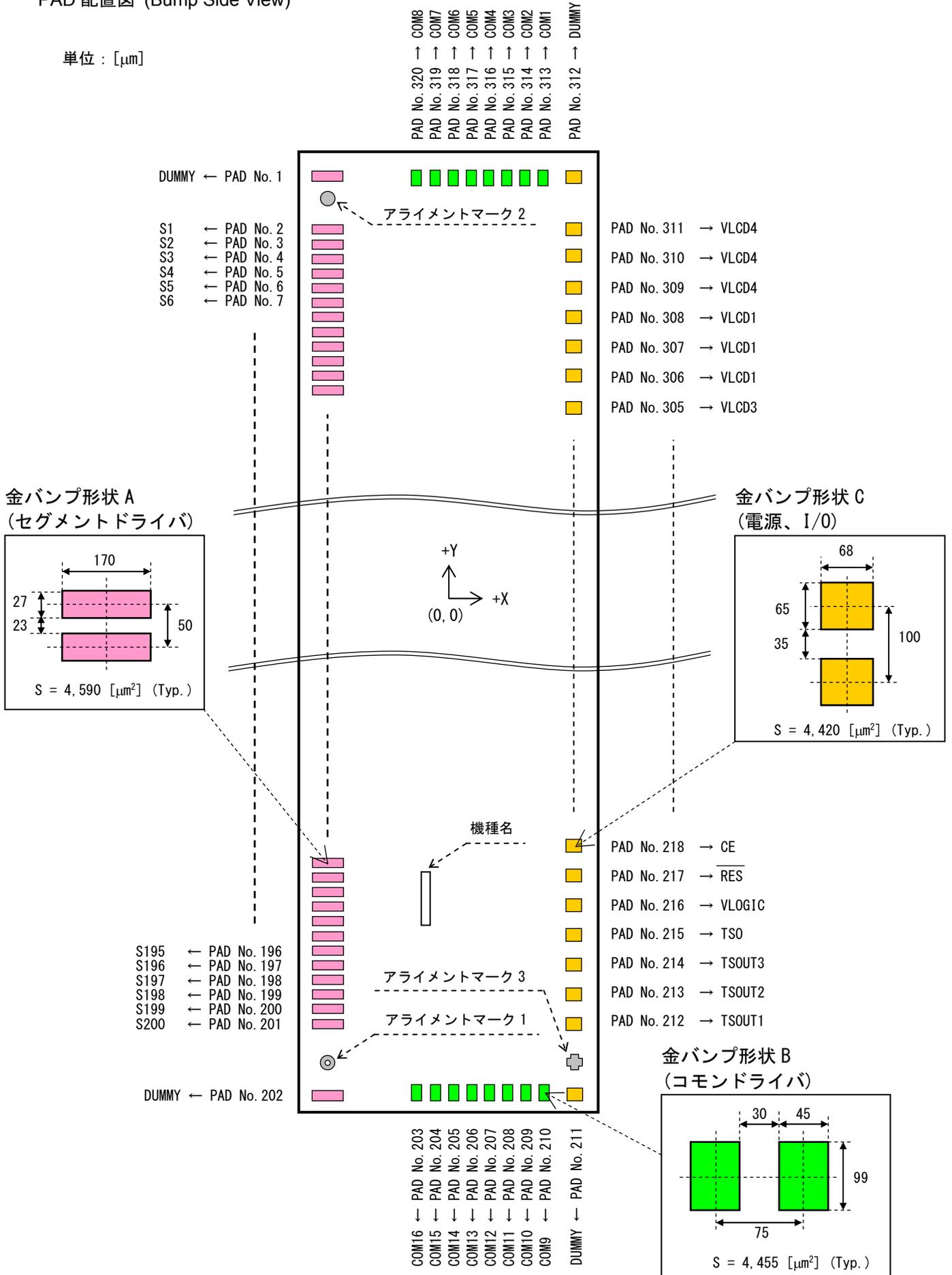
(5) 遮光対策について

本 LSI に光が照射されると誤動作の原因になるため、LSI を実装する際には、LSI の表面/裏面/側面について遮光対策を施すこと。

LC450210PCH

PAD 配置図 (Bump Side View)

単位 : [μm]



LC450210PCH

- チップサイズ (X, Y, S はダイシングセンターに基づいた設計値)

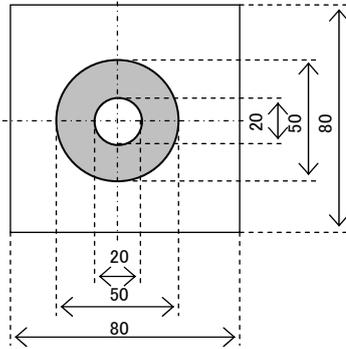
X = 1.49 mm Y = 10.63 mm S = 15.8387 mm² チップ厚 = 400 μm

- 金バンプ (typ 値)

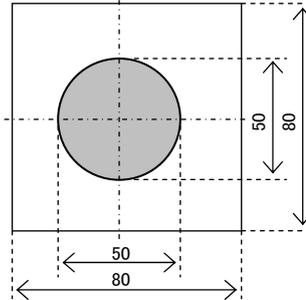
項目	PAD No.	金バンプ形状	金バンプサイズ		
			X [μm]	Y [μm]	S [μm ²]
金バンプサイズ	1 ~ 202	A	170	27	4,590
	203 ~ 210, 313 ~ 320	B	45	99	4,455
	211 ~ 312	C	68	65	4,420
最小金バンプピッチ	1 ~ 202	A	50		—
	203 ~ 210, 313 ~ 320	B	75		—
	211 ~ 312	C	100		—
最小金バンプスペース	1 ~ 202	A	23		—
	203 ~ 210, 313 ~ 320	B	30		—
	211 ~ 312	C	35		—
金バンプ高さ	全パッド		17	—	

- アライメントマーク

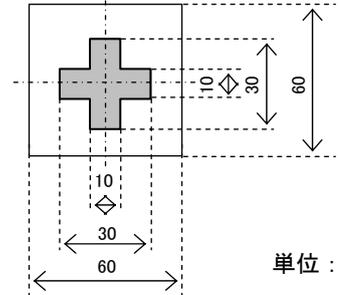
アライメントマーク 1



アライメントマーク 2



アライメントマーク 3



単位 : μm

- アライメントマーク中心座標

アライメントマーク	X座標 [μm]	Y座標 [μm]
アライメントマーク 1	-628	-5110
アライメントマーク 2	-628	5110
アライメントマーク 3	638	-5070

LC450210PCH

PAD 中心座標

PAD No.	PAD Name	X 座標 [μm]	Y 座標 [μm]	金バンプ 形状
1	DUMMY	-574.5	5216	A
2	S1	-574.5	4975	A
3	S2	-574.5	4925	A
4	S3	-574.5	4875	A
5	S4	-574.5	4825	A
6	S5	-574.5	4775	A
7	S6	-574.5	4725	A
8	S7	-574.5	4675	A
9	S8	-574.5	4625	A
10	S9	-574.5	4575	A
11	S10	-574.5	4525	A
12	S11	-574.5	4475	A
13	S12	-574.5	4425	A
14	S13	-574.5	4375	A
15	S14	-574.5	4325	A
16	S15	-574.5	4275	A
17	S16	-574.5	4225	A
18	S17	-574.5	4175	A
19	S18	-574.5	4125	A
20	S19	-574.5	4075	A
21	S20	-574.5	4025	A
22	S21	-574.5	3975	A
23	S22	-574.5	3925	A
24	S23	-574.5	3875	A
25	S24	-574.5	3825	A
26	S25	-574.5	3775	A
27	S26	-574.5	3725	A
28	S27	-574.5	3675	A
29	S28	-574.5	3625	A
30	S29	-574.5	3575	A
31	S30	-574.5	3525	A
32	S31	-574.5	3475	A
33	S32	-574.5	3425	A
34	S33	-574.5	3375	A
35	S34	-574.5	3325	A
36	S35	-574.5	3275	A
37	S36	-574.5	3225	A
38	S37	-574.5	3175	A
39	S38	-574.5	3125	A
40	S39	-574.5	3075	A
41	S40	-574.5	3025	A
42	S41	-574.5	2975	A
43	S42	-574.5	2925	A
44	S43	-574.5	2875	A
45	S44	-574.5	2825	A
46	S45	-574.5	2775	A
47	S46	-574.5	2725	A
48	S47	-574.5	2675	A
49	S48	-574.5	2625	A
50	S49	-574.5	2575	A
51	S50	-574.5	2525	A
52	S51	-574.5	2475	A
53	S52	-574.5	2425	A
54	S53	-574.5	2375	A
55	S54	-574.5	2325	A
56	S55	-574.5	2275	A
57	S56	-574.5	2225	A
58	S57	-574.5	2175	A
59	S58	-574.5	2125	A
60	S59	-574.5	2075	A

PAD No.	PAD Name	X 座標 [μm]	Y 座標 [μm]	金バンプ 形状
61	S60	-574.5	2025	A
62	S61	-574.5	1975	A
63	S62	-574.5	1925	A
64	S63	-574.5	1875	A
65	S64	-574.5	1825	A
66	S65	-574.5	1775	A
67	S66	-574.5	1725	A
68	S67	-574.5	1675	A
69	S68	-574.5	1625	A
70	S69	-574.5	1575	A
71	S70	-574.5	1525	A
72	S71	-574.5	1475	A
73	S72	-574.5	1425	A
74	S73	-574.5	1375	A
75	S74	-574.5	1325	A
76	S75	-574.5	1275	A
77	S76	-574.5	1225	A
78	S77	-574.5	1175	A
79	S78	-574.5	1125	A
80	S79	-574.5	1075	A
81	S80	-574.5	1025	A
82	S81	-574.5	975	A
83	S82	-574.5	925	A
84	S83	-574.5	875	A
85	S84	-574.5	825	A
86	S85	-574.5	775	A
87	S86	-574.5	725	A
88	S87	-574.5	675	A
89	S88	-574.5	625	A
90	S89	-574.5	575	A
91	S90	-574.5	525	A
92	S91	-574.5	475	A
93	S92	-574.5	425	A
94	S93	-574.5	375	A
95	S94	-574.5	325	A
96	S95	-574.5	275	A
97	S96	-574.5	225	A
98	S97	-574.5	175	A
99	S98	-574.5	125	A
100	S99	-574.5	75	A
101	S100	-574.5	25	A
102	S101	-574.5	-25	A
103	S102	-574.5	-75	A
104	S103	-574.5	-125	A
105	S104	-574.5	-175	A
106	S105	-574.5	-225	A
107	S106	-574.5	-275	A
108	S107	-574.5	-325	A
109	S108	-574.5	-375	A
110	S109	-574.5	-425	A
111	S110	-574.5	-475	A
112	S111	-574.5	-525	A
113	S112	-574.5	-575	A
114	S113	-574.5	-625	A
115	S114	-574.5	-675	A
116	S115	-574.5	-725	A
117	S116	-574.5	-775	A
118	S117	-574.5	-825	A
119	S118	-574.5	-875	A
120	S119	-574.5	-925	A

LC450210PCH

PAD No.	PAD Name	X 座標 [μm]	Y 座標 [μm]	金バンブ 形状
121	S120	-574.5	-975	A
122	S121	-574.5	-1025	A
123	S122	-574.5	-1075	A
124	S123	-574.5	-1125	A
125	S124	-574.5	-1175	A
126	S125	-574.5	-1225	A
127	S126	-574.5	-1275	A
128	S127	-574.5	-1325	A
129	S128	-574.5	-1375	A
130	S129	-574.5	-1425	A
131	S130	-574.5	-1475	A
132	S131	-574.5	-1525	A
133	S132	-574.5	-1575	A
134	S133	-574.5	-1625	A
135	S134	-574.5	-1675	A
136	S135	-574.5	-1725	A
137	S136	-574.5	-1775	A
138	S137	-574.5	-1825	A
139	S138	-574.5	-1875	A
140	S139	-574.5	-1925	A
141	S140	-574.5	-1975	A
142	S141	-574.5	-2025	A
143	S142	-574.5	-2075	A
144	S143	-574.5	-2125	A
145	S144	-574.5	-2175	A
146	S145	-574.5	-2225	A
147	S146	-574.5	-2275	A
148	S147	-574.5	-2325	A
149	S148	-574.5	-2375	A
150	S149	-574.5	-2425	A
151	S150	-574.5	-2475	A
152	S151	-574.5	-2525	A
153	S152	-574.5	-2575	A
154	S153	-574.5	-2625	A
155	S154	-574.5	-2675	A
156	S155	-574.5	-2725	A
157	S156	-574.5	-2775	A
158	S157	-574.5	-2825	A
159	S158	-574.5	-2875	A
160	S159	-574.5	-2925	A
161	S160	-574.5	-2975	A
162	S161	-574.5	-3025	A
163	S162	-574.5	-3075	A
164	S163	-574.5	-3125	A
165	S164	-574.5	-3175	A
166	S165	-574.5	-3225	A
167	S166	-574.5	-3275	A
168	S167	-574.5	-3325	A
169	S168	-574.5	-3375	A
170	S169	-574.5	-3425	A
171	S170	-574.5	-3475	A
172	S171	-574.5	-3525	A
173	S172	-574.5	-3575	A
174	S173	-574.5	-3625	A
175	S174	-574.5	-3675	A
176	S175	-574.5	-3725	A
177	S176	-574.5	-3775	A
178	S177	-574.5	-3825	A
179	S178	-574.5	-3875	A
180	S179	-574.5	-3925	A

PAD No.	PAD Name	X 座標 [μm]	Y 座標 [μm]	金バンブ 形状
181	S180	-574.5	-3975	A
182	S181	-574.5	-4025	A
183	S182	-574.5	-4075	A
184	S183	-574.5	-4125	A
185	S184	-574.5	-4175	A
186	S185	-574.5	-4225	A
187	S186	-574.5	-4275	A
188	S187	-574.5	-4325	A
189	S188	-574.5	-4375	A
190	S189	-574.5	-4425	A
191	S190	-574.5	-4475	A
192	S191	-574.5	-4525	A
193	S192	-574.5	-4575	A
194	S193	-574.5	-4625	A
195	S194	-574.5	-4675	A
196	S195	-574.5	-4725	A
197	S196	-574.5	-4775	A
198	S197	-574.5	-4825	A
199	S198	-574.5	-4875	A
200	S199	-574.5	-4925	A
201	S200	-574.5	-4975	A
202	DUMMY	-574.5	-5216	A
203	COM16	-135	-5182	B
204	COM15	-60	-5182	B
205	COM14	15	-5182	B
206	COM13	90	-5182	B
207	COM12	165	-5182	B
208	COM11	240	-5182	B
209	COM10	315	-5182	B
210	COM9	390	-5182	B
211	DUMMY	623.5	-5197	C
212	TSOUT1	623.5	-4900	C
213	TSOUT2	623.5	-4800	C
214	TSOUT3	623.5	-4700	C
215	TSO	623.5	-4600	C
216	VLOGIC	623.5	-4500	C
217	RES	623.5	-4400	C
218	CE	623.5	-4300	C
219	DI	623.5	-4200	C
220	CL	623.5	-4100	C
221	OSCI	623.5	-4000	C
222	TSIN1	623.5	-3900	C
223	TSIN2	623.5	-3800	C
224	TSIN3	623.5	-3700	C
225	TSIN4	623.5	-3600	C
226	VSS	623.5	-3500	C
227	VSS	623.5	-3400	C
228	VSS	623.5	-3300	C
229	VSS	623.5	-3200	C
230	REGE	623.5	-3100	C
231	VDD	623.5	-3000	C
232	VDD	623.5	-2900	C
233	VDD	623.5	-2800	C
234	VDD	623.5	-2700	C
235	VSS	623.5	-2600	C
236	VSS	623.5	-2500	C
237	VSS	623.5	-2400	C
238	VSS	623.5	-2300	C
239	VSS	623.5	-2200	C
240	VSS	623.5	-2100	C

LC450210PCH

PAD No.	PAD Name	X 座標 [μm]	Y 座標 [μm]	金バンプ 形状
241	VSS	623.5	-2000	C
242	VSS	623.5	-1900	C
243	VSS	623.5	-1800	C
244	VBTI1	623.5	-1700	C
245	VBTI1	623.5	-1600	C
246	VBTI1	623.5	-1500	C
247	VBTI1	623.5	-1400	C
248	VBTI1	623.5	-1300	C
249	VBTI2	623.5	-1200	C
250	VBTI2	623.5	-1100	C
251	VBTI2	623.5	-1000	C
252	VBTI2	623.5	-900	C
253	VBTI2	623.5	-800	C
254	CP1P	623.5	-700	C
255	CP1P	623.5	-600	C
256	CP1P	623.5	-500	C
257	CP1P	623.5	-400	C
258	CP12N	623.5	-300	C
259	CP12N	623.5	-200	C
260	CP12N	623.5	-100	C
261	CP12N	623.5	0	C
262	CP12N	623.5	100	C
263	CP12N	623.5	200	C
264	CP12N	623.5	300	C
265	CP2P	623.5	400	C
266	CP2P	623.5	500	C
267	CP2P	623.5	600	C
268	CP2P	623.5	700	C
269	CP3P	623.5	800	C
270	CP3P	623.5	900	C
271	CP3P	623.5	1000	C
272	CP3P	623.5	1100	C
273	CP34N	623.5	1200	C
274	CP34N	623.5	1300	C
275	CP34N	623.5	1400	C
276	CP34N	623.5	1500	C
277	CP34N	623.5	1600	C
278	CP34N	623.5	1700	C
279	CP34N	623.5	1800	C
280	CP4P	623.5	1900	C
281	CP4P	623.5	2000	C
282	CP4P	623.5	2100	C
283	CP4P	623.5	2200	C
284	VLCD	623.5	2300	C
285	VLCD	623.5	2400	C
286	VLCD	623.5	2500	C
287	VLCD	623.5	2600	C
288	VLCD	623.5	2700	C
289	VLCD	623.5	2800	C
290	VLCDO	623.5	2900	C
291	VLCDO	623.5	3000	C
292	VLCDO	623.5	3100	C
293	VLCDO	623.5	3200	C
294	VLCDO	623.5	3300	C
295	VLCD5	623.5	3400	C
296	VLCD5	623.5	3500	C
297	VLCD5	623.5	3600	C
298	VLCD5	623.5	3700	C
299	VLCD5	623.5	3800	C
300	VLCD2	623.5	3900	C

PAD No.	PAD Name	X 座標 [μm]	Y 座標 [μm]	金バンプ 形状
301	VLCD2	623.5	4000	C
302	VLCD2	623.5	4100	C
303	VLCD3	623.5	4200	C
304	VLCD3	623.5	4300	C
305	VLCD3	623.5	4400	C
306	VLCD1	623.5	4500	C
307	VLCD1	623.5	4600	C
308	VLCD1	623.5	4700	C
309	VLCD4	623.5	4800	C
310	VLCD4	623.5	4900	C
311	VLCD4	623.5	5000	C
312	DUMMY	623.5	5197	C
313	COM1	390	5182	B
314	COM2	315	5182	B
315	COM3	240	5182	B
316	COM4	165	5182	B
317	COM5	90	5182	B
318	COM6	15	5182	B
319	COM7	-60	5182	B
320	COM8	-135	5182	B

LC450210PCH

ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LC450210PCH-T3	Chip with Au bumps (Pb-Free)	960 / Waffle Pack

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考記)

ON Semiconductor 及び ON Semiconductor のロゴは ON Semiconductor という商号を使う Semiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductor は特許、商標、著作権、トレードシークレット (営業秘密) と他の知的財産権を保有します。ON Semiconductor の製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。ON Semiconductor は通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductor は、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductor によって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor 製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとします。ON Semiconductor データシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductor は、その特許権やその他の権利の下、いかなるライセンスも許諾しません。ON Semiconductor 製品は、生命維持装置や、いかなる FDA (米国食品医薬品局) クラス3の医療機器、FDA が管轄しない地域において同一もしくは類似のものと分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用に ON Semiconductor 製品を購入または使用した場合、たとえ、ON Semiconductor がその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductor とその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。ON Semiconductor は雇用機会均等 / 差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。