

LC709301F

Switching Charge/Discharge Controller for 1-Cell Li-Ion Battery

Features

- 10/20倍アンプ
- 8/10ビット高速PWM (150 kHz)
- ADコンバータ用基準電圧(2 V / 4 V)回路
- 温度センサ
- 内蔵リセット回路
- 12ビットADコンバータ8チャンネル
- 内蔵RC発振回路(30 kHz / 1 MHz / 8 MHz)

Performance

- 83.3 ns (12.0 MHz) $V_{DD} = 2.7\text{ V to } 5.5\text{ V}$ $T_a = -40^\circ\text{C to } +85^\circ\text{C}$
- 125 ns (8.0 MHz) $V_{DD} = 2.0\text{ V to } 5.5\text{ V}$ $T_a = -40^\circ\text{C to } +85^\circ\text{C}$
- 250 ns (4.0 MHz) $V_{DD} = 1.8\text{ V to } 5.5\text{ V}$ $T_a = -40^\circ\text{C to } +85^\circ\text{C}$

Function Descriptions

- ポート
 - ◆ I/Oポート 18
 - ◆ 基準電圧端子 1 (VREF)
 - ◆ 電源端子 3 (V_{SS1} , V_{SS2} , V_{DD1})
- タイマ x 3ch
 - ◆ タイマ0: キャプチャレジスタ付きの16ビットのタイマ/カウンタ
 - ◆ タイマ1: PWM/トグル出力可能な16ビットのタイマ/カウンタ
 - ◆ 時計用ベースタイマ
- シリアルインタフェース x 1ch
 - ◆ SIO1: 8ビット非同期/同期式シリアルインタフェース
- コンパレータ
- ウォッチドッグタイマ
- 周波数可変12ビットPWM x 2ch
- システムクロック分周機能
- 15要因10ベクタ割り込み機能
- オンチップデバッグ機能

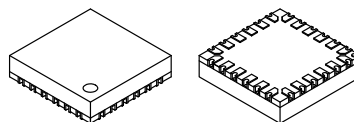
Application

- 電池充放電制御 (電子タバコ)



ON Semiconductor®

www.onsemi.jp



VCT24 3.5x3.5, 0.5P
CASE 601AD

MARKING DIAGRAM



XXXXXX = Specific Device Code

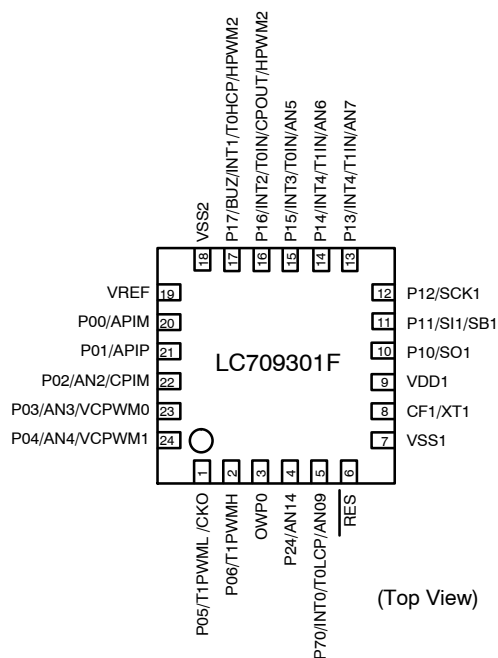
Y = Year

M = Month

DD / DDD = Additional Traceability Data

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "μ", may or may not be present.

ピン配置図



*この製品は米国SST社 (Silicon Storage Technology, Inc.) のライセンスを受けています。

ORDERING INFORMATION

See detailed ordering and shipping information on page 23 of this data sheet.

機能詳細

フラッシュROM

- 電源電圧2.2~5.5 Vの幅広いオンボード書き込みが可能
- 128バイト単位でのブロック消去可能
- 2バイト単位での書き込み
- 8192 x 8ビット

RAM

- 256 x 9ビット

最小バスサイクルタイム

- 83.3 ns (12 MHz, $V_{DD} = 2.7 \text{ V to } 5.5 \text{ V}$, $T_a = -40^\circ\text{C to } 85^\circ\text{C}$)
 - 125 ns (8 MHz, $V_{DD} = 2.0 \text{ V to } 5.5 \text{ V}$, $T_a = -40^\circ\text{C to } 85^\circ\text{C}$)
 - 250 ns (4 MHz, $V_{DD} = 1.8 \text{ V to } 5.5 \text{ V}$, $T_a = -40^\circ\text{C to } 85^\circ\text{C}$)
- (注)バスサイクルタイムはROMの読み出し速度を表す。

最小命令サイクルタイム(t_{CYC})

- 250 ns (12 MHz, $V_{DD} = 2.7 \text{ V to } 5.5 \text{ V}$, $T_a = -40^\circ\text{C to } 85^\circ\text{C}$)
- 375 ns (8 MHz, $V_{DD} = 2.0 \text{ V to } 5.5 \text{ V}$, $T_a = -40^\circ\text{C to } 85^\circ\text{C}$)
- 750 ns (4 MHz, $V_{DD} = 1.8 \text{ V to } 5.5 \text{ V}$, $T_a = -40^\circ\text{C to } 85^\circ\text{C}$)

ポート

- ノーマル耐圧入出力ポート
1ビット単位で入出力指定可能
18 (P0n, P1n, P24, P70, CF1)
- 外部リセット端子 1 ($\overline{\text{RES}}$)
- 電源端子 3 (V_{SS1} , V_{SS2} , V_{DD1})
- 基準電圧端子 1 (V_{REF})
- デバック専用端子 1 (OWP0)

タイマ

- タイマ0 : キャプチャレジスタ付きの16ビットのタイマ/カウンタ
 - モード0 : 8ビットプログラマブルプリスケアラ付8ビットタイマ(8ビットキャプチャレジスタ付) x 2チャンネル
 - モード1 : 8ビットプログラマブルプリスケアラ付8ビットタイマ(8ビットキャプチャレジスタ付)+8ビットカウンタ(8ビットキャプチャレジスタ付)
 - モード2 : 8ビットプログラマブルプリスケアラ付16ビットタイマ(16ビットキャプチャレジスタ付)
 - モード3 : 16ビットカウンタ(16ビットキャプチャレジスタ付)
- タイマ1 : PWM/トグル出力可能な16ビットのタイマ/カウンタ
 - モード0 : 8ビットプリスケアラ付8ビットタイマ(トグル出力付)+8ビットプリスケアラ付8ビットタイマ/カウンタ(トグル出力付)

モード1 : 8ビットプリスケアラ付8ビット

PWMx2チャンネル

モード2 : 8ビットプリスケアラ付16ビットタイマ/カウンタ(トグル出力付)

(下位8ビットからもトグル出力可能)

モード3 : 8ビットプリスケアラ付16ビットタイマ(トグル出力付)

(下位8ビットはPWMとして使用可能)

● ベースタイマ

1. 入力クロックは、低速RC発振クロック、システムクロック、タイマ0のプリスケアラ出力から選択できる。(低速RC発振クロックを選択した場合、X'tal HOLDモードの解除が可能)
2. 8ビットプログラマブルプリスケアラ機能付き
3. 5種類の時間での割り込み発生が可能。

SIO

- SIO1 : 8ビット非同期/同期式シリアルインタフェース
 - モード0 : 同期式8ビットシリアルIO (2線式または3線式, 転送クロック2~512 tCYC)
 - モード1 : 非同期シリアルIO (半二重, データ8ビット, ストップビット1, ボーレート8~2048 tCYC)
 - モード2 : バスモード1 (スタートビット, データ8ビット, 転送クロック2~512 tCYC)
 - モード3 : バスモード2 (スタート検出, データ8ビット, ストップ検出)

ADコンバータ

- 10/20倍オペアンプ付きAD変換入力ポート(1チャンネル)
- AD変換入力ポート(8チャンネル)12/8ビットADコンバータ分解能切換え
- ADコンバータ用基準電圧源の切替え(マイコン電源/内蔵基準電圧源(V_{REF})から選択可能)

ADコンバータ用基準電圧発生回路(V_{REF})

- ADコンバータの基準電圧として、2.0 V/4.0 Vを発生可能

コンパレータ

- コンパレータ入力端子(1チャンネル)
- コンパレータ出力端子(1チャンネル)
- (コンパレータ入力の電位) < 1.22 Vのとき、コンパレータ出力 = Highレベル
- (コンパレータ入力の電位) > 1.22 Vのとき、コンパレータ出力 = Lowレベル

クロック出力機能

- システムクロックとして選択された源発振クロックの 1/1, 1/2, 1/4, 1/8, 1/16, 1/32, 1/64 を出力可能

ウォッチドッグタイマ

- 低速RC発振クロック(約30 kHz)により動作するタイマのオーバフローで内部リセット発生可能
- スタンバイモード時の動作を3種類(カウント動作継続/動作停止/カウント値を保持してカウント動作停止)から選択可能

割り込み

- 15要因10ベクタ
 1. 割り込みは低レベル(L),高レベル(H),最高レベル(X)の3レベルの多重割り込み制御。割り込み処理中に、同一レベルまたは下位のレベルの割り込み要求が入っても受け付けない。
 2. 2つ以上のベクタアドレスへの割り込み要求が同時に発生した場合、レベルの高いものが優先される。また、同一レベルでは飛び先ベクタアドレスの小さい方の割り込みが優先される。

No.	ベクタ	選択レベル	割り込み要因
1	00003H	XまたはL	INT0
2	0000BH	XまたはL	INT1
3	00013H	HまたはL	INT2/T0L/INT4
4	0001BH	HまたはL	INT3/BT
5	00023H	HまたはL	T0H
6	0002BH	HまたはL	T1L/T1H
7	00033H	HまたはL	HPWM2
8	0003BH	HまたはL	SIO1
9	00043H	HまたはL	ADC
10	0004BH	HまたはL	P0/VPWM

- 優先レベル X > H > L
- 同一レベルではベクタアドレスの小さいものが優先

サブルーチンスタックレベル

最大128レベル(スタックはRAMの中に設定)

高速乗除算命令

- 16ビットx8ビット (実行時間：5tCYC)
- 24ビットx16ビット (実行時間：12tCYC)
- 16ビット÷8ビット (実行時間：8tCYC)
- 24ビット÷16ビット (実行時間：12tCYC)

発振回路

- 内蔵発振回路
 1. 低速RC発振回路：システムクロック用(約30 kHz)
 2. 中速RC発振回路：システムクロック用(約1 MHz)

3. 高速RC発振回路1：システムクロック用(8 MHz)
4. 高速RC発振回路2：高速PWM専用(40 MHz)

システムクロック分周機能

- 低消費電流動作可能
- 最小命令サイクルで375 ns, 750 ns, 1.5 μs, 3.0 μs, 6.0 μs, 12.0 μs, 24.0 μs, 48.0 μs, 96.0 μsの選択が可能(メインクロック8 MHz使用時)

内蔵リセット回路

- パワーオンリセット(POR)機能
 1. PORは電源投入時のみリセットがかかる。
 2. PORの解除レベルは1.67 V
- 低電圧検知リセット(LVD)機能
 1. LVDはPORとの併用により、電源投入時と電源低下時ともにリセットがかかる。
 2. LVD機能を使用する/使用しないとLVDの検知レベルを7レベル(1.91 V, 2.01 V, 2.31 V, 2.51 V, 2.81 V, 3.79 V, 4.28 V) オプションにて切換え可能。

スタンバイ機能

- HALTモード：命令実行停止、周辺回路動作継続
 1. 発振の停止は自動的には行わない。
 2. HALTモードを解除するには次の3つの方法がある。
 - (1) リセット端子に「L」レベルを入力する。
 - (2) ウォッチドッグタイマまたは、LVDによるリセットの発生。
 - (3) 割り込みの発生。
- HOLDモード：命令実行停止、周辺回路動作停止
 1. 低速/中速/高速RC発振は自動的に停止する。
 2. HOLDモードを解除するには次の5つの方法がある。
 - (1) リセット端子に「L」レベルを入力する。
 - (2) ウォッチドッグタイマまたは、LVDによるリセットの発生。
 - (3) INT0, INT1, INT2, INT4の何れかで割り込み要因が成立する。
※INT0, INT1はレベル検出設定に限る。
 - (4) ポート0で割り込み要因が成立する。
- X'tal HOLDモード：命令実行停止、ベースタイマ以外の周辺回路動作停止(低速RC選択時)
 1. 低速/中速/高速RC発振は自動的に停止する。
(注)低速RC発振は、ウォッチドッグタイマからも直接発振が制御され、スタンバイモード時の発振の制御も行われる。
(注)ベースタイマの入力クロックに低速RC振を選択した状態でベースタイマを動作させ、X'talホールドモードに突入すると、低速RC発振は突入時の状態を保持する。

LC709301F

2. X'tal HOLDモードを解除するには次の6つの方法がある。
- (1) リセット端子に「L」レベルを入力する。
 - (2) ウォッチドッグタイマLVDによるリセットの発生。
 - (3) INT0, INT1, INT2, INT4の何れかで割り込み要因が成立する。
※ INT0, INT1はレベル検出設定に限る。
 - (4) ポート0で割り込み要因が成立する。
 - (5) ベースタイマ回路で割り込み要因が成立する。

VCPWM

周波数可変12ビットPWMx2チャンネル

高速PWM(HPWM2)

8/10ビットPWMx1チャンネル

1. システムクロック/高速RC発振クロック(40 MHz)による動作を選択可能
2. 分解能を8ビット(通常方式)/10ビット(パルス付加方式)から選択可能

温度センサ

- センサの電圧変化をADコンバータで比較可能

オンチップデバッグ機能

- ターゲット基板に実装状態でソフトデバッグ可能
- オンチップデバッグ・ターミナルは1チャンネル装備
OWP0

データセキュリティ機能

- フラッシュメモリに書き込まれているプログラムデータの不正読出しやコピーを防止
(注)データセキュリティ機能には絶対的なセキュリティはない。

出荷形態

- VCT24 (3.5 x 3.5)
『鉛フリー・ハロゲンフリー仕様品』

開発ツール

- オンチップデバッグ : TCB87-Type C (1線用ケーブル) + LC709301F

書き込み基板

パッケージ	書き込み基板
VCT24 (3.5 x 3.5)	W709301V-GMDT

フラッシュROMライタ

メーカー		モデル	対応バージョン	デバイス
フラッシュサポートグループ カンパニー (FSG)	シングル	AF9711	Rev.03.28 以降	87F008SU
	ギヤング	AF9723/AF9723B(本体) (安藤電気製含む)	-	-
		AF9833(ユニット) (安藤電気製含む)	-	-
フラッシュサポートグループ カンパニー + オン・セミコンダクター (注1)	オンボード シングル/ ギヤング	AF9101/AF9103(本体) (FSG製) SIB87 Type C (インターフェースドライバ) (当社製)	(注2)	-
オン・セミコンダクター	シングル/ ギヤング	SKK Type B / SKK Type C	Application Version 1.08A or later Chip Data Version 2.52 or later	LC709301F
	オンボード シングル/ ギヤング	SKK-DBG Type C		

(AFシリーズについてのお問い合わせ先)

フラッシュサポートグループカンパニー(東亜エレクトロニクス株式会社)

TEL 053-459-1050

E-mail sales@j-fsg.co.jp

1. FSG製オンボードプログラマ【AF9101/AF9103】と弊社から提供するシリアルインターフェースドライバ【SIB87 Type C】をペアで使用するにより、PC-lessのスタンドアローン・オンボード書き込みが可能。
2. 書き込み使用条件により専用の書き込み装置とプログラムが必要になるので、弊社までお問い合わせください。

LC709301F

ピン配置図

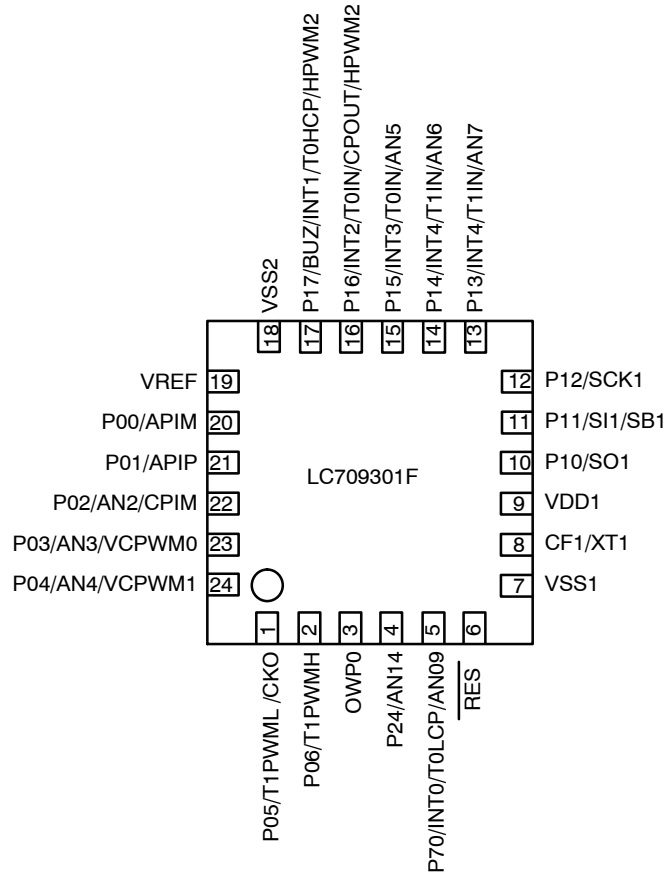


図 1. Top View
VCT24 (3.5 x 3.5) 『鉛フリー・ハロゲンフリー仕様品』

VCT24	NAME
1	P05/T1PWML /CKO
2	P06/T1PWMH
3	OWP0
4	P24/AN14
5	P70/INT0/T0LCP/AN09
6	RES
7	VSS1
8	CF1/XT1
9	VDD1
10	P10/SO1
11	P11/SI1/SB1
12	P12/SCK1

VCT24	NAME
13	P13/INT4/T1IN/AN7
14	P14/INT4/T1IN/AN6
15	P15/INT3/T0IN/AN5
16	P16/INT2/T0IN/CPOUT/HPWM2
17	P17/BUZ/INT1/T0HCP/HPWM2
18	VSS2
19	VREF
20	P00/APIM
21	P01/APIP
22	P02/AN2/CPIM
23	P03/AN3/VCPWM0
24	P04/AN4/VCPWM1

システムブロック図

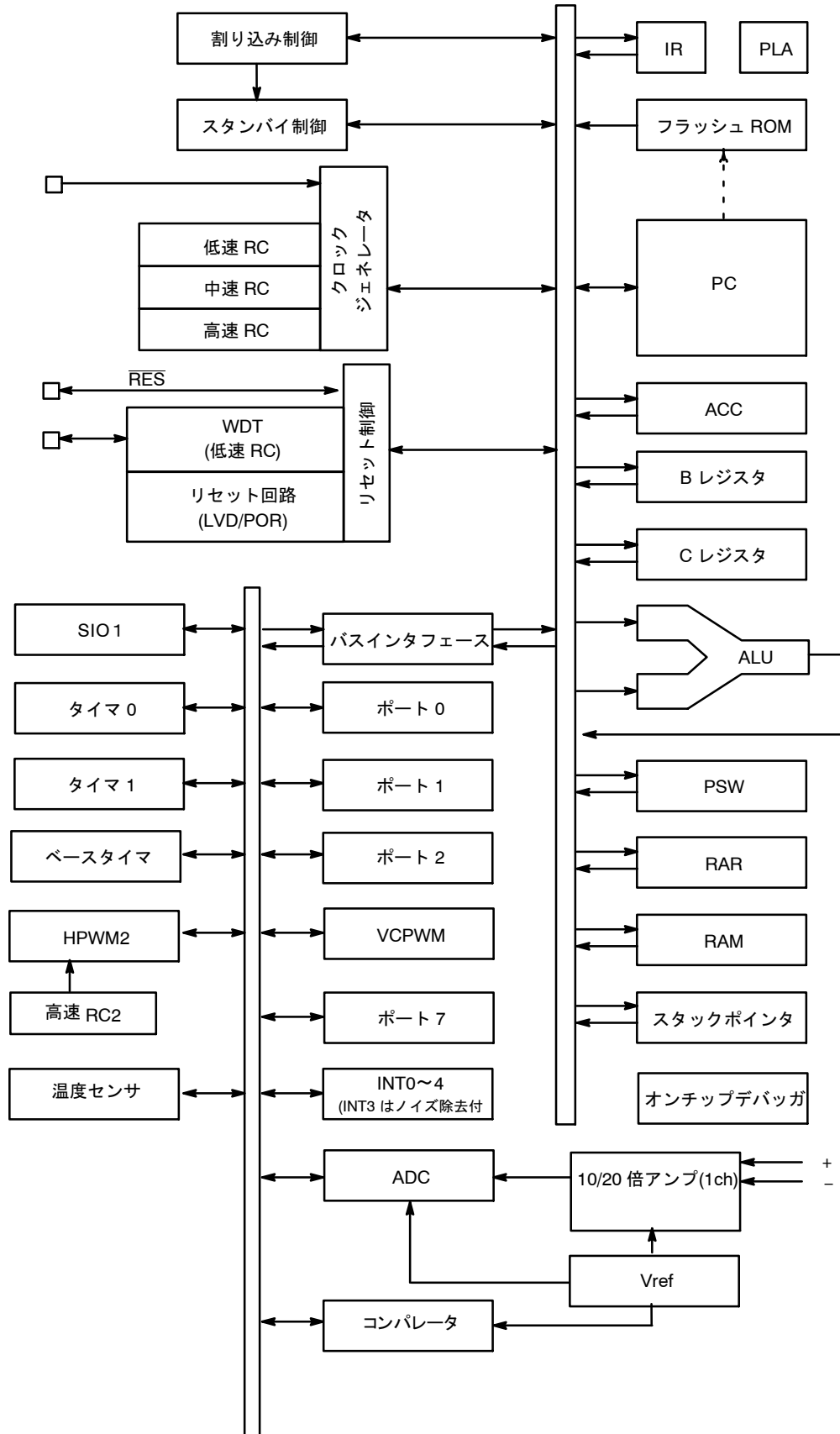


図 2. システムブロック図

LC709301F

端子機能表

端子名	I/O	機能説明	オプション																														
V _{SS1}	-	電源の-端子	なし																														
V _{DD1}	-	電源の+端子	なし																														
V _{SS2}	-	電源の-端子	なし																														
VREF	I/O	内蔵基準電圧出力(2.0 V/4.0 V)、基準電圧外部入力	なし																														
ポート0	I/O	<ul style="list-style-type: none"> ・ 7ビットの入出力ポート ・ 1ビット単位の入出力指定可能 ・ 1ビット単位のパルアップ抵抗 ON/OFF可能 端子機能 P00, P01: 10/20倍オペアンプ付きAD変換入力ポート P02: AD変換入力ポート(AN2)/コンパレータ入力(CPIM) P03: AD変換入力ポート(AN3)/VCPWM0出力 P04: AD変換入力ポート(AN4)/VCPWM1出力 P05: タイマ1PWML出力/システムクロック出力 P06: タイマ1PWMH出力 P07: オンチップデバッグ用端子(OWP0)	あり																														
P00~P06																																	
ポート1	I/O	<ul style="list-style-type: none"> ・ 8ビットの入出力ポート ・ 1ビット単位の入出力指定可能 ・ 1ビット単位のパルアップ抵抗 ON/OFF可能 端子機能 P10: SIO1データ出力 P11: SIO1データ入力/バス入出力 P12: SIO1クロック入出力 P13: INT4入力/HOLD解除入力/タイマ1イベント入力/タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力/AD変換入力ポート(AN7) P14: INT4入力/HOLD解除入力/タイマ1イベント入力/タイマ0Lキャプチャ入力/タイマ0Hキャプチャ入力/AD変換入力ポート(AN6) P15: INT3入力(ノイズフィルタ付入力)/タイマ0イベント入力/タイマ0Hキャプチャ入力/AD変換入力ポート(AN5) P16: INT2入力/HOLD解除入力/タイマ0イベント入力/タイマ0Lキャプチャ入力/HPWM2出力 P17: ブザー出力/INT1入力/HOLD解除入力/タイマ0Hキャプチャ入力/HPWM2出力 インタラプト受付形式 <table border="1" style="margin: 5px auto; border-collapse: collapse; text-align: center;"> <thead> <tr> <th></th> <th>立ち上がり</th> <th>立ち下がり</th> <th>立ち上がり 立ち下がり</th> <th>Hレベル</th> <th>Lレベル</th> </tr> </thead> <tbody> <tr> <td>INT1</td> <td>○</td> <td>○</td> <td>×</td> <td>○</td> <td>○</td> </tr> <tr> <td>INT2</td> <td>○</td> <td>○</td> <td>○</td> <td>×</td> <td>×</td> </tr> <tr> <td>INT3</td> <td>○</td> <td>○</td> <td>○</td> <td>×</td> <td>×</td> </tr> <tr> <td>INT4</td> <td>○</td> <td>○</td> <td>○</td> <td>×</td> <td>×</td> </tr> </tbody> </table>		立ち上がり	立ち下がり	立ち上がり 立ち下がり	Hレベル	Lレベル	INT1	○	○	×	○	○	INT2	○	○	○	×	×	INT3	○	○	○	×	×	INT4	○	○	○	×	×	あり
	立ち上がり		立ち下がり	立ち上がり 立ち下がり	Hレベル	Lレベル																											
INT1	○	○	×	○	○																												
INT2	○	○	○	×	×																												
INT3	○	○	○	×	×																												
INT4	○	○	○	×	×																												
P10~P15																																	
ポート2	I/O	<ul style="list-style-type: none"> ・ 1ビットの入出力ポート ・ 入出力指定可能 ・ プルアップ抵抗ON/OFF可能 端子機能 P24: AD変換入力ポート(AN14)	あり																														
P24																																	
ポート7	I/O	<ul style="list-style-type: none"> ・ 1ビットの入出力ポート ・ 入出力指定可能 ・ プルアップ抵抗ON/OFF可能 端子機能 P70: INT0入力/HOLD解除入力/タイマ0Lキャプチャ入力/AD変換入力ポート(AN9) インタラプト受付形式 <table border="1" style="margin: 5px auto; border-collapse: collapse; text-align: center;"> <thead> <tr> <th></th> <th>立ち上がり</th> <th>立ち下がり</th> <th>立ち上がり 立ち下がり</th> <th>Hレベル</th> <th>Lレベル</th> </tr> </thead> <tbody> <tr> <td>INT0</td> <td>○</td> <td>○</td> <td>×</td> <td>○</td> <td>○</td> </tr> </tbody> </table>		立ち上がり	立ち下がり	立ち上がり 立ち下がり	Hレベル	Lレベル	INT0	○	○	×	○	○	なし																		
	立ち上がり		立ち下がり	立ち上がり 立ち下がり	Hレベル	Lレベル																											
INT0	○	○	×	○	○																												
P70																																	

LC709301F

端子機能表 (continued)

端子名	I/O	機能説明	オプション
RES	I	外部リセット入力/内部リセット出力端子	あり 内蔵プルアップ ON/OFF
CF1/XT1	I/O	外部システムクロック用入力端子 ・ 端子機能 汎用入出力ポート(Nch.O.Dのみ)	なし
OWP0	I/O	デバugg専用端子	なし

ポート出力形態

ポート出力形態とプルアップ抵抗の有無を以下に示す。

なお、入力ポートでのデータの読み込みは、ポートが出力モード時でも可能である。

ポート出力形態

ポート名	オプション 切換え単位	オプション 種類	出力形式	プルアップ抵抗
P00 ~ P06	1ビット単位	1	CMOS	プログラマブル
		2	Nch-オープンドレイン	プログラマブル
P10 ~ P17	1ビット単位	1	CMOS	プログラマブル
		2	Nch-オープンドレイン	プログラマブル
P24	1ビット単位	1	CMOS	プログラマブル
		2	Nch-オープンドレイン	プログラマブル
CF1/XT1	-	なし	汎用入出力ポート選択時 Nch-オープンドレイン	なし
P70	-	なし	Nch-オープンドレイン	プログラマブル

LC709301F

ユーザオプション一覧表

オプション名	オプション種類	フラッシュ版	オプション 切換え単位	指定する内容
ポート出力形式	P00~P06	○	1ビット単位	CMOS
				Nch-オープンドレイン
	P10~P17	○	1ビット単位	CMOS
				Nch-オープンドレイン
	P24	○	1ビット単位	CMOS
				Nch-オープンドレイン
プログラム スタート番地	-	○	-	0000h or 01E0h ※プロテクトエリア1選択時
				0000h ※プロテクトエリア2, 3, 4選択時
プロテクトエリア (注3)	-	○	-	1 1800h-1FFFh
				2 0000h-1DFFh, 1F00h-1FFFh
				3 0000h-1CFFh, 1F00h-1FFFh
				4 0000h-1AFFh, 1F00h-1FFFh
リセット端子	プルアップ抵抗選択	○	-	あり
				なし
低電圧検知 リセット機能	検知機能	○	-	許可:使用する
				禁止:使用しない
	検知レベル	○	-	7レベル
パワーオン リセット機能	パワーオンリセット レベル	○	-	1レベル

3. オンボード書き込み時の書き込み禁止領域を選択します。

未使用端子の推奨処理

端子名	未使用時の推奨処理	
	基板	ソフトウェア
P00 ~ P06	OPEN	出力Low設定
P10 ~ P17	OPEN	出力Low設定
P24	OPEN	出力Low設定
P70	OPEN	出力Low設定
CF1/XT1	OPEN	汎用ポートの出力Low設定

オンチップデバッカ端子処理

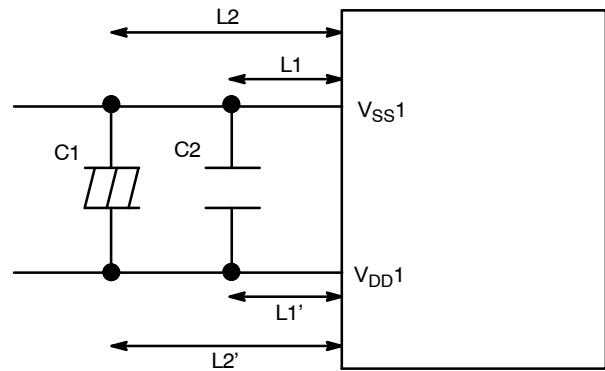
オンチップデバッカ専用端子OWP0は100 kΩでプルダウンしてください。

TCB87Type CとはOWP0/VDD/VSSの3本を接続します。

電源端子推奨条件(V_{DD1}, V_{SS1})

V_{DD1}~V_{SS1}端子間には、以下の条件を満たすようなバイパスコンデンサを接続してください。

- V_{DD1}, V_{SS1}端子とバイパスコンデンサC1, C2間は太い配線により最短で接続し、かつ両端子からバイパスコンデンサまでのインピーダンスが極力等しく(L1 = L1', L2 = L2')なるように接続してください。
- コンデンサは大容量のものC1と小容量のものC2を並列に挿入してください。C2については0.1 μF程度のコンデンサを接続してください。



絶対最大定格 (Ta = 25°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	Min	Typ	Max	Unit
最大電源電圧	V _{DD} MAX	VDD1		-	-0.3	-	+6.5	V
入出力電圧	V _{IO}	ポート0, 1, 2 ポート7 CF1, RES		-	-0.3	-	V _{DD} +0.3	
高レベル出力電流	ピーク出力電流	IOPH(1)	ポート0, 1, 2 CMOS出力選択 適用1端子当り	-	-10	-	-	mA
	平均出力電流 (注4)	IOMH(1)	ポート0, 1, 2 CMOS出力選択 適用1端子当り	-	-7.5	-	-	
	合計出力電流	ΣIOAH(1)	ポート0, 1, 2 適用全端子合計	-	-30	-	-	
低レベル出力電流	ピーク出力電流	IOPL(1)	ポート0 適用1端子当り	-	-	-	20	
		IOPL(2)	ポート1 適用1端子当り	-	-	-	20	
		IOPL(3)	ポート2 適用1端子当り	-	-	-	20	
		IOPL(4)	ポート7, CF1 適用1端子当り	-	-	-	10	
	平均出力電流 (注4)	IOML(1)	ポート0 適用1端子当り	-	-	-	15	
		IOML(2)	ポート1 適用1端子当り	-	-	-	15	
		IOML(3)	ポート2 適用1端子当り	-	-	-	15	
		IOML(4)	ポート7, CF1 適用1端子当り	-	-	-	7.5	
合計出力電流	ΣIOAL(1)	ポート0, 1, 2, 7, CF1 適用全端子合計	-	-	-	80		
許容消費電力	Pdmax(1)	VCT24 (3.5 x 3.5)	Ta = -40 to + 85°C 熱抵抗評価基板に実装 (注5)	-	-	-	280	mW
動作周囲温度	Topr			-	-40	-	85	°C
保存周囲温度	Tstg			-	-55	-	+125	

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考訳)

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

4. 平均出力電流は100 ms期間の平均値を示す。

5. 熱抵抗評価基板はサイズ：40x50x0.85 mm, ガラエボを使用。

LC709301F

許容動作条件 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	Min	Typ	Max	Unit
動作電源電圧 (注6)	V _{DD} (1)	V _{DD} 1	0.245 μs ≤ tCYC ≤ 200 μs	-	2.7	-	5.5	V
	V _{DD} (2)		0.367 μs ≤ tCYC ≤ 200 μs	-	2.0	-	5.5	
	V _{DD} (3)		0.735 μs ≤ tCYC ≤ 200 μs	-	1.8	-	5.5	
メモリ保持 電源電圧	V _{HD}	V _{DD} 1	HOLDモード時RAM,レジスタ保持	-	1.6	-	-	
高レベル入力電圧	V _{IH} (1)	ポート0, 1, 2 P70		1.8~5.5	0.3V _{DD} +0.7	-	V _{DD}	
	V _{IH} (4)	CF1, RES		1.8~5.5	0.75V _{DD}	-	V _{DD}	
低レベル入力電圧	V _{IL} (1)	ポート0, 1, 2 P70		4.0~5.5	V _{SS}	-	0.1V _{DD} +0.4	
				1.8~4.0	V _{SS}	-	0.2V _{DD}	
	V _{IL} (4)	CF1, RES		1.8~5.5	V _{SS}	-	0.25V _{DD}	
命令サイクル タイム (注6)	tCYC (注7)			2.7~5.5	0.245	-	200	μs
				2.0~5.5	0.367	-	200	
				1.8~5.5	0.735	-	200	
外部システム クロック周波数	FEXCF	CF1	・システムクロック 分周1/1 ・外部システムクロック のDUTY50±5%	2.7~5.5	0.1	-	12	MHz
				2.2~5.5	0.1	-	8	
発振周波数範囲	FmFRC(1)		内蔵高速RC発振時 Ta = -10°C ~ +85°C	1.8~5.5	7.76	8.0	8.24	MHz
	FmFRC(2)		内蔵高速RC発振時 Ta = -40°C ~ +85°C	1.8~5.5	7.60	8.0	8.40	
	FmRC		内蔵中速RC発振	1.8~5.5	0.5	1.0	2.0	
	FmSRC		内蔵低速RC発振	1.8~5.5	27	30	33	kHz
	FmPWMRC		高速PWM専用高速内蔵RC 発振(注8)	2.7~5.5	38	40	42	MHz
発振安定時間	tmsFRC (注8)		・発振停止状態から発振許可 状態となった時 ・図4参照	1.8~5.5	-	-	100	μs
	tmsPWMRC			1.8~5.5	-	-	100	
	tmsRC			1.8~5.5	-	0	-	
	tmsSRC (注9)			1.8~5.5	-	-	1	ms

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考訳)

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

6. フラッシュROMへのオンボード書き込みは、V_{DD} ≥ 2.7 Vとすること。

7. tCYCと発振周波数の関係式は、1/1分周時：3/FmCF、1/2分周時：6/FmCF。

8. 高速RC発振回路が“発振停止”状態から“発振許可”状態となった後、100 μs発振安定時間を設けてからシステムクロックを切り替えること。

9. 低速RC発振回路が“発振停止”状態から“発振許可”状態となった後、1 ms発振安定時間を設けてからシステムクロックを切り替えること。

LC709301F

電気的特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	Min	Typ	Max	Unit
高レベル入力電流	I _{IH} (1)	ポート0, 1, 2, ポート7, RES	出力ディセーブル プルアップ抵抗オフ V _{IN} = V _{DD} (出力Tr.のオフリーク 電流を含む)	1.8~5.5	-	-	1	μA
	I _{IH} (2)	CF1	V _{IN} = V _{DD}	1.8~5.5	-	-	15	
低レベル入力電流	I _{IL} (1)	ポート0, 1, 2, ポート7, RES	出力ディセーブル プルアップ抵抗オフ V _{IN} = V _{SS} (出力Tr.のオフリーク 電流を含む)	1.8~5.5	-1	-	-	
	I _{IL} (2)	CF1	V _{IN} = V _{SS}	1.8~5.5	-15	-	-	
高レベル出力電圧	V _{OH} (1)	ポート0, 1, 2	I _{OH} = -1 mA	4.5~5.5	V _{DD} -1	-	-	V
	V _{OH} (2)		I _{OH} = -0.2 mA	1.8~5.5	V _{DD} -0.4	-	-	
低レベル出力電圧	V _{OL} (1)	ポート0, 1, 2 P70, CF 1	I _{OL} = 10 mA	4.5~5.5	-	-	1.5	
	V _{OL} (2)		I _{OL} = 1.0 mA	1.8~5.5	-	-	0.4	
プルアップ抵抗	R _{pu} (1)	ポート0, 1, 2, P70	V _{OH} = 0.9 V _{DD}	4.5~5.5	15	35	80	kΩ
	R _{pu} (2)			1.8~4.5	18	50	230	
	R _{pu} (3)	RES		1.8~5.5	300	400	500	
ヒステリシス電圧	VHYS(1)	ポート0, 1, 2, P70 RES		2.7~5.5	-	0.1V _{DD}	-	V
				1.8~5.5	-	0.07V _{DD}	-	
端子容量	CP	全端子	被測定端子以外 V _{IN} = V _{SS} , f = 1 MHz, Ta = 25°C	1.8~5.5	-	10	-	pF

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

LC709301F

SIO1シリアル入出力特性 (注10)

項目	記号	適用端子・備考	条件	V _{DD} [V]	Specification							
					Min	Typ	Max	Unit				
シリアルクロック 入力	周期	tSCK(1)	SCK1(P12)	1.8~5.5	2	-	-	tCYC				
	低レベルパルス幅	tSCKL(1)							1	-	-	
	高レベルパルス幅	tSCKH(1)							1	-	-	
	昇クロック	周期	tSCK(2)	SCK1(P12)	1.8~5.5	2	-		-			
		低レベルパルス幅	tSCKL(2)							1/2		tSCK
		高レベルパルス幅	tSCKH(2)							1/2		
シリアル入力	データセットアップ時間	tsDI(1)	SI1(P11), SB1(P11)	1.8~5.5	0.05	-	-	μs				
	データホールド時間	thDI(1)							0.05	-	-	
シリアル出力	出力遅延時間	tdDO(1)	SO1(P10), SB1(P11)	1.8~5.5	-	-	(1/3)tCYC +0.08					

10. 本規格値は理論値です。使用の状態に合わせて必ずマージンを確保して下さい。

パルス入力条件 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	V _{DD} [V]	規格			
					Min	Typ	Max	Unit
高・低レベルパルス幅	tPIH(1) tPIL(1)	INT0 (P70), INT1 (P17), INT2 (P16), INT4(P13, P14)	・割り込み要因フラグをセットできる。 ・タイマ0, 1へのイベント入力ができる。	1.8~5.5	1	-	-	tCYC
	tPIH(2) tPIL(2)	ノイズ除去フィルタの 時定数が1/1の場合の INT3 (P15)	・割り込み要因フラグをセットできる。 ・タイマ0へのイベント入力ができる。	1.8~5.5	2	-	-	
	tPIH(3) tPIL(3)	ノイズ除去フィルタの 時定数が1/32の場合の INT3 (P15)	・割り込み要因フラグをセットできる。 ・タイマ0へのイベント入力ができる。	1.8~5.5	64	-	-	
	tPIH(4) tPIL(4)	ノイズ除去フィルタの 時定数が1/128の場合の INT3 (P15)	・割り込み要因フラグをセットできる。 ・タイマ0へのイベント入力ができる。	1.8~5.5	256	-	-	
	tPIL(5)	RES	・リセットできる。	1.8~5.5	200	-	-	μs

LC709301F

AD変換特性 ($V_{SS1} = V_{SS2} = 0\text{ V}$)

項目	記号	適用端子・備考	条件	規格				
				V_{DD} [V]	Min	Typ	Max	Unit

12ビットAD変換モード ($T_a = -40^\circ\text{C}$ to $+85^\circ\text{C}$)

分解能	N	AN2 (P02) AN3 (P03) AN4 (P04) AN5 (P15) AN6 (P14) AN7 (P13) AN9 (P70) AN14 (P24)		1.8~5.5	-	12	-	bit	
絶対精度	ET		(注11)	1.8~5.5	-	-	± 16	LSB	
変換時間	TCAD		(注13)	変換時間算出方法参照(注12)	2.7~5.5	32	-	115	μs
					2.2~5.5	134	-	215	
		1.8~5.5			400	-	430		
アナログ入力 電圧範囲	VAIN(1)	(注13)	V_{DD} 選択時	1.8~5.5	V_{SS}	-	V_{DD}	V	
	VAIN(2)		内部VREF = 4 V選択時 $V_{REF} \leq V_{DD}$	4.3~5.5	V_{SS}	-	VREF		
			内部VREF = 2 V選択時 $V_{REF} \leq V_{DD}$	2.3~3.6	V_{SS}	-	VREF		
アナログポート 入力電流	IAINH	(注13)	$V_{AIN} = V_{DD}$	1.8~5.5	-	-	1	μA	
	IAINL		$V_{AIN} = V_{SS}$	1.8~5.5	-1	-	-		

8ビットAD変換モード ($T_a = -40^\circ\text{C}$ to $+85^\circ\text{C}$)

分解能	N	AN2 (P02) AN3 (P03) AN4 (P04) AN5 (P15) AN6 (P14) AN7 (P13) AN9 (P70) AN14 (P24) (注13)		1.8~5.5	-	8	-	bit	
絶対精度	ET		(注11)	1.8~5.5	-	-	± 1.5	LSB	
変換時間	TCAD		(注13)	変換時間算出方法参照(注12)	2.7~5.5	20	-	90	μs
					2.2~5.5	80	-	135	
		1.8~5.5			245	-	265		
アナログ入力 電圧範囲	VAIN(1)	(注13)	V_{DD} 選択時	1.8~5.5	V_{SS}	-	V_{DD}	V	
	VAIN(2)		内部VREF = 4 V選択時 $V_{REF} \leq V_{DD}$	4.3~5.5	V_{SS}	-	VREF		
			内部VREF = 2 V選択時 $V_{REF} \leq V_{DD}$	2.3~3.6	V_{SS}	-	VREF		
アナログポート 入力電流	IAINH	(注13)	$V_{AIN} = V_{DD}$	1.8~5.5	-	-	1	μA	
	IAINL		$V_{AIN} = V_{SS}$	1.8~5.5	-1	-	-		

- 絶対精度は量子化誤差($\pm 1/2\text{LSB}$)を除く。また、絶対精度はAD変換時、アナログ入力チャンネルに隣接する端子の入出力変化がない状態。
- 変換時間は変換をスタートさせる命令が出てからアナログ入力値に対する完全なデジタル変換値がレジスタに設定されるまでの時間をいう。変換時間は下記の時、通常の2倍となる。
 - システムリセット後、12ビットAD変換モードで最初のAD変換を行った時。
 - AD変換モードを8ビットAD変換モードから12ビット変換モードに切り換え、最初のAD変換を行った時。
- アナログチャンネル0(20倍アンプ出力)については、16ページの『10/20倍アンプ特性』を参照。

変換時間算出方法

12ビットAD変換モード：TCAD(変換時間) = $((52/(AD分周比)) + 2) \times (1/3) \times t_{CYC}$
 8ビットAD変換モード：TCAD(変換時間) = $((32/(AD分周比)) + 2) \times (1/3) \times t_{CYC}$

LC709301F

推奨動作条件

外部発振 (FmCF)	電源電圧範囲 (V _{DD})	システム分周 (SYSDIV)	サイクルタイム (tCYC)	Ad分周比 (ADDIV)	変換時間(TCAD)	
					12ビットAD	8ビットAD
CF-8 MHz	2.7 V ~ 5.5 V	1/1	375 ns	1/8	52.25 μs	32.25 μs
	2.2 V ~ 5.5 V	1/1	375 ns	1/32	208.25 μs	128.25 μs
CF-4 MHz	2.7 V ~ 5.5 V	1/1	750 ns	1/8	104.5 μs	64.5 μs
	2.2 V ~ 5.5 V	1/1	750 ns	1/16	208.5 μs	128.5 μs
	1.8 V ~ 5.5 V	1/1	750 ns	1/32	416.5 μs	256.5 μs

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考訳)

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

基準電圧発生回路(VREF)特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	規格				
				V _{DD} [V]	Min	Typ	Max	Unit
VREF = 2 V電圧精度	VREF2VO	VREF (注15)		1.8~2.0	V _{DD} -0.1	-	V _{DD}	V
				2.0~5.5	1.90	-	2.02	
				2.3~5.5	1.98	-	2.02	
VREF = 4 V電圧精度	VREF4VO			1.8~4.0	V _{DD} -0.1	-	V _{DD}	
				4.0~5.5	3.90	-	4.04	
				4.3~5.5	3.96	-	4.04	
VREF出力電流	VREFIO			1.8~5.5	V _{SS}	-	0.5	mA
動作安定待ち時間(注14)	tVREFW			1.8~5.5	-	-	5	ms

14. VR12ON = 1かつ、VR24ON = 1にしてから動作が安定するまでの時間を指す。

15. VREF電圧安定化のため、VREF端子に4.7 μF外付けすること。

LC709301F

10/20倍アンプ特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	V _{DD} [V]	規格			
					Min	Typ	Max	Unit
20倍アンプゲイン	APGAIN20 図8参照	P00/APIM P01/APIP	1) APDIR = 0 & GAIN20 = 1選択 • P00 = 0 V, P01 ≥ 0 V 2) APDIR = 1 & GAIN20 = 1選択 • P01 = 0 V, P00 ≥ 0 V	4.3~5.0	-	20.5	-	
			1) APDIR = 0 & GAIN20 = 1選択 • P01 = 0 V, P00 ≤ 0 V 2) APDIR = 1 & GAIN20 = 1選択 • P00 = 0 V, P01 ≤ 0 V		-	-19.9	-	
20倍アンプ入力オフセット電圧	VAPIO20		1) APDIR = 0 & GAIN20 = 1選択 • P01 = 0 V, P00 ≤ 0 V or P00 = 0 V, P01 ≥ 0 V 2) APDIR = 1 & GAIN20 = 1選択 • P01 = 0 V, P00 ≥ 0 V or P00 = 0 V, P01 ≤ 0 V		200	-	600	mV
20倍アンプ入力電圧範囲	VAPIM20-1	P00/APIM	1)	P01/APIP = 0 V	-0.17	-	0	V
	VAPIP20-1	P01/APIP		P00/APIM = 0 V	0	-	0.17	
	VAPIM20-2	P00/APIM	2)	P01/APIP = 0 V	0	-	0.17	V
	VAPIP20-2	P01/APIP		P00/APIM = 0 V	-0.17	-	0	
10倍アンプゲイン	APGAIN10 図8参照	P00/APIM P01/APIP	3) APDIR = 0 & GAIN20 = 0選択 • P00 = 0 V, P01 ≥ 0 V 4) APDIR = 1 & GAIN20 = 0選択 • P01 = 0 V, P00 ≥ 0 V		-	10.8	-	
			3) APDIR = 0 & GAIN20 = 0選択 • P01 = 0 V, P00 ≤ 0 V 4) APDIR = 1 & GAIN20 = 0選択 • P00 = 0 V, P01 ≤ 0 V		-	-9.95	-	
10倍アンプ入力オフセット電圧	VAPIO10		3) APDIR = 0 & GAIN20 = 0選択 • P01 = 0 V, P00 ≤ 0 V or P00 = 0 V, P01 ≥ 0 V 4) APDIR = 1 & GAIN20 = 0選択 P00 = 0 V, P01 ≤ 0 V		100	-	300	mV
10倍アンプ入力電圧範囲	VAPIM10-3	P00/APIM	3)	P01/APIP = 0 V	-0.24	-	0	V
	VAPIP10-3	P01/APIP		P00/APIM = 0 V	0	-	0.24	
	VAPIM10-4	P00/APIM	4)	P01/APIP = 0 V	0	-	0.24	V
	VAPIP10-4	P01/APIP		P00/APIM = 0 V	-0.24	-	0	
アンプ入力ポート 入力電流	IAPINL	P00/APIM	P00/APIM = V _{SS} -0.2 V		-1	-	-	μA
	IAPINH	P01/APIP	P01/APIP = V _{DD}		-	-	1	
動作安定待ち時間 (注16)	tAPW				-	-	20	μs

16. APON = 1にしてから動作が安定するまでの時間を指す。

設定入力電圧算出方法：図8参照

VAPFUL [設定入力電圧max] = (VREF[AD基準電圧] - VAPIO [オフセット電圧max]) / APGAIN [ゲイン]

※AD基準電圧 = VREF 4 V or VREF 2 V or V_{DD}但し、アンプ入力電圧範囲を超えないこと

LC709301F

コンパレータ特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	V _{DD} [V]	規格			
					Min	Typ	Max	Unit
コンパレータスレッシュホールド電圧(注17)	VCMVT	P02/CPIM		2.5~5.5	1.12	1.22	1.32	V
入力電圧範囲	VCMIN			2.5~5.5	V _{SS}	-	V _{DD}	V
オフセット電圧	VOFF		入力電圧範囲内	2.5~5.5	-	±10	±30	mV
応答速度	tRT		・ 入力電圧範囲内 ・ 入力振幅 = 100 mV ・ オーバードライブ = 50 mV	2.5~5.5	-	200	600	ns
動作安定待ち時間(注18)	tCMW			2.5~5.5	-	-	1.0	μs

17. (P02 / CPIM電位) < VCMVT のとき、コンパレータ出力 = Highレベル、(P02 / CPIM電位) > (VCMVT + VOFF) のとき、コンパレータ出力 = Lowレベルとなる。

18. CPON = 1にしてから動作が安定するまでの時間を指す。

温度センサ(TEMPS)特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	V _{DD} [V]	規格			
					Min	Typ	Max	Unit

Diode4段モード

出力電圧	VOTMP4(1)		Ta = -40°C	5.0	3.23	3.25	3.27	V
	VOTMP4(2)		Ta = +25°C	5.0	2.75	2.77	2.80	
	VOTMP4(3)		Ta = +85°C	5.0	2.28	2.31	2.34	
温度感度	Vsen4		Ta = -40 ~ +85°C	3.5~5.5	-7.63	-7.54	-7.45	mV/°C
温度検出精度 (注19, 20)	ETTMP4	Vref = 4 [V]	Ta = (60 ± 10) °C (注21)	3.5~5.5	-	±2.5	±5	°C
			Ta = -40 ~ +85°C	3.5~5.5	-	±5	±10	

Diode2段モード

出力電圧	VOTMP2(1)		Ta = -40°C	3.3	1.61	1.63	1.64	V
	VOTMP2(2)		Ta = +25°C	3.3	1.37	1.39	1.40	
	VOTMP2(3)		Ta = +85°C	3.3	1.14	1.16	1.17	
温度感度	Vsen2		Ta = -40 ~ +85°C	2.0~5.5	-3.81	-3.77	-3.72	mV/°C
温度検出精度 (注19, 20)	ETTMP2	Vref = 2 [V]	Ta = (60 ± 10) °C (注22)	2.0~5.5	-	±2.5	±5	°C
			Ta = -40 ~ +85°C	2.0~5.5	-	±5	±10	

19. ポートに大電流を流すと温度検出精度の規格値を超える場合がある。

20. AD変換誤差を含む。

21. 温度センサ60°Cダイオード4段基準値格納レジスタD4TL / D4THの値を使用

22. 温度センサ60°Cダイオード2段基準値格納レジスタD2TL / D2THの値を使用

パワーオンリセット(POR)特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	オプション設定電圧	規格			
					Min	Typ	Max	Unit
POR解除電圧	PORRL		オプション選択(注23)	1.67 V	1.10	-	1.79	V
検知電圧不定領域	POUKS		図9参照(注24)	-	-	0.7	0.95	
電源立上り時間	PORIS		V _{DD} = 0 V ~ 1.6 V までの電源立上り時間	-	-	-	100	ms

23. LVDを非選択時にPOR解除電圧を選択することが出来る。

24. PORはトランジスタが駆動始めるまでの期間不定領域が存在する。

LC709301F

低電圧検知リセット(LVD)特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	オプション設定電圧	規格			
					Min	Typ	Max	Unit
LVDリセット電圧 (注26)	LVDET		オプション選択 図10参照 (注25, 27)	1.91 V	1.81	1.91	2.01	V
				2.01 V	1.91	2.01	2.11	
				2.31 V	2.21	2.31	2.41	
				2.51 V	2.41	2.51	2.61	
				2.81 V	2.71	2.81	2.93	
				3.79 V	3.69	3.79	3.92	
				4.28 V	4.18	4.28	4.41	
LVD検知電圧 ヒステリシス	LVHYS			1.91 V	-	55	-	mV
				2.01 V	-	55	-	
				2.31 V	-	55	-	
				2.51 V	-	55	-	
				2.81 V	-	60	-	
				3.79 V	-	65	-	
				4.28 V	-	65	-	
検知電圧不定領域	LVUKS		図9参照(注28)	-	-	0.7	0.95	V
低電圧最小検知幅 (応答感度)	TLVDW		LVDET - 0.5 V 図11参照	-	0.2	-	-	ms

25. LVDを選択時にLVDリセット電圧を7つのレベルから選択することができる。
26. ヒステリシス電圧はLVDリセット電圧の規格値には含まない。
27. ポートに出力変化や大電流を流すとLVDリセット電圧の規格値を超える場合があります。
28. LVDはトランジスタが駆動始めるまでの期間不定領域が存在する。

消費電流特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子・備考	条件	V _{DD} [V]	規格				
					Min	Typ	Max	Unit	
通常動作時 消費電流 (注29, 30)	IDDOP(1)	V _{DD1}	・ 外部クロック = 8 MHz発振時 ・ システムクロックは8 MHz側 ・ 内蔵低速/中速RC発振は停止 ・ 内蔵高速RC発振は停止 ・ 1/1分周時	2.2~5.5	-	3.8	5.2	mA	
				2.2~3.6	-	2.2	2.9		
	IDDOP(2)		・ 外部クロック = 4 MHz発振時 ・ システムクロックは4 MHz側 ・ 内蔵低速/中速RC発振は停止 ・ 内蔵高速RC発振は停止 ・ 1/1分周時	1.8~5.5	-	2.1	3.5		
				1.8~3.6	-	1.1	1.7		
	IDDOP(3)		・ 内蔵低速RC発振は停止 ・ システムクロックは内蔵中速RC発振 ・ 内蔵高速RC発振は停止 ・ 1/2分周時	1.8~5.5	-	0.23	0.39		
				1.8~3.6	-	0.13	0.19		
	IDDOP(4)		・ 内蔵低速/中速RC発振は停止 ・ システムクロックは内蔵高速RC発振 ・ 1/1分周時	1.8~5.5	-	2.7	3.6		
				1.8~3.6	-	1.7	2.3		
	IDDOP(5)		・ システムクロックは内蔵低速RC発振 ・ 内蔵中速RC発振は停止 ・ 内蔵高速RC発振は停止 ・ 1/1分周時	1.8~5.5	-	10	42		μA
				1.8~3.6	-	6	21		

LC709301F

消費電流特性 (Ta = -40°C ~ +85°C, V_{SS1} = V_{SS2} = 0 V) (continued)

項目	記号	適用端子 ・備考	条件	規格					
				V _{DD} [V]	Min	Typ	Max	Unit	
HALTモード 消費電流 (注29, 30)	IDDHALT(1)	V _{DD1}	HALTモード ・外部発振 = 8 MHz発振時 ・システムクロックは8 MHz側 ・内蔵低速/中速RC発振は停止 ・内蔵高速RC発振は停止 ・1/1分周時	2.2~5.5	-	2.0	3.2	mA	
				2.2~3.6	-	1.0	1.6		
	IDDHALT(2)		HALTモード ・外部発振 = 4 MHz発振時 ・システムクロックは4 MHz側 ・内蔵低速/中速RC発振は停止 ・内蔵高速RC発振は停止 ・1/1分周時	1.8~5.5	-	1.2	2.4		
				1.8~3.6	-	0.5	1.0		
	IDDHALT(3)		HALTモード ・内蔵低速RC発振は停止 ・システムクロックは内蔵中速RC発振 ・内蔵高速RC発振は停止 ・1/2分周時	1.8~5.5	-	0.12	0.25		
				1.8~3.6	-	0.06	0.11		
	IDDHALT(4)		HALTモード ・内蔵低速/中速RC発振は停止 ・システムクロックは内蔵高速RC発振 ・1/1分周時	1.8~5.5	-	1.1	1.7		
				1.8~3.6	-	0.7	1.0		
	IDDHALT(5)		HALTモード ・システムクロックは内蔵低速RC発振 ・内蔵中速RC発振は停止 ・内蔵高速RC発振は停止 ・1/1分周時	1.8~5.5	-	3.8	37		μA
				1.8~3.6	-	2.4	17		
HOLDモード 消費電流 (注29, 30)	IDDHOLD(1)	V _{DD1}	HOLDモード	1.8~5.5	-	0.023	33.2	μA	
				1.8~3.6	-	0.012	14.2		
	IDDHOLD(2)		HOLDモード ・LVDオプション選択時	1.8~5.5	-	1.09	26.9		
				1.8~3.6	-	0.86	11.8		
時計HOLD モード 消費電流 (注29, 30)	IDDHOLD(3)		時計HOLDモード ・FmSRC = 30 kHz 内蔵低速RC発振時	1.8~5.5	-	0.63	34		
				1.8~3.6	-	0.53	15		

29. 消費電流は出力Tr.および内蔵プルアップ抵抗に流れる電流を含まない。

30. LVDの指定なき条件はLVDの消費電流を含まない。

F-ROM書き込み特性 (Ta = 10°C ~ +55°C, V_{SS1} = V_{SS2} = 0 V)

項目	記号	適用端子 ・備考	条件	規格				
				V _{DD} [V]	Min	Typ	Max	Unit
オンボード 書き込み電流	IDDFW(1)	V _{DD1}	・マイコン部の消費電流を除く	2.2~5.5	-	5	10	mA
書き込み時間	tFW(1)		・消去動作	2.2~5.5	-	20	30	ms
	tFW(2)		・書き込み動作					

LC709301F

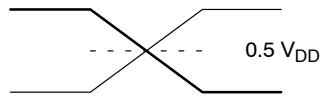


図 3. AC タイミング測定点

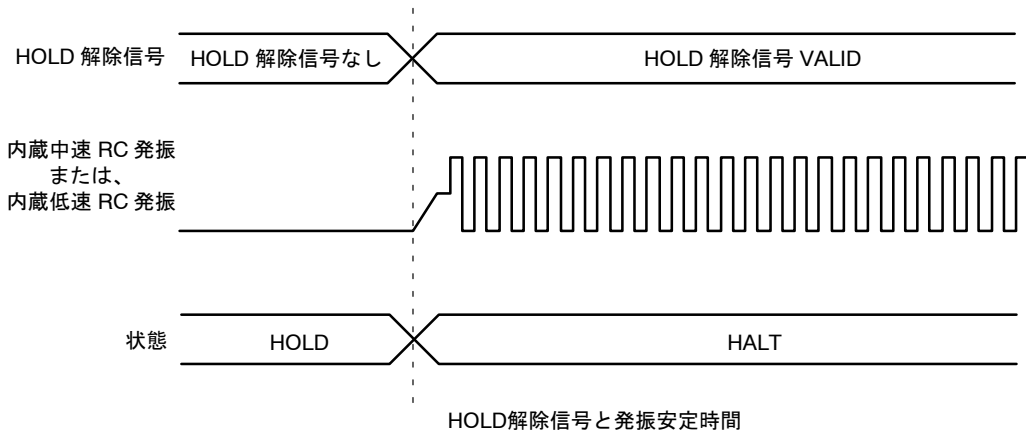
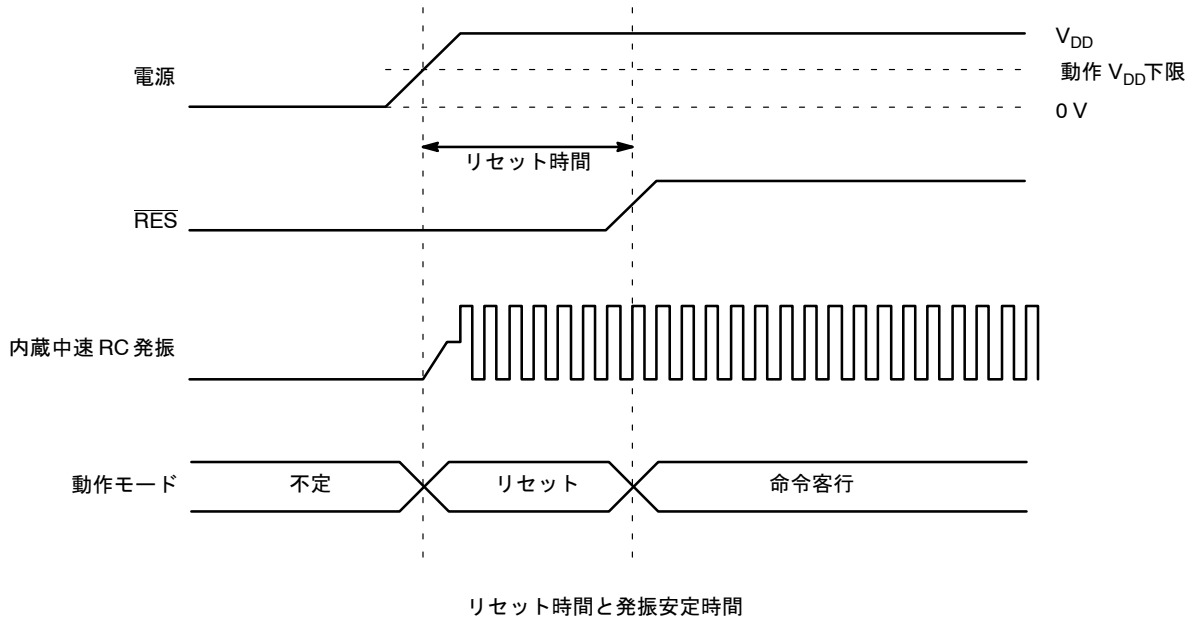
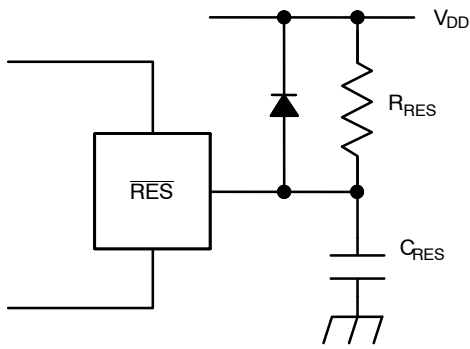


図 4. 発振安定時間

LC709301F



(注意)
 パワーオンリセットとLVDの使用法により外付け回路が異なるため、ユーザーズマニュアルリセット機能を参照ください。

図 5. リセット回路例

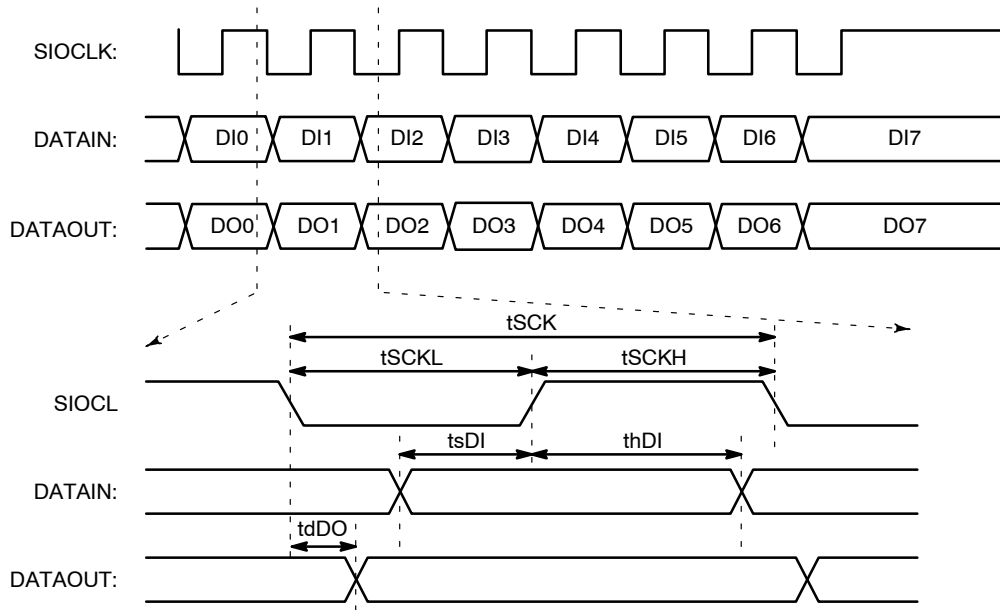


図 6. シリアル入出力波形

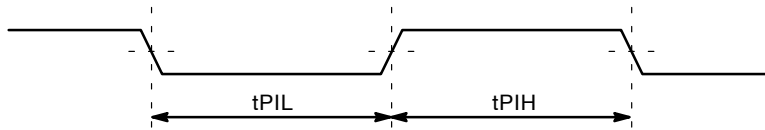


図 7. パルス入力タイミング波形

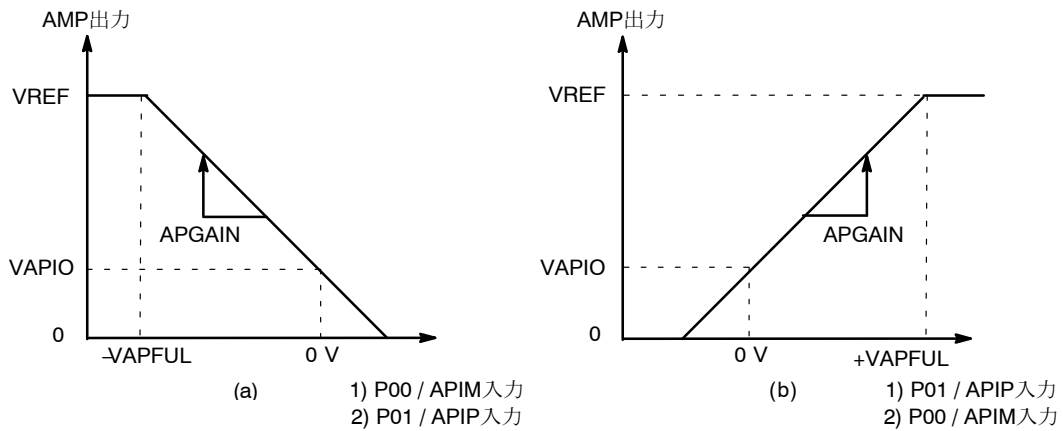


図 8. 10/20倍アンプ特性

a) 1) P01/APIP is 0 V, P00/APIM ≤ 0 V
2) P00/APIM is 0 V, P01/APIP ≤ 0 Vの場合

b) 1) P00/APIM is 0 V, P01/APIP ≥ 0 V
2) P01/APIP is 0 V, P00/APIM ≥ 0 Vの場合

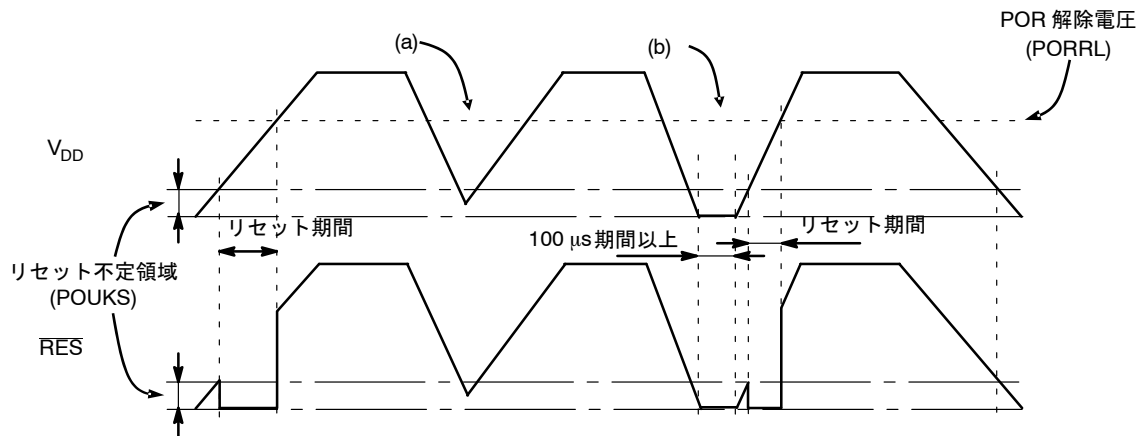


図 9. PORのみ(LVD非選択)の動作波形例(リセット端子：プルアップ抵抗 R_{RES} のみ)

- PORはVSSレベルから電源を立ち上げた時のみリセットが発生する。
- (a)のように電源がVSSレベルまで下がらない状態で電源が再投入された場合には、安定したリセットはかからない。このケースが想定される場合に

- は、下記のようにLVD機能を併用するか外付けにリセット回路を構成すること。
- (b)のように電源がVSSレベルまで十分下がり、その状態が100 μs以上保持されてから電源が再投入された場合のみリセットがかかる。

LC709301F

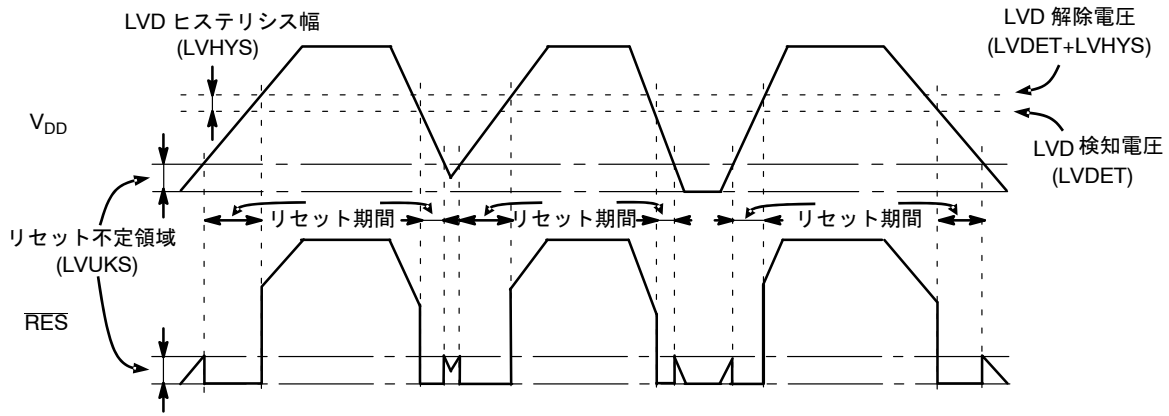


図 10. POR + LVD選択時の動作波形例(リセット端子：プルアップ抵抗 R_{RES} のみ)

- 電源投入時と電源低下時ともにリセットがかかる。
- LVDには検知レベル付近でリセット解除/突入を繰り返さないようヒステリシス幅(LVHYS)がある。

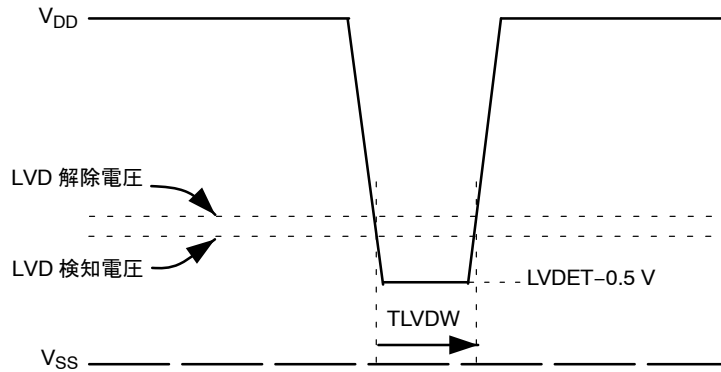


図 11. LVD最小検知幅(電源瞬停・電源変動波形例)

ORDERING INFORMATION

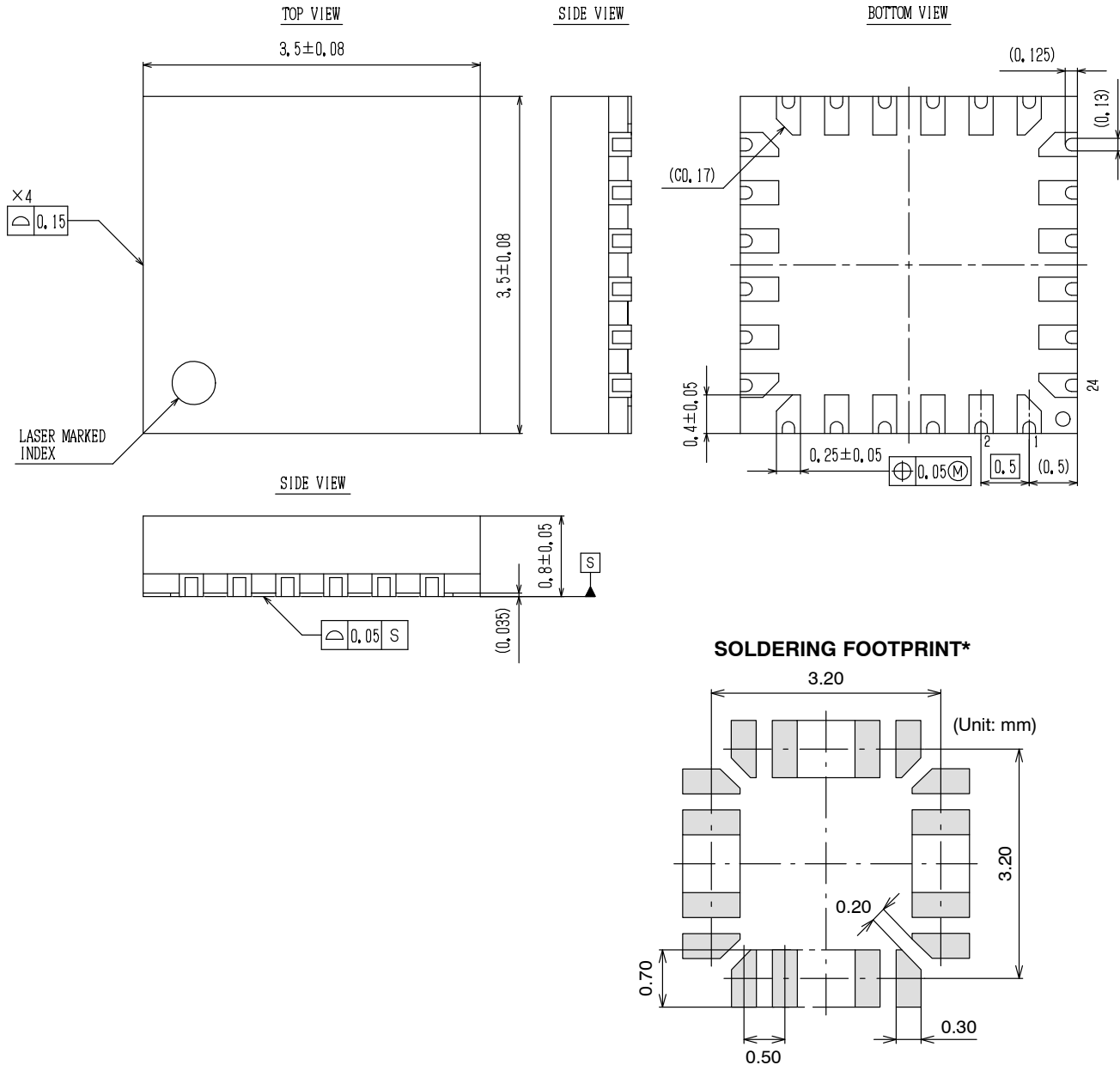
Device Order Number	Package Type	Shipping [†]
LC709301FRF-AUNH	VCT24 3.5x3.5, 0.5P (Pb-Free / Halogen Free)	2000 / Tape & Reel

[†]For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

LC709301F

PACKAGE DIMENSIONS

VCT24 3.5x3.5, 0.5P
CASE 601AD
ISSUE A



*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

ON Semiconductor及びON SemiconductorのロゴはON Semiconductorという商号を使うSemiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductorは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。ON Semiconductorの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。ON Semiconductorは通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductorは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductorによって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとします。ON Semiconductorデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductorは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。ON Semiconductor製品は、生命維持装置や、いかなるFDA (米国食品医薬品局)クラス3の医療機器、FDAが管轄しない地域において同一もしくは類似のものと分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にON Semiconductor製品を購入または使用した場合、たとえ、ON Semiconductorがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductorとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。ON Semiconductorは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative