

LC717A10AR

静電容量タッチセンサ用 容量デジタルコンバータLSI

概要

LC717A10ARは使い易さを追求したローコスト、ハイパフォーマンスな静電容量タッチセンサ用容量デジタルコンバータLSIである。

16チャンネルの容量センサ入力を有しており、多くのスイッチを必要とする製品に最適である。キャリブレーションやON/OFF判定の処理はLSI内部で自動的に行なうため、開発時間の短縮を図ることができる。各入力に対するON/OFF判定検出結果はシリアルインタフェース(I²C™ 互換バス/SPI)にて読み出せる。

また、1入力毎の計測値を8bitのデジタルデータとして取り出せる。ゲイン設定等の調整・変更もシリアルインタフェースにより行うことができる。

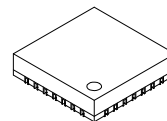
特長

- 検出方式：差動容量検出方式(相互容量検出タイプ)
- 入力容量分解能：fFオーダーの容量変化を検出可能
- 計測間隔(16差動入力)：
 - ◆ 30 ms (Typ) (初期設定時)
 - ◆ 6 ms (Typ) (最速設定時)
- 計測用外付け部品：不要
- 消費電流：
 - ◆ 570 μ A (Typ) ($V_{DD} = 2.8$ V)
 - ◆ 1.3 mA (Typ) ($V_{DD} = 5.5$ V)
- 電源電圧：2.6 ~ 5.5 V
- 検出動作：スイッチ
- インタフェース：I²C互換バスまたはSPI選択可能



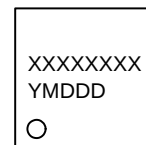
ON Semiconductor®

www.onsemi.jp



VCT28
CASE 601AE

MARKING DIAGRAM



XXXXXX = Specific Device Code
Y = Year
M = Month
DDD = Additional Traceability Data

ORDERING INFORMATION

See detailed ordering and shipping information on page 11 of this data sheet.

LC717A10AR

仕様

Table 1. 絶対最大定格 ($T_A = 25^\circ\text{C}$, $V_{SS} = 0\text{ V}$)

項目	記号	定格値	Unit	備考
電源電圧	V_{DD}	$-0.3 \sim +6.5$	V	
入力電圧	V_{IN}	$-0.3 \sim V_{DD} + 0.3$	V	(Note 1)
出力電圧	V_{OUT}	$-0.3 \sim V_{DD} + 0.3$	V	(Note 2)
許容消費電力	$P_{d\text{ max}}$	160	mW	$T_A = +105^\circ\text{C}$, 基板実装時(Note 3)
保存温度	T_{stg}	$-55 \sim +125$	$^\circ\text{C}$	

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考記)

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

1. $C_{in0} \sim 15$, C_{ref} , C_{refAdd} , $nRST$, SCL , SDA , $SA0$, $SA1$, SCK , SI , nCS に適用

2. C_{drv} , SDA , SO , $INTOUT$ に適用

3. 4層ガラスエポキシ基板($40 \times 50 \times 0.8\text{t mm}$)

Table 2. 推奨動作範囲

項目	記号	条件	Min	Typ	Max	Unit	備考
動作電源電圧	V_{DD}		2.6	–	5.5	V	
電源リップル+ノイズ	V_{PP}		–	–	± 20	mV	(Note 4)
動作温度	T_{opr}		-40	25	105	$^\circ\text{C}$	

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考記)

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

4. $V_{DD} - V_{SS}$ 間には、大容量のコンデンサと小容量のコンデンサを並列に挿入することを推奨する。その場合、小容量のコンデンサは $0.1\text{ }\mu\text{F}$ 以上とし、LSIの近くに配置すること。

Table 3. 電気的特性

($V_{SS} = 0\text{ V}$, $V_{DD} = 2.6 \sim 5.5\text{ V}$, $T_A = -40 \sim +105^\circ\text{C}$, 特に記載のない限り C_{drv} 駆動周波数は $f_{CDRV} = 143\text{ kHz}$ とする。

出荷時低温測定未実施。)

項目	記号	条件	Min	Typ	Max	Unit	備考
容量検出分解能	N		–	–	8	bit	
出力ノイズRMS	N_{RMS}	ゲイン設定最小時	–	–	± 1.0	LSB	(Notes 5, 7)
入力オフセット容量調整範囲	$C_{offRANGE}$		–	± 8.0	–	pF	(Notes 5, 7)
入力オフセット容量調整分解能	$C_{offRESO}$		–	8	–	bit	
C_{in} オフセットドリフト	$C_{inDRIFT}$	ゲイン設定最小時	–	–	± 8	LSB	(Note 5)
C_{in} 検出感度	$C_{inSENSE}$	ゲイン設定最小時	0.04	–	0.12	LSB/ff	(Note 6)
C_{in} 端子リーク電流	I_{Cin}	$C_{in} = Hi-Z$	–	± 25	± 500	nA	
C_{in} 許容寄生入力容量	C_{inSUB}	C_{in} 対 V_{SS}	–	–	30	pF	(Notes 5, 7)
C_{drv} 駆動周波数	f_{CDRV}		100	143	186	kHz	
C_{drv} 端子リーク電流	I_{CDRV}	$C_{drv} = Hi-Z$	–	± 25	± 500	nA	
$nRST$ 最小パルス幅	t_{NRST}		1	–	–	μs	
パワーオンリセット時間	t_{POR}		–	–	20	ms	
パワーオンリセット作動条件_ホールド時間	t_{POROP}		10	–	–	ms	(Note 5)
パワーオンリセット作動条件_入力電圧	V_{POROP}		–	–	0.1	V	(Note 5)

LC717A10AR

Table 3. 電気的特性 (continued)

($V_{SS} = 0\text{ V}$, $V_{DD} = 2.6 \sim 5.5\text{ V}$, $T_A = -40 \sim +105^\circ\text{C}$, 特に記載のない限り Cdrv 駆動周波数は $f_{CDRV} = 143\text{ kHz}$ とする。
出荷時低温測定未実施。)

項目	記号	条件	Min	Typ	Max	Unit	備考
パワーオンリセット作動条件_電源電圧立ち上がりレート	t_{VDD}	$0\text{ V} \rightarrow V_{DD}$	1	–	–	V/ms	(Note 5)
端子入力電圧	V_{IH}	High入力	$0.8 V_{DD}$	–	–	V	(Notes 5, 8)
	V_{IL}	Low入力	–	–	$0.2 V_{DD}$		
端子出力電圧	V_{OH}	High出力 ($I_{OH} = +3\text{ mA}$)	$0.8 V_{DD}$	–	–	V	(Note 9)
	V_{OL}	Low出力 ($I_{OL} = -3\text{ mA}$)	–	–	$0.2 V_{DD}$		
SDA端子出力電圧	$V_{OL} I^2C$	SDA Low出力 ($I_{OL} = -3\text{ mA}$)	–	–	0.4	V	
端子リーク電流	I_{LEAK}		–	–	± 1	μA	(Note 10)
消費電流	I_{DD}	初期設定・ 非タッチ時 $V_{DD} = 2.8\text{ V}$	–	570	700	μA	(Notes 5, 7)
		初期設定・ 非タッチ時 $V_{DD} = 5.5\text{ V}$	–	1.3	1.6	mA	
	I_{STBY}	スリープ処理中	–	–	1	μA	(Note 7)

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

5. 設計保証値(出荷時測定未実施)

6. LSI内テストモードによる測定

7. $T_A = +25^\circ\text{C}$

8. nRST, SCL, SDA, SA0, SA1, SCK, SI, nCS に適用

9. Cdrv, SO, INTOUT に適用

10. nRST, SCL, SDA, SA0, SA1, SCK, SI, nCS に適用

LC717A10AR

Table 4. I²C互換バスタイミング特性

(V_{SS} = 0 V, V_{DD} = 2.6~5.5 V, T_A = -40~+105°C, 出荷時低温測定未実施)

項目	記号	端子名	条件	Min	Typ	Max	Unit	備考
SCLクロック周波数	f _{SCL}	SCL		–	–	400	kHz	
START条件ホールド時間	t _{HD;STA}	SCL, SDA		0.6	–	–	μs	
SCLクロックLow期間	t _{LOW}	SCL		1.3	–	–	μs	
SCLクロックHigh期間	t _{HIGH}	SCL		0.6	–	–	μs	
リピータSTART条件 セットアップ時間	t _{SU;STA}	SCL, SDA		0.6	–	–	μs	(Note 11)
データホールド時間	t _{HD;DAT}	SCL, SDA		0	–	0.9	μs	
データセットアップ時間	t _{SU;DAT}	SCL, SDA		100	–	–	ns	(Note 11)
SDA, SCL立上り/立下り時間	t _r / t _f	SCL, SDA		–	–	300	ns	(Note 11)
STOP条件セットアップ時間	t _{SU;STO}	SCL, SDA		0.6	–	–	μs	
STOP, START間バス開放時間	t _{BUF}	SCL, SDA		1.3	–	–	μs	(Note 11)

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

11. 設計保証値(出荷時測定未実施)

Table 5. SPIバスタイミング特性

(V_{SS} = 0 V, V_{DD} = 2.6~5.5 V, T_A = -40~+105°C, 出荷時低温測定未実施)

項目	記号	端子名	条件	Min	Typ	Max	Unit	備考
SCKクロック周波数	f _{SCK}	SCK		–	–	5	MHz	
SCKクロックLow時間	t _{LOW}	SCK		90	–	–	ns	(Note 12)
SCKクロックHigh時間	t _{HIGH}	SCK		90	–	–	ns	(Note 12)
入力信号立上り/立下り時間	t _r / t _f	nCS, SCK, SI		–	–	300	ns	(Note 12)
nCSセットアップ時間	t _{SU;NCS}	nCS, SCK		90	–	–	ns	(Note 12)
SCKクロックセットアップ時間	t _{SU;SCK}	nCS, SCK		90	–	–	ns	(Note 12)
データセットアップ時間	t _{SU;SI}	SCK, SI		20	–	–	ns	(Note 12)
データホールド時間	t _{HD;SI}	SCK, SI		30	–	–	ns	(Note 12)
nCSホールド時間	t _{HD;NCS}	nCS, SCK		90	–	–	ns	(Note 12)
SCKクロックホールド時間	t _{HD;SCK}	nCS, SCK		90	–	–	ns	(Note 12)
nCS待機パルス幅	t _{CPH}	nCS		90	–	–	ns	(Note 12)
nCSからの出力高インピーダンス時間	t _{CHZ}	nCS, SO		–	–	80	ns	(Note 12)
出力データ確定時間	t _v	SCK, SO		–	–	80	ns	(Note 12)
出力データホールド時間	t _{HD;SO}	SCK, SO		0	–	–	ns	(Note 12)
SCKクロックからの出力低インピーダンス時間	t _{CLZ}	SCK, SO		0	–	–	ns	(Note 12)

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

12. 設計保証値(出荷時測定未実施)

LC717A10AR

パワーオンリセット(POR)

電源投入後はLSI内部でパワーオンリセットが有効となり、パワーオンリセット時間 t_{POR} 経過後にパワーオンリセット状態が解除される。この際のパワーオンリセット作動条件_電源電圧立上りレート t_{VDD} は1 V/ms以上とすること。

パワーオンリセットの解除と同時にINTOUT端子が“High”→“Low”となるため、外部からパワーオンリセットが解除されたタイミングの確認が可能である。

なお、パワーオンリセット中のCin、CrefとCrefAdd端子は不定である。

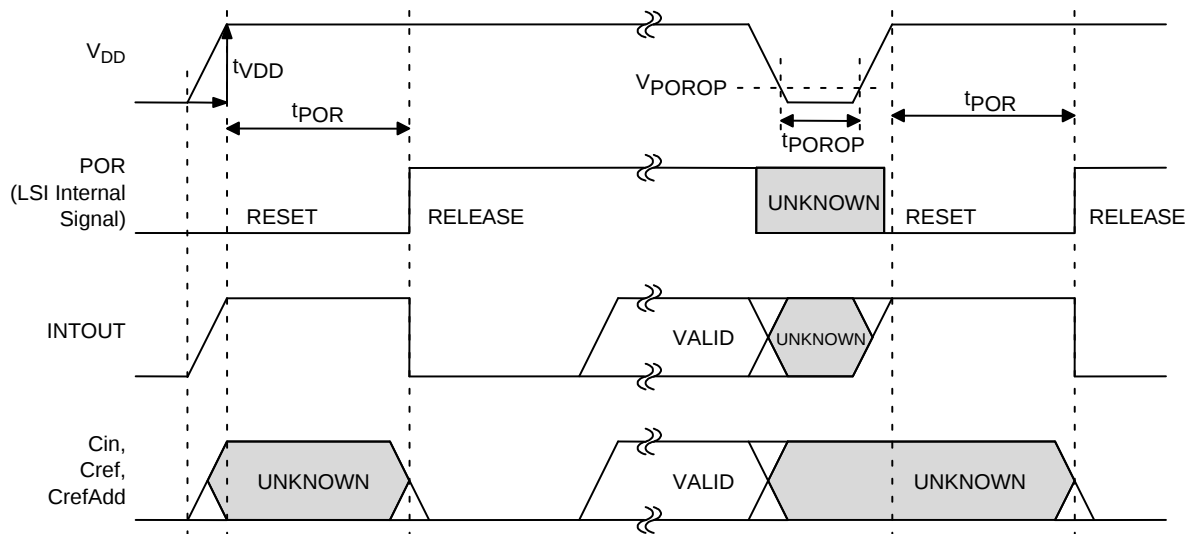


図 1.

I²C互換バスデータタイミング

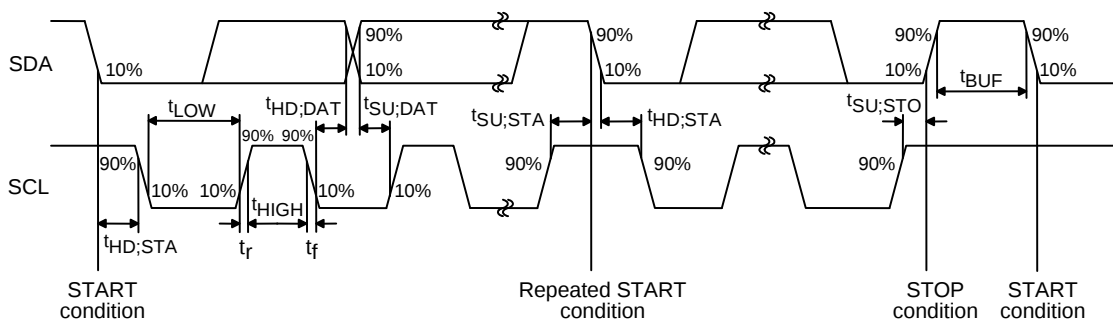


図 2.

I²C互換バス通信フォーマット

- Writeフォーマット(シーケンシャルにインクリメントしたアドレスへライト可能)

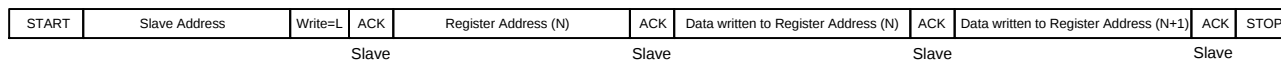


図 3.

- Readフォーマット(シーケンシャルにインクリメントしたアドレスのリード可能)

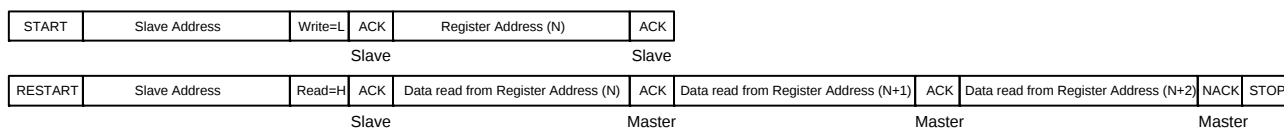


図 4.

LC717A10AR

I²C互換バススレーブアドレス

SA0, SA1端子により4種類のアドレスを選択可能

Table 6.

SA1端子入力	SA0端子入力	7 bitスレーブアドレス	バイナリ表記	8 bitスレーブアドレス
Low	Low	0x16	00101100b (Write)	0x2C
			00101101b (Read)	0x2D
Low	High	0x17	00101110b (Write)	0x2E
			00101111b (Read)	0x2F
High	Low	0x18	00110000b (Write)	0x30
			00110001b (Read)	0x31
High	High	0x19	00110010b (Write)	0x32
			00110011b (Read)	0x33

SPIデータタイミング(SPI Mode 0 / Mode 3)

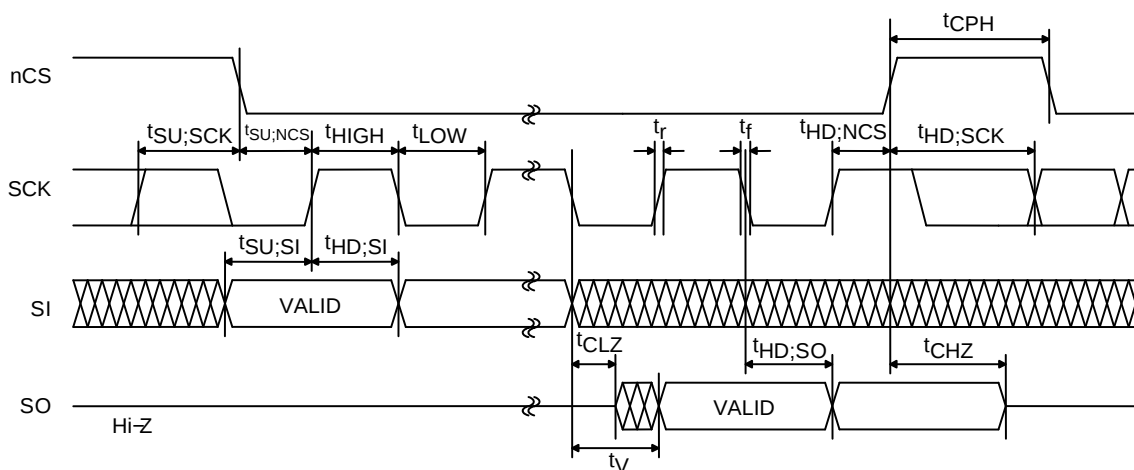


図 5.

SPI通信フォーマット(Mode 0の例)

- Writeフォーマット(nCS = Lを保持したままシーケンシャルにインクリメントしたアドレスへライト可能)

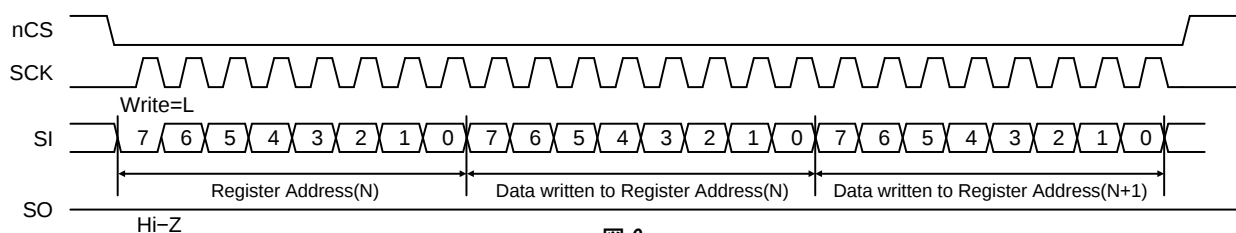


図 6.

- Readフォーマット(nCS = Lを保持したままシーケンシャルにインクリメントしたアドレスのデータリード可能)

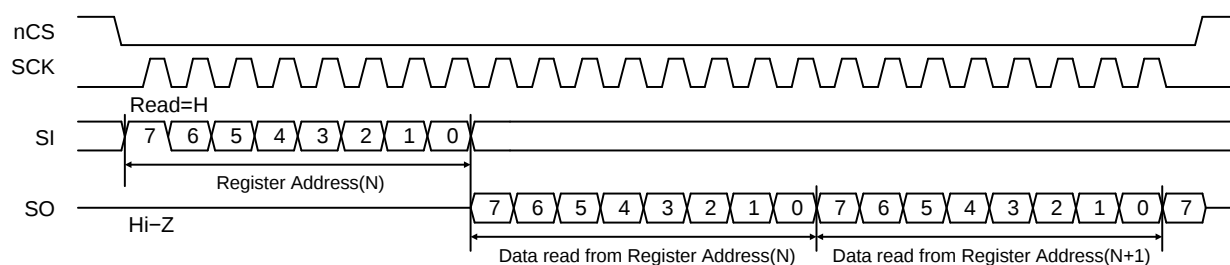


図 7.

LC717A10AR

ブロック図

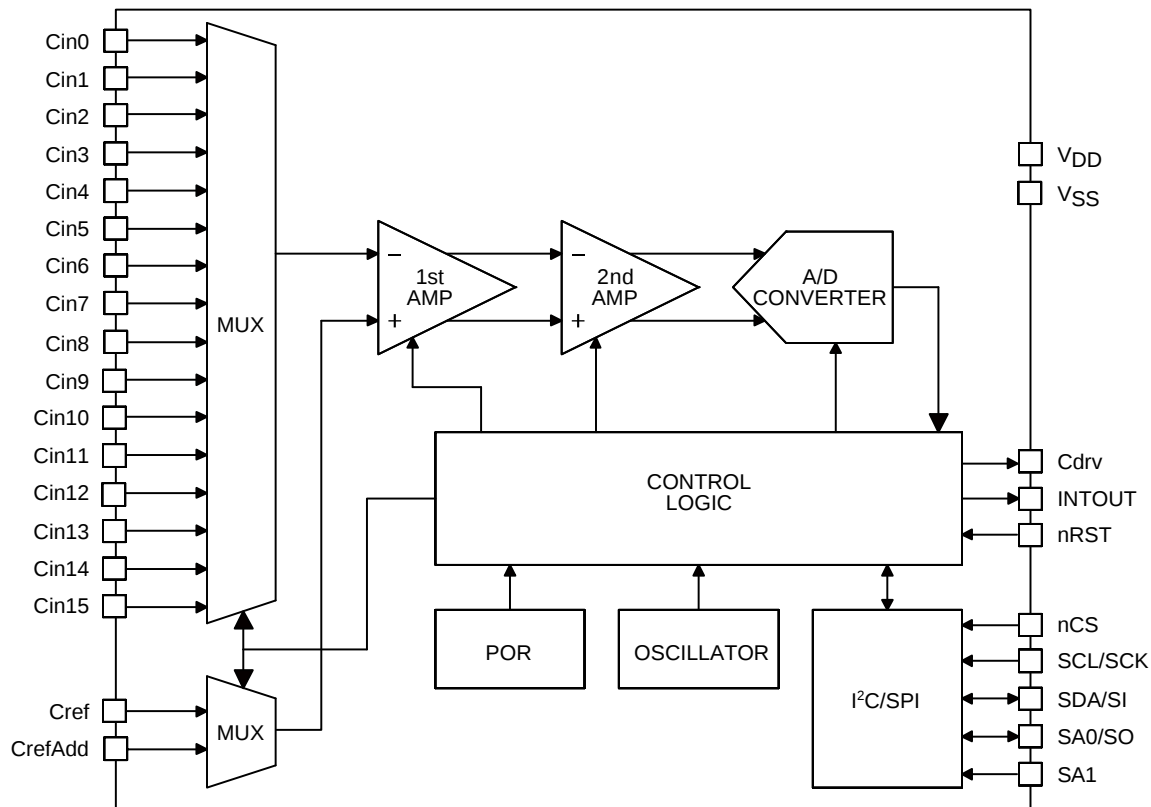


図 8. 図ブロック図

LC717A10ARはfFオーダの容量変化を検出可能な容量デジタルコンバータLSIである。システムクロックを生成する発振回路、電源投入時にシステムをリセットするパワーオンリセット回路、入力チャンネルを切替えるマルチプレクサ、容量変化を検出しア

ナログ振幅値を出力する2段のアンプ、アナログ振幅値をデジタルデータに変換するA/Dコンバータ、外部とのシリアル通信を可能とするI²C互換バス/SPI、そしてチップ全体を制御するコントロールロジックから構成される。

LC717A10AR

ピン配置

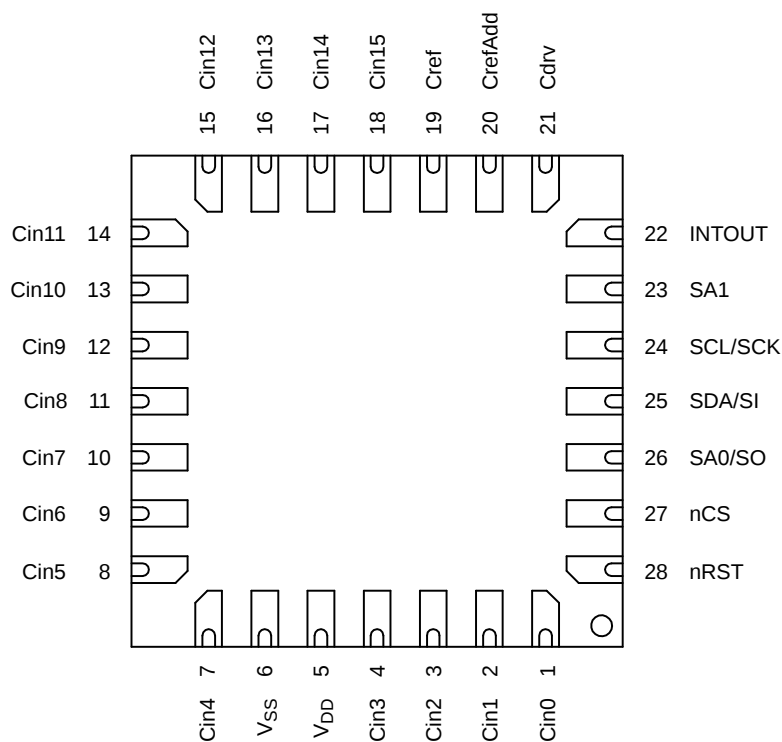


図 9. ピン配置図 (Bottom View)

Table 7. ピン配置

ピン番号	端子名	ピン番号	端子名
1	Cin0	15	Cin12
2	Cin1	16	Cin13
3	Cin2	17	Cin14
4	Cin3	18	Cin15
5	V _{DD}	19	Cref
6	V _{SS}	20	CrefAdd
7	Cin4	21	Cdrv
8	Cin5	22	INTOUT
9	Cin6	23	SA1
10	Cin7	24	SCL/SCK
11	Cin8	25	SDA/SI
12	Cin9	26	SA0/SO
13	Cin10	27	nCS
14	Cin11	28	nRST

Table 8. 端子機能

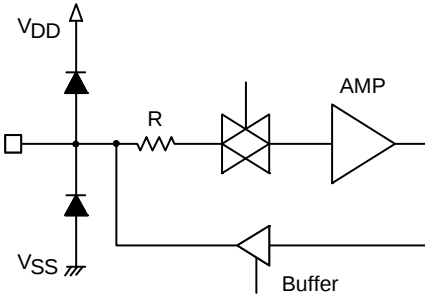
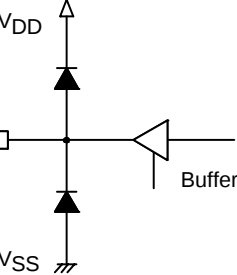
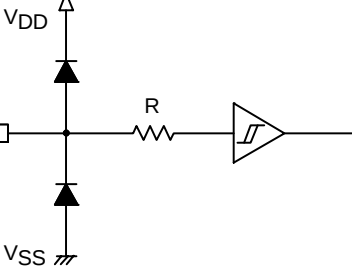
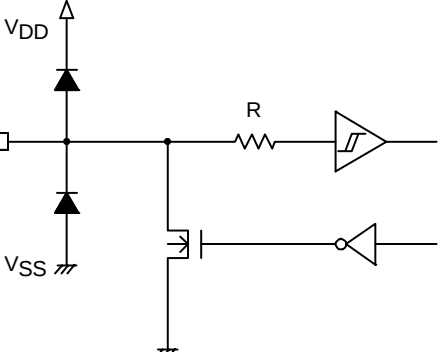
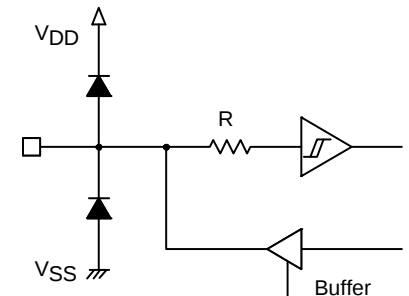
端子名	I/O	端子機能	端子形式
Cin0	I/O	容量センサ入力	
Cin1	I/O	容量センサ入力	
Cin2	I/O	容量センサ入力	
Cin3	I/O	容量センサ入力	
Cin4	I/O	容量センサ入力	
Cin5	I/O	容量センサ入力	
Cin6	I/O	容量センサ入力	
Cin7	I/O	容量センサ入力	
Cin8	I/O	容量センサ入力	
Cin9	I/O	容量センサ入力	
Cin10	I/O	容量センサ入力	
Cin11	I/O	容量センサ入力	
Cin12	I/O	容量センサ入力	
Cin13	I/O	容量センサ入力	
Cin14	I/O	容量センサ入力	
Cin15	I/O	容量センサ入力	
Cref	I/O	基準容量入力端子	
CrefAdd	I/O	基準容量入力端子(追加用)	
Cdrv	O	容量センサ駆動用出力	
INTOUT	O	インタラプト出力	
SCL/SCK	I	クロック入力(I ² C) / クロック入力(SPI)	
nCS	I	インタフェース選択/ チップセレクト反転入力(SPI)	
nRST	I	外部リセット信号反転入力	
SA1	I	スレーブアドレス選択(I ² C)	
SDA/SI	I/O	データ入出力(I ² C) / データ入力(SPI)	

Table 8. 端子機能 (continued)

端子名	I/O	端子機能	端子形式
SA0/SO	I/O	スレーブアドレス選択(I ² C) / データ出力(SPI)	
V _{DD}		電源(2.6 V～5.5 V) (Note 13)	
V _{SS}		GND (アース) (Notes 13, 14)	

13. V_{DD}–V_{SS}間には、大容量のコンデンサと小容量のコンデンサを並列に挿入することを推奨する。その場合、小容量のコンデンサは0.1 μF以上とし、LSIの近くに配置すること。

14. 電池駆動のモバイル機器などでV_{SS}端子が接地されていない場合は、検出感度が低下することがある。

端子機能詳細

Cin0～Cin15

容量センサ入力端子。タッチスイッチのパターンなどに接続して使用する。各Cin端子にパターンを結線し、結線されたパターンにCdrvと結線したパターンを隣接させることで容量的に結合される。こうすることで各パターン近傍の容量変化を8bitデジタルデータとして検出することができる。

但し、各パターンの形状や、Cdrvとの容量的な結合が適切でない場合、容量変化の検出が正常に行えない場合がある。

LSI内部には容量変化を検出しアナログ振幅値を出力する2段のアンプがあり、Cin0～Cin15は初段アンプの反転入力側に接続されている。

計測処理中において、計測対象のチャネル以外からは“Low”を出力する。

使用しない端子はオープンにすること。

Cref, CrefAdd

基準容量入力端子。容量センサ入力端子と同等のパターンに接続して使用する。もしくはCdrv端子との間に容量を接続して使用する。

LSI内部には容量変化を検出しアナログ振幅値を出力する2段のアンプがあり、Crefは初段アンプの非反転入力側に接続されている。

各Cin端子に結線されたパターンまでの配線と基板やその他配線等との間に発生する寄生容量、および各Cin端子に結線されたパターンとCdrvに結線されたパターンとの間の寄生容量の影響により、各Cin端子の容量変化の検出が正しく行えない場合がある。このとき、CrefとCdrvとの間に適切な容量を接続することで、容量変化を検出することが可能になる。

但し、各Cin端子の寄生容量値の差分が極端に大きい場合には、全てのCin端子の容量変化の検出が正常に行えない場合がある。

CrefAddはCrefの追加の端子として使用できる。CrefAddを使用しない場合はオープンにすること。

Cdrv

容量センサ駆動用出力端子。Cin0～Cin15で容量検出を行うために必要なパルス電圧を出力する。

各Cin端子に結線されたパターンに隣接して配線し、Cin0～Cin15と容量的に結合させて使用する。

INTOUT

インタラプト出力端子。インタラプト信号用の端子(アクティブHigh)としてメインマイコンなどに接続して使用する。

使用しない場合はオープンとする。

SCL/SCK

クロック入力(I²C)/クロック入力(SPI)。I²C互換バスモード時はI²C互換バスのクロック入力端子、SPIモード時はSPIのクロック入力端子となる。

nCS

インタフェース選択/チップセレクト反転入力(SPI)。I²C互換バスとSPIの選択はこの端子により行う。LSI初期化後はI²C互換バスモードになっている。I²C互換バスを使用する場合は“High”固定とする。SPIを使用する場合はLSI初期化後に“High”→“Low”と入力するとSPIモードに切り替わる。その後はSPIのチップセレクト反転入力端子として使用でき、LSIが初期化されるまでSPIモードが維持される。

LC717A10AR

nRST

外部リセット信号反転入力端子。“Low”を入力している間、LSIはリセット状態となる。

リセット中は各端子(Cin0～15, Cref, CrefAdd)が“Hi-Z”となる。

SDA/SI

データ入出力(I²C)/データ入力(SPI)。I²C互換バスモード時はI²C互換バスのデータ入出力端子、SPIモード時はSPIのデータ入力端子となる。

SA0/SO

スレーブアドレス選択(I²C)/データ出力(SPI)。I²C互換バスモード時はI²C互換バスのスレーブアドレス選択端子、SPIモード時はSPIのデータ出力端子となる。

SA1

スレーブアドレス選択(I²C)。I²C互換バスモード時にスレーブアドレスを選択するための端子。

SPIモード選択時、SA1はGNDへ固定すること。

Table 9. ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing) [†]
LC717A10AR-NH	VCT28 3.5 × 3.5 (Pb-Free / Halogen Free)	2000 / Tape & Reel

[†]For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, [BRD8011/D](#).

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at
www.onsemi.com/support/sales