

LC717A30UJ

静電容量タッチセンサ用 容量デジタルコンバータLSI

LC717A30UJは使い易さを追求したローコスト、ハイパフォーマンスな静電容量タッチセンサ用容量デジタルコンバータLSIである。8チャンネルの容量センサ入力を有しており、多くのスイッチを必要とする製品に最適である。キャリブレーションやON/OFF判定の処理はLSI内部で自動的に行なうため、開発時間の短縮を図ることができる。各入力に対するON/OFF判定検出結果はシリアルインタフェース(I²C互換バス/SPI)にて読み出せる。

特長

- 検出方式: 差動容量検出方式(相互容量検出方式)
- 大きい容量のスイッチの駆動が可能
- 入力容量分解能: fFレベルの容量検出が可能
- 計測時間(8差動入力時): 16 ms (Typ) (初期設定時)
- 計測用外付け部品: 不要
- インタフェース: I²C互換バス*またはSPI選択可能
- 消費電力: 0.8 mA (Typ) (V_{DD} = 5.5 V)
- 電源電圧: 2.6 V~5.5 V
- AEC-Q100認定, PPAP対応可

アプリケーション / 最終製品

- 車載 / スマートキー, 制御スイッチ, カーオーディオ
- 民生機器 / 白物家電
- 産業用機器 / セキュリティ・ロック
- コンピュータ / PC周辺機器, AV機器
- 照明機器 / リモコンスイッチ

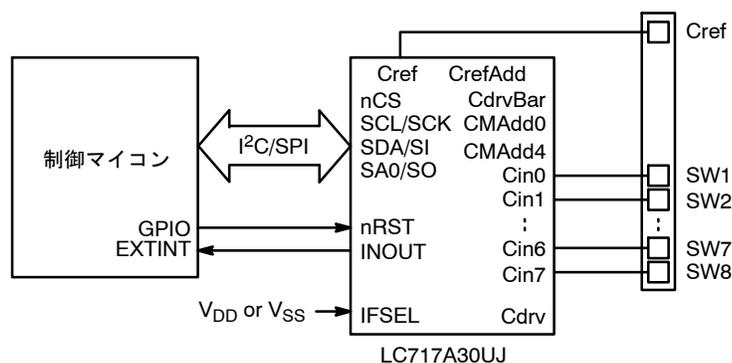
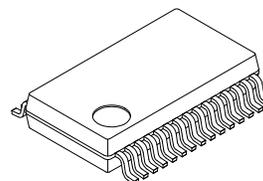


図 1. アプリケーション図1



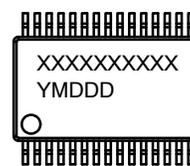
ON Semiconductor®

www.onsemi.jp



SSOP30 (225 mil)
CASE 565AZ

MARKING DIAGRAM



XXXXXX = Specific Device Code
Y = Year
M = Month
DDD = Additional Traceability Data

ORDERING INFORMATION

See detailed ordering and shipping information on page 9 of this data sheet.

LC717A30UJ

<条件> 8チャンネルの小さい容量スイッチ、4線SPIインタフェース使用時

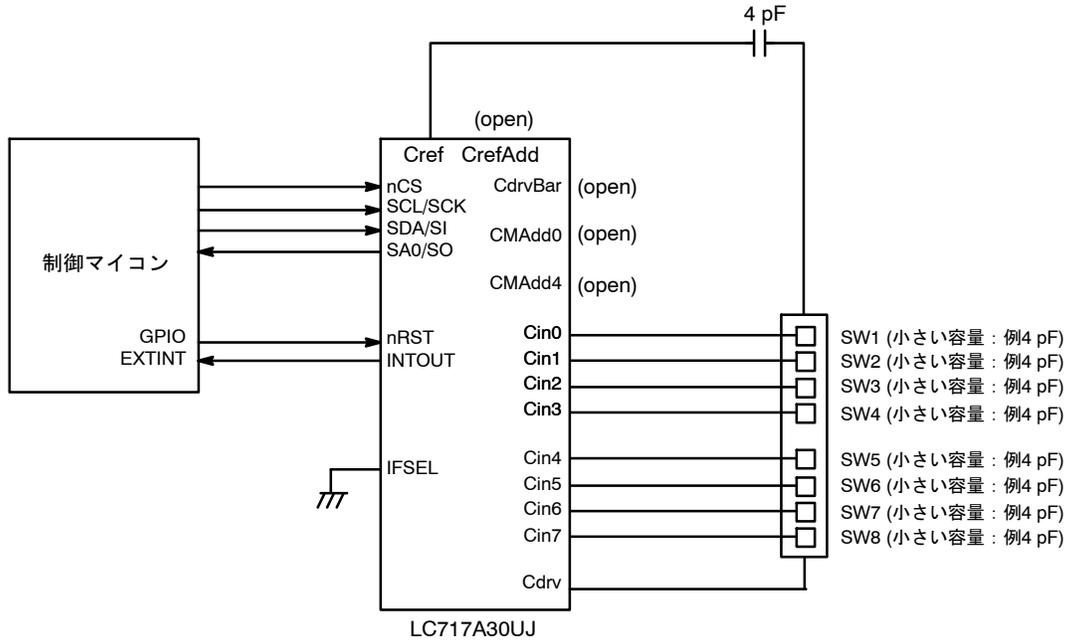


図 2. アプリケーション図2

<条件> 8チャンネルの大きい容量スイッチ、I²C互換バスインタフェース使用時

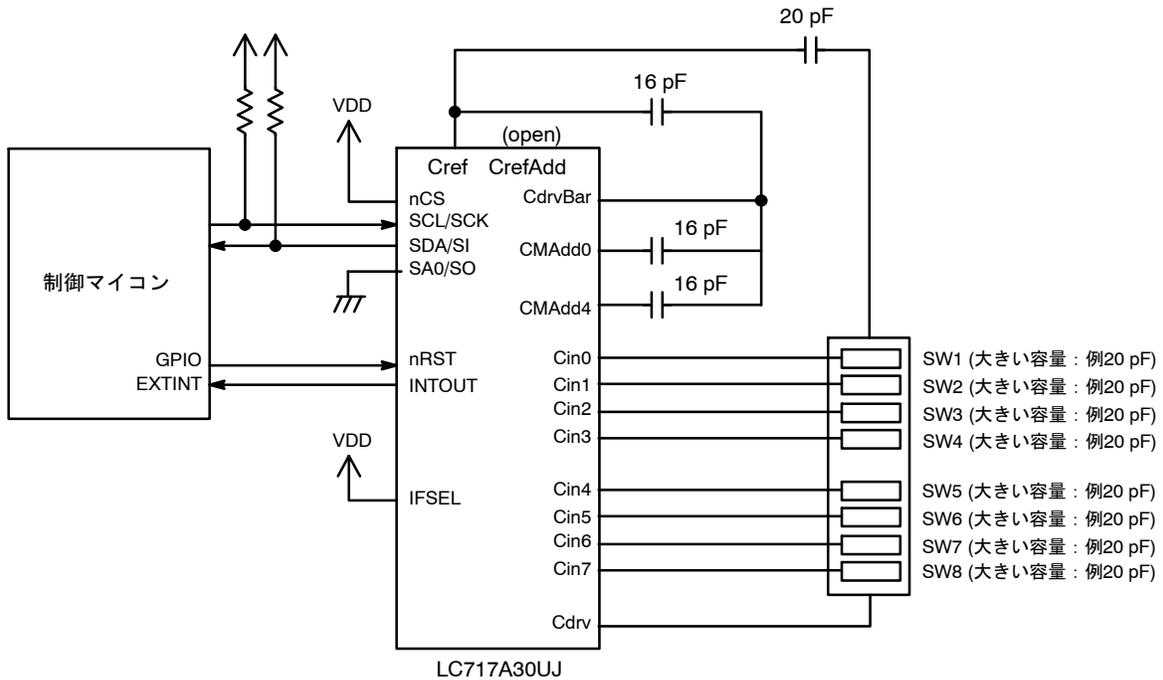


図 3. アプリケーション図3

LC717A30UJ

ブロック図

LC717A30UJはfFレベルの容量検出が可能な容量デジタルコンバータLSIである。システムクロックを生成する発振回路、電源投入時にシステムをリセットするパワーオンリセット回路、入力チャンネルを切替えるマルチプレクサ、容量変化を検出しアナログ

振幅値を出力する2段のアンプ、アナログ振幅値をデジタルデータに変換するA/Dコンバータ、外部とのシリアル通信を可能とするI²C互換バス/SPI、そしてチップ全体を制御するコントロールロジックから構成される。

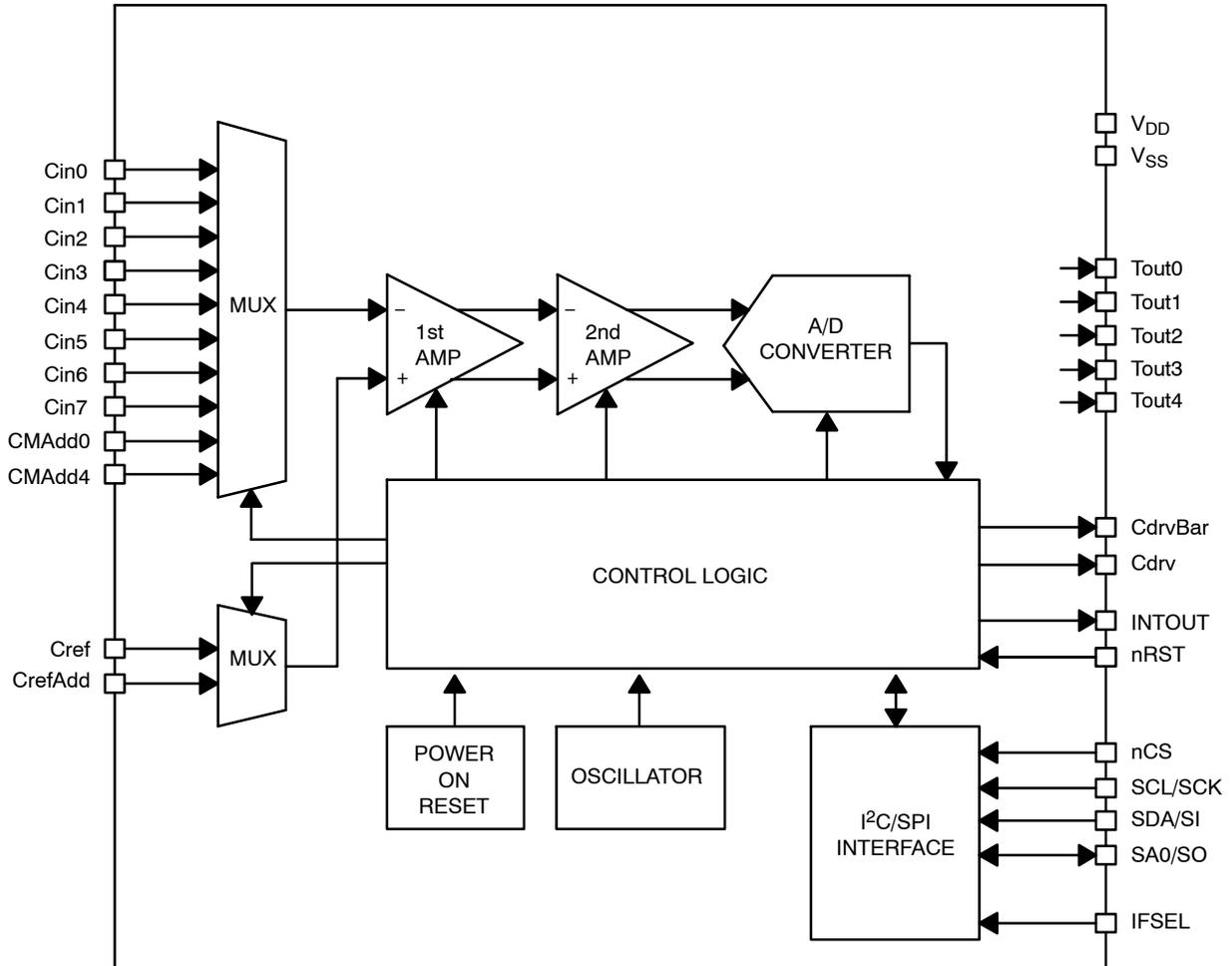


図 4. ブロック図

LC717A30UJ

ピン配置図

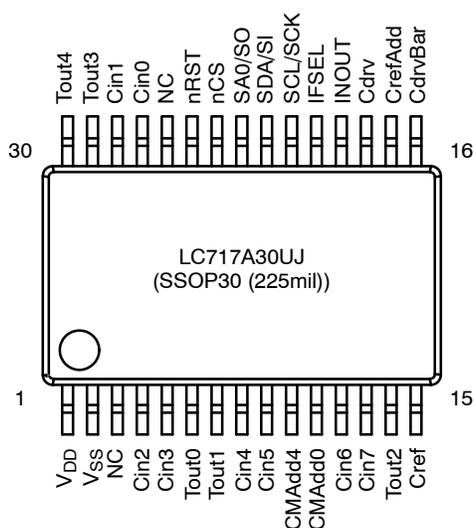


図 5. ピン配置図 (Top View)

表 1. 端子機能説明

ピンNo.	ピン名称	I/O	説明
1	V _{DD}	Power	電源供給端子で、+2.6 V～+5.5 Vを供給する。(Note 1)
2	V _{SS}	Power	電源供給端子で、GND (アース)を接続する。(Note 1, 2)
3	Non Connect	-	実装時はGNDへ接続すること。
27	Cin0	I/O	容量センサ入力0～7端子。タッチスイッチのパターンなどに接続して使用する。各Cin端子にパターンを結線し、結線されたパターンにCdrvと結線したパターンを隣接させることで容量的に結合される。こうすることで各パターン近傍の容量変化を8bitデジタルデータとして検出することができる。但し、各パターンの形状や、Cdrvとの容量的な結合が適切でない場合、容量変化の検出が正常に行えない場合がある。LSI内部には容量変化を検出しアナログ振幅値を出力する2段のアンプがあり、Cin0～Cin7は初段アンプの反転入力側に接続される。使用しない端子はオープンにすること。
28	Cin1	I/O	
4	Cin2	I/O	
5	Cin3	I/O	
8	Cin4	I/O	
9	Cin5	I/O	
12	Cin6	I/O	
13	Cin7	I/O	
6	Tout0	O	テスト用信号出力。必ずオープンにすること。
7	Tout1	O	テスト用信号出力。必ずオープンにすること。
10	CMAAdd4	I/O	容量センサ入力4～7のオフセット容量入力(追加用)端子。 容量が大きなセンサCinを駆動するとき、CMAAdd4とCdrvBarとの間に適切な容量を接続することで、容量変化を検出することが可能になる。CMAAdd4はCin4～Cin7の追加の端子として使用できる。CMAAdd4を使用しない場合はオープンにすること。
11	CMAAdd0	I/O	容量センサ入力0～3のオフセット容量入力(追加用)端子。 容量が大きなセンサCinを駆動するとき、CMAAdd0とCdrvBarとの間に適切な容量を接続することで、容量変化を検出することが可能になる。CMAAdd0はCin0～Cin3の追加の端子として使用できる。CMAAdd0を使用しない場合はオープンにすること。
14	Tout2	O	テスト用信号出力。必ずオープンにすること。

LC717A30UJ

表 1. 端子機能説明 (continued)

ピンNo.	ピン名称	I/O	説明
15	Cref	I/O	基準容量入力端子。 容量センサ入力端子と同等のパターンに接続して使用する。もしくはCdrv端子との間に容量を接続して使用する。LSI内部には容量変化を検出しアナログ振幅値を出力する2段のアンプがあり、Crefは初段アンプの非反転入力側に接続される。 各Cin端子に結線されたパターンまでの配線と基板やその他配線等との間に発生する寄生容量、および各Cin端子に結線されたパターンとCdrvに結線されたパターンとの間の寄生容量の影響により、各Cin端子の容量変化の検出が正常に行えない場合がある。このとき、CrefとCdrvとの間に適切な容量を接続することで、容量変化を検出することが可能になる。但し、各Cin端子の寄生容量値の差分が極端に大きい場合には、全てのCin端子の容量変化の検出が正常に行えない場合がある。 CrefAddはCrefの追加の端子として使用できる。 CrefAddを使用しない場合はオープンにすること。
17	CrefAdd	I/O	
16	CdrvBar	O	容量センサ駆動用反転信号出力端子。 Cin0～Cin7で容量検出を行うために必要なパルス電圧の反転信号を出力する。容量が大きなセンサCinを駆動するとき、CMAAdd0とCdrvBarとの間または、CMAAdd4とCdrvBarとの間に適切な容量を接続することで、容量変化を検出することが可能になる。CdrvBarを使用しない場合はオープンにすること。
18	Cdrv	O	容量センサ駆動用出力端子。 Cin0～Cin7で容量検出を行うために必要なパルス電圧を出力する。各Cin端子に結線されたパターンに隣接して配線し、Cin0～Cin7と容量的に結合させて使用する。
19	INTOUT	O	インタラプト出力端子。 インタラプト信号用の端子(アクティブHigh)としてメインマイコンなどに接続して使用する。使用しない場合はオープンとする。
20	IFSEL	I	シリアルデータ転送インタフェースの切り替え制御入力 IFSEL = "Low" (V _{SS}): SPIインタフェースモード IFSEL = "High" (V _{DD}): I ² C互換バスインタフェースモード
21	SCL/SCK	I	I ² C互換バスモード時は、SCLクロック入力端子。 SPIモード時は、SCKクロック入力端子となる。
22	SDA/SI	I/O	I ² C互換バスモード時は、SDAデータ入出力端子。 SPIモード時は、SIデータ入力端子となる。
23	SA0/SO	I/O	I ² C互換バスモード時は、SA0スレーブアドレス選択入力端子。 SPIモード時は、SOデータ出力端子となる。
24	nCS	I	I ² C互換バスモード時は、“High” (V _{DD})へ接続すること。 SPIモード時は、nCSチップセレクト反転入力端子となる。
25	nRST	I	外部リセット信号反転入力端子。 “Low”を入力している間、LSIはリセット状態となる。リセット中は各端子(Cin0～Cin7, CMAAdd0, CMAAdd4, Cref, CrefAdd, CdrvBar, Tout0～Tout4)が“Hi-Z”となる。
26	Non Connect	-	実装時はGNDへ接続すること。
29	Tout3	O	テスト用信号出力。必ずオープンにすること。
30	Tout4	O	テスト用信号出力。必ずオープンにすること。

1. V_{DD} - V_{SS}間には、大容量のコンデンサと小容量のコンデンサを並列に挿入することを推奨する。その場合、小容量のコンデンサは0.1 μF以上とし、LSIの近くに配置すること。
2. 電池駆動のモバイル機器などでV_{SS}端子が接地されていない場合は、検出感度が低下することがある。

LC717A30UJ

表 2. 端子形式

ピンNo.	ピン名称	I/O	ピン機能説明	等価回路図
1	V _{DD}	Power	電源(+2.6 V~+5.5 V)	
2	V _{SS}	Power	GND(アース)	
27	Cin0	I/O	容量センサ入力0	
28	Cin1	I/O	容量センサ入力1	
4	Cin2	I/O	容量センサ入力2	
5	Cin3	I/O	容量センサ入力3	
8	Cin4	I/O	容量センサ入力4	
9	Cin5	I/O	容量センサ入力5	
12	Cin6	I/O	容量センサ入力6	
13	Cin7	I/O	容量センサ入力7	
10	CMAAdd4	I/O	容量センサ入力4~7のオフセット容量入力(追加用)	
11	CMAAdd0	I/O	容量センサ入力0~3のオフセット容量入力(追加用)	
15	Cref	I/O	基準容量入力	
17	CrefAdd	I/O	基準容量入力(追加用)	
6	Tout0	O	テスト用信号出力	
7	Tout1	O	テスト用信号出力	
14	Tout2	O	テスト用信号出力	
29	Tout3	O	テスト用信号出力	
30	Tout4	O	テスト用信号出力	
16	CdrvBar	O	容量センサ駆動用反転信号出力	
18	Cdrv	O	容量センサ駆動用出力	
19	INTOUT	O	インタラプト出力	
20	IFSEL	I	シリアルデータ転送インタフェースの切り替え制御入力	
21	SCL/SCK	I	SCLクロック入力(I ² C互換バス)	
		I	SCKクロック入力(SPI)	
24	nCS	I	nCSチップセレクト反転入力(SPI)	
25	nRST	I	外部リセット信号反転入力	

LC717A30UJ

表 2. 端子形式 (continued)

ピンNo.	ピン名称	I/O	ピン機能説明	等価回路図
22	SDA/SI	I/O	SDAデータ入出力 (I ² C互換バス)	
		I	SIデータ入力 (SPI)	
23	SA0/SO	I	SA0スレーブアドレス選択入力 (I ² C互換バス)	
		O	SOデータ出力 (SPI)	

絶対最大定格 ($V_{SS} = 0\text{ V}$, $T_A = +25^\circ\text{C}$)

記号	項目	MAX値	単位
V_{DD}	電源電圧	-0.3 ~ +6.5	V
V_{IN}	入力電圧 (Note 3)	-0.3 ~ $V_{DD}+0.3$	V
V_{OUT}	出力電圧 (Note 4)	-0.3 ~ $V_{DD}+0.3$	V
I_{OP}	ピーク出力電流 (Notes 4, 5)	-8.0 ~ +8.0	mA
I_{OA}	合計出力電流 (Note 6)	-40 ~ +40	mA
P_{dmax}	許容消費電力 (Note 7)	160	mW

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考訳)

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

3. $C_{in0} \sim C_{in7}$, C_{MAdd0} , C_{MAdd4} , C_{ref} , C_{refAdd} , SCL/SCK , SDA/SI , $SA0$, nCS , $nRST$, $IFSEL$ 端子に適用。

4. C_{drv} , C_{drvBar} , SDA , SO , $INTOUT$, $Tout0 \sim Tout4$ 端子に適用。

5. 1端子のみ許容し、Duty = 50%以下とする。

6. LSI出力合計値であり、Duty = 25%以下とする。

7. $T_A = 105^\circ\text{C}$ 、単層ガラスエポキシ基板 (76.1 × 114.3 × 1.6 mm)

推奨動作範囲 ($V_{SS} = 0\text{ V}$)

記号	項目	最小	最大	単位
V_{DD}	動作電源電圧 (Note 8)	2.6	5.5	V
V_{IH}	入力「H」レベル電圧 (Note 9)	0.8 V_{DD}	V_{DD}	V
V_{IL}	入力「L」レベル電圧 (Note 9)	0	0.2 V_{DD}	V
T_A	動作周囲温度	-40	105	$^\circ\text{C}$

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考訳)

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

8. $V_{DD} - V_{SS}$ 間には、大容量のコンデンサと小容量のコンデンサを並列に挿入することを推奨する。その場合、小容量のコンデンサは0.1 μF 以上とし、LSIの近くに配置すること。なお、電源リップル+ノイズは、+40 mV以内を推奨します。

9. SCL/SCK , SDA/SI , $SA0$, nCS , $nRST$, $IFSEL$ 端子に適用。

LC717A30UJ

電気的特性

($V_{DD} = 2.6$ to 5.5 V, $V_{SS} = 0$ V, $T_A = -40$ to $+105^\circ\text{C}$, Unless otherwise specified, the Cdrv drive frequency is $f_{CDRV} = 121$ kHz.)

記号	項目	条件	最小	標準	最大	単位
----	----	----	----	----	----	----

全般

V_{OH1}	出力「H」レベル電圧 (Note 10)	$I_O = -1.5$ mA, $V_{DD} = 2.6 \sim 3.6$ V	$0.8 V_{DD}$	-	-	V
V_{OH2}		$I_O = -3.0$ mA, $V_{DD} = 3.6 \sim 5.5$ V	$0.8 V_{DD}$	-	-	V
V_{OL1}	出力「L」レベル電圧 (Note 10)	$I_O = +1.5$ mA, $V_{DD} = 2.6 \sim 3.6$ V	-	-	$0.2 V_{DD}$	V
V_{OL2}		$I_O = +3.0$ mA, $V_{DD} = 3.6 \sim 5.5$ V	-	-	$0.2 V_{DD}$	V
V_{OL3}	Tout0~Tout4端子出力「L」レベル電圧	$I_O = +1.5$ mA	-	-	$0.2 V_{DD}$	V
V_{OL4}	SDA端子出力「L」レベル電圧	$I_O = +3.0$ mA	-	-	0.4	V
I_{IH}	入力「H」レベル電流 (Note 11)	$V_I = V_{DD}$	-	-	1	μA
I_{IL}	入力「L」レベル電流 (Note 11)	$V_I = V_{SS}$	-1	-	-	μA
I_{OFF}	出力オフリーク電流 (Note 12)	$V_I = V_{DD}$ または $V_I = V_{SS}$	-1	-	1	μA
I_{DD1}	消費電流	初期設定, ロングインターバル動作時, センサー端子=オープン (Note 13), $V_{DD} = 5.5$ V	-	0.8	2.2	mA
I_{DD2}		初期設定, ショートインターバル動作時, センサー端子=オープン (Note 13), $V_{DD} = 5.5$ V	-	3.25	6.5	mA
I_{STBY}		スリープモード(スリープ期間) センサー端子=オープン (Note 13)	-	0.1	70	μA

容量センサ機能

$C_{inSENSE}$	C_{in} 検出感度	LSI内テスト回路による測定, ゲイン設定最小時	0.0476	0.068	0.0884	LSB/FF
I_{Cin}	センサー端子リーク電流 (Note 14)	$V_I = V_{DD}$ および $V_I = V_{SS}$	-	± 25	± 500	nA
f_{CDRV}	Cdrv駆動周波数	121 kHz設定時	84.85	121.21	157.57	kHz

パワーオンリセット機能

t_{NRST}	nRST最小パルス幅		1	-	-	μs
t_{POR}	パワーオンリセット時間		-	-	20	ms
t_{POROP}	パワーオンリセット作動条件 ホールド時間		10	-	-	ms
V_{POROP}	パワーオンリセット作動条件 入力電圧		-	-	0.1	V
t_{VDD}	パワーオンリセット作動条件 電源電圧立上りレート	0 Vから V_{DD} に変化	1	-	-	V/ms

インターバル動作タイミング

T_{LIVAL1}	ロングインターバル時間	$V_{DD} = 2.6 \sim 4.5$ V, ロングインターバル時間101 ms設定時	35	101	145	ms
T_{LIVAL2}		$V_{DD} = 4.5 \sim 5.5$ V, ロングインターバル時間101 ms設定時	40	101	125	ms
T_{SIVAL1}	ショートインターバル時間	$V_{DD} = 2.6 \sim 4.5$ V, ショートインターバル時間5 ms設定時	1.7	5	7.3	ms
T_{SIVAL2}		$V_{DD} = 4.5 \sim 5.5$ V, ショートインターバル時間5 ms設定時	1.9	5	6.3	ms

I²C互換バスインターフェースタイミング

f_{SCL}	SCLクロック周波数	SCL	-	-	400	kHz
$t_{HD;STA}$	START条件ホールド時間	SCL, SDA	0.6	-	-	μs
t_{LOW}	SCLクロックLow期間	SCL	1.3	-	-	μs

LC717A30UJ

電気的特性 (continued)

($V_{DD} = 2.6$ to 5.5 V, $V_{SS} = 0$ V, $T_A = -40$ to $+105^\circ\text{C}$, Unless otherwise specified, the Cdrv drive frequency is $f_{CDRV} = 121$ kHz.)

記号	項目	条件	最小	標準	最大	単位
----	----	----	----	----	----	----

I²C互換バスインターフェースタイミング

t_{HIGH}	SCLクロックHigh期間	SCL	0.6	-	-	μs
$t_{SU;STA}$	リピートSTART条件セットアップ時間	SCL, SDA	0.6	-	-	μs
$t_{HD;DAT}$	データホールド時間	SCL, SDA	0	-	0.9	μs
$t_{SU;DAT}$	データセットアップ時間	SCL, SDA	0.5	-	-	μs
t_r/t_f	SDA, SCL立上り/立下り時間	SCL, SDA	-	-	0.3	μs
$t_{SU;STO}$	STOP条件セットアップ時間	SCL, SDA	0.6	-	-	μs
t_{BUF}	STOP, START間バス開放時間	SCL, SDA	2.5	-	-	μs

SPIインターフェースタイミング

f_{SCK}	SCKクロック周波数	SCK	-	-	5	MHz
t_{LOW}	SCKクロックLow時間	SCK	100	-	-	ns
t_{HIGH}	SCKクロックHigh時間	SCK	100	-	-	ns
t_r/t_f	入力信号立上り/立下り時間	nCS, SCK, SI	-	-	300	ns
$t_{SU;NCS}$	nCSセットアップ時間	nCS, SCK	200	-	-	ns
$t_{SU;SCK}$	SCKクロックセットアップ時間	nCS, SCK	100	-	-	ns
$t_{SU;SI}$	データセットアップ時間	SCK, SI	100	-	-	ns
$t_{HD;SI}$	データホールド時間	SCK, SI	100	-	-	ns
$t_{HD;NCS}$	nCSホールド時間	nCS, SCK	200	-	-	ns
$t_{HD;SCK}$	SCKクロックホールド時間	nCS, SCK	700	-	-	ns
t_{CPH}	nCS待機パルス幅	nCS	300	-	-	ns
t_{CHZ}	nCSからの出力高インピーダンス時間	nCS, SO	-	-	100	ns
t_v	出力データ確定時間	SCK, SO	-	-	100	ns
$t_{HD;SO}$	出力データホールド時間	SCK, SO	0	-	-	ns
t_{CLZ}	SCKクロックからの出力低インピーダンス時間	SCK, SO	100	-	-	ns

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考訳)

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

10. Cdrv, CdrvBar, SO, INTOUT 端子に適用。

11. SCL/SCK, SDA/SI, SA0, nCS, nRST, IFSEL 端子に適用。

12. Cdrv, CdrvBar, SDA, SO 端子に適用。

13. センサー端子(Cin0~Cin7, CMAAdd0, CMAAdd4, Cref, CrefAdd)は、オープンとする。

14. Cin0~Cin7, CMAAdd0, CMAAdd4, Cref, CrefAdd 端子に適用。

表 3. ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing) [†]
LC717A30UJ-AH	SSOP30 (225 mil) (Pb-Free / Halogen Free)	1000 / Tape & Reel

[†]For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, [BRD8011/D](http://www.onsemi.com/BRD8011/D).

機能説明

パワーオンリセット(POR)

電源投入後はLSI内部でパワーオンリセットが有効となり、パワーオンリセット時間 t_{POR} 経過後にリセットが解除される。この際のパワーオンリセット作動条件電源電圧立上りレート t_{VDD} は1.0 V/ms以上とすること。

リセットの解除と同時にINTOUT端子が“High”から“Low”となるため、外部からリセットが解除されたタイミングの確認が可能である。なお、パワーオンリセット中のCin0~Cin7, CMAdd0, CMAdd4, Cref, CrefAdd, CdrvBar 端子は不定である。

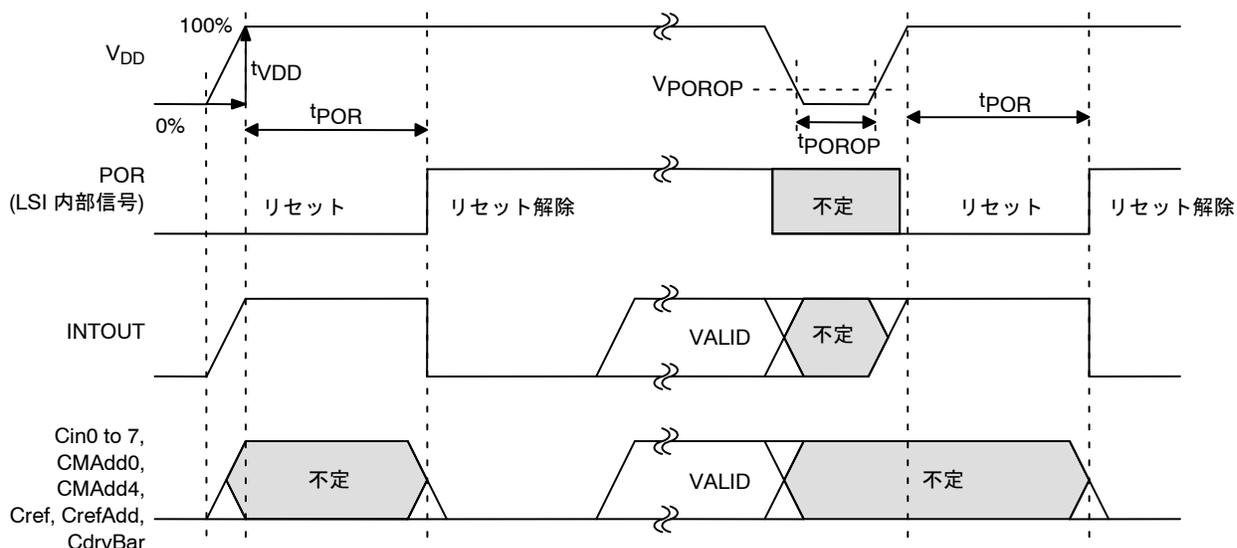


図 6. パワーオンリセット時の電源シーケンス

外部リセット(nRST)

nRST端子を“Low”を入力している間、LSIはリセット状態となる。リセット中はCin0~Cin7, CMAdd0, CMAdd4, Cref, CrefAdd, CdrvBar 端子は“Hi-Z”となる。リセット時間 t_{POR} 経過後にリセットが解除される。

リセットの解除と同時にINTOUT端子が“High”から“Low”となるため、外部からリセットが解除されたタイミングの確認が可能である。

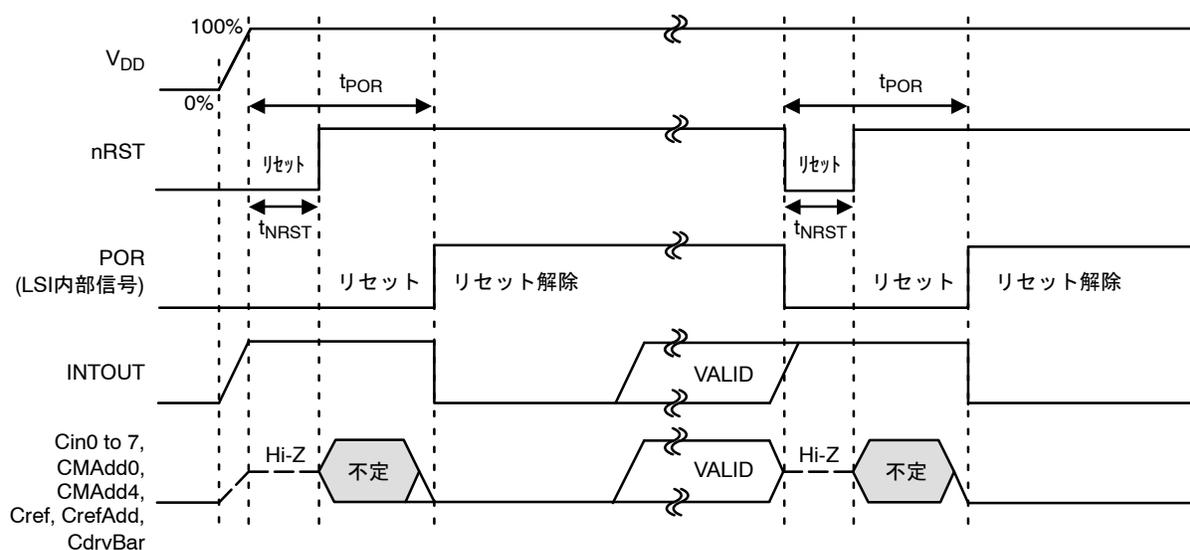


図 7. 外部リセット時の電源シーケンス

I²C互換バスデータタイミング

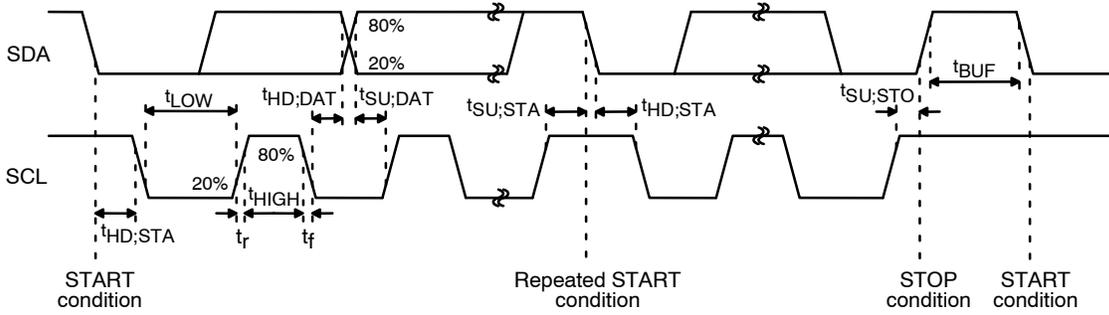


図 8. I²C互換バスデータタイミング

I²C互換バス通信フォーマット

Writeフォーマット

I²C互換バス通信のWriteフォーマットは、シーケンシャルにインクリメントしたアドレスへライトが可能である。



図 9. I²C互換バス通信Writeフォーマット

Readフォーマット

I²C互換バス通信のReadフォーマットは、シーケンシャルにインクリメントしたアドレスのリードが可能である。



図 10. I²C互換バス通信Readフォーマット

I²C互換バススレーブアドレス

SA0端子により2種類のスレーブアドレスの選択が可能である。

表 4. I²C互換バススレーブアドレス

SA0端子入力	7bitスレーブアドレス	バイナリ表記	8bitスレーブアドレス
Low	0x16	00101100b (Write)	0x2C
		00101101b (Read)	0x2D
High	0x17	00101110b (Write)	0x2E
		00101111b (Read)	0x2F

LC717A30UJ

SPIデータタイミング (Mode 0/Mode 3)

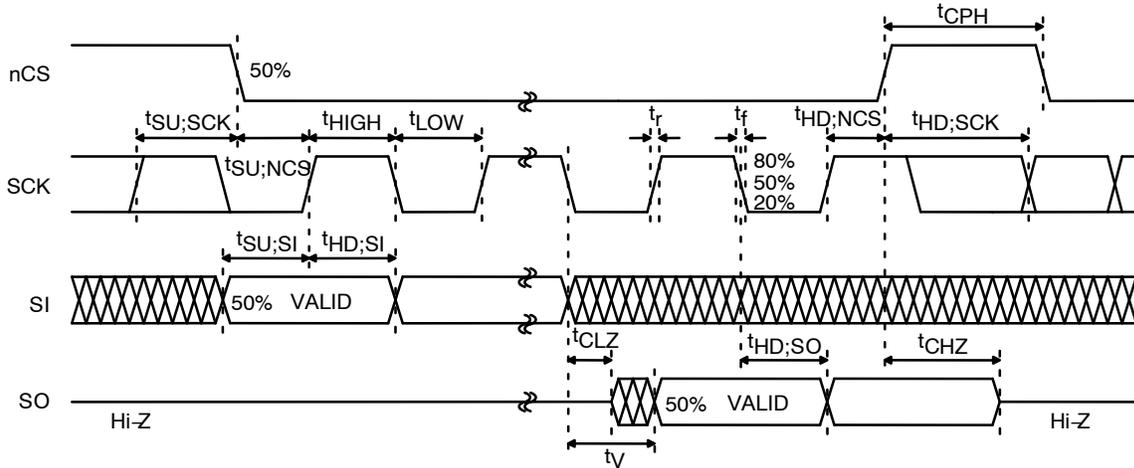


図 11. SPIデータタイミング

SPI通信フォーマット (Mode 0の例)

Writeフォーマット

SPI通信のWriteフォーマットは、nCS = Lを保持したままシーケンシャルにインクリメントしたアドレスヘライトが可能である。

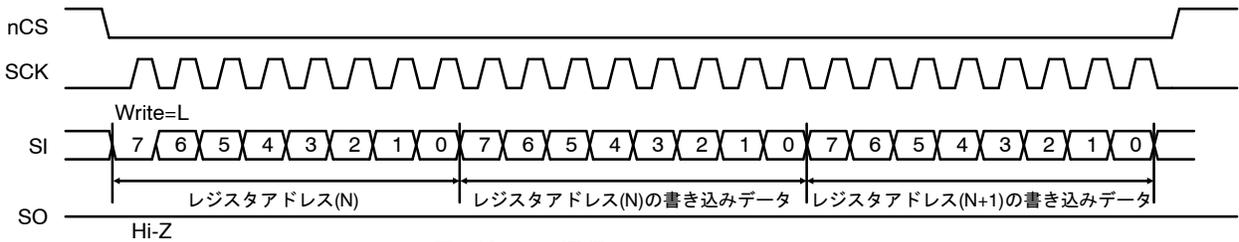


図 12. SPI通信Writeフォーマット

Readフォーマット

SPI通信のReadフォーマットは、シーケンシャルにインクリメントしたアドレスのリードが可能である。

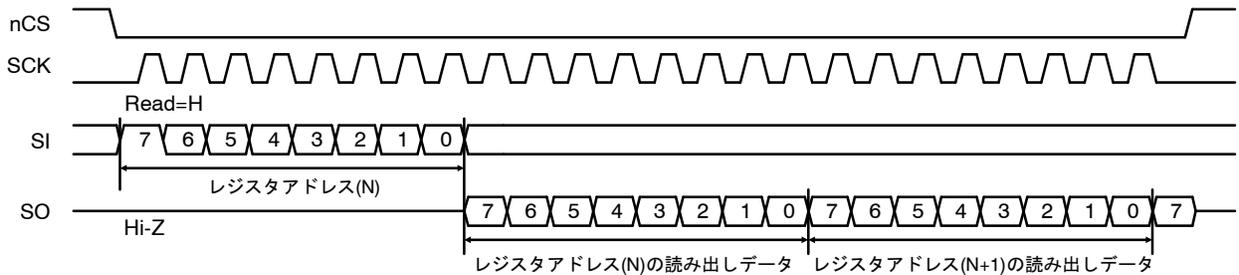


図 13. SPI通信Readフォーマット

MECHANICAL CASE OUTLINE

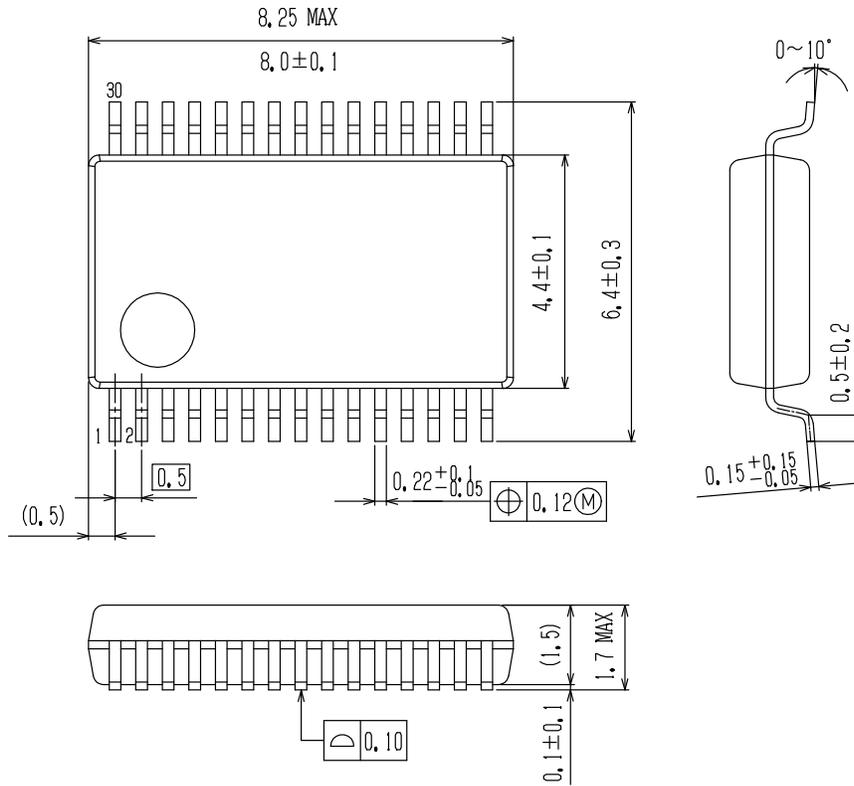
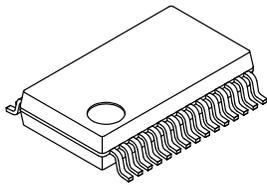
PACKAGE DIMENSIONS

ON Semiconductor®

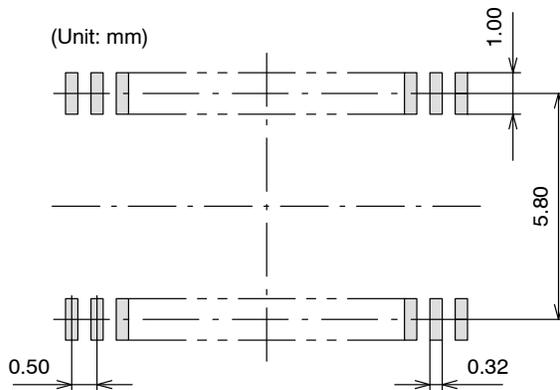


SSOP30 (225 mil) CASE 565AZ ISSUE A

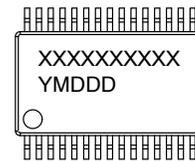
DATE 25 OCT 2013



SOLDERING FOOTPRINT*



GENERIC MARKING DIAGRAM*



XXXXX = Specific Device Code
Y = Year
M = Month
DDD = Additional Traceability Data

NOTE: The measurements are not to guarantee but for reference only.

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "•", may or may not be present.

DOCUMENT NUMBER:	98AON80824E	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	SSOP30 (225 MIL)	PAGE 1 OF 1

ON Semiconductor and ON are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. ON Semiconductor does not convey any license under its patent rights nor the rights of others.

onsemi, **Onsemi**, and other names, marks, and brands are registered and/or common law trademarks of Semiconductor Components Industries, LLC dba "**onsemi**" or its affiliates and/or subsidiaries in the United States and/or other countries. **onsemi** owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of **onsemi**'s product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. **onsemi** reserves the right to make changes at any time to any products or information herein, without notice. The information herein is provided "as-is" and **onsemi** makes no warranty, representation or guarantee regarding the accuracy of the information, product features, availability, functionality, or suitability of its products for any particular purpose, nor does **onsemi** assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using **onsemi** products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by **onsemi**. "Typical" parameters which may be provided in **onsemi** data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. **onsemi** does not convey any license under any of its intellectual property rights nor the rights of others. **onsemi** products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use **onsemi** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **onsemi** and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that **onsemi** was negligent regarding the design or manufacture of the part. **onsemi** is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

ADDITIONAL INFORMATION

TECHNICAL PUBLICATIONS:

Technical Library: www.onsemi.com/design/resources/technical-documentation
onsemi Website: www.onsemi.com

ONLINE SUPPORT: www.onsemi.com/support

For additional information, please contact your local Sales Representative at www.onsemi.com/support/sales