

LC75812PT

KEY 入力付 1/8, 1/9 デューティ ドットマトリクス LCD コントローラ ドライバ



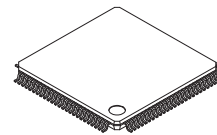
ON Semiconductor®

www.onsemi.jp

概要

LC75812PT は、文字、数字、記号等を表示する 1/8, 1/9 デューティ LCD コントローラドライバである。コントローラより転送されるシリアルデータにより、ドットマトリクス LCD 駆動信号を発生すると共に、内蔵の文字表示用 ROM および RAM により、容易に表示システムを実現することができる。

また、最大 3 本の汎用出力ポートおよび最大 35 個までの Key 入力可能な Key スキャン回路を内蔵することにより、フロントパネルとの配線を少なくすることができる。



TQFP100 14x14 / TQFP100

特長

- ・最大 35Key 入力付(Key を押したときのみ Key スキャンを行う)
- ・5×7 または 5×8 ドットマトリクス LCD 表示用コントローラドライバ
- ・アクセサリ表示用セグメント駆動可能(最大 65 セグメント)
- ・表示方式 1/8 デューティ 1/4 バイアス 駆動方式(5×7 ドット)
1/9 デューティ 1/4 バイアス 駆動方式(5×8 ドット)
- ・表示桁数 13 桁×1 行(5×7 ドット), 12 桁×1 行(5×8 ドット)
- ・表示制御内容
 - CGROM 5×7 または 5×8 ドット 240 種類
 - CGRAM 5×7 または 5×8 ドット 16 種類
 - ADRAM 13×5 ビット
 - DCRAM 52×8 ビット
- ・インストラクション機能
 - 表示 ON/OFF コントロール
 - 表示 シフト
- ・スリープモードによる消費電流の軽減が可能
- ・表示コントラスト調整回路内蔵
- ・Key スキャン出力ポート/汎用出力ポートの切換えをインストラクションにてコントロール可能
- ・LED バックライトの輝度調整を行う PWM 出力機能付
- ・コモン、セグメント出力波形のフレーム周波数をインストラクションにてコントロール可能
- ・CR 発振動作モード、外部クロック動作モードの切換えをインストラクションにてコントロール可能
- ・シリアルデータ入出力は CCB*フォーマットにてコントローラと通信が可能
- ・LCD ドライバ部電源 V_{LCD} の独立
- ・電圧検出型リセット回路による LSI 内部の初期化および誤表示の防止
- ・表示の消灯、Key スキャン禁止、汎用出力ポートの「L」固定を強制的に行う \overline{INH} 端子付
- ・CR 発振回路

* Computer Control Bus (CCB) は、ON Semiconductor のオリジナル・バス・フォーマットであり、バスのアドレスは全て ON Semiconductor が管理しています。

ORDERING INFORMATION

See detailed ordering and shipping information on page 55 of this data sheet.

LC75812PT

絶対最大定格 / Ta = 25°C, VSS = 0 V

項目	記号	条件	定格値	unit
最大電源電圧	V _{DD} max	V _{DD}	-0.3~+4.2	V
	V _{LCD} max	V _{LCD}	-0.3~+11.0	
入力電圧	V _{IN1}	CE, CL, DI, $\overline{\text{INH}}$	-0.3~+4.2	V
		CE, CL, DI, $\overline{\text{INH}}$ V _{DD} = 2.7~3.6 V	-0.3~+6.5	
	V _{IN2}	OSC, KI1~KI5, TEST	-0.3~V _{DD} +0.3	
	V _{IN3}	V _{LCD1} , V _{LCD2} , V _{LCD3} , V _{LCD4}	-0.3~V _{LCD} +0.3	
出力電圧	V _{OUT1}	DO	-0.3~+6.5	V
	V _{OUT2}	OSC, KS1~KS7, P1~P3	-0.3~V _{DD} +0.3	
	V _{OUT3}	V _{LCD0} , S1~S65, COM1~COM9	-0.3~V _{LCD} +0.3	
出力電流	I _{OUT1}	S1~S65	300	μA
	I _{OUT2}	COM1~COM9	3	
	I _{OUT3}	KS1~KS7	1	mA
	I _{OUT4}	P1~P3	5	
許容消費電力	Pd max	Ta = 85°C	200	mW
動作周囲温度	Topr		-40~+85	°C
保存周囲温度	Tstg		-55~+125	°C

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じ、信頼性に影響を及ぼす危険性があります。

許容動作範囲 / Ta = -40°C~+85°C, VSS = 0 V

項目	記号	条件	min	typ	max	unit
電源電圧	V _{DD}	V _{DD}	2.7		3.6	V
	V _{LCD}	V _{LCD} 表示コントラスト調整回路を使用する場合	7.0		10.0	
		V _{LCD} 表示コントラスト調整回路を使用しない場合	4.5		10.0	
出力電圧	V _{LCD0}	V _{LCD0}	V _{LCD4} +4.5		V _{LCD}	V
入力電圧	V _{LCD1}	V _{LCD1}		3/4 (V _{LCD0} -V _{LCD4})	V _{LCD0}	V
	V _{LCD2}	V _{LCD2}		2/4 (V _{LCD0} -V _{LCD4})	V _{LCD0}	
	V _{LCD3}	V _{LCD3}		1/4 (V _{LCD0} -V _{LCD4})	V _{LCD0}	
	V _{LCD4}	V _{LCD4}	0		1.5	
入力「H」レベル電圧	V _{IH1}	CE, CL, DI, $\overline{\text{INH}}$	0.8V _{DD}		3.6	V
		CE, CL, DI, $\overline{\text{INH}}$ V _{DD} = 2.7~3.6 V	0.8V _{DD}		5.5	
	V _{IH2}	OSC 外部クロック動作モード	0.8V _{DD}		V _{DD}	
	V _{IH3}	KI1~KI5	0.6V _{DD}		V _{DD}	
入力「L」レベル電圧	V _{IL1}	CE, CL, DI, $\overline{\text{INH}}$, KI1~KI5	0		0.2V _{DD}	V
	V _{IL2}	OSC 外部クロック動作モード	0		0.2V _{DD}	

次ページへ続く。

LC75812PT

前ページより続く。

項目	記号	条件	min	typ	max	unit
出力プルアップ電圧	V _{OUP}	D0	0		5.5	V
CR 発振用推奨外付抵抗	R _{osc}	OSC CR 発振動作モード		10		kΩ
CR 発振用推奨外付容量	C _{osc}	OSC CR 発振動作モード		470		pF
CR 発振保証範囲	f _{osc}	OSC CR 発振動作モード	150	300	600	kHz
外部クロック動作周波数	f _{CK}	OSC 外部クロック動作モード [図 4]	100	300	600	kHz
外部クロックデューティ	D _{CK}	OSC 外部クロック動作モード [図 4]	30	50	70	%
データセットアップ時間	t _{ds}	CL, DI [図 2], [図 3]	160			ns
データホールド時間	t _{dh}	CL, DI [図 2], [図 3]	160			ns
CE ウェイト時間	t _{cp}	CE, CL [図 2], [図 3]	160			ns
CE セットアップ時間	t _{cs}	CE, CL [図 2], [図 3]	160			ns
CE ホールド時間	t _{ch}	CE, CL [図 2], [図 3]	160			ns
「H」レベルクロックパルス幅	t _{φH}	CL [図 2], [図 3]	160			ns
「L」レベルクロックパルス幅	t _{φL}	CL [図 2], [図 3]	160			ns
D0 出力ディレイ時間	t _{dc}	D0 R _{pU} = 4.7 kΩ C _L = 10 pF *1 [図 2], [図 3]			1.5	μs
D0 立ち上がり時間	t _{dr}	D0 R _{pU} = 4.7 kΩ C _L = 10 pF *1 [図 2], [図 3]			1.5	μs

*1 D0 はオープンドレイン出力なので、プルアップ抵抗 R_{pU} および負荷容量 C_L の値により変化する。

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

電気的特性 / 許容動作範囲において

項目	記号	端子	条件	min	typ	max	unit
ヒステリシス幅	V _H	CE, CL, DI, INH, KI1~KI5			0.1V _{DD}		V
パワーダウン検出電圧	V _{DET}			2.0	2.2	2.4	V
入力「H」レベル電流	I _{IH1}	CE, CL, DI, INH	V _I = 3.6 V			5.0	μA
			V _I = 5.5 V V _{DD} = 2.7~3.6 V			5.0	
	I _{IH2}	OSC	V _I = V _{DD} 外部クロック動作モード			5.0	
入力「L」レベル電流	I _{IL1}	CE, CL, DI, INH	V _I = 0 V	-5.0			μA
			V _I = 0 V 外部クロック動作モード	-5.0			
	I _{IL2}	OSC	V _I = 0 V 外部クロック動作モード				
入力フローティング電圧	V _{IF}	KI1~KI5				0.05V _{DD}	V
プルダウン抵抗	R _{PD}	KI1~KI5	V _{DD} = 3.3 V	50	100	250	kΩ
出力オフリーク電流	I _{OFFH}	D0	V _O = 5.5 V			6.0	μA
出力「H」レベル電圧	V _{OH1}	S1~S65	I _O = -20 μA	V _{LCD0-0.6}			V
	V _{OH2}	COM1~COM9	I _O = -100 μA	V _{LCD0-0.6}			
	V _{OH3}	KS1~KS7	I _O = -250 μA	V _{DD-0.8}	V _{DD-0.4}	V _{DD-0.1}	
	V _{OH4}	P1~P3	I _O = -1 mA	V _{DD-0.9}			
出力「L」レベル電圧	V _{OL1}	S1~S65	I _O = 20 μA			V _{LCD4+0.6}	V
	V _{OL2}	COM1~COM9	I _O = 100 μA			V _{LCD4+0.6}	
	V _{OL3}	KS1~KS7	I _O = 12.5 μA	0.1	0.4	1.2	
	V _{OL4}	P1~P3	I _O = 1 mA			0.9	
	V _{OL5}	D0	I _O = 1 mA		0.1	0.3	

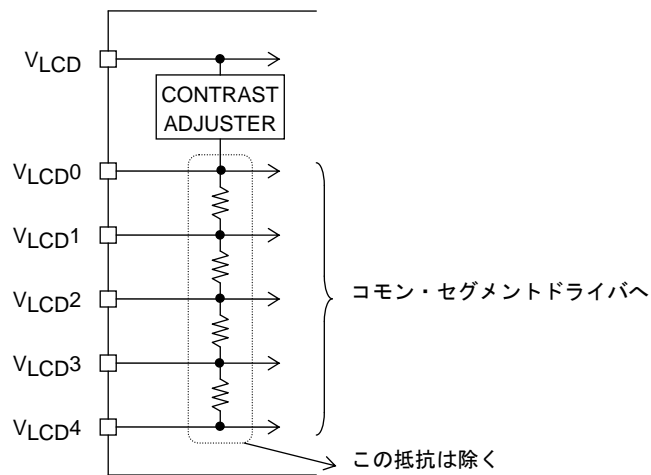
次ページへ続く。

LC75812PT

前ページより続く。

項目	記号	端子	条件	min	typ	max	unit
出力中間レベル電圧 *2	V _{MID1}	S1~S65	I _O = ±20 μA	2/4 (V _{LCD0} -V _{LCD4}) -0.6		2/4 (V _{LCD0} -V _{LCD4}) +0.6	V
	V _{MID2}	COM1~COM9	I _O = ±100 μA	3/4 (V _{LCD0} -V _{LCD4}) -0.6		3/4 (V _{LCD0} -V _{LCD4}) +0.6	
	V _{MID3}	COM1~COM9	I _O = ±100 μA	1/4 (V _{LCD0} -V _{LCD4}) -0.6		1/4 (V _{LCD0} -V _{LCD4}) +0.6	
発振周波数	f _{osc}	OSC	R _{osc} = 10 kΩ C _{osc} = 470 pF	210	300	390	kHz
電源電流	I _{DD1}	V _{DD}	スリープモード			100	μA
	I _{DD2}	V _{DD}	V _{DD} = 3.6 V 出力オープン f _{osc} = 300 kHz		500	1000	
	I _{LCD1}	V _{LCD}	スリープモード			15	
	I _{LCD2}	V _{LCD}	V _{LCD} =10.0V 出力オープン f _{osc} = 300 kHz 表示コントラスト調整 回路を使用する場合		450	900	
	I _{LCD3}	V _{LCD}	V _{LCD} = 10.0 V 出力オープン f _{osc} = 300 kHz 表示コントラスト調整 回路を使用しない場合		200	400	

*2 V_{LCD0}, V_{LCD1}, V_{LCD2}, V_{LCD3}, V_{LCD4} に内蔵しているバイアス電圧発生用の分割抵抗は除く。
([図 1]を参照)

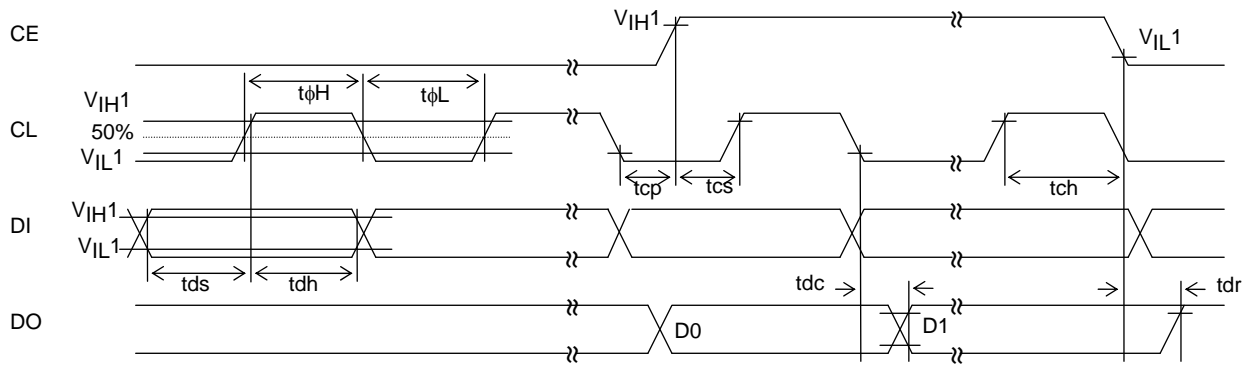


[図 1]

製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

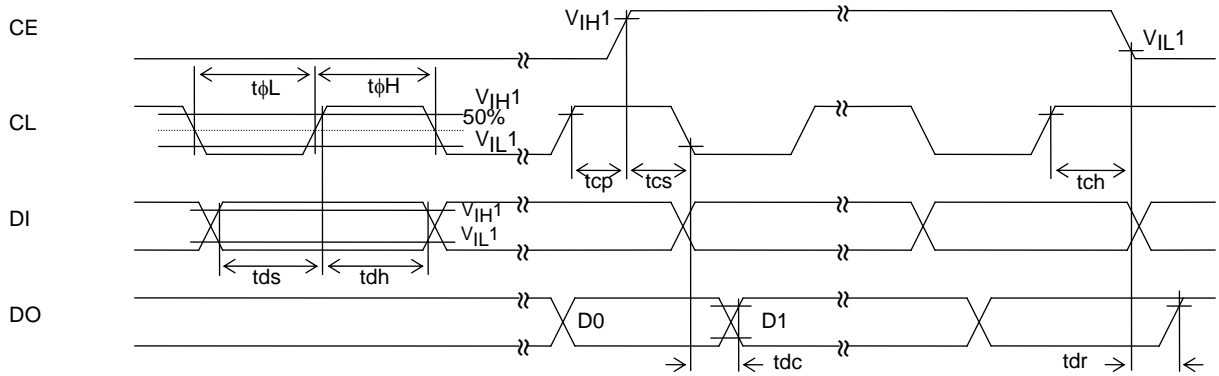
LC75812PT

(1) CL が「L」レベルで停止している場合



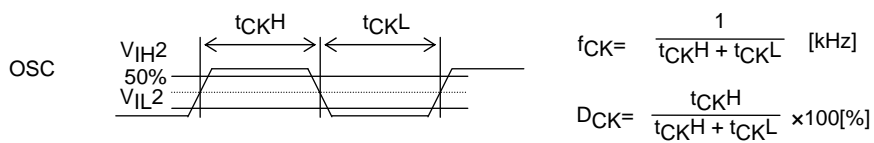
[図 2]

(2) CL が「H」レベルで停止している場合



[図 3]

(3) 外部クロック動作モード時の OSC 端子のクロックタイミング



[図 4]

LC75812PT

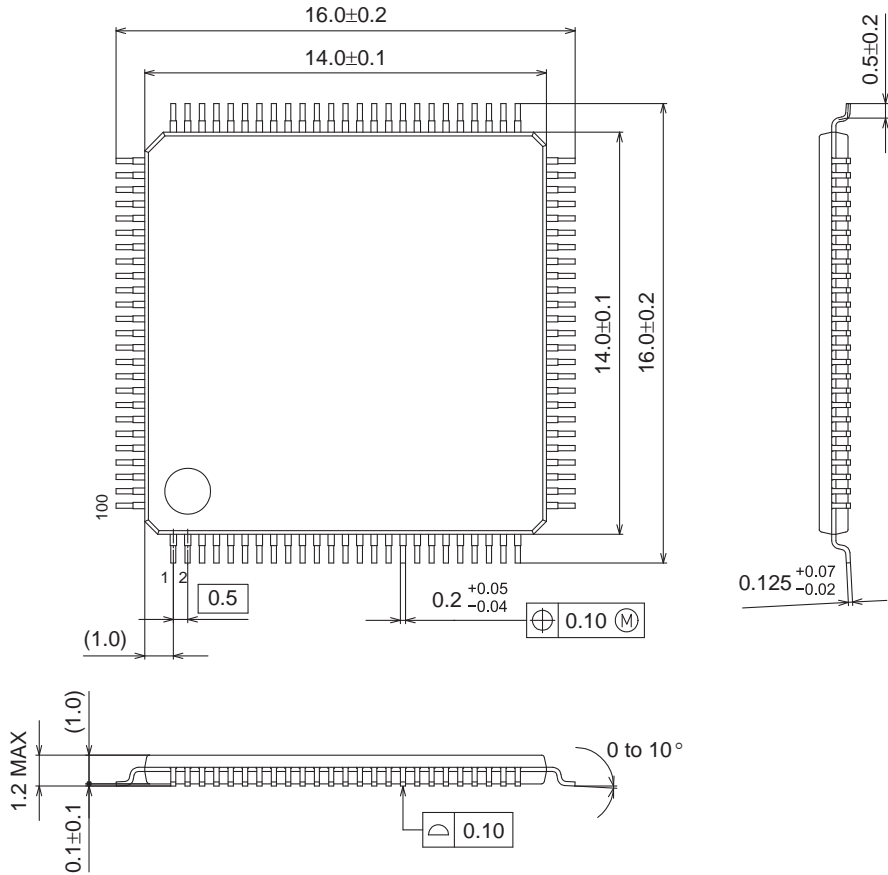
外形図

unit : mm

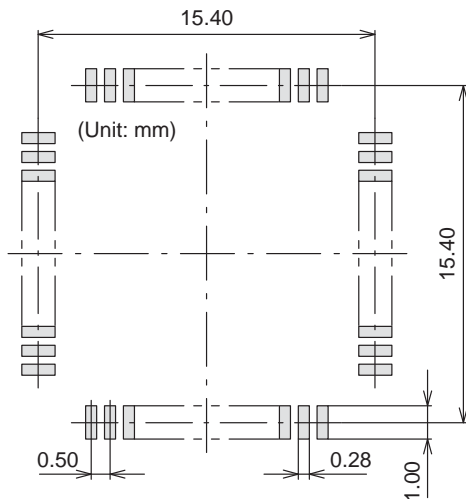
TQFP100 14x14 / TQFP100

CASE 932AY

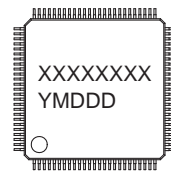
ISSUE A



SOLDERING FOOTPRINT*



GENERIC MARKING DIAGRAM*



XXXXX = Specific Device Code
 Y = Year
 M = Month
 DDD = Additional Traceability Data

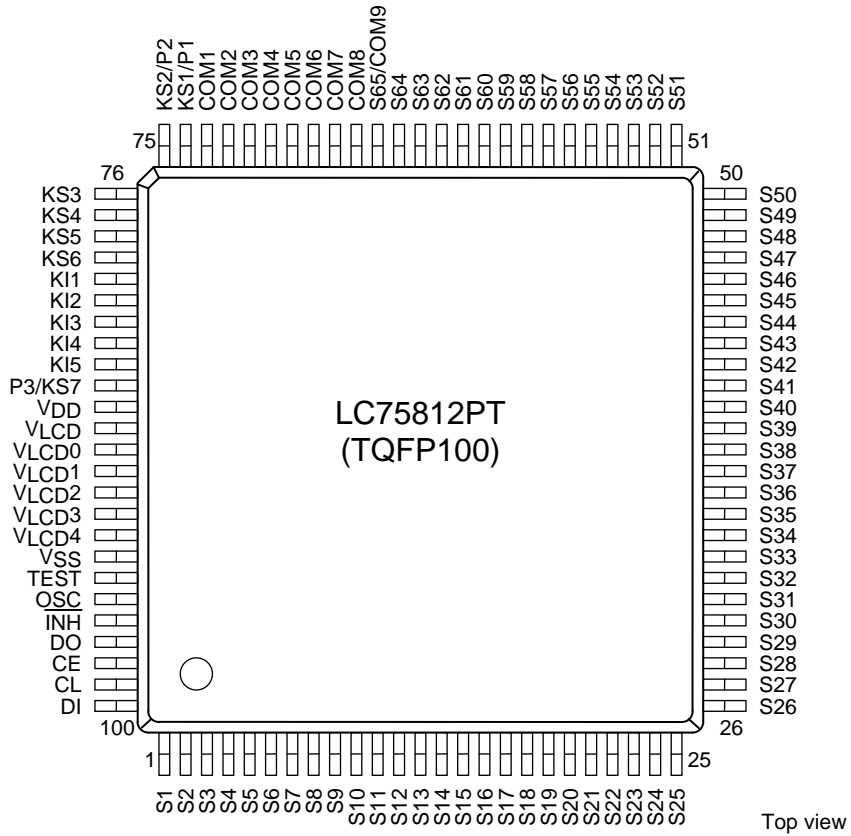
*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "■", may or may not be present.

NOTE: The measurements are not to guarantee but for reference only.

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

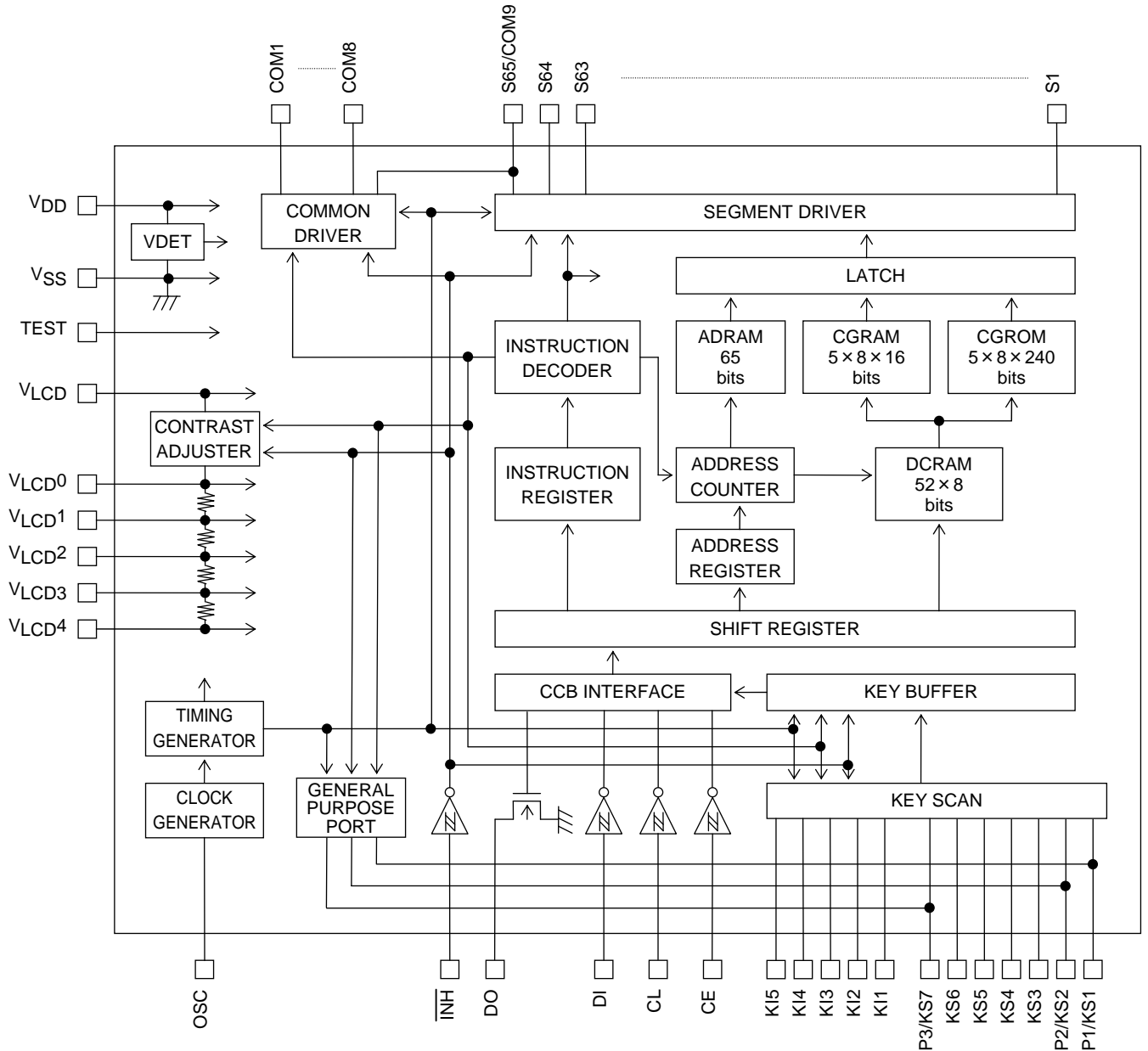
LC75812PT

ピン配置図




LC75812PT

ブロック図



LC75812PT

端子の説明

端子名	端子番号	説明	アクティブ	I/O	未使用時の処理
S1~S64 S65/COM9	1~64 65	セグメントドライバ出力端子。 S65/COM9 は、「表示方式設定」命令により、コモンドライバ出力端子として使用することができる。	—	0	OPEN
COM1~COM8	73~66	コモンドライバ出力端子。	—	0	OPEN
KS1/P1 KS2/P2 KS3~KS6 KS7/P3	74 75 76~79 85	Key スキャン用出力端子である。 Key マトリクスを構成する場合、通常、Key スキャンのタイミングラインにダイオードを付けてショートを防ぐが、出力トランジスタのインピーダンスがアンバランスの CMOS 出力であるため、ショートしても破壊しない構成になっている。KS1/P1, KS2/P2, KS7/P3 は「Key スキャン出力ポート/汎用出力ポート状態設定」命令により、汎用出力ポートとして使用することができる。	—	0	OPEN
KI1~KI5	80~84	Key スキャン用入力端子で、プルダウン抵抗が内蔵されている。	H	I	GND
OSC	95	発振器用端子で、外部に抵抗とコンデンサを接続することにより発振回路を構成する。また、「表示方式設定」命令により、外部クロック入力端子として使用することもできる。	—	I/O	V _{DD}
CE	98	シリアルデータのインタフェース用端子で、コントローラと接続する。また、DO はオープンドレイン出力なのでプルアップ抵抗が必要となる。 CE : チップイネーブル CL : 同期クロック DI : 転送データ DO : 出力データ	H	I	GND
CL	99			I	
DI	100		—	I	
DO	97		—	0	
$\overline{\text{INH}}$	96	表示の消灯, Key スキャン禁止, 汎用出力ポートの「L」固定入力端子 ・INH=「L」(V _{SS}) ・表示の消灯 S1~S64=「L」(V _{LCD4}) S65/COM9=「L」(V _{LCD4}) COM1~COM8=「L」(V _{LCD4}) ・汎用出力ポート P1~P3=「L」(V _{SS}) ・Key スキャン禁止 KS1~KS7=「L」(V _{SS}) ・Key データが全て「L」にリセットされる ・INH=「H」(V _{DD}) ・表示の点灯 ・「Key スキャン出力ポート/汎用出力ポート状態設定」命令により Key スキャン出力端子、汎用出力ポートの状態設定可能 ・Key スキャン可能 ただし、INH=「L」の時にシリアルデータを転送することは可能である。	L	I	V _{DD}
TEST	94	GND に接続すること。	—	I	—
V _{LCD0}	88	LCD 駆動バイアス 4/4 電圧(H レベル)電源端子で、表示コントラスト調整回路により、レベルを変えることができる。ただし、V _{LCD0} -V _{LCD4} ≧4.5V とすること。また、この端子には表示コントラスト調整回路が内蔵されているため、外部より電源を供給しないこと。	—	0	OPEN
V _{LCD1}	89	LCD 駆動バイアス 3/4 電圧(中間レベル)電源端子で外部より 3/4(V _{LCD0} -V _{LCD4})電圧レベルを供給することができる。	—	I	OPEN

次ページへ続く。

LC75812PT

前頁より続く。

端子名	端子番号	説明	アクティブ	I/O	未使用時の処理
V _{LCD2}	90	LCD 駆動バイアス 2/4 電圧 (中間レベル) 電源端子で外部より 2/4 (V _{LCD0} - V _{LCD4}) 電圧レベルを供給することができる。	—	I	OPEN
V _{LCD3}	91	LCD 駆動バイアス 1/4 電圧 (中間レベル) 電源端子で外部より 1/4 (V _{LCD0} - V _{LCD4}) 電圧レベルを供給することができる。	—	I	OPEN
V _{LCD4}	92	LCD 駆動バイアス 0/4 電圧 (L レベル) 電源端子で外部に可変抵抗器等を接続することにより表示のコントラストの微調整を行うことができる。ただし、V _{LCD0} - V _{LCD4} ≥ 4.5V, 1.5V ≥ V _{LCD4} ≥ 0V とすること。	—	I	GND
V _{DD}	86	ロジック部電源供給端子で、2.7V ~ 3.6V を供給すること。	—	—	—
V _{LCD}	87	LCD ドライバ部電源供給端子で、表示コントラスト調整回路を使用する場合は 7.0V ~ 10.0V を供給し、表示コントラスト調整回路を使用しない場合は 4.5V ~ 10.0V を供給すること。	—	—	—
V _{SS}	93	電源供給端子で、GND を接続すること。	—	—	—

各ブロックの機能

□ AC (アドレスカウンタ)

AC は、DCRAM および ADRAM のアドレスを与えるカウンタである。
内部動作により自動的にアドレスを変更し LCD の表示状態を保持する。

□ DCRAM (データコントロール RAM)

DCRAM は、8 ビットの文字コードで表される表示データを記憶する RAM である。(この文字コードは、CGROM および CGRAM を介し、5×7 または 5×8 ドットマトリクスの文字パターンに変換される。) 容量は、52×8 ビットあり 52 文字分を記憶できる。また、AC に設定された 6 ビットの DCRAM アドレスと LCD 表示上の表示位置は、下記の対応関係がある。

・AC に設定される DCRAM アドレス = 「00H」 の場合

表示桁	1	2	3	4	5	6	7	8	9	10	11	12	13
DCRAM アドレス (HEX)	00	01	02	03	04	05	06	07	08	09	0A	0B	0C

しかし、MDATA を指定して表示シフト動作を行うと DCRAM アドレスが次のように移動する。

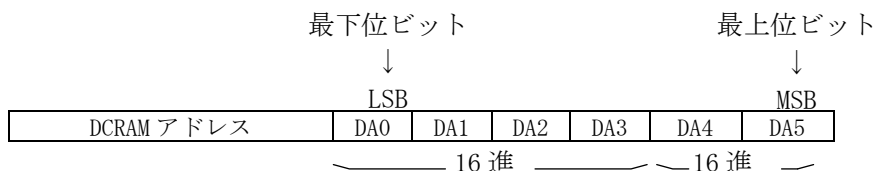
表示桁	1	2	3	4	5	6	7	8	9	10	11	12	13
DCRAM アドレス (HEX)	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D

(左シフト)

表示桁	1	2	3	4	5	6	7	8	9	10	11	12	13
DCRAM アドレス (HEX)	33	00	01	02	03	04	05	06	07	08	09	0A	0B

(右シフト)

*3) DCRAM アドレスは 16 進 (HEX) で表している。



例) DCRAM アドレス = 「2EH」 の時

DA0	DA1	DA2	DA3	DA4	DA5
0	1	1	1	0	1

*4) 5×7 ドット …… 13 桁目の表示 5×7 ドット
5×8 ドット …… 13 桁目の表示 4×8 ドット

LC75812PT

□ ADRAM (アディショナルデータ RAM)

ADRAM は、ADATA の表示データを記憶する RAM である。容量は 13×5 ビットあり、この表示データは CGROM および CGRAM を介さずに直接出力される。また、AC に設定された 4 ビットの ADRAM アドレスと LCD 表示上の表示位置は下記の対応関係がある。

・AC に設定される ADRAM アドレス=「0H」の場合(表示桁数 13 桁)

表示桁	1	2	3	4	5	6	7	8	9	10	11	12	13
ADRAM アドレス (HEX)	0	1	2	3	4	5	6	7	8	9	A	B	C

しかし、ADATA を指定して表示シフト動作を行うと ADRAM アドレスが次のように移動する。

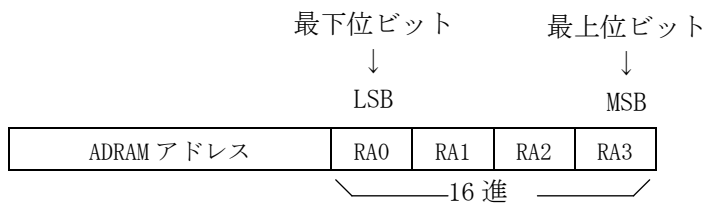
表示桁	1	2	3	4	5	6	7	8	9	10	11	12	13
ADRAM アドレス (HEX)	1	2	3	4	5	6	7	8	9	A	B	C	0

(左シフト)

表示桁	1	2	3	4	5	6	7	8	9	10	11	12	13
ADRAM アドレス (HEX)	C	0	1	2	3	4	5	6	7	8	9	A	B

(右シフト)

*5) ADRAM アドレスは 16 進 (HEX) で表している。



例) ADRAM アドレス=「AH」の時

RA0	RA1	RA2	RA3
0	1	0	1

*6) 5×7 ドット …… 13 桁目の表示 5 ドット
5×8 ドット …… 13 桁目の表示 4 ドット

□ CGROM (キャラクタジェネレータ ROM)

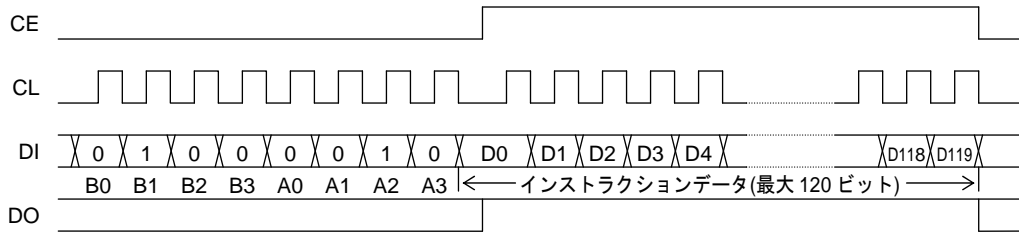
CGROM は、8 ビットの文字コードから 240 種類の 5×7 または 5×8 ドットマトリクス文字パターンを発生する ROM である。容量は 240×40 ビットである。この文字コードを DCRAM に書込めば、AC に設定された DCRAM アドレスに対応する LCD の表示位置にその文字コードに相当する CGROM の文字パターンが表示される。

□ CGRAM (キャラクタジェネレータ RAM)

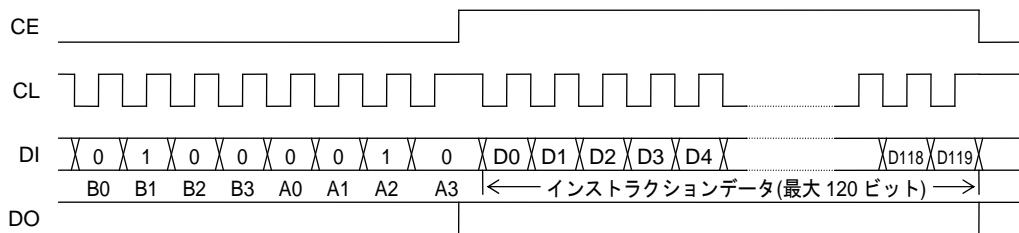
CGRAM は、プログラムにより自由に文字パターンを書換えられる RAM である。16 種類の 5×7 または 5×8 ドットマトリクス文字パターンを書込むことができる。容量は 16×40 ビットである。

シリアルデータ入力

(1) CL が「L」 レベルで停止している場合



(2) CL が「H」 レベルで停止している場合



- B0~B3, A0~A3 ... CCB アドレス「42H」
- D0~D119 インストラクションデータ

データは、CL の立ち上がりで内部に取込まれ、CE の立ち下がりでラッチされる。また、コントローラからインストラクションデータを転送する場合は、インストラクションデータを転送した後、次のインストラクションデータを転送するまでの時間をインストラクション実行時間よりも十分長く取る必要がある。

インストラクション一覧表

インストラクション	D0...D56...D71	D72...D77 D78 D79	D80...D85 D86 D87	D88...D93 D94 D95	D96 D97 D98 D99 D100 D101 D102 D103	D104 D105 D106 D107 D108 D109 D110 D111	D112 D113 D114 D115	D116 D117 D118 D119	実行時間 *11
表示方式設定 *7							DT FC0 FC1 0C	0 0 0 1	0μs/ 108μs *7
表示 ON/OFF コントロール				DG1 DG2 DG3 DG4 DG5 DG6 DG7 DG8	DG9 DG10 DG11 DG12 DG13 X X X		M A SC SP	0 0 1 0	0μs/27μs *8
表示シフト							M A R/L X	0 0 1 1	27μs
AC アドレス セット						DA0 DA1 DA2 DA3 DA4 DA5 X X	RA0 RA1 RA2 RA3	0 1 0 0	27μs
DCRAM *9 データ書込み					AC0 AC1 AC2 AC3 AC4 AC5 AC6 AC7	DA0 DA1 DA2 DA3 DA4 DA5 X X	IM1 IM2 X X	0 1 0 1	27μs/tiμs *9
ADRAM *10 データ書込み					AD1 AD2 AD3 AD4 AD5 X X X	RA0 RA1 RA2 RA3 X X X X	IM1 IM2 X X	0 1 1 0	27μs/tiμs *10
CGRAM データ書込み	... CD1...CD16	CD17 ... CD24	CD25 ... CD32	CD33 ... CD40	X X X X X X X X X X	CA0 CA1 CA2 CA3 CA4 CA5 CA6 CA7	X X X X X	0 1 1 1	27μs
表示コントラスト 設定						CT0 CT1 CT2 CT3 X X X X	CTC X X X	1 0 0 0	0μs
Key スキャン出力 ポート汎用出力 ポート状態設定		W10...W15 W20 W21	W22...W25...W33	W34 W35 PC10...PC31	PC32 PF0 PF1 PF2 PF3 KC1 KC2 KC3	KC4 KC5 KC6 KC7 KP1 KP2 KP3 X	X X X X X	1 0 0 1	0μs

*7 電源投入後 (VDET によるシステムリセット後) は、「表示方式設定」を必ず最初に実行すること。また、この最初のインストラクション実行

X: don't care

*8 スリープモード (SP=「L」) を設定した場合、実行時間が 27μs (fosc=300kHz) となるので注意すること。

*9 DCRAM データ書込みをノーマルインクリメントモード (IM1=「L」, IM2=「0」)、スーパーインクリメントモード (IM1=「L」) で行う場合は、

データフォーマットが異なる。また、DCRAM データ書込みをスーパーインクリメントモードで行う場合は tiμs (fosc=300kHz, fCK=300kHz) となるので注意すること。(各命令の詳細説明を参照)

*10 ADRAM データ書込みをノーマルインクリメントモード (IM1=「L」, IM2=「0」)、スーパーインクリメントモード (IM1=「0」, IM2=「L」) で行う場合は、

データフォーマットが異なる。また、ADRAM データ書込みをスーパーインクリメントモードで行う場合は tiμs (fosc=300kHz, fCK=300kHz) となるので注意すること。(各命令の詳細説明を参照)

*11 この実行時間は fosc=300kHz, fCK=300kHz の場合であり、発振周波数 fosc、外部クロック周波数 fCK が変化すると実行時間も変化する。

(例) fosc=210kHz, fCK=210kHz の場合

$27\mu s \times \frac{300}{210} = 39\mu s$ $108\mu s \times \frac{300}{210} = 155\mu s$ $ti\mu s \times \frac{300}{210} = ti \times 1.43\mu s$

LC75812PT

各命令の詳細説明

□ 表示方式設定 …… <表示方式の設定を行う>
(Display technique)

コード							
D112	D113	D114	D115	D116	D117	D118	D119
DT	FC0	FC1	OC	0	0	0	1

注) 電源投入後(V_{DET}によるシステムリセット後)、
「表示方式設定」を必ず最に実行すること。

X : don't care

DT : 表示方式の設定を行う

DT	表示方式	出力端子
		S65/COM9
0	1/8 デューティ・1/4 バイアス駆動方式	S65
1	1/9 デューティ・1/4 バイアス駆動方式	COM9

*12) S65 : セグメント出力
COM9 : コモン出力

FC0, FC1 : コモン, セグメント出力波形のフレーム周波数の設定

FC0	FC1	フレーム周波数	
		1/8 デューティ・1/4 バイアス 駆動方式 f8[Hz]	1/9 デューティ・1/4 バイアス 駆動方式 f9[Hz]
0	0	fosc/3072, fCK/3072	fosc/3456, fCK/3456
1	0	fosc/1536, fCK/1536	fosc/1728, fCK/1728
0	1	fosc/768, fCK/768	fosc/864, fCK/864

OC : CR 発振動作モード, 外部クロック動作モードの設定

OC	OSC 端子の機能
0	CR 発振動作モード
1	外部クロック動作モード

*13) CR 発振動作モードを選択した場合は、OSC 端子に外付抵抗 R_{osc}, 外付容量 C_{osc} を接続すること。

□ 表示 ON/OFF コントロール …… <表示の点灯, 消灯の動作を行う>
(Display ON/OFF control)

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
DG1	DG2	DG3	DG4	DG5	DG6	DG7	DG8	DG9	DG10	DG11	DG12	DG13	X	X	X	M	A	SC	SP	0	0	1	0

X : don't care

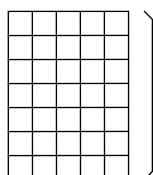
M, A : 表示の点灯, 消灯の動作を行うデータの設定

M	A	点灯動作状態
0	0	MDATA, ADATA とともに消灯 (DG1~DG13 のデータに関わらず、強制的に表示が消灯する)
0	1	ADATA のみの点灯の設定が可能 (DG1~DG13 のデータにより指定された表示桁の ADATA の点灯)
1	0	MDATA のみの点灯の設定が可能 (DG1~DG13 のデータにより指定された表示桁の MDATA の点灯)
1	1	MDATA, ADATA とともに点灯の設定が可能 (DG1~DG13 のデータにより指定された表示桁の MDATA, ADATA の点灯)

*14) MDATA, ADATA

5×7 ドットマトリクスの場合

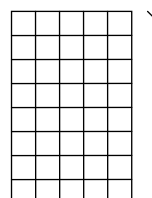
○○○○○ …… ADATA



… MDATA

5×8 ドットマトリクスの場合

○○○○○ …… ADATA



… MDATA

LC75812PT

DG1~DG13：点灯する表示桁の設定

表示桁	1	2	3	4	5	6	7	8	9	10	11	12	13
表示桁データ	DG1	DG2	DG3	DG4	DG5	DG6	DG7	DG8	DG9	DG10	DG11	DG12	DG13

例えば DG1~DG7=「1」, DG8~DG13=「0」の時、1~7桁の表示が点灯し、8~13桁の表示が消灯する。

SC：コモン,セグメント出力端子のコントロールを行う

SC	コモン,セグメント出力端子の状態
0	LCD 駆動波形の出力
1	V _{LCD4} レベルに固定(全消灯)

*15) SC=「1」の時、M, A, DG1~DG13 のデータに関わらず、出力端子 S1~S65, COM1~COM9 は V_{LCD4} レベルを出力する。

SP：ノーマルモード、スリープモードのコントロールを行う

SP	モード
0	ノーマルモード
1	<p>スリープモード</p> <p>(コモン,セグメント出力端子が V_{LCD4} レベルになり、CR 発振動作モード(OC=「0」)時、OSC 端子の発振が停止(Key スキャン動作時は発振)し、外部クロック動作モード(OC=「1」)時、外部クロックの受信を停止(Key スキャン動作時は外部クロックを受信)し、消費電流が軽減される。また、このモードに設定された場合、「表示 ON/OFF コントロール」,「表示コントラスト設定」,「Key スキャン出力ポート/汎用出力ポート状態設定」(P1~P3 端子の PWM 信号出力の設定、および P3 端子のクロック信号出力の設定は不可)のインストラクションの設定は可能であるが、他のインストラクションの設定は不可能となるため、他のインストラクションの設定を行う場合はノーマルモードにしてから行うこと。なお、外部クロック動作モード時は、インストラクション実行時間(27μs:f_{CK}=300kHz)後、外部クロックの入力を停止すること。)</p>

□ 表示シフト <表示のシフト動作を行う>
(Display shift)

コード							
D112	D113	D114	D115	D116	D117	D118	D119
M	A	R/L	X	0	0	1	1

X : don't care

M, A : 表示のシフト動作を行うデータの指定

M	A	シフト動作状態
0	0	MDATA, ADATA とともにシフトしない
0	1	ADATA のみシフトする
1	0	MDATA のみシフトする
1	1	MDATA, ADATA とともにシフトする

R/L : シフト方向の指定

R/L	シフト方向
0	左シフト
1	右シフト

LC75812PT

□ AC アドレスセット …… <AC に DCRAM および ADRAM のアドレスを設定する>

(Set AC)

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
DA0	DA1	DA2	DA3	DA4	DA5	X	X	RA0	RA1	RA2	RA3	0	1	0	0

X : don't care

DA0～DA5 : DCRAM アドレス

DA0	DA1	DA2	DA3	DA4	DA5
LSB			MSB		
↑					↑
最下位ビット			最上位ビット		

RA0～RA3 : ADRAM アドレス

RA0	RA1	RA2	RA3
LSB		MSB	
↑		↑	
最下位ビット		最上位ビット	

AC に DA0～DA5 の 6 ビットの DCRAM アドレスおよび RA0～RA3 の 4 ビットの ADRAM アドレスを設定する。

□ DCRAM データ書き込み …… <DCRAM のアドレスを指定しデータを書込む>

(Write data to DCRAM)

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AC0	AC1	AC2	AC3	AC4	AC5	AC6	AC7	DA0	DA1	DA2	DA3	DA4	DA5	X	X	IM1	IM2	X	X	0	1	0	1

X : don't care

DA0～DA5 : DCRAM アドレス

DA0	DA1	DA2	DA3	DA4	DA5
LSB			MSB		
↑					↑
最下位ビット			最上位ビット		

AC0～AC7 : DCRAM データ (文字コード)

AC0	AC1	AC2	AC3	AC4	AC5	AC6	AC7
LSB				MSB			
↑							↑
最下位ビット				最上位ビット			

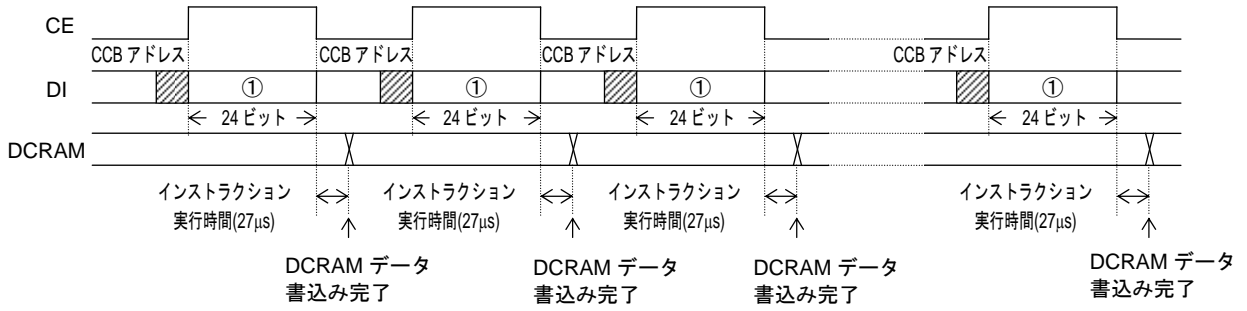
AC0～AC7 の 8 ビットのデータを DCRAM に書き込む。また、このデータは文字コードのことであり、CGROM および CGRAM を通して 5×7 または 5×8 ドットマトリクス表示データに変換される。

IM1, IM2 : DCRAM データ書き込み方法の設定

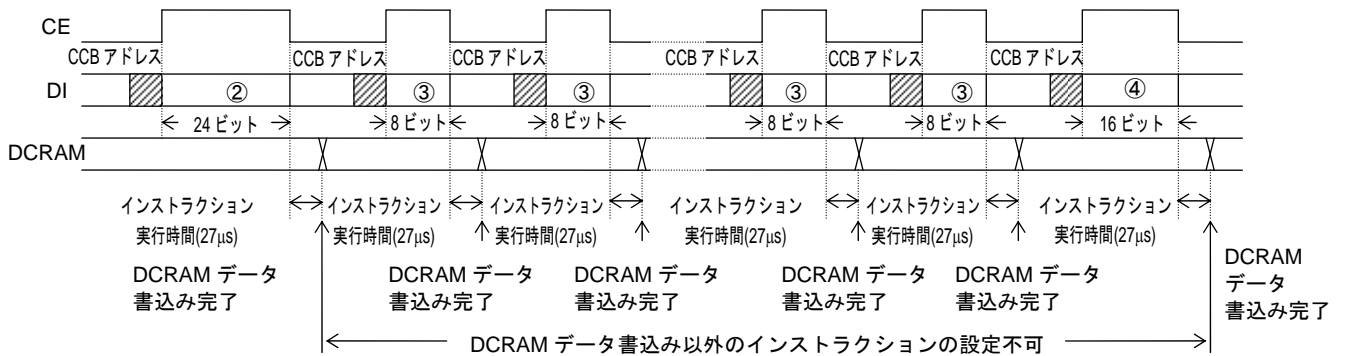
IM1	IM2	DCRAM データ書き込み方法
0	0	通常の DCRAM データ書き込み (DCRAM のアドレスを指定し、DCRAM データを書込む)
1	0	ノーマルインクリメントモードによる DCRAM データの書き込み (DCRAM データを書込むごとに、DCRAM アドレスが+1 される)
0	1	スーパーインクリメントモードによる DCRAM データの書き込み (2～13 文字分の DCRAM データを一度に書き込む)

LC75812PT

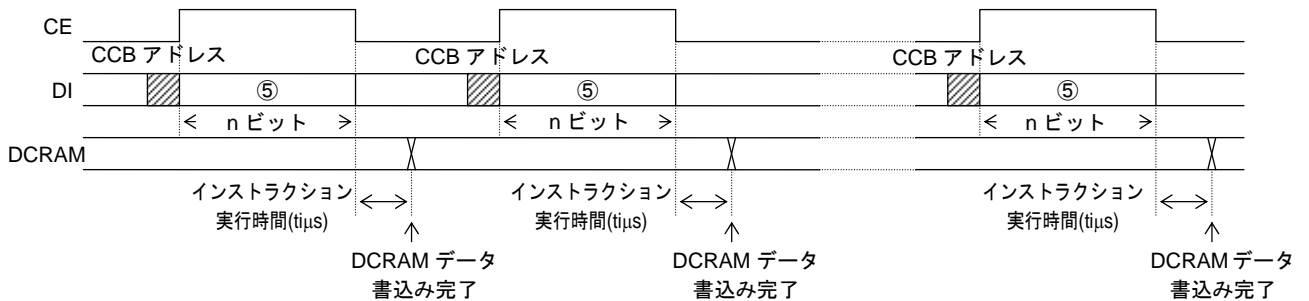
*16) ・ IM1=「0」, IM2=「0」 の場合の DCRAM データ書き込み方法



・ IM1=「1」, IM2=「0」 の場合の DCRAM データ書き込み方法
(DCRAM データ書き込み以外のインストラクションの設定は不可)



・ IM1=「0」, IM2=「1」 の場合の DCRAM データ書き込み方法



$$t_i = 13.5\mu s \times \left(\frac{n}{8} - 1\right) \quad (n=8m+16, m=2\sim 13 \text{ の整数 : DCRAM データ書き込み文字数})$$

例えば

$$\begin{cases} n=32 \text{ ビット} (m=2) \text{ の時 : } t_i = 40.5\mu s \quad (f_{osc}=300\text{kHz}, f_{CK}=300\text{kHz}) \\ n=80 \text{ ビット} (m=8) \text{ の時 : } t_i = 121.5\mu s \quad (f_{osc}=300\text{kHz}, f_{CK}=300\text{kHz}) \\ n=120 \text{ ビット} (m=13) \text{ の時 : } t_i = 189.0\mu s \quad (f_{osc}=300\text{kHz}, f_{CK}=300\text{kHz}) \end{cases}$$

なお、以上のインストラクション実行時間 $27\mu s$, $t_{i\mu s}$ は $f_{osc}=300\text{kHz}$, $f_{CK}=300\text{kHz}$ の場合であり、CR 発振周波数 f_{osc} 、外部クロック周波数 f_{CK} が変化すると実行時間も変化する。

LC75812PT

①のデータフォーマット(24ビット)

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AC0	AC1	AC2	AC3	AC4	AC5	AC6	AC7	DA0	DA1	DA2	DA3	DA4	DA5	X	X	0	0	X	X	0	1	0	1

X : don't care

②のデータフォーマット(24ビット)

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AC0	AC1	AC2	AC3	AC4	AC5	AC6	AC7	DA0	DA1	DA2	DA3	DA4	DA5	X	X	1	0	X	X	0	1	0	1

X : don't care

③のデータフォーマット(8ビット)

コード							
D112	D113	D114	D115	D116	D117	D118	D119
AC0	AC1	AC2	AC3	AC4	AC5	AC6	AC7

④のデータフォーマット(16ビット)

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AC0	AC1	AC2	AC3	AC4	AC5	AC6	AC7	0	0	X	X	0	1	0	1

⑤のデータフォーマット(nビット)

コード																											
Dz	Dz+1	Dz+2	Dz+3	Dz+4	Dz+5	Dz+6	Dz+7	D88	D89	D90	D91	D92	D93	D94	D95
AC0 _m	AC1 _m	AC2 _m	AC3 _m	AC4 _m	AC5 _m	AC6 _m	AC7 _m	AC0 _{m-1}	AC1 _{m-1}	AC2 _{m-1}	AC3 _{m-1}	AC4 _{m-1}	AC5 _{m-1}	AC6 _{m-1}	AC7 _{m-1}

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AC0 _m	AC1 _m	AC2 _m	AC3 _m	AC4 _m	AC5 _m	AC6 _m	AC7 _m	DA0 ₁	DA1 ₁	DA2 ₁	DA3 ₁	DA4 ₁	DA5 ₁	X	X	0	1	X	X	0	1	0	1

X : don't care

n=8m+16, z=104-8m(m=2~13の整数: DCRAM データ書込み文字数)

DCRAM アドレスと DCRAM データとの対応

DCRAM アドレス	DCRAM データ
DA0 ₁ ~DA5 ₁	AC0 ₁ ~AC7 ₁
(DA0 ₁ ~DA5 ₁)+1	AC0 ₂ ~AC7 ₂
(DA0 ₁ ~DA5 ₁)+2	AC0 ₃ ~AC7 ₃
⋮	⋮
(DA0 ₁ ~DA5 ₁)+(m-3)	AC0 _{m-2} ~AC7 _{m-2}
(DA0 ₁ ~DA5 ₁)+(m-2)	AC0 _{m-1} ~AC7 _{m-1}
(DA0 ₁ ~DA5 ₁)+(m-1)	AC0 _m ~AC7 _m

LC75812PT

例 1) n=32 ビット (m=2 : 2 文字分の DCRAM データ書込み) の場合

コード															
D88	D89	D90	D91	D92	D93	D94	D95	D96	D97	D98	D99	D100	D101	D102	D103
AC0 ₁	AC1 ₁	AC2 ₁	AC3 ₁	AC4 ₁	AC5 ₁	AC6 ₁	AC7 ₁	AC0 ₂	AC1 ₂	AC2 ₂	AC3 ₂	AC4 ₂	AC5 ₂	AC6 ₂	AC7 ₂

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
DA0 ₁	DA1 ₁	DA2 ₁	DA3 ₁	DA4 ₁	DA5 ₁	X	X	0	1	X	X	0	1	0	1

X : don't care

DCRAM アドレスと DCRAM データとの対応

DCRAM アドレス	DCRAM データ
DA0 ₁ ~DA5 ₁	AC0 ₁ ~AC7 ₁
(DA0 ₁ ~DA5 ₁)+1	AC0 ₂ ~AC7 ₂

例 2) n=80 ビット (m=8 : 8 文字分の DCRAM データ書込み) の場合

コード															
D40	D41	D42	D43	D44	D45	D46	D47	D48	D49	D50	D51	D52	D53	D54	D55
AC0 ₁	AC1 ₁	AC2 ₁	AC3 ₁	AC4 ₁	AC5 ₁	AC6 ₁	AC7 ₁	AC0 ₂	AC1 ₂	AC2 ₂	AC3 ₂	AC4 ₂	AC5 ₂	AC6 ₂	AC7 ₂

コード															
D56	D57	D58	D59	D60	D61	D62	D63	D64	D65	D66	D67	D68	D69	D70	D71
AC0 ₃	AC1 ₃	AC2 ₃	AC3 ₃	AC4 ₃	AC5 ₃	AC6 ₃	AC7 ₃	AC0 ₄	AC1 ₄	AC2 ₄	AC3 ₄	AC4 ₄	AC5 ₄	AC6 ₄	AC7 ₄

コード															
D72	D73	D74	D75	D76	D77	D78	D79	D80	D81	D82	D83	D84	D85	D86	D87
AC0 ₅	AC1 ₅	AC2 ₅	AC3 ₅	AC4 ₅	AC5 ₅	AC6 ₅	AC7 ₅	AC0 ₆	AC1 ₆	AC2 ₆	AC3 ₆	AC4 ₆	AC5 ₆	AC6 ₆	AC7 ₆

コード															
D88	D89	D90	D91	D92	D93	D94	D95	D96	D97	D98	D99	D100	D101	D102	D103
AC0 ₇	AC1 ₇	AC2 ₇	AC3 ₇	AC4 ₇	AC5 ₇	AC6 ₇	AC7 ₇	AC0 ₈	AC1 ₈	AC2 ₈	AC3 ₈	AC4 ₈	AC5 ₈	AC6 ₈	AC7 ₈

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
DA0 ₁	DA1 ₁	DA2 ₁	DA3 ₁	DA4 ₁	DA5 ₁	X	X	0	1	X	X	0	1	0	1

X : don't care

DCRAM アドレスと DCRAM データとの対応

DCRAM アドレス	DCRAM データ
DA0 ₁ ~DA5 ₁	AC0 ₁ ~AC7 ₁
(DA0 ₁ ~DA5 ₁)+1	AC0 ₂ ~AC7 ₂
(DA0 ₁ ~DA5 ₁)+2	AC0 ₃ ~AC7 ₃
(DA0 ₁ ~DA5 ₁)+3	AC0 ₄ ~AC7 ₄
(DA0 ₁ ~DA5 ₁)+4	AC0 ₅ ~AC7 ₅
(DA0 ₁ ~DA5 ₁)+5	AC0 ₆ ~AC7 ₆
(DA0 ₁ ~DA5 ₁)+6	AC0 ₇ ~AC7 ₇
(DA0 ₁ ~DA5 ₁)+7	AC0 ₈ ~AC7 ₈

LC75812PT

例 3) n=120 ビット (m=13 : 13 文字分の DCRAM データ書込み) の場合

コード															
D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15
AC0 ₁	AC1 ₁	AC2 ₁	AC3 ₁	AC4 ₁	AC5 ₁	AC6 ₁	AC7 ₁	AC0 ₂	AC1 ₂	AC2 ₂	AC3 ₂	AC4 ₂	AC5 ₂	AC6 ₂	AC7 ₂

コード															
D16	D17	D18	D19	D20	D21	D22	D23	D24	D25	D26	D27	D28	D29	D30	D31
AC0 ₃	AC1 ₃	AC2 ₃	AC3 ₃	AC4 ₃	AC5 ₃	AC6 ₃	AC7 ₃	AC0 ₄	AC1 ₄	AC2 ₄	AC3 ₄	AC4 ₄	AC5 ₄	AC6 ₄	AC7 ₄

コード															
D32	D33	D34	D35	D36	D37	D38	D39	D40	D41	D42	D43	D44	D45	D46	D47
AC0 ₅	AC1 ₅	AC2 ₅	AC3 ₅	AC4 ₅	AC5 ₅	AC6 ₅	AC7 ₅	AC0 ₆	AC1 ₆	AC2 ₆	AC3 ₆	AC4 ₆	AC5 ₆	AC6 ₆	AC7 ₆

コード															
D48	D49	D50	D51	D52	D53	D54	D55	D56	D57	D58	D59	D60	D61	D62	D63
AC0 ₇	AC1 ₇	AC2 ₇	AC3 ₇	AC4 ₇	AC5 ₇	AC6 ₇	AC7 ₇	AC0 ₈	AC1 ₈	AC2 ₈	AC3 ₈	AC4 ₈	AC5 ₈	AC6 ₈	AC7 ₈

コード															
D64	D65	D66	D67	D68	D69	D70	D71	D72	D73	D74	D75	D76	D77	D78	D79
AC0 ₉	AC1 ₉	AC2 ₉	AC3 ₉	AC4 ₉	AC5 ₉	AC6 ₉	AC7 ₉	AC0 ₁₀	AC1 ₁₀	AC2 ₁₀	AC3 ₁₀	AC4 ₁₀	AC5 ₁₀	AC6 ₁₀	AC7 ₁₀

コード															
D80	D81	D82	D83	D84	D85	D86	D87	D88	D89	D90	D91	D92	D93	D94	D95
AC0 ₁₁	AC1 ₁₁	AC2 ₁₁	AC3 ₁₁	AC4 ₁₁	AC5 ₁₁	AC6 ₁₁	AC7 ₁₁	AC0 ₁₂	AC1 ₁₂	AC2 ₁₂	AC3 ₁₂	AC4 ₁₂	AC5 ₁₂	AC6 ₁₂	AC7 ₁₂

コード															
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111
AC0 ₁₃	AC1 ₁₃	AC2 ₁₃	AC3 ₁₃	AC4 ₁₃	AC5 ₁₃	AC6 ₁₃	AC7 ₁₃	DA0 ₁	DA1 ₁	DA2 ₁	DA3 ₁	DA4 ₁	DA5 ₁	X	X

コード							
D112	D113	D114	D115	D116	D117	D118	D119
0	1	X	X	0	1	0	1

X : don't care

DCRAM アドレスと DCRAM データとの対応

DCRAM アドレス	DCRAM データ
DA0 ₁ ~DA5 ₁	AC0 ₁ ~AC7 ₁
(DA0 ₁ ~DA5 ₁)+1	AC0 ₂ ~AC7 ₂
(DA0 ₁ ~DA5 ₁)+2	AC0 ₃ ~AC7 ₃
(DA0 ₁ ~DA5 ₁)+3	AC0 ₄ ~AC7 ₄
(DA0 ₁ ~DA5 ₁)+4	AC0 ₅ ~AC7 ₅
(DA0 ₁ ~DA5 ₁)+5	AC0 ₆ ~AC7 ₆
(DA0 ₁ ~DA5 ₁)+6	AC0 ₇ ~AC7 ₇

DCRAM アドレス	DCRAM データ
(DA0 ₁ ~DA5 ₁)+7	AC0 ₈ ~AC7 ₈
(DA0 ₁ ~DA5 ₁)+8	AC0 ₉ ~AC7 ₉
(DA0 ₁ ~DA5 ₁)+9	AC0 ₁₀ ~AC7 ₁₀
(DA0 ₁ ~DA5 ₁)+10	AC0 ₁₁ ~AC7 ₁₁
(DA0 ₁ ~DA5 ₁)+11	AC0 ₁₂ ~AC7 ₁₂
(DA0 ₁ ~DA5 ₁)+12	AC0 ₁₃ ~AC7 ₁₃

LC75812PT

□ ADRAM データ書込み …… <ADRAM のアドレスを指定しデータを書込む>

(Write data to ADRAM)

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AD1	AD2	AD3	AD4	AD5	X	X	X	RA0	RA1	RA2	RA3	X	X	X	X	IM1	IM2	X	X	0	1	1	0

X : don't care

RA0～RA3 : ADRAM アドレス

RA0	RA1	RA2	RA3
-----	-----	-----	-----

LSB

MSB

↑

↑

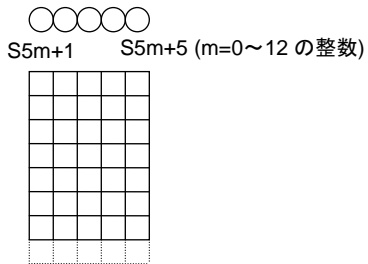
最下位ビット

最上位ビット

AD1～AD5 : ADATA の表示データ

5×7 または 5×8 ドットマトリクス の表示データ (MDATA) の他に、アクセサリ表示用の 5 個のセグメントが各桁ごとに ADATA としてあり、CGROM および CGRAM を介さずに任意に表示を行う。

また、その対応関係は下図に示す通りであり、ADn=1 (n=1～5 の整数) のとき、そのデータに対応するセグメントが点灯する。



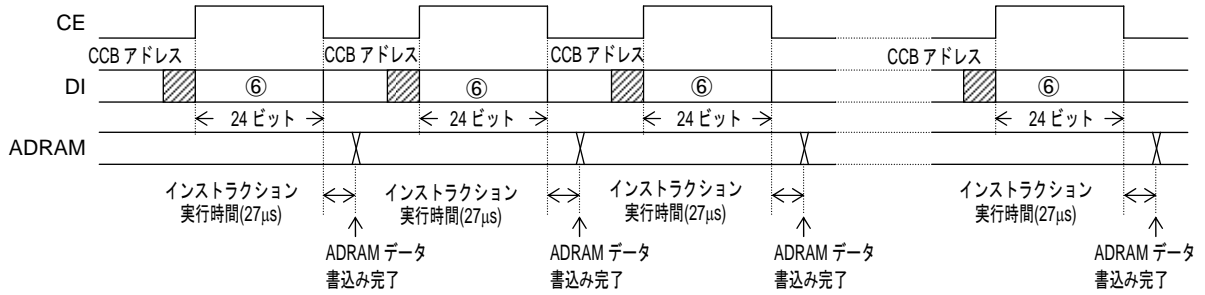
ADATA	対応する出力端子
AD1	S5m+1 (m=0～12 の整数)
AD2	S5m+2
AD3	S5m+3
AD4	S5m+4
AD5	S5m+5

IM1, IM2 : ADRAM データ書込み方法の設定

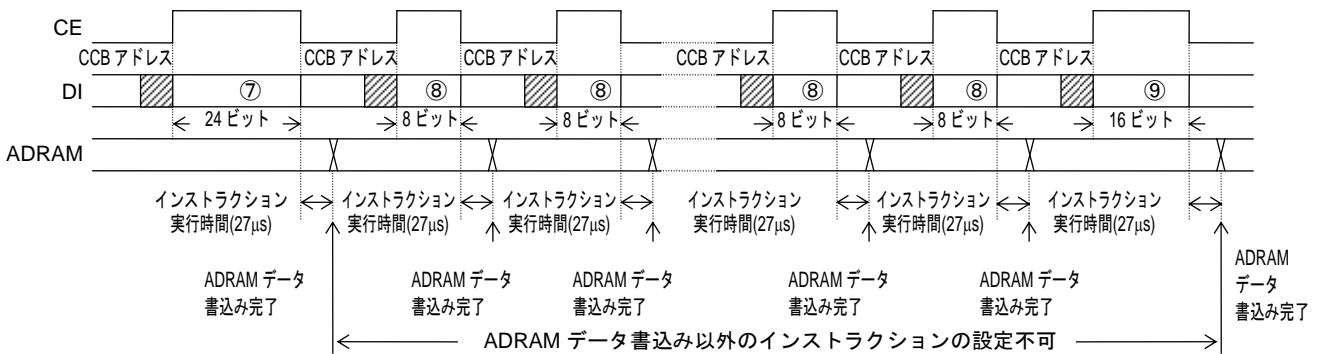
IM1	IM2	ADRAM データ書込み方法
0	0	通常の ADRAM データ書込み (ADRAM のアドレスを指定し、ADRAM データを書込む)
1	0	ノーマルインクリメントモードによる ADRAM データの書込み (ADRAM データを書込むごとに、ADRAM アドレスが+1 される)
0	1	スーパーインクリメントモードによる ADRAM データの書込み (2～13 桁分の ADRAM データを一度に書込む)

LC75812PT

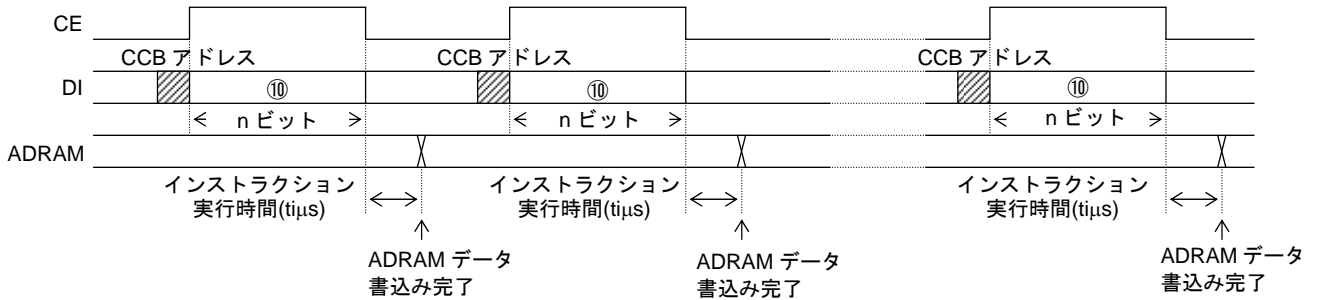
*17) ・ IM1=「0」, IM2=「0」 の場合の ADRAM データ書き込み方法



・ IM1=「1」、IM2=「0」 の場合の ADRAM データ書き込み方法
(ADRAM データ書き込み以外のインストラクションの設定は不可)



・ IM1=「0」、IM2=「1」 の場合の ADRAM データ書き込み方法



$$t_i = 13.5\mu s \times \left(\frac{n}{8} - 1\right) \quad (n=8m+16, m=2\sim 13 \text{ の整数 : ADRAM データ書き込み桁数})$$

例えば

$$\begin{cases} n=32 \text{ ビット } (m=2) \text{ の時 : } t_i = 40.5\mu s \quad (f_{osc}=300\text{kHz}, f_{CK}=300\text{kHz}) \\ n=80 \text{ ビット } (m=8) \text{ の時 : } t_i = 121.5\mu s \quad (f_{osc}=300\text{kHz}, f_{CK}=300\text{kHz}) \\ n=120 \text{ ビット } (m=13) \text{ の時 : } t_i = 189.0\mu s \quad (f_{osc}=300\text{kHz}, f_{CK}=300\text{kHz}) \end{cases}$$

なお、以上のインストラクション実行時間 27µs, $t_{i\mu s}$ は $f_{osc}=300\text{kHz}$, $f_{CK}=300\text{kHz}$ の場合であり、CR 発振周波数 f_{osc} 、外部クロック周波数 f_{CK} が変化すると実行時間も変化する。

LC75812PT

⑥のデータフォーマット(24ビット)

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AD1	AD2	AD3	AD4	AD5	X	X	X	RA0	RA1	RA2	RA3	X	X	X	X	0	0	X	X	0	1	1	0

X : don't care

⑦のデータフォーマット(24ビット)

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AD1	AD2	AD3	AD4	AD5	X	X	X	RA0	RA1	RA2	RA3	X	X	X	X	1	0	X	X	0	1	1	0

X : don't care

⑧のデータフォーマット(8ビット)

コード							
D112	D113	D114	D115	D116	D117	D118	D119
AD1	AD2	AD3	AD4	AD5	X	X	X

⑨のデータフォーマット(16ビット)

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AD1	AD2	AD3	AD4	AD5	X	X	X	0	0	X	X	0	1	1	0

X : don't care

⑩のデータフォーマット(nビット)

コード																		
Dz	Dz+1	Dz+2	Dz+3	Dz+4	Dz+5	Dz+6	Dz+7	D88	D89	D90	D91	D92	D93	D94	D95		
AD1 _m	AD2 _m	AD3 _m	AD4 _m	AD5 _m	X	X	X	AD1 _{m-1}	AD2 _{m-1}	AD3 _{m-1}	AD4 _{m-1}	AD5 _{m-1}	X	X	X		

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
AD1 _m	AD2 _m	AD3 _m	AD4 _m	AD5 _m	X	X	X	RA0 ₁	RA1 ₁	RA2 ₁	RA3 ₁	X	X	X	X	0	1	X	X	0	1	1	0

X : don't care

$n=8m+16$, $z=104-8m$ ($m=2\sim 13$ の整数 : ADRAM データ書込み桁数)

ADRAM アドレスと ADRAM データとの対応

ADRAM アドレス	ADRAM データ
RA0 ₁ ~RA3 ₁	AD1 ₁ ~AD5 ₁
(RA0 ₁ ~RA3 ₁)+1	AD1 ₂ ~AD5 ₂
(RA0 ₁ ~RA3 ₁)+2	AD1 ₃ ~AD5 ₃
⋮	⋮
(RA0 ₁ ~RA3 ₁)+(m-3)	AD1 _{m-2} ~AD5 _{m-2}
(RA0 ₁ ~RA3 ₁)+(m-2)	AD1 _{m-1} ~AD5 _{m-1}
(RA0 ₁ ~RA3 ₁)+(m-1)	AD1 _m ~AD5 _m

LC75812PT

例 1) n=32 ビット (m=2 : 2 桁分の ADRAM データ書込み) の場合

コード															
D88	D89	D90	D91	D92	D93	D94	D95	D96	D97	D98	D99	D100	D101	D102	D103
AD ₁	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X	AD ₁	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
RA ₀	RA ₁	RA ₂	RA ₃	X	X	X	X	0	1	X	X	0	1	1	0

X : don't care

ADRAM アドレスと ADRAM データとの対応

ADRAM アドレス	ADRAM データ
RA ₀ ~RA ₃	AD ₁ ~AD ₅
(RA ₀ ~RA ₃)+1	AD ₂ ~AD ₅

例 2) n=80 ビット (m=8 : 8 桁分の ADRAM データ書込み) の場合

コード															
D40	D41	D42	D43	D44	D45	D46	D47	D48	D49	D50	D51	D52	D53	D54	D55
AD ₁	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X	AD ₁	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X

コード															
D56	D57	D58	D59	D60	D61	D62	D63	D64	D65	D66	D67	D68	D69	D70	D71
AD ₃	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X	AD ₄	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X

コード															
D72	D73	D74	D75	D76	D77	D78	D79	D80	D81	D82	D83	D84	D85	D86	D87
AD ₅	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X	AD ₆	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X

コード															
D88	D89	D90	D91	D92	D93	D94	D95	D96	D97	D98	D99	D100	D101	D102	D103
AD ₇	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X	AD ₈	AD ₂	AD ₃	AD ₄	AD ₅	X	X	X

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
RA ₀	RA ₁	RA ₂	RA ₃	X	X	X	X	0	1	X	X	0	1	1	0

X : don't care

ADRAM アドレスと ADRAM データとの対応

ADRAM アドレス	ADRAM データ
RA ₀ ~RA ₃	AD ₁ ~AD ₅
(RA ₀ ~RA ₃)+1	AD ₂ ~AD ₅
(RA ₀ ~RA ₃)+2	AD ₃ ~AD ₅
(RA ₀ ~RA ₃)+3	AD ₄ ~AD ₅
(RA ₀ ~RA ₃)+4	AD ₅ ~AD ₅
(RA ₀ ~RA ₃)+5	AD ₆ ~AD ₆
(RA ₀ ~RA ₃)+6	AD ₇ ~AD ₇
(RA ₀ ~RA ₃)+7	AD ₈ ~AD ₈

LC75812PT

例 3) n=120 ビット (m=13 : 13 桁分の ADRAM データ書込み) の場合

コード															
D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15
AD1 ₁	AD2 ₁	AD3 ₁	AD4 ₁	AD5 ₁	X	X	X	AD1 ₂	AD2 ₂	AD3 ₂	AD4 ₂	AD5 ₂	X	X	X

コード															
D16	D17	D18	D19	D20	D21	D22	D23	D24	D25	D26	D27	D28	D29	D30	D31
AD1 ₃	AD2 ₃	AD3 ₃	AD4 ₃	AD5 ₃	X	X	X	AD1 ₄	AD2 ₄	AD3 ₄	AD4 ₄	AD5 ₄	X	X	X

コード															
D32	D33	D34	D35	D36	D37	D38	D39	D40	D41	D42	D43	D44	D45	D46	D47
AD1 ₅	AD2 ₅	AD3 ₅	AD4 ₅	AD5 ₅	X	X	X	AD1 ₆	AD2 ₆	AD3 ₆	AD4 ₆	AD5 ₆	X	X	X

コード															
D48	D49	D50	D51	D52	D53	D54	D55	D56	D57	D58	D59	D60	D61	D62	D63
AD1 ₇	AD2 ₇	AD3 ₇	AD4 ₇	AD5 ₇	X	X	X	AD1 ₈	AD2 ₈	AD3 ₈	AD4 ₈	AD5 ₈	X	X	X

コード															
D64	D65	D66	D67	D68	D69	D70	D71	D72	D73	D74	D75	D76	D77	D78	D79
AD1 ₉	AD2 ₉	AD3 ₉	AD4 ₉	AD5 ₉	X	X	X	AD1 ₁₀	AD2 ₁₀	AD3 ₁₀	AD4 ₁₀	AD5 ₁₀	X	X	X

コード															
D80	D81	D82	D83	D84	D85	D86	D87	D88	D89	D90	D91	D92	D93	D94	D95
AD1 ₁₁	AD2 ₁₁	AD3 ₁₁	AD4 ₁₁	AD5 ₁₁	X	X	X	AD1 ₁₂	AD2 ₁₂	AD3 ₁₂	AD4 ₁₂	AD5 ₁₂	X	X	X

コード															
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111
AD1 ₁₃	AD2 ₁₃	AD3 ₁₃	AD4 ₁₃	AD5 ₁₃	X	X	X	RA0 ₁	RA1 ₁	RA2 ₁	RA3 ₁	X	X	X	X

コード							
D112	D113	D114	D115	D116	D117	D118	D119
0	1	X	X	0	1	1	0

X : don't care

ADRAM アドレスと ADRAM データとの対応

ADRAM アドレス	ADRAM データ
RA0 ₁ ~RA3 ₁	AD1 ₁ ~AD5 ₁
(RA0 ₁ ~RA3 ₁)+1	AD1 ₂ ~AD5 ₂
(RA0 ₁ ~RA3 ₁)+2	AD1 ₃ ~AD5 ₃
(RA0 ₁ ~RA3 ₁)+3	AD1 ₄ ~AD5 ₄
(RA0 ₁ ~RA3 ₁)+4	AD1 ₅ ~AD5 ₅
(RA0 ₁ ~RA3 ₁)+5	AD1 ₆ ~AD5 ₆
(RA0 ₁ ~RA3 ₁)+6	AD1 ₇ ~AD5 ₇

ADRAM アドレス	ADRAM データ
(RA0 ₁ ~RA3 ₁)+7	AD1 ₈ ~AD5 ₈
(RA0 ₁ ~RA3 ₁)+8	AD1 ₉ ~AD5 ₉
(RA0 ₁ ~RA3 ₁)+9	AD1 ₁₀ ~AD5 ₁₀
(RA0 ₁ ~RA3 ₁)+10	AD1 ₁₁ ~AD5 ₁₁
(RA0 ₁ ~RA3 ₁)+11	AD1 ₁₂ ~AD5 ₁₂
(RA0 ₁ ~RA3 ₁)+12	AD1 ₁₃ ~AD5 ₁₃

LC75812PT

□ CGRAM データ書込み …… <CGRAM のアドレスを指定しデータを書込む>

(Write data to CGRAM)

コード															
D56	D57	D58	D59	D60	D61	D62	D63	D64	D65	D66	D67	D68	D69	D70	D71
CD1	CD2	CD3	CD4	CD5	CD6	CD7	CD8	CD9	CD10	CD11	CD12	CD13	CD14	CD15	CD16

コード															
D72	D73	D74	D75	D76	D77	D78	D79	D80	D81	D82	D83	D84	D85	D86	D87
CD17	CD18	CD19	CD20	CD21	CD22	CD23	CD24	CD25	CD26	CD27	CD28	CD29	CD30	CD31	CD32

コード															
D88	D89	D90	D91	D92	D93	D94	D95	D96	D97	D98	D99	D100	D101	D102	D103
CD33	CD34	CD35	CD36	CD37	CD38	CD39	CD40	X	X	X	X	X	X	X	X

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
CA0	CA1	CA2	CA3	CA4	CA5	CA6	CA7	X	X	X	X	0	1	1	1

X : don't care

CA0～CA7 : CGRAM アドレス

CA0	CA1	CA2	CA3	CA4	CA5	CA6	CA7
-----	-----	-----	-----	-----	-----	-----	-----

LSB

MSB

↑

↑

最下位ビット

最上位ビット

CD1～CD40 : CGRAM データ (5×7, 5×8 ドットマトリクス表示データ)

CDn (n=1～40 の整数) は、5×7, 5×8 ドットマトリクス表示データに対応する。

また、その対応関係は下図に示す通りであり、CDn=「1」のときそのデータに対応するドットが点灯する。

CD1	CD2	CD3	CD4	CD5
CD6	CD7	CD8	CD9	CD10
CD11	CD12	CD13	CD14	CD15
CD16	CD17	CD18	CD19	CD20
CD21	CD22	CD23	CD24	CD25
CD26	CD27	CD28	CD29	CD30
CD31	CD32	CD33	CD34	CD35
CD36	CD37	CD38	CD39	CD40

*18) CD1～CD35 : 5×7 ドットマトリクス表示データ

CD1～CD40 : 5×8 ドットマトリクス表示データ

LC75812PT

- 表示コントラストの設定 …… <表示のコントラストの設定を行う>
(Set display contrast)

コード															
D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
CT0	CT1	CT2	CT3	X	X	X	X	CTC	X	X	X	1	0	0	0

X : don't care

CT0～CT3 : 表示コントラストの設定(11 ステップ)

CT0	CT1	CT2	CT3	LCD 駆動バイアス 4/4 電圧電源 V_{LCD0} のレベル
0	0	0	0	$0.94V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 2)$
1	0	0	0	$0.91V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 3)$
0	1	0	0	$0.88V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 4)$
1	1	0	0	$0.85V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 5)$
0	0	1	0	$0.82V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 6)$
1	0	1	0	$0.79V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 7)$
0	1	1	0	$0.76V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 8)$
1	1	1	0	$0.73V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 9)$
0	0	0	1	$0.70V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 10)$
1	0	0	1	$0.67V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 11)$
0	1	0	1	$0.64V_{LCD}=V_{LCD}-(0.03V_{LCD}\times 12)$

CTC : 表示コントラスト調整回路の状態設定

CTC	表示コントラスト調整回路の状態
0	表示コントラスト調整回路の動作を禁止し、 V_{LCD0} 端子のレベルを強制的に V_{LCD} レベルにする。
1	表示コントラスト調整回路の動作を実行させ、表示のコントラストを調整する。

なお、表示のコントラストの調整は内蔵されている表示コントラスト調整回路を動作させることにより可能であるが、 V_{LCD4} 端子に可変抵抗器等を接続し、 V_{LCD4} 端子の電圧レベルを可変させることにより、表示のコントラストの微調整を行うこともできる。ただし、 $V_{LCD0}-V_{LCD4}\geq 4.5V$ 、 $1.5V\geq V_{LCD4}\geq 0V$ の条件を満足していること。

- Key スキャン出力ポート/汎用出力ポート状態設定

(Key scan output port and General-purpose output port control)

コード																							
D72	D73	D74	D75	D76	D77	D78	D79	D80	D81	D82	D83	D84	D85	D86	D87	D88	D89	D90	D91	D92	D93	D94	D95
W10	W11	W12	W13	W14	W15	W20	W21	W22	W23	W24	W25	W30	W31	W32	W33	W34	W35	PC10	PC11	PC20	PC21	PC30	PC31

コード																							
D96	D97	D98	D99	D100	D101	D102	D103	D104	D105	D106	D107	D108	D109	D110	D111	D112	D113	D114	D115	D116	D117	D118	D119
PC32	PF0	PF1	PF2	PF3	KC1	KC2	KC3	KC4	KC5	KC6	KC7	KP1	KP2	KP3	X	X	X	X	X	1	0	0	1

X : don't care

LC75812PT

KP1～KP3：出力端子 KS1/P1, KS2/P2, KS7/P3 の Key スキャン出力ポート/汎用出力ポートの切換えを行う

KP1	KP2	KP3	出力端子			最大 Key 入力数	汎用出力 ポート数
			KS1/P1	KS2/P2	KS7/P3		
0	0	0	KS1	KS2	KS7	35	0
1	0	0	P1	KS2	KS7	30	1
0	1	0	KS1	P2	KS7	30	1
0	0	1	KS1	KS2	P3	30	1
1	1	0	P1	P2	KS7	25	2
0	1	1	KS1	P2	P3	25	2
1	0	1	P1	KS2	P3	25	2
1	1	1	P1	P2	P3	20	3

*19) KSn (n=1, 2, 7) : Key スキャン
出力ポート
Pn (n=1～3) : 汎用出力ポート

KC1～KC7：Key スキャン出力端子 KS1～KS7 の状態設定を行う

出力端子	KS1	KS2	KS3	KS4	KS5	KS6	KS7
Key スキャン出力状態設定データ	KC1	KC2	KC3	KC4	KC5	KC6	KC7

たとえば、出力端子 KS1/P1, KS2/P2, KS7/P3 が Key スキャン出力ポートとして設定されている場合、KC1～KC3=「1」、KC4～KC7=「0」の時、Key スキャンスタンバイ状態において、出力端子 KS1～KS3 は「H」(V_{DD})を出力し、KS4～KS7 は「L」(V_{SS})を出力する。なお、「L」に設定されている出力端子から Key スキャン出力信号は出力されない。

PC10, PC11：汎用出力ポート P1 の状態設定を行う

PC10	PC11	出力端子(P1)の状態
0	0	「L」(V _{SS})
1	0	「H」(V _{DD})
0	1	PWM 信号出力

PC20, PC21：汎用出力ポート P2 の状態設定を行う

PC20	PC21	出力端子(P2)の状態
0	0	「L」(V _{SS})
1	0	「H」(V _{DD})
0	1	PWM 信号出力

PC30～PC32：汎用出力ポート P3 の状態設定を行う

PC30	PC31	PC32	出力端子(P3)の状態
0	0	0	「L」(V _{SS})
1	0	0	「H」(V _{DD})
0	1	0	PWM 信号出力
1	1	0	クロック信号出力 (f _{osc} /2, f _{CK} /2)
0	0	1	クロック信号出力 (f _{osc} /8, f _{CK} /8)

PF0～PF3：PWM 出力波形のフレーム周波数の設定を行う (汎用出力ポート P1～P3 が PWM 信号出力機能を選択した場合)

PF0	PF1	PF2	PF3	PWM 出力波形のフレーム周波数 f _p [Hz]
0	0	0	0	f _{osc} /1536, f _{CK} /1536
1	0	0	0	f _{osc} /1408, f _{CK} /1408
0	1	0	0	f _{osc} /1280, f _{CK} /1280
1	1	0	0	f _{osc} /1152, f _{CK} /1152
0	0	1	0	f _{osc} /1024, f _{CK} /1024
1	0	1	0	f _{osc} /896, f _{CK} /896
0	1	1	0	f _{osc} /768, f _{CK} /768
1	1	1	0	f _{osc} /640, f _{CK} /640
0	0	0	1	f _{osc} /512, f _{CK} /512
1	0	0	1	f _{osc} /384, f _{CK} /384
0	1	0	1	f _{osc} /256, f _{CK} /256

LC75812PT

W10~W15, W20~W25, W30~W35 : PWM 出力波形のパルス幅を設定する。

(汎用出力ポート P1~P3 が PWM 信号出力機能を選択した場合)

Wn0	Wn1	Wn2	Wn3	Wn4	Wn5	PWM 信号 Pn の パルス幅	Wn0	Wn1	Wn2	Wn3	Wn4	Wn5	PWM 信号 Pn のパルス幅
0	0	0	0	0	0	(1/64) × Tp	0	0	0	0	0	1	(33/64) × Tp
1	0	0	0	0	0	(2/64) × Tp	1	0	0	0	0	1	(34/64) × Tp
0	1	0	0	0	0	(3/64) × Tp	0	1	0	0	0	1	(35/64) × Tp
1	1	0	0	0	0	(4/64) × Tp	1	1	0	0	0	1	(36/64) × Tp
0	0	1	0	0	0	(5/64) × Tp	0	0	1	0	0	1	(37/64) × Tp
1	0	1	0	0	0	(6/64) × Tp	1	0	1	0	0	1	(38/64) × Tp
0	1	1	0	0	0	(7/64) × Tp	0	1	1	0	0	1	(39/64) × Tp
1	1	1	0	0	0	(8/64) × Tp	1	1	1	0	0	1	(40/64) × Tp
0	0	0	1	0	0	(9/64) × Tp	0	0	0	1	0	1	(41/64) × Tp
1	0	0	1	0	0	(10/64) × Tp	1	0	0	1	0	1	(42/64) × Tp
0	1	0	1	0	0	(11/64) × Tp	0	1	0	1	0	1	(43/64) × Tp
1	1	0	1	0	0	(12/64) × Tp	1	1	0	1	0	1	(44/64) × Tp
0	0	1	1	0	0	(13/64) × Tp	0	0	1	1	0	1	(45/64) × Tp
1	0	1	1	0	0	(14/64) × Tp	1	0	1	1	0	1	(46/64) × Tp
0	1	1	1	0	0	(15/64) × Tp	0	1	1	1	0	1	(47/64) × Tp
1	1	1	1	0	0	(16/64) × Tp	1	1	1	1	0	1	(48/64) × Tp
0	0	0	0	1	0	(17/64) × Tp	0	0	0	0	1	1	(49/64) × Tp
1	0	0	0	1	0	(18/64) × Tp	1	0	0	0	1	1	(50/64) × Tp
0	1	0	0	1	0	(19/64) × Tp	0	1	0	0	1	1	(51/64) × Tp
1	1	0	0	1	0	(20/64) × Tp	1	1	0	0	1	1	(52/64) × Tp
0	0	1	0	1	0	(21/64) × Tp	0	0	1	0	1	1	(53/64) × Tp
1	0	1	0	1	0	(22/64) × Tp	1	0	1	0	1	1	(54/64) × Tp
0	1	1	0	1	0	(23/64) × Tp	0	1	1	0	1	1	(55/64) × Tp
1	1	1	0	1	0	(24/64) × Tp	1	1	1	0	1	1	(56/64) × Tp
0	0	0	1	1	0	(25/64) × Tp	0	0	0	1	1	1	(57/64) × Tp
1	0	0	1	1	0	(26/64) × Tp	1	0	0	1	1	1	(58/64) × Tp
0	1	0	1	1	0	(27/64) × Tp	0	1	0	1	1	1	(59/64) × Tp
1	1	0	1	1	0	(28/64) × Tp	1	1	0	1	1	1	(60/64) × Tp
0	0	1	1	1	0	(29/64) × Tp	0	0	1	1	1	1	(61/64) × Tp
1	0	1	1	1	0	(30/64) × Tp	1	0	1	1	1	1	(62/64) × Tp
0	1	1	1	1	0	(31/64) × Tp	0	1	1	1	1	1	(63/64) × Tp
1	1	1	1	1	0	(32/64) × Tp	1	1	1	1	1	1	(64/64) × Tp

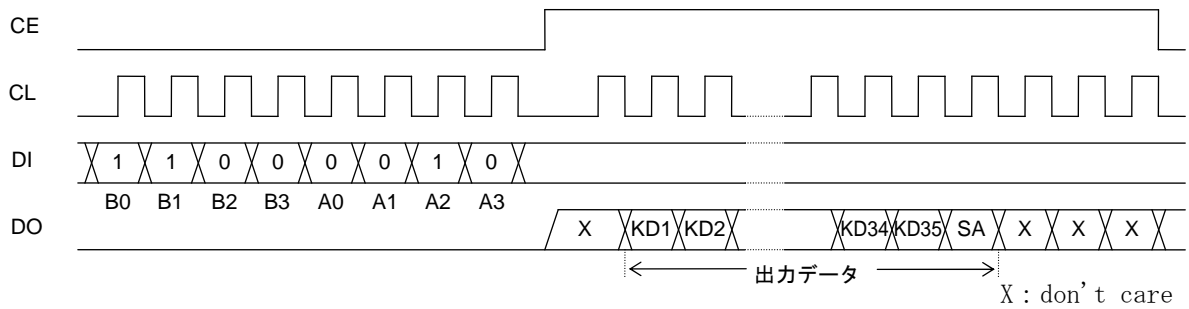
*20) Wn0~Wn5 (n=1~3) : 汎用出力ポート Pn (n=1~3) の PWM 出力波形の PWM データ

$$T_p = \frac{1}{f_p}$$

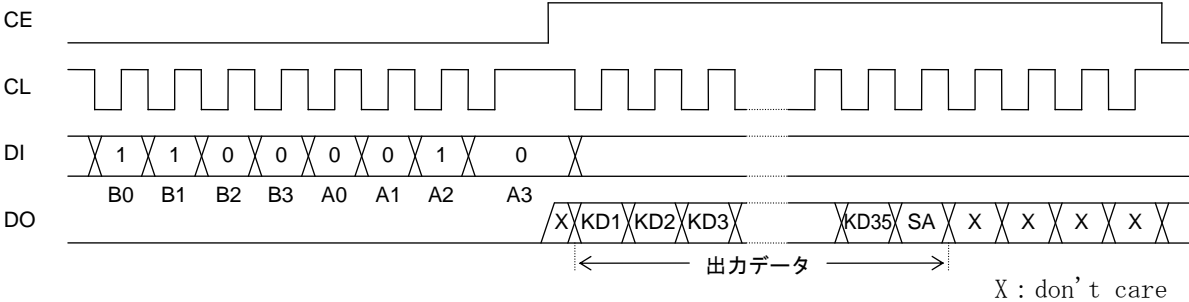
LC75812PT

シリアルデータ出力

(1) CLが「L」レベルで停止している場合



(2) CLが「H」レベルで停止している場合



- B0~B3, A0~A3 ... CCB アドレス「43H」
- KD1~KD35 Key データ
- SA スリープアクノレッジデータ

*21) DO=「H」(Key データ読み取り要求無しの状態)で Key データの読み取りを行った場合、
Key データ (KD1~KD35) 及びスリープアクノレッジデータ (SA)は無効である。

出力データの説明

(1) KD1~KD35 Key データ

出力端子 KS1~KS7 と入力端子 KI1~KI5 により、最大 35Key の Key マトリクスを構成した時の Key の出力データで、Key が押された時、その Key に対応する Key データが「1」となる。また、その対応関係を示すと以下のようなになる。

	KI1	KI2	KI3	KI4	KI5
KS1/P1	KD1	KD2	KD3	KD4	KD5
KS2/P2	KD6	KD7	KD8	KD9	KD10
KS3	KD11	KD12	KD13	KD14	KD15
KS4	KD16	KD17	KD18	KD19	KD20
KS5	KD21	KD22	KD23	KD24	KD25
KS6	KD26	KD27	KD28	KD29	KD30
KS7/P3	KD31	KD32	KD33	KD34	KD35

「Key スキャン出力ポート/汎用出力ポート状態設定」命令により、出力端子 KS1/P1, KS2/P2 が汎用出力ポートとして設定され、出力端子 KS3~KS6, KS7/P3 と入力端子 KI1~KI5 により、最大 25Key の Key マトリクスを構成した場合、KD1~KD10 は全て「0」となる。

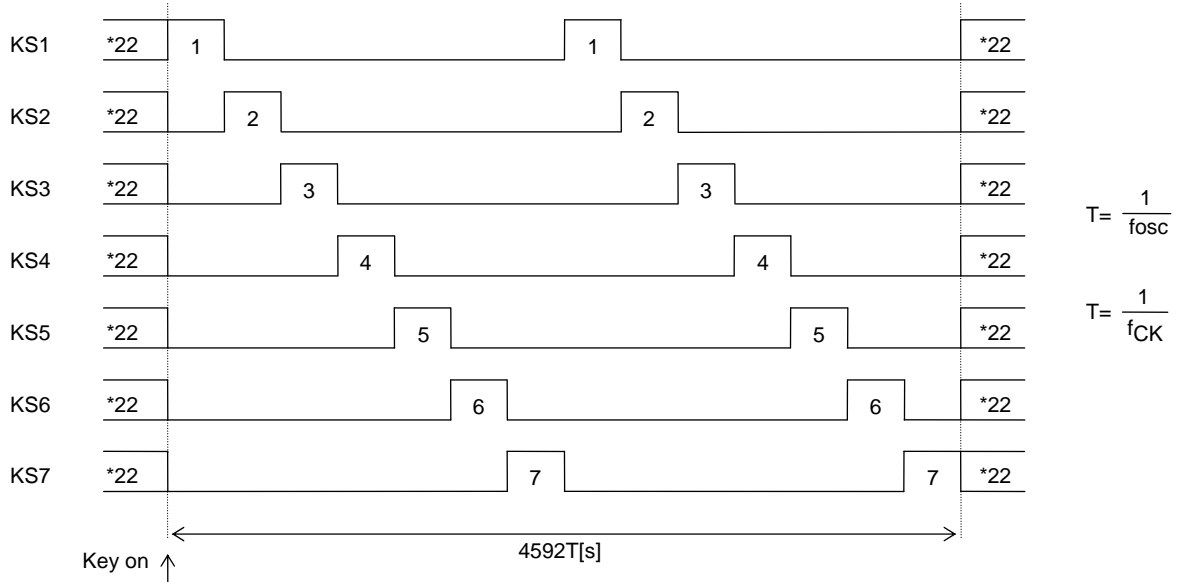
(2) SA スリープアクノレッジデータ

この出力データは、Key を押した時の状態が設定される。また、この場合 DO=「L」となるが、この期間中にシリアルデータが入力され、モードの設定(ノーマル/スリープ)が行われた場合には、そのモードが設定される。スリープモードの時 SA=「1」、ノーマルモードの時 SA=「0」となる。

Key スキャン動作の説明

(1) Key スキャンタイミング

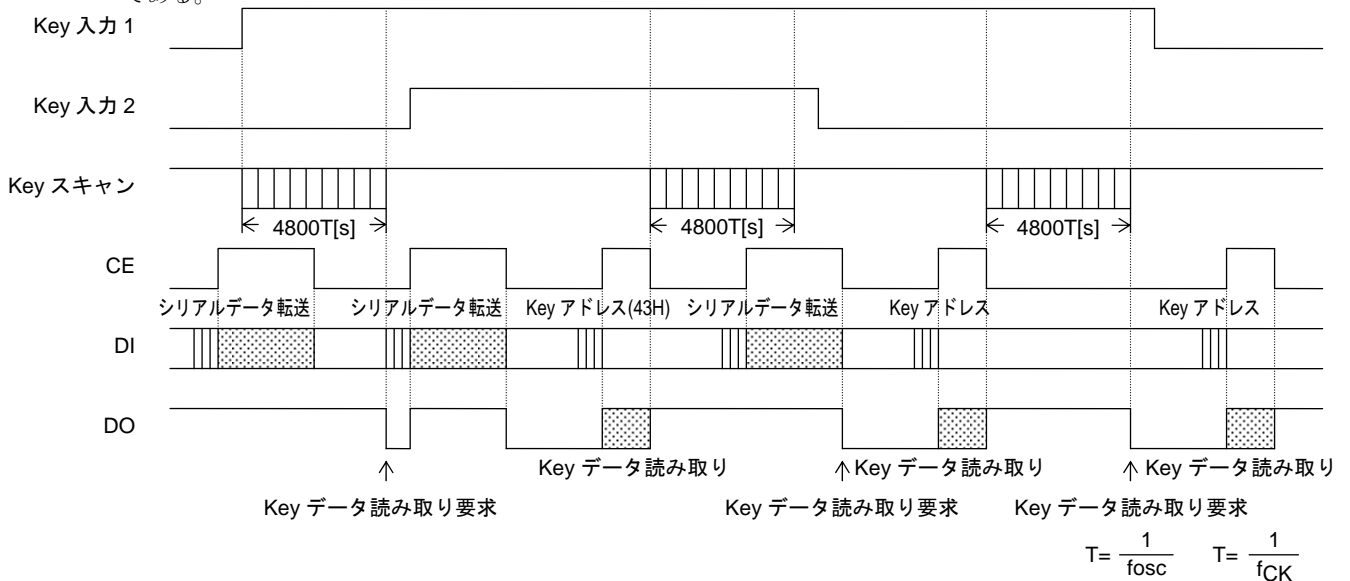
Key スキャン周期は 2296T[s] であり、確実な Key の on/off を判定するために 2 回の Key スキャンを実行し、Key データの一致を検出している。Key データが一致した場合には、Key が押されたと判断し、Key スキャン実行開始から 4800T[s]後に Key データ読み取り要求(DO=「L」)が出力される。また、Key データが一致せず、その時点で Key が押されていた場合には再び Key スキャンを実行する。したがって、4800T[s]より短い Key の on/off は検出できないので注意すること。



*22 「Key スキャン出力ポート/汎用出力ポート状態設定」命令により、「H」、「L」の状態が設定され、「L」に設定されている端子から Key スキャン出力信号は出力されない。

(2) ノーマルモード時

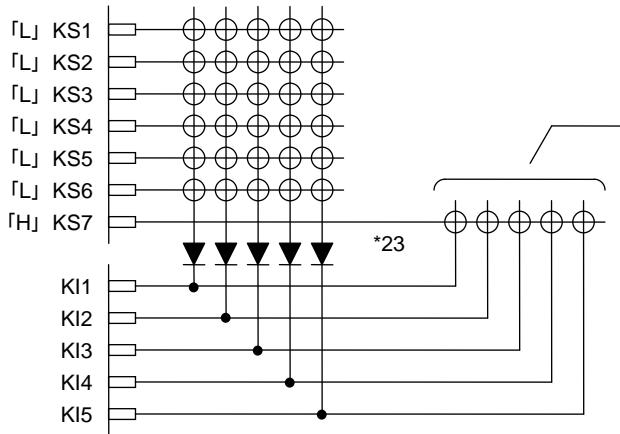
- ① KS1~KS7 の端子は、「Key スキャン出力ポート/汎用出力ポート状態設定」命令により「H」、「L」に設定されている。
- ② KS1~KS7 の端子が「H」の状態であるラインのいずれかの Key が押されると Key スキャンを開始し、すべての Key が離れるまで Key スキャンを行う。また、多重押しは、Key データが複数セットされているかどうかで判断する。
- ③ $4800T[s]$ ($T = \frac{1}{f_{osc}}$, $T = \frac{1}{f_{CK}}$) 以上 Key が押されると、コントローラに Key データの読み取り要求(DO=「L」)が出力され、コントローラはこれをアクノレッジし Key データを読み取る。ただし、シリアルデータ転送時の CE=「H」の時は DO=「H」となる。
- ④ コントローラの Key データ読み取り終了後、Key データ読み取り要求は解除され(DO=「H」)、新たな Key スキャンを行う。また、DO はオープンドレイン出力なのでプルアップ抵抗(1kΩ~10kΩ)が必要である。



(3) スリープモード時

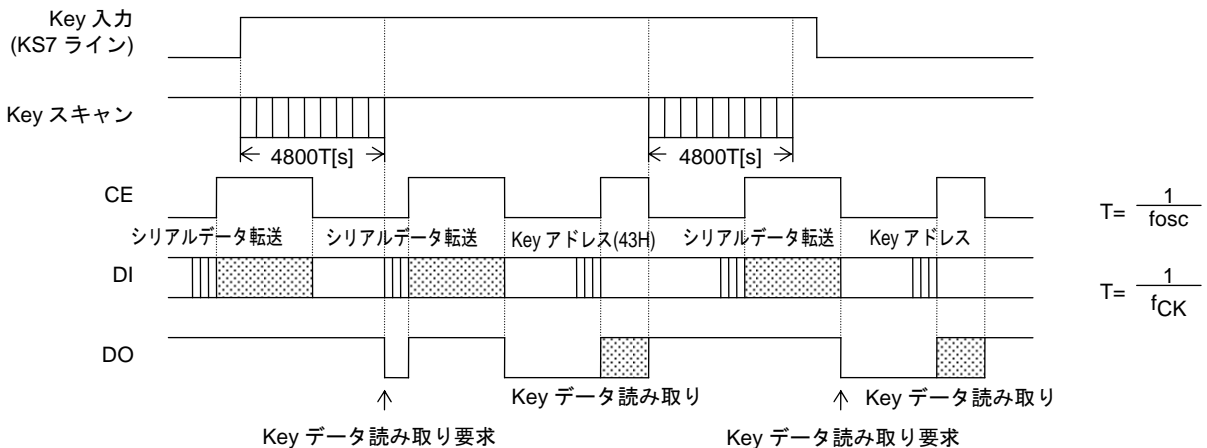
- ① KS1~KS7 の端子は、「Key スキャン出力ポート/汎用出力ポート状態設定」命令により「H」、「L」に設定されている。
- ② KS1~KS7 の端子が「H」の状態であるラインのいずれかの Key が押されると、CR 発振動作モード時は OSC 端子の発振を開始し(外部クロック動作モード時は外部クロックの受信を開始し)Key スキャンを行い、すべての Key が離れるまで Key スキャンを行う。また、多重押しは、Key データが複数セットされているかどうかで判断する。
- ③ $4800T[s]$ ($T = \frac{1}{f_{osc}}$, $T = \frac{1}{f_{CK}}$)以上 Key が押されると、コントローラに Key データの読み取り要求(DO=「L」)が出力され、コントローラはこれをアクノレッジし Key データを読み取る。ただし、シリアルデータ転送時の CE=「H」の時は DO=「H」となる。
- ④ コントローラの Key データ読み取り終了後、Key データ読み取り要求は解除され(DO=「H」)、新たな Key スキャンを行う。ただし、スリープモードの解除は行われない。また、DO はオープンドレイン出力なのでプルアップ抵抗(1kΩ~10kΩ)が必要である。
- ⑤ スリープモード時 Key スキャン例

例) 「表示 ON/OFF コントロール(SP=「1」)」、「Key スキャン出力ポート/汎用出力ポート状態設定(KP1~KP3=「0」, KC1~KC6=「0」, KC7=「1」)」の命令を実行した時(KS7 のみ「H」でスリープ)



これらの Key のいずれかが押されると、CR 発振動作モード時は OSC 端子の発振を開始し(外部クロック動作モード時は外部クロックの受信を開始し)、Key スキャンを行う。

*23 このダイオードは、上記の例のように KS7 だけが「H」でスリープモードの状態にある時、KS7 のラインに沿った Key の 2 重押し以上を確実に認識する場合に必要である。すなわち、KS1~KS6 のラインに沿った Key が同時に押された時、KS7 の Key スキャン出力信号のまわりこみによる誤認識を防ぐためである。

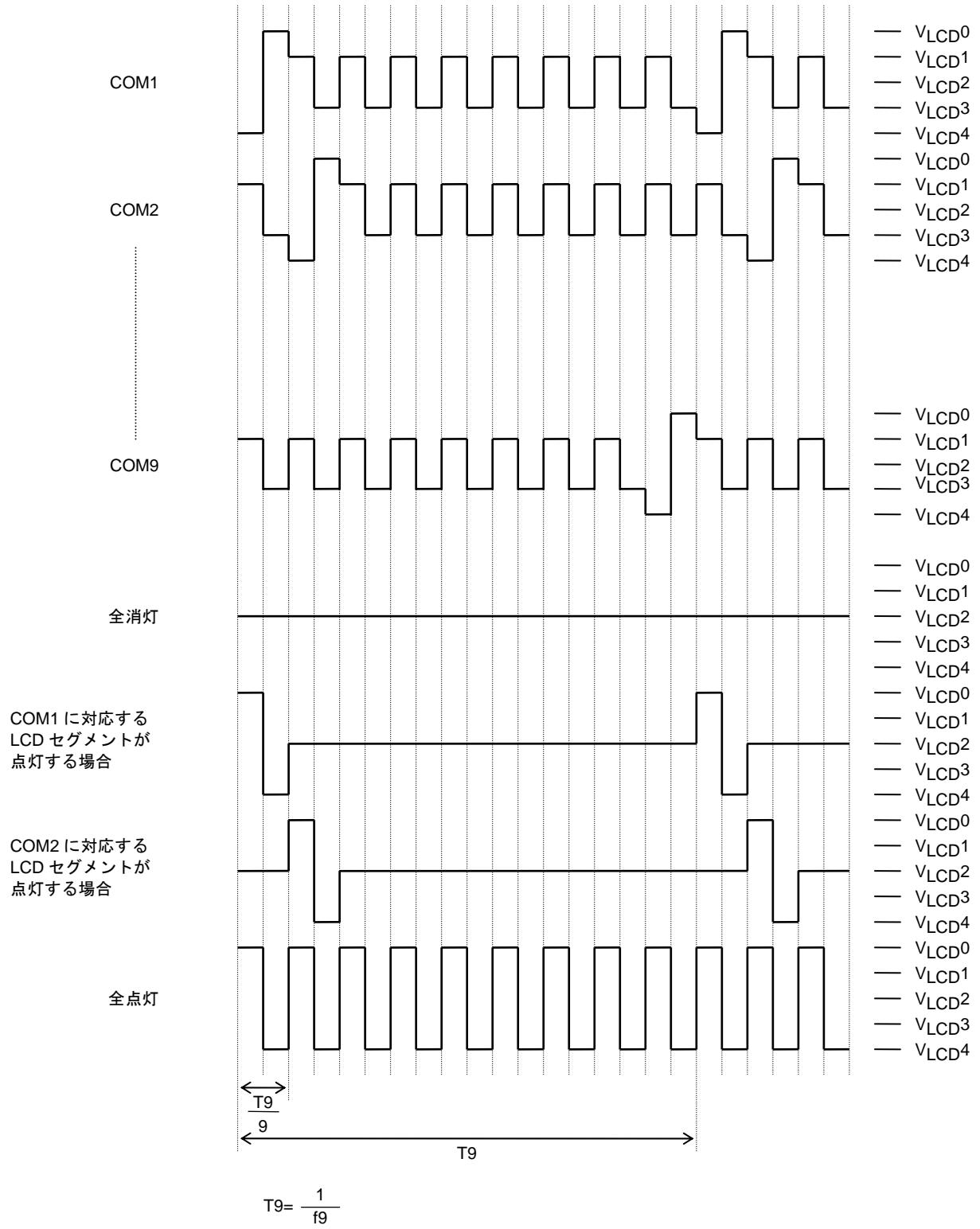


Key の多重押し

LC75812PT は Key の 2 重押し、および、入力端子 KI1~KI5 のラインに沿った Key の 3 重押し、および、出力端子 KS1~KS7 のラインに沿った Key の多重押しについてはダイオードを入れなくても Key スキャンが可能であるが、これらの場合以外の Key の多重押しについては、本来押されていない Key が押されているものと認識される可能性があるため、各 Key に直列にダイオードを入れること。また、3 重押し以上を認めない場合は、読み出した Key データに 3 個以上「1」があった時、ソフト上でそのデータは無視するなどの方法をとること。

LC75812PT

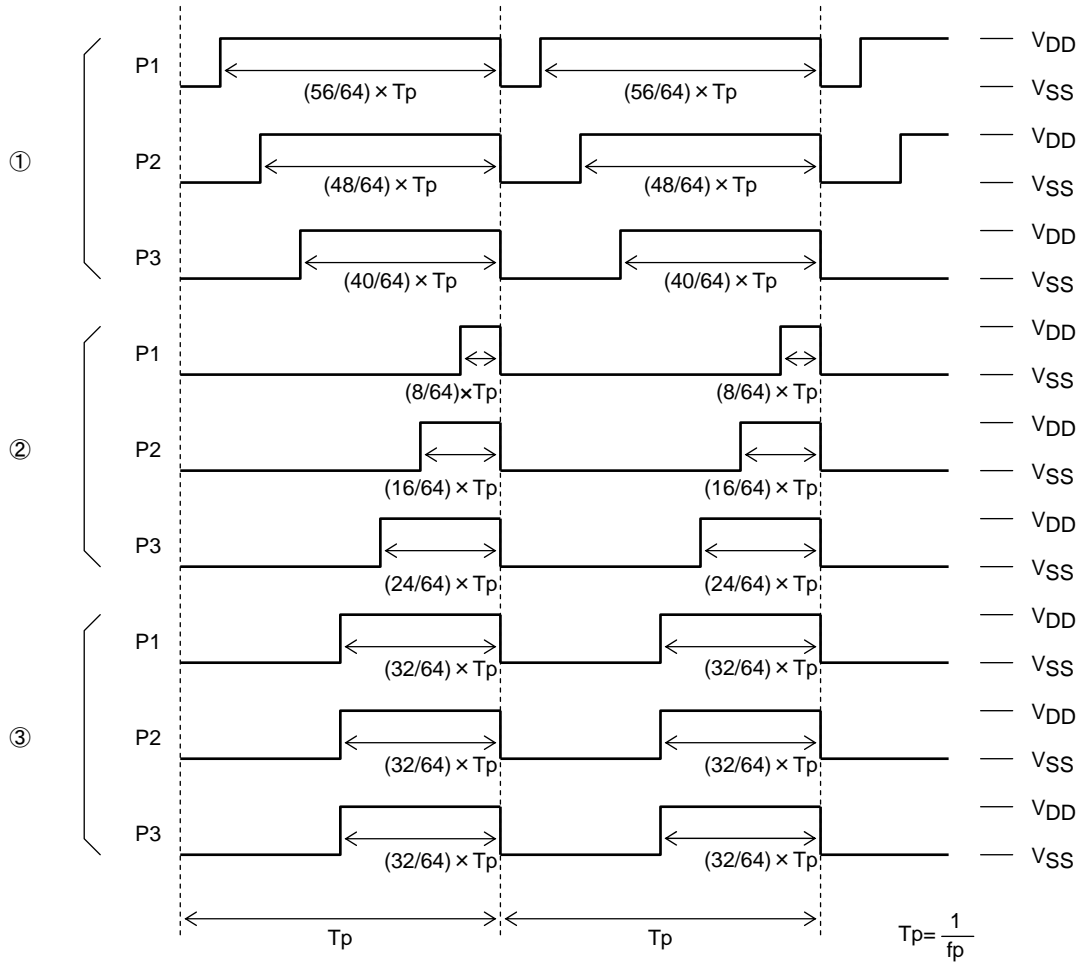
1/9 デューティ, 1/4 バイアス駆動波形



「表示方式設定 (FC0=「0」, FC1=「0」)」 の命令を実行した時	$f9 = \frac{f_{osc}}{3456}$	$f9 = \frac{f_{CK}}{3456}$
「表示方式設定 (FC0=「1」, FC1=「0」)」 の命令を実行した時	$f9 = \frac{f_{osc}}{1728}$	$f9 = \frac{f_{CK}}{1728}$
「表示方式設定 (FC0=「0」, FC1=「1」)」 の命令を実行した時	$f9 = \frac{f_{osc}}{864}$	$f9 = \frac{f_{CK}}{864}$

LC75812PT

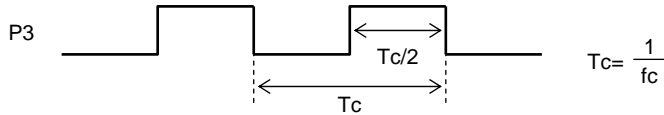
PWM 出力波形



「Key スキャン出力ポート/汎用出力ポート状態設定」のインストラクションデータ																	汎用出力 ポート P1~P3 の PWM 出力波形	
W10	W11	W12	W13	W14	W15	W20	W21	W22	W23	W24	W25	W30	W31	W32	W33	W34		W35
1	1	1	0	1	1	1	1	1	1	0	1	1	1	1	0	0	1	①
1	1	1	0	0	0	1	1	1	1	0	0	1	1	1	0	1	0	②
1	1	1	1	1	0	1	1	1	1	1	0	1	1	1	1	1	0	③

「Key スキャン出力ポート/汎用出力ポート状態設定」 のインストラクションデータ				PWM 出力波形の フレーム周波数 f_p [Hz]
PF0	PF1	PF2	PF3	
0	0	0	0	$f_{osc}/1536, f_{CK}/1536$
1	0	0	0	$f_{osc}/1408, f_{CK}/1408$
0	1	0	0	$f_{osc}/1280, f_{CK}/1280$
1	1	0	0	$f_{osc}/1152, f_{CK}/1152$
0	0	1	0	$f_{osc}/1024, f_{CK}/1024$
1	0	1	0	$f_{osc}/896, f_{CK}/896$
0	1	1	0	$f_{osc}/768, f_{CK}/768$
1	1	1	0	$f_{osc}/640, f_{CK}/640$
0	0	0	1	$f_{osc}/512, f_{CK}/512$
1	0	0	1	$f_{osc}/384, f_{CK}/384$
0	1	0	1	$f_{osc}/256, f_{CK}/256$

クロック信号出力波形



「Key スキャン出力ポート/ 汎用出力ポート状態設定」 のインストラクションデータ			汎用出力ポート P3 の クロック信号周波数 $f_c (=1/T_c)$ [Hz]
PC30	PC31	PC32	
1	1	0	クロック信号出力 ($f_{osc}/2, f_{CK}/2$)
0	0	1	クロック信号出力 ($f_{osc}/8, f_{CK}/8$)

電圧検出型リセット回路 (V_{DET}) について

電源投入時および減電時、つまりロジック部電源電圧 V_{DD} がパワーダウン検出電圧 V_{DET} (2.2Vtyp) 以下では、出力信号を発生しシステムにリセットがかかる。また、この動作を確実にするために、電源ラインにコンデンサを付加し、電源投入時のロジック部電源電圧 V_{DD} の立ち上がり時間、減電時のロジック部電源電圧 V_{DD} の立ち下がり時間を 1[ms]以上確保すること。 ([図 5]参照)

電源シーケンスについて

電源 ON/OFF 時は、次のシーケンスを守ること。 ([図 5]を参照)

- ・電源 ON 時 ロジック部電源 (V_{DD}) ON → LCD ドライバ部電源 (V_{LCD}) ON
- ・電源 OFF 時 LCD ドライバ部電源 (V_{LCD}) OFF → ロジック部電源 (V_{DD}) OFF

また、コントローラと接続する CE, CL, DI, \overline{INH} 端子に 5V の信号を入力する場合、ロジック部電源 (V_{DD}) OFF 時は CE, CL, DI, \overline{INH} 端子の入力電圧を 0V にし、ロジック部電源 (V_{DD}) ON 後、5V の信号を入力すること。

システムのリセットについて

(1) リセット機能

LC75812PT は、 V_{DET} によるシステムのリセットを行っており、システムにリセットがかかると表示の消灯、Key スキャンの禁止、Key データのリセット、汎用出力ポートの「L」 (V_{SS}) 固定状態を作り出す。また、リセットにより作り出されるこれらの状態は、下記に示す命令を実行することにより解除される。 ([図 5]を参照)

- ・表示の消灯の解除
「表示 ON/OFF コントロール」命令を実行することにより表示の点灯状態を作り出すことができるが、DCRAM, ADGRAM, CGRAM の内容が不定であるため、「表示 ON/OFF コントロール」命令により表示を点灯する前に、それらを設定する必要がある。すなわち、以下に示す命令を必ず実行すること。
 - ・「表示方式設定」 (「表示方式設定」命令は、必ず最初に実行すること)
 - ・「DCRAM データ書込み」
 - ・「ADGRAM データ書込み」 (ADGRAM を使用する場合)
 - ・「CGRAM データ書込み」 (CGRAM を使用する場合)
 - ・「AC アドレスセット」
 - ・「表示コントラスト設定」 (表示コントラスト調整回路を使用する場合)
 上に示す命令を実行した後、「表示 ON/OFF コントロール」命令を用いて、表示を点灯すること。なお、ノーマルモード時において表示を消灯する場合には、「表示 ON/OFF コントロール」命令、または \overline{INH} 端子を用いて表示を消灯すること。

LC75812PT

- Key スキャンの禁止、Key データのリセットの解除

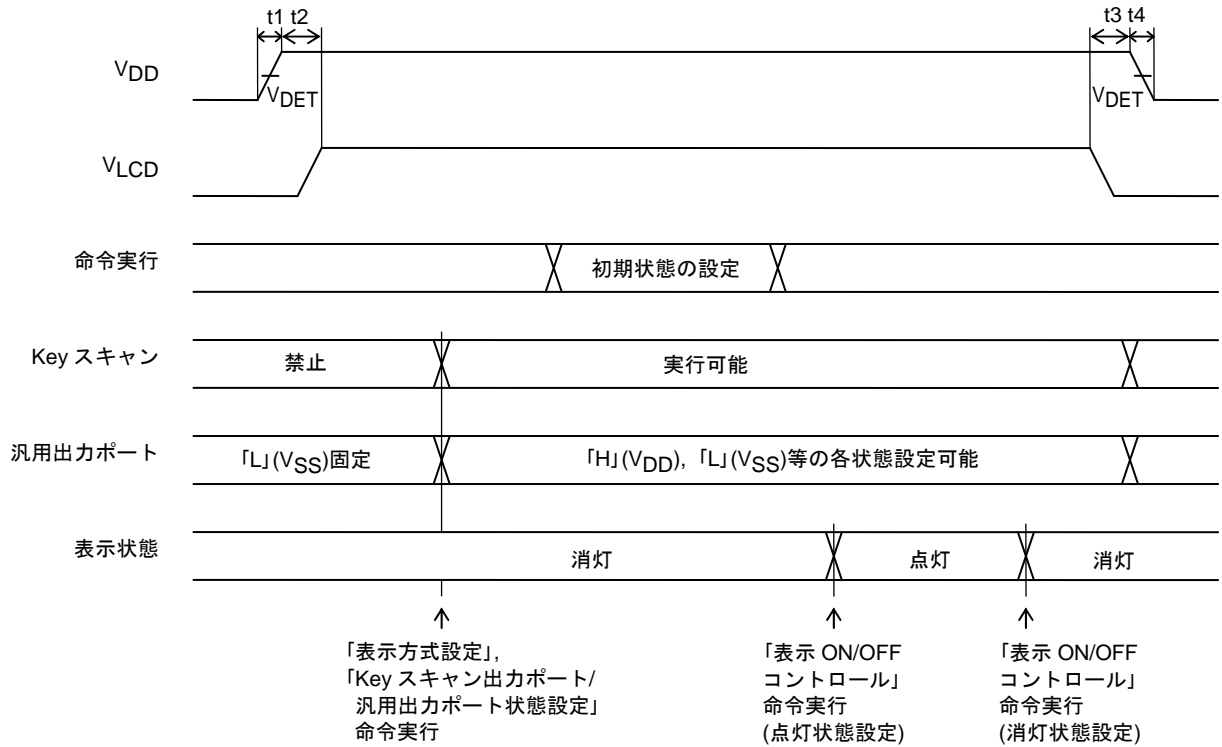
以下に示す命令を実行することにより、Key スキャンの実行可能状態を作り出すと共に、Key データのリセットの解除を行う。

- 「表示方式設定」(「表示方式設定」命令は、必ず最初に実行すること)
- 「Key スキャン出力ポート/汎用出力ポート状態設定」

- 汎用出力ポートの「L」(V_{SS}) 固定の解除

以下に示す命令を実行することにより、汎用出力ポートの「L」(V_{SS}) 固定の解除を行い、汎用出力ポートの状態設定を行う。

- 「表示方式設定」(「表示方式設定」命令は、必ず最初に実行すること)
- 「Key スキャン出力ポート/汎用出力ポート状態設定」



- $t1 \geq 1$ [ms] (ロジック部電源電圧 V_{DD} の立ち上がり時間)
- $t2 \geq 0$
- $t3 \geq 0$
- $t4 \geq 1$ [ms] (ロジック部電源電圧 V_{DD} の立ち下がり時間)
- 初期状態の設定
 - 「表示方式設定」(「表示方式設定」命令は、必ず最初に実行すること)
 - 「DCRAM データ書込み」
 - 「ADRAM データ書込み」(ADRAM を使用する場合)
 - 「CGRAM データ書込み」(CGRAM を使用する場合)
 - 「AC アドレスセット」
 - 「表示コントラスト設定」(表示コントラスト調整回路を使用する場合)

[図 5]

(2) システムのリセット時の各ブロックの状態

① CLOCK GENERATOR, TIMING GENERATOR

リセットがかかり、強制的に初期状態にする。その後、「表示方式設定」命令が実行されると CR 発振動作モード時、OSC 端子の発振が開始(外部クロック動作モード時は、外部クロックの受信を開始)し、インストラクションが実行可能となる。

② INSTRUCTION REGISTER, INSTRUCTION DECODER

リセットがかかり、内部を強制的に初期状態にする。その後、インストラクションが実行されると、その命令に従って LSI が動作する。

③ ADDRESS REGISTER, ADDRESS COUNTER

リセットがかかり、内部を強制的に初期状態にする。その後、「AC アドレスセット」命令が実行されると、DCRAM, ADRAM アドレスが設定される。

④ DCRAM, ADRAM, CGRAM

リセット時、DCRAM, ADRAM, CGRAM の内容が不定となるため、「表示 ON/OFF コントロール」命令を実行する前に、「DCRAM データ書込み」、「ADRAM データ書込み」(ADRAM を使用する場合)、「CGRAM データ書込み」(CGRAM を使用する場合)命令を実行すること。

⑤ CGROM

文字パターンを格納している。

⑥ LATCH

リセット時、データは不定となるが、「表示 ON/OFF コントロール」命令を実行することにより、ADRAM, CGROM, CGRAM のデータが格納される。

⑦ COMMON DRIVER, SEGMENT DRIVER

リセットがかかり、強制的に表示を消灯する。

⑧ CONTRAST ADJUSTER

リセットがかかり、表示コントラスト調整回路の動作を禁止する。その後、「表示コントラスト設定」命令が実行されると、その命令に従って表示コントラストが設定される。

⑨ KEY SCAN, KEY BUFFER

リセットがかかり、内部を強制的に初期状態にし、Key スキャンを禁止する。また、Key データをすべて「L」にする。その後、「Key スキャン出力ポート/汎用出力ポート状態設定」命令が実行されると、Key スキャンが実行可能となる。

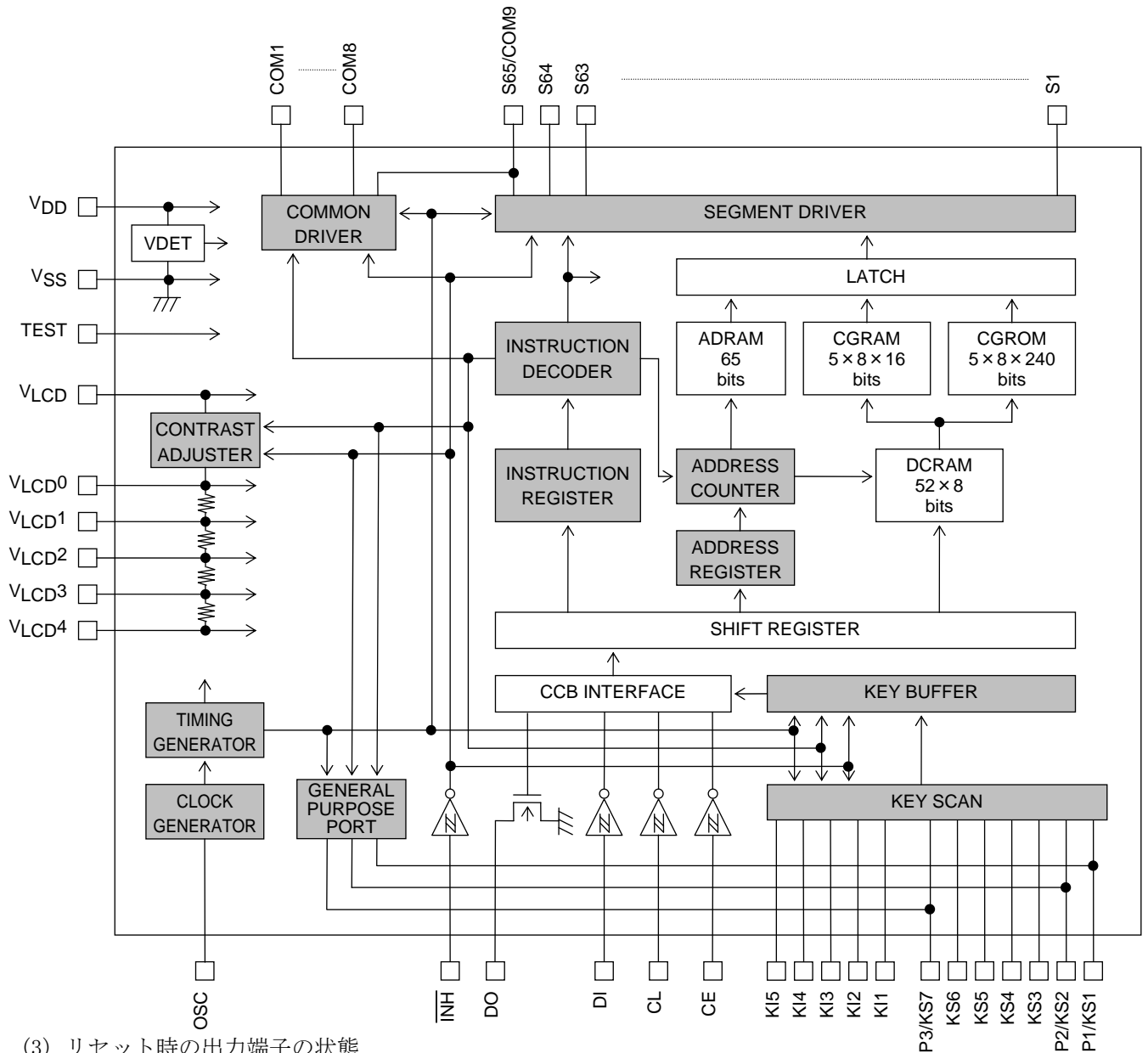
⑩ GENERAL PURPOSE PORT

リセットがかかり、汎用出力ポートの状態が「L」(V_{SS})固定となる。

⑪ CCB INTERFACE, SHIFT REGISTER

シリアルデータの入力待ち状態となっている。

LC75812PT



(3) リセット時の出力端子の状態

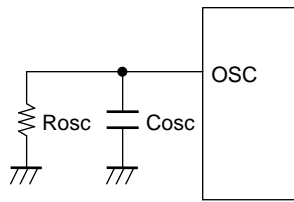
端子	リセット時の状態
S1~S64	L(VLCD4)
S65/COM9	L(VLCD4) *24
COM1~COM8	L(VLCD4)
KS1/P1, KS2/P2	L(VSS) *25
KS3~KS6	L(VSS)
KS7/P3	L(VSS) *25
OSC	Z(ハイインピーダンス) *26
DO	H *27

■ リセットがかかるブロック

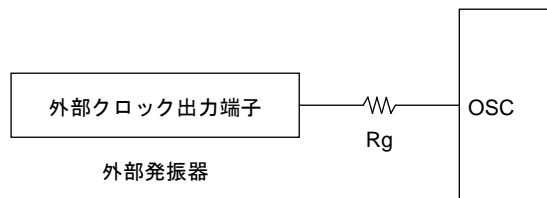
- *24 この出力端子は、強制的にセグメント出力を選択し、「L」(VLCD4)に固定される。ただし、「表示方式設定」命令が実行されると、その命令に応じてセグメント出力、コモン出力のいずれかが選択される。
- *25 この出力端子は、強制的に汎用出力ポートを選択し、「L」(VSS)に固定される。ただし、「表示方式設定」、「Key スキャン出力ポート/汎用出力ポート状態設定」命令が実行されると、その命令に応じてKey スキャン出力ポート、汎用出力ポートのいずれかが選択される。
- *26 この入出力端子は、強制的にハイインピーダンスとなる。
- *27 この出力端子は、オープンドレイン出力なのでプルアップ抵抗(1kΩ~10kΩ)が必要であり、「表示方式設定」、「Key スキャン出力ポート/汎用出力ポート状態設定」命令が実行される以前に、Key データの読み取りをしても「H」固定である。

OSC 端子の周辺回路について

- (1) CR 発振動作モード(「表示方式設定(OC=「0」)」の命令を実行した時)
 CR 発振動作モードを選択した場合は、OSC 端子と GND 間に外付抵抗 R_{osc} 、外付容量 C_{osc} を接続すること。



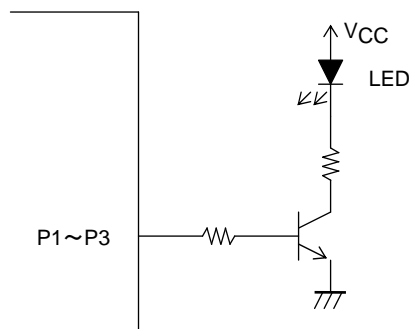
- (2) 外部クロック動作モード(「表示方式設定(OC=「1」)」の命令を実行した時)
 外部クロック動作モードを選択した場合は、OSC 端子と外部クロック出力端子(外部発振器)との間に電流保護抵抗 R_g (2.2~22k Ω) を接続すること。また、このときの抵抗値は外部クロック出力端子の許容電流値により決定し、さらに、外部クロック波形が大きくくずれないことも確認すること。



*28) 外部クロック出力端子の許容電流値 $> \frac{V_{DD}}{R_g}$

P1~P3 端子の周辺回路について

汎用出力ポート P1~P3 を用いて、PWM 制御による LED バックライトの輝度調整を行なう場合は、以下に示す回路構成にすることを推奨する。(「Key スキャン出力ポート/汎用出力ポート状態設定」命令により、汎用出力ポート P1~P3 が、PWM 信号出力機能を選択した時)



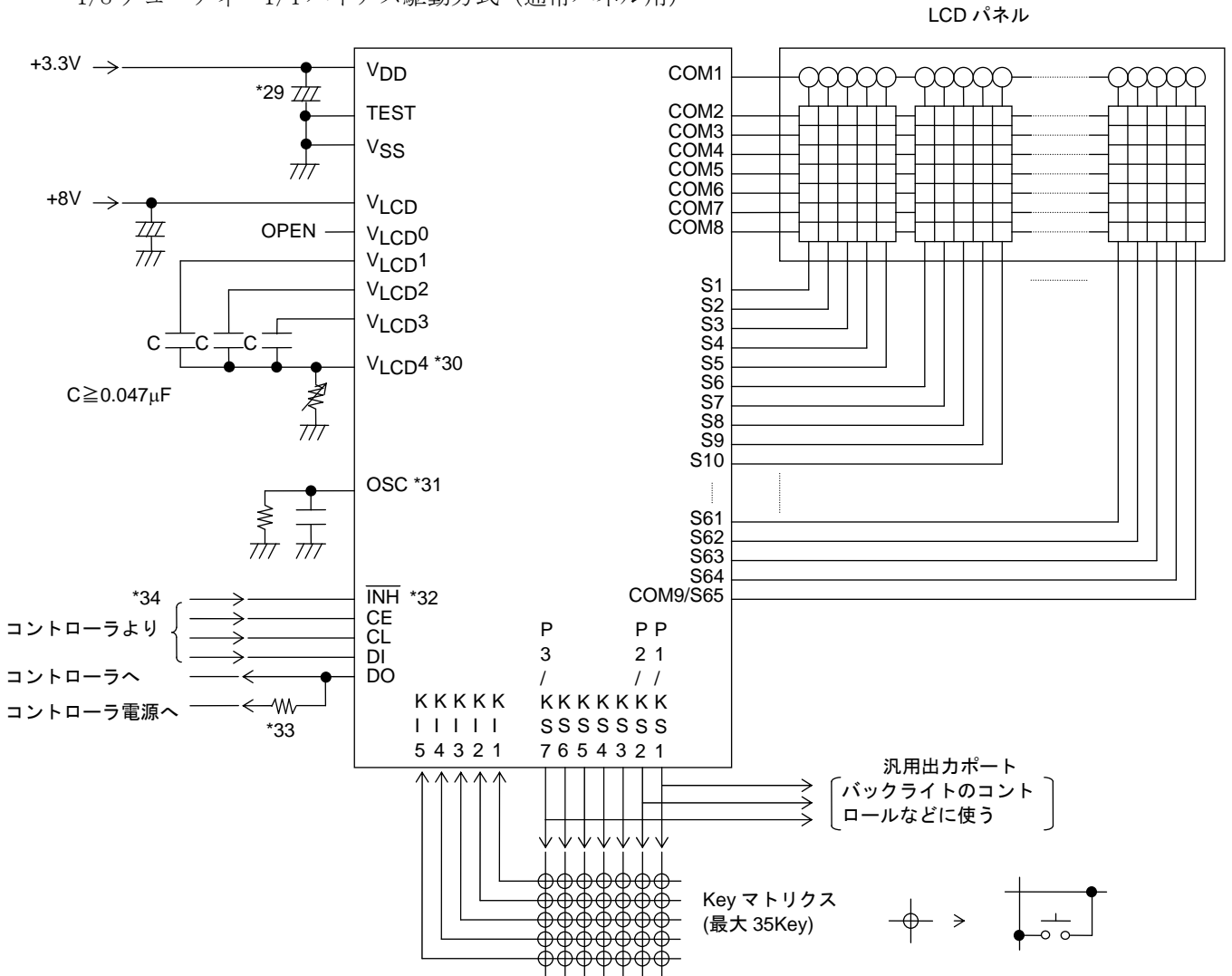
CE, CL, DI, $\overline{\text{INH}}$ 端子の 5V 信号入力時の注意点

コントローラと接続する CE, CL, DI, $\overline{\text{INH}}$ 端子に 5V の信号を入力する場合、ロジック部電源 (V_{DD}) OFF 時は、CE, CL, DI, $\overline{\text{INH}}$ 端子の入力電圧を 0V にし、ロジック部電源 (V_{DD}) ON 後、5V の信号を入力すること。

LC75812PT

応用回路例 1

1/8 デューティ 1/4 バイアス駆動方式 (通常パネル用)

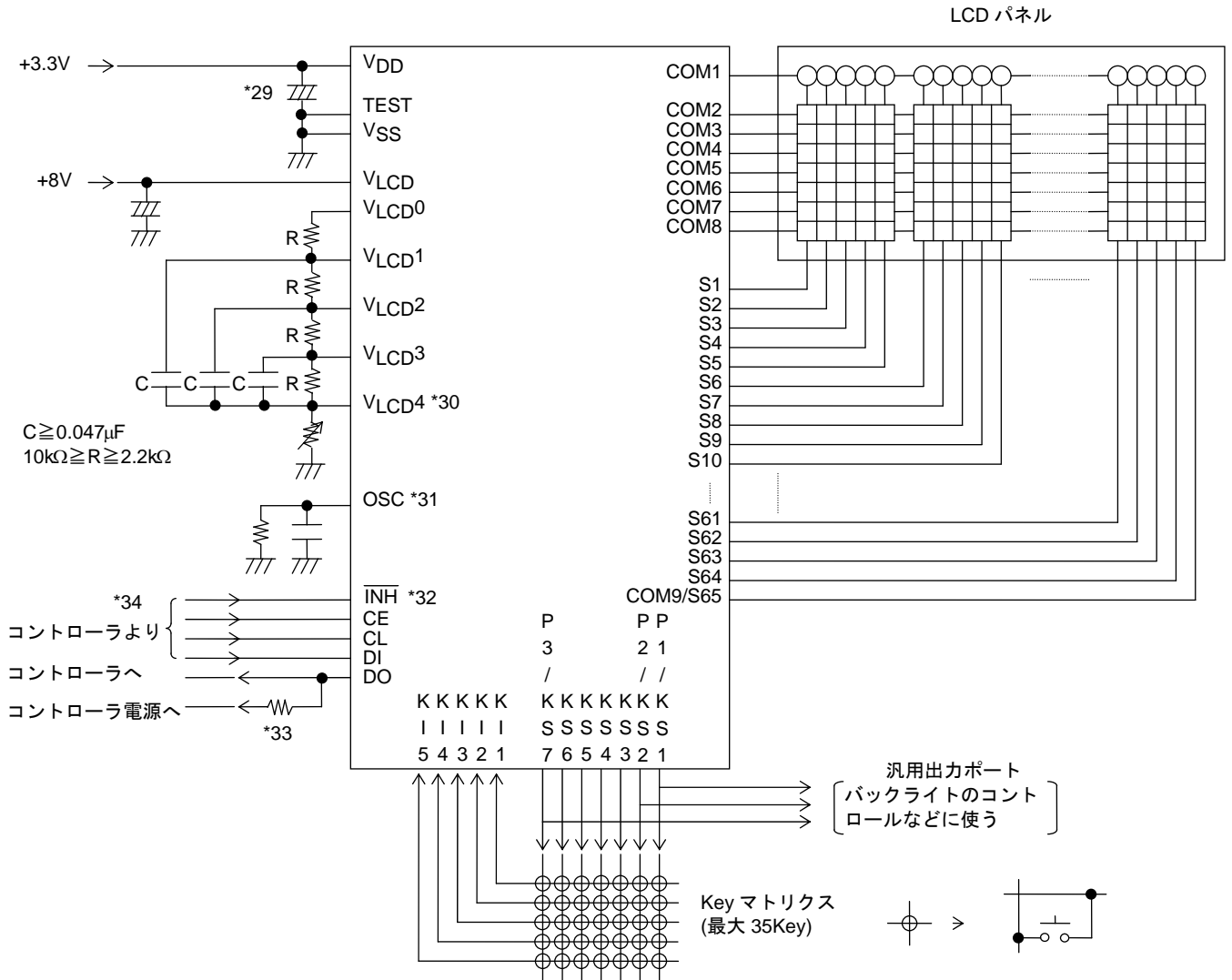


- *29 LC75812PT は電圧検出型リセット回路 (V_{DET}) によるシステムのリセットを行っているため、ロジック部電源ラインにコンデンサを付加し、電源投入時のロジック部電源電圧 V_{DD} の立ち上がり時間、減電時のロジック部電源電圧 V_{DD} の立ち下がり時間を 1[ms] 以上確保すること。
- *30 可変抵抗器等による表示のコントラストの微調整を行わない場合は、V_{LCD}4 端子を GND に接続すること。
- *31 CR 発振動作モード時は、OSC 端子と GND 間に外付抵抗 R_{osc}, 外付容量 C_{osc} を接続し、外部クロック動作モード時は、OSC 端子と外部クロック出力端子 (外部発振器) との間に電流保護抵抗 R_g (2.2~22kΩ) を接続すること (OSC 端子の周辺回路についてを参照)。
- *32 INH 端子の機能を使用しない場合は、INH 端子をロジック部電源 V_{DD} に接続すること。
- *33 DO は、オープンドレイン出力なのでプルアップ抵抗が必要である。また、このときの抵抗値は外部の配線容量により適当に (1kΩ~10kΩ) 選んで、波形がくずれないようにすること。
- *34 CE, CL, DI, INH 端子に 5V の信号を入力する場合、ロジック部電源 (V_{DD}) OFF 時は CE, CL, DI, INH 端子の入力電圧を 0V にし、ロジック部電源 (V_{DD}) ON 後、5V の信号を入力すること。

LC75812PT

応用回路例 2

1/8 デューティ 1/4 バイアス駆動方式 (大きいパネル用)



*29 LC75812PT は電圧検出型リセット回路 (V_{DET}) によるシステムのリセットを行っているため、ロジック部電源ラインにコンデンサを付加し、電源投入時のロジック部電源電圧 V_{DD} の立ち上がり時間、減電時のロジック部電源電圧 V_{DD} の立ち下がり時間を 1[ms] 以上確保すること。

*30 可変抵抗器等による表示のコントラストの微調整を行わない場合は、 V_{LCD4} 端子を GND に接続すること。

*31 CR 発振動作モード時は、OSC 端子と GND 間に外付抵抗 R_{osc} 、外付容量 C_{osc} を接続し、外部クロック動作モード時は、OSC 端子と外部クロック出力端子 (外部発振器) との間に電流保護抵抗 R_g (2.2~22k Ω) を接続すること (OSC 端子の周辺回路についてを参照)。

*32 INH 端子の機能を使用しない場合は、INH 端子をロジック部電源 V_{DD} に接続すること。

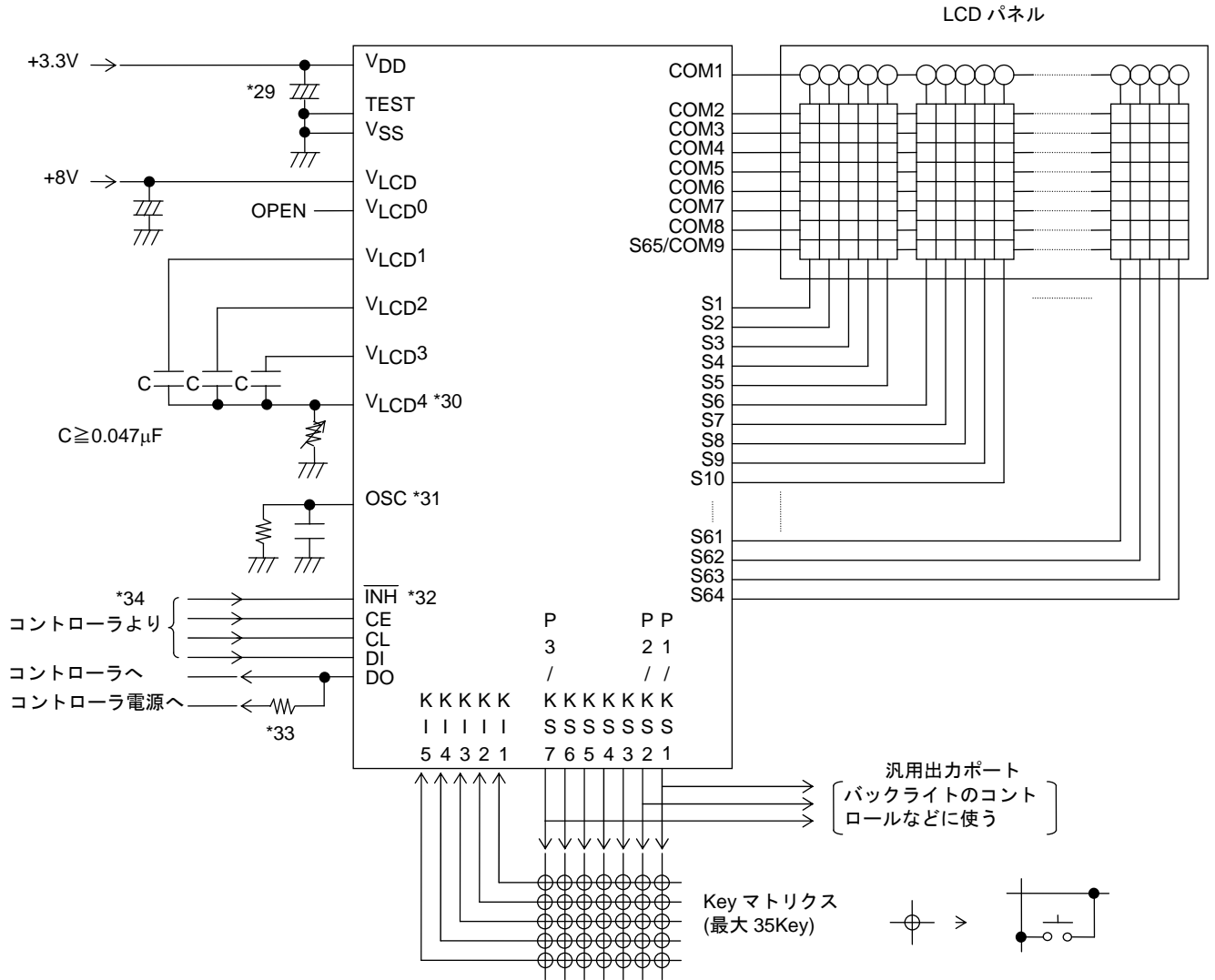
*33 DO は、オープンドレイン出力なのでプルアップ抵抗が必要である。また、このときの抵抗値は外部の配線容量により適当に (1k Ω ~10k Ω) 選んで、波形がくずれない様にする。

*34 CE, CL, DI, INH 端子に 5V の信号を入力する場合、ロジック部電源 (V_{DD}) OFF 時は CE, CL, DI, INH 端子の入力電圧を 0V にし、ロジック部電源 (V_{DD}) ON 後、5V の信号を入力すること。

LC75812PT

応用回路例 3

1/9 デューティ 1/4 バイアス駆動方式(通常パネル用)

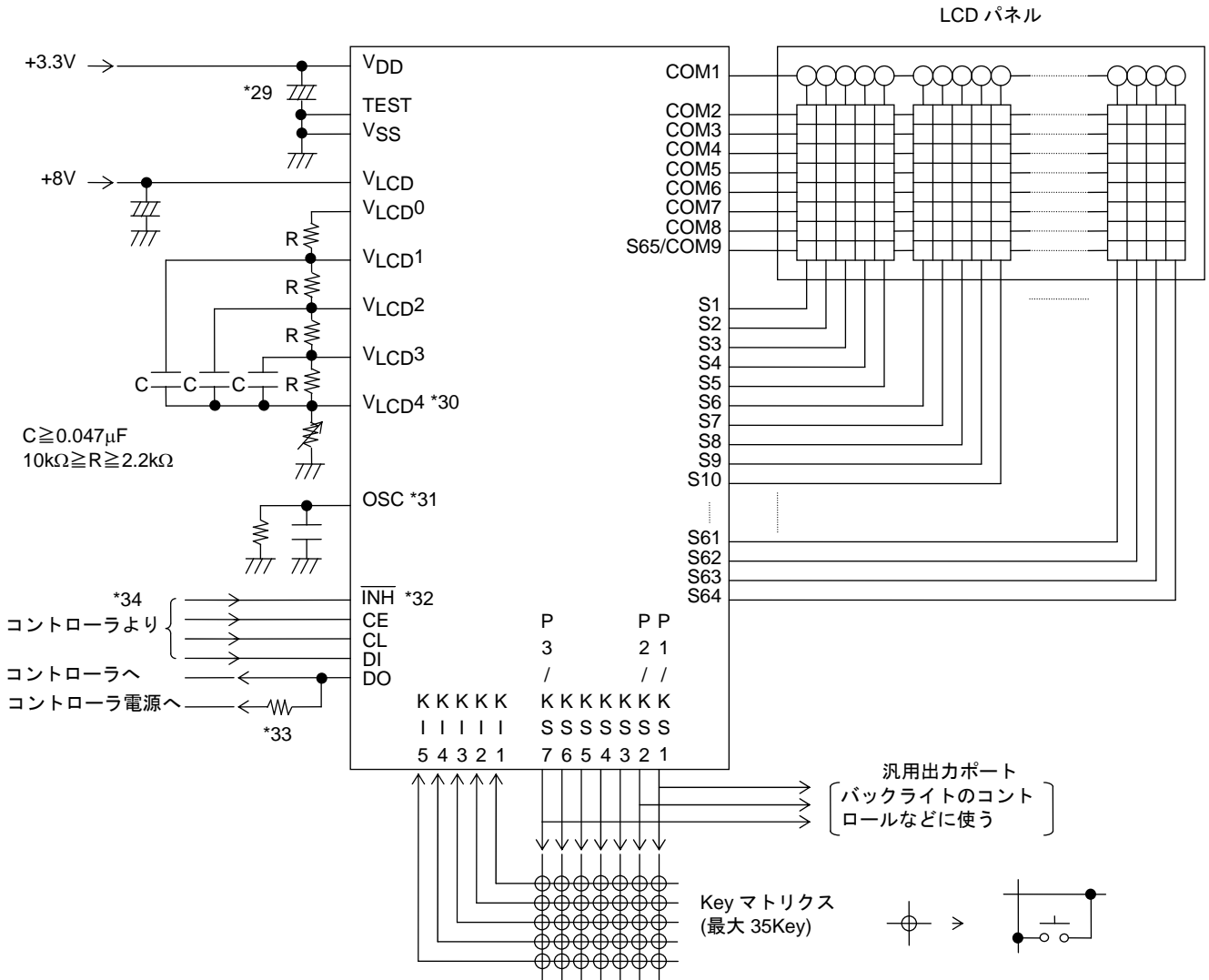


- *29 LC75812PT は電圧検出型リセット回路 (V_{DET}) によるシステムのリセットを行っているため、ロジック部電源ラインにコンデンサを付加し、電源投入時のロジック部電源電圧 V_{DD} の立ち上がり時間、減電時のロジック部電源電圧 V_{DD} の立ち下がり時間を 1[ms] 以上確保すること。
- *30 可変抵抗器等による表示のコントラストの微調整を行わない場合は、 V_{LCD4} 端子を GND に接続すること。
- *31 CR 発振動作モード時は、OSC 端子と GND 間に外付抵抗 R_{osc} 、外付容量 C_{osc} を接続し、外部クロック動作モード時は、OSC 端子と外部クロック出力端子(外部発振器)との間に電流保護抵抗 R_g (2.2~22k Ω) を接続すること (OSC 端子の周辺回路についてを参照)。
- *32 INH 端子の機能を使用しない場合は、INH 端子をロジック部電源 V_{DD} に接続すること。
- *33 DO は、オープンドレイン出力なのでプルアップ抵抗が必要である。また、このときの抵抗値は外部の配線容量により適当に (1k Ω ~10k Ω) 選んで、波形がくずれないようにすること。
- *34 CE, CL, DI, INH 端子に 5V の信号を入力する場合、ロジック部電源 (V_{DD}) OFF 時は CE, CL, DI, INH 端子の入力電圧を 0V にし、ロジック部電源 (V_{DD}) ON 後、5V の信号を入力すること。

LC75812PT

応用回路例 4

1/9 デューティ 1/4 バイアス駆動方式(大きいパネル用)



- *29 LC75812PT は電圧検出型リセット回路(V_{DET})によるシステムのリセットを行っているため、ロジック部電源ラインにコンデンサを付加し、電源投入時のロジック部電源電圧 V_{DD} の立ち上がり時間、減電時のロジック部電源電圧 V_{DD} の立ち下がり時間を 1[ms]以上確保すること。
- *30 可変抵抗器等による表示のコントラストの微調整を行わない場合は、V_{LCD4} 端子を GND に接続すること。
- *31 CR 発振動作モード時は、OSC 端子と GND 間に外付抵抗 R_{osc}, 外付容量 C_{osc} を接続し、外部クロック動作モード時は、OSC 端子と外部クロック出力端子(外部発振器)との間に電流保護抵抗 R_g(2.2~22kΩ)を接続すること(OSC 端子の周辺回路についてを参照)。
- *32 INH端子の機能を使用しない場合は、INH端子をロジック部電源 V_{DD} に接続すること。
- *33 DO は、オープンドレイン出力なのでプルアップ抵抗が必要である。また、このときの抵抗値は外部の配線容量により適当に(1kΩ~10kΩ)選んで、波形がくずれないようにすること。
- *34 CE, CL, DI, INH端子に 5V の信号を入力する場合、ロジック部電源(V_{DD})OFF 時は CE, CL, DI, INH端子の入力電圧を 0V にし、ロジック部電源(V_{DD})ON 後、5V の信号を入力すること。

LC75812PT

インストラクションと表示との対応例 (LC75812PT-8565 使用の場合)

No	インストラクション (HEX)						表示	動作
	LSB			MSB				
	D96~ D99	D100~ D103	D104~ D107	D108~ D111	D112~ D115	D116~ D119		
1	電源投入 (V _{DET} により初期設定)						□	初期設定される。 表示は消灯状態である。
2	表示方式設定						□	表示方式を 1/8 デューティ 1/4 バイアス駆動方式に設定する。
3	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「00H」に 表示データ “ ” を書込む。
	0	2	0	0	1	A		
4	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「01H」に 表示データ “S” を書込む。
					3	5		
5	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「02H」に 表示データ “A” を書込む。
					1	4		
6	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「03H」に 表示データ “N” を書込む。
					E	4		
7	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「04H」に 表示データ “Y” を書込む。
					9	5		
8	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「05H」に 表示データ “0” を書込む。
					F	4		
9	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「06H」に 表示データ “ ” を書込む。
					0	2		
10	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「07H」に 表示データ “L” を書込む。
					C	4		
11	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「08H」に 表示データ “S” を書込む。
					3	5		
12	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「09H」に 表示データ “I” を書込む。
					9	4		
13	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「0AH」に 表示データ “ ” を書込む。
					0	2		
14	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「0BH」に 表示データ “L” を書込む。
					C	4		
15	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「0CH」に 表示データ “C” を書込む。
					3	4		
16	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「0DH」に 表示データ “7” を書込む。
					7	3		
17	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「0EH」に 表示データ “5” を書込む。
					5	3		
18	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「0FH」に 表示データ “8” を書込む。
					8	3		
19	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「10H」に 表示データ “1” を書込む。
					1	3		
20	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「11H」に 表示データ “2” を書込む。
					2	3		
21	DCRAM データ書込み (ノーマルインクリメントモード)						□	DCRAM アドレス「12H」に 表示データ “ ” を書込む。
		0	2	0	A			

次ページへ続く。

LC75812PT

前ページより続く。

No	インストラクション (HEX)						表示	動作
	LSB			MSB				
	D96~ D99	D100~ D103	D104~ D107	D108~ D111	D112~ D115	D116~ D119		
22	AC アドレスセット							AC に DCRAM アドレス「00H」、 ADRAM アドレス「0H」を設定する。
			0	0	0	2		
23	表示 ON/OFF コントロール						S A N Y O L S I L C	LCD を全桁 (13 桁)、MDATA のみ点灯する。
	F	F	F	1	1	4		
24	表示シフト						S A N Y O L S I L C 7	表示を MDATA のみ左にシ フトする。
					1	C		
25	表示シフト						A N Y O L S I L C 7 5	表示を MDATA のみ左にシ フトする。
					1	C		
26	表示シフト						N Y O L S I L C 7 5 8	表示を MDATA のみ左にシ フトする。
					1	C		
27	表示シフト						Y O L S I L C 7 5 8 1	表示を MDATA のみ左にシ フトする。
					1	C		
28	表示シフト						O L S I L C 7 5 8 1 2	表示を MDATA のみ左にシ フトする。
					1	C		
29	表示シフト						L S I L C 7 5 8 1 2	表示を MDATA のみ左にシ フトする。
					1	C		
30	表示 ON/OFF コントロール							スリープモードを設定 し、LCD を全消灯する。
	0	0	0	0	8	4		
31	表示 ON/OFF コントロール						L S I L C 7 5 8 1 2	LCD を全桁 (13 桁)、MDATA のみ点灯する。
	F	F	F	1	1	4		
32	AC アドレスセット						S A N Y O L S I L C	AC に DCRAM アドレス「00H」、 ADRAM アドレス「0H」を設定する。
			0	0	0	2		

*35) インストラクションと表示との対応例は、13 桁×1 行の 5×7 ドットマトリクス LCD を使用し、
CGRAM および ADRAM は使用していない場合である。

LC75812PT

*36) インストラクションと表示との対応例の「DCRAM データ書き込み」命令 (No. 3~21) を、スーパーインクリメントモードで行う場合、データフォーマットは以下の通りになる。なお、以下のスーパーインクリメントモードは、19 文字分の DCRAM データを 2 回に分割して、DCRAM に書き込む場合である。

No.	インストラクション (HEX)											
	LSB						MSB					
	D0~ D3	D4~ D7	D8~ D11	D12~ D15	D16~ D19	D20~ D23	D24~ D27	D28~ D31	D32~ D35	D36~ D39	D40~ D43	D44~ D47
3~15	DCRAM データ書き込み (スーパーインクリメントモード)											
	0	2	3	5	1	4	E	4	9	5	F	4
16~21	DCRAM データ書き込み (スーパーインクリメントモード)											
	/											

No.	インストラクション (HEX)											
	LSB						MSB					
	D48~ D51	D52~ D55	D56~ D59	D60~ D63	D64~ D67	D68~ D71	D72~ D75	D76~ D79	D80~ D83	D84~ D87	D88~ D91	D92~ D95
3~15	DCRAM データ書き込み (スーパーインクリメントモード)											
	0	2	C	4	3	5	9	4	0	2	C	4
16~21	DCRAM データ書き込み (スーパーインクリメントモード)											
	/		7	3	5	3	8	3	1	3	2	3

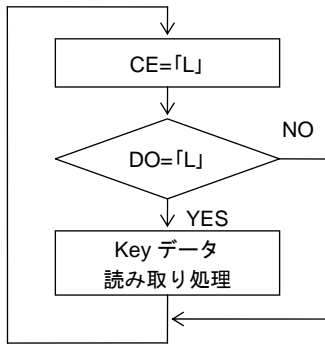
No.	インストラクション (HEX)						動作
	LSB			MSB			
	D96~ D99	D100~ D103	D104~ D107	D108~ D111	D112~ D115	D116~ D119	
3~15	DCRAM データ書き込み (スーパーインクリメントモード)						DCRAM アドレス「00H」～「0CH」に表示データ “ ” “S” “A” “N” “Y” “O” “ ” “L” “S” “I” “ ” “L” “C” を順次書き込む
	3	4	0	0	2	A	
16~21	DCRAM データ書き込み (スーパーインクリメントモード)						DCRAM アドレス「0DH」～「12H」に表示データ “7” “5” “8” “1” “2” “ ” を順次書き込む
	0	2	D	0	2	A	

LC75812PT

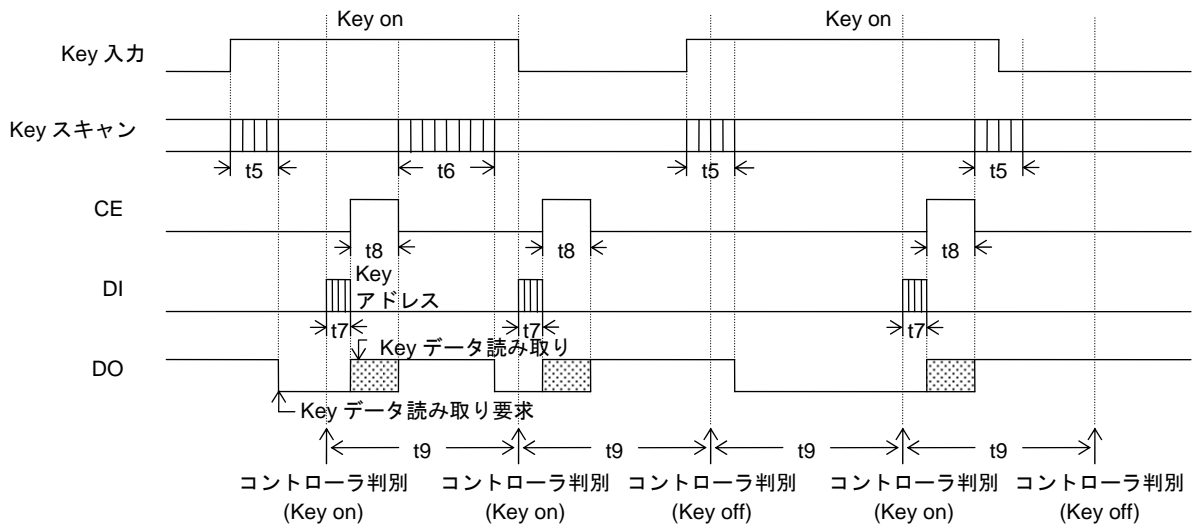
コントローラによる Key データの読み取り方法とその注意点

(1) コントローラがタイマ処理で、Key データ読み取りを行う場合

① フローチャート



② タイミングチャート



t5 …… 2 回の Key スキャンの Key データが一致した場合の Key スキャン実行時間 (4800T[s])

t6 …… 2 回の Key スキャンの Key データが一致せず再び Key スキャンを実行した場合の Key スキャン実行時間 (9600T[s])

t7 …… Key アドレス (43H) 転送時間

t8 …… Key データ読み取り時間

$$T = \frac{1}{f_{osc}} \quad T = \frac{1}{f_{CK}}$$

③ 解説

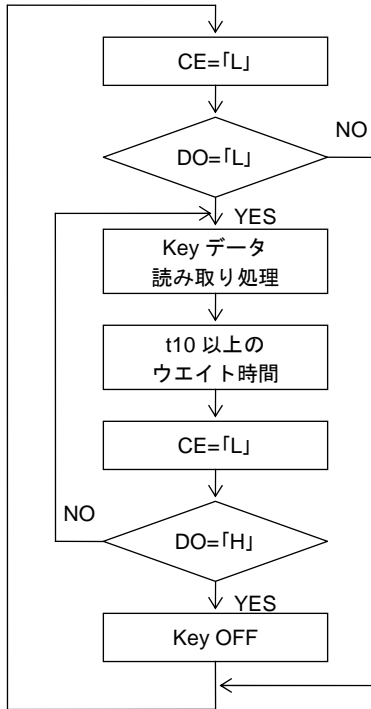
コントローラがタイマ処理で、Key の on/off の判別および Key データの読み取りを行う場合は、t9 時間毎に必ず CE=[L] の状態で DO の状態を確認し、DO=[L] ならば Key が on されたと判断して Key データの読み取りを行うこと。

このときの t9 は必ず $t9 > t6 + t7 + t8$ とすること。

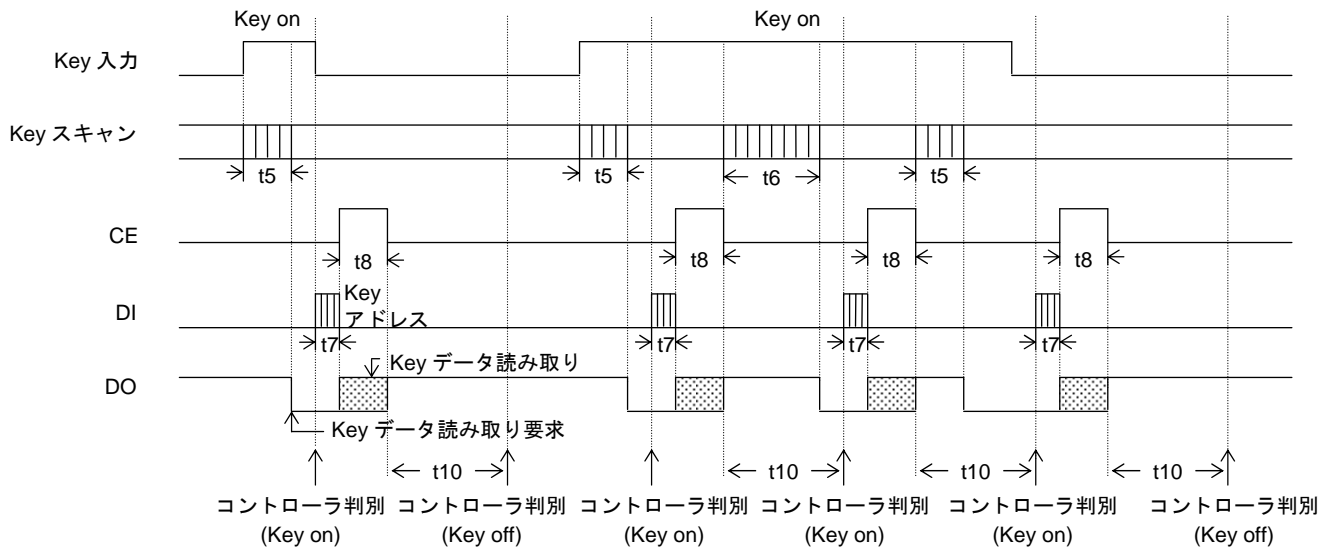
もし、DO=[H] (Key データ読み取り要求無しの状態) で Key データの読み取りを行った場合、Key データ (KD1~KD35) およびスリープアクノレッジデータ (SA) は無効である。

(2) コントローラが割り込み処理で、Key データ読み取りを行う場合

① フローチャート



② タイミングチャート



t5 2回のKey スキャンのKey データが一致した場合のKey スキャン実行時間(4800T[s])

t6 2回のKey スキャンのKey データが一致せず再びKey スキャンを実行した場合のKey スキャン実行時間(9600T[s])

t7 Key アドレス(43H)転送時間

t8 Key データ読み取り時間

$$T = \frac{1}{f_{osc}} \quad T = \frac{1}{f_{CK}}$$

③ 解説

コントローラが割り込み処理で、Key の on/off の判別およびKey データの読み取りを行う場合は、必ず、CE='L'の時に DO の状態を確認し、DO='L'ならば Key データの読み取りを行うこと。また、その後の Key の on/off の判別は、t10 時間後の CE='L'の時の DO の状態によって判断して、Key データの読み取りを行うこと。

このときの t10 は必ず t10 > t6 とすること。

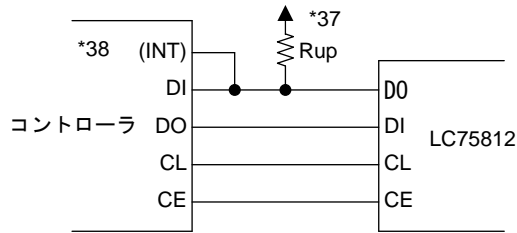
もし、DO='H' (Key データ読み取り要求無しの状態)で Key データの読み取りを行った場合、Key データ(KD1~KD35)およびスリープアクノレッジデータ(SA)は無効である。

LC75812PT

コントローラとのデータ通信方式について

(1) 4線式 CCB フォーマットのデータ通信方式について

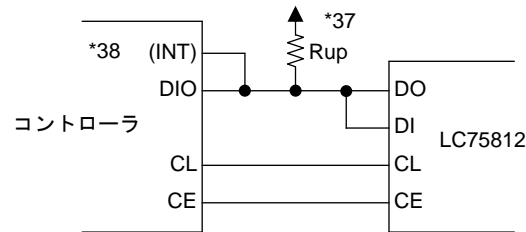
従来の CCB フォーマットのデータ通信方式であり、コントローラとの接続は、以下の通りにすること。



- *37) プルアップ抵抗 R_{up} を接続すること。また、このときの抵抗値は外部の配線容量により適当に ($1k\Omega \sim 10k\Omega$) 選んで、波形がくずれない様にする。
- *38) (INT) 端子は、Key データ読み取り要求信号 ($D0 = \text{「L」}$) 検出用入力ポート

(2) 3線式 CCB フォーマットのデータ通信方式について

LC75812PT のデータ入力 DI ラインとデータ出力 D0 ラインを共通化した 3 線式の CCB フォーマットのデータ通信方式であり、コントローラとの接続は、以下の通りにすること。

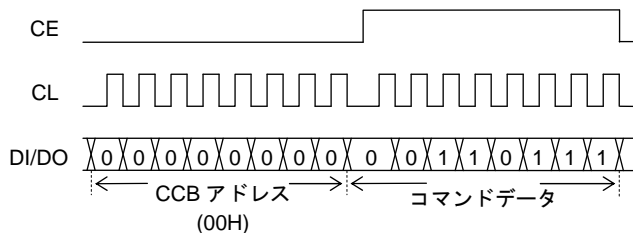


- *37) プルアップ抵抗 R_{up} を接続すること。また、このときの抵抗値は外部の配線容量により適当に ($1k\Omega \sim 10k\Omega$) 選んで、波形がくずれない様にする。
- *38) (INT) 端子は、Key データ読み取り要求信号 ($D0 = \text{「L」}$) 検出用入力ポート

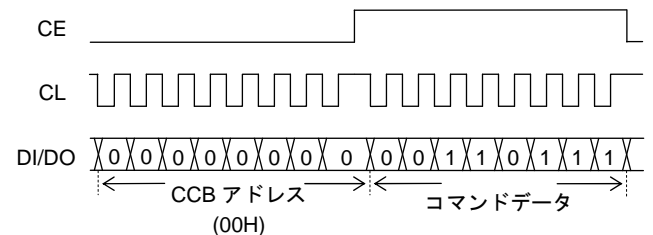
また、この場合、データ入力 DI とデータ出力 D0 の信号の衝突を避けるために、シリアルデータ入力 (CCB アドレス 42H, 表示データ, コントロールデータの転送)、シリアルデータ出力 (CCB アドレス 43H の転送、Key データの読み取り) を行う前に、データ通信開始コマンドを転送すること。さらに、シリアルデータ入力、シリアルデータ出力の動作停止中に、Key データ読み取り要求信号 ($D0 = \text{「L」}$) を検出したい場合には、データ通信終了コマンドを転送すること。

<1> データ通信開始コマンド

① CL が「L」レベルで停止している場合

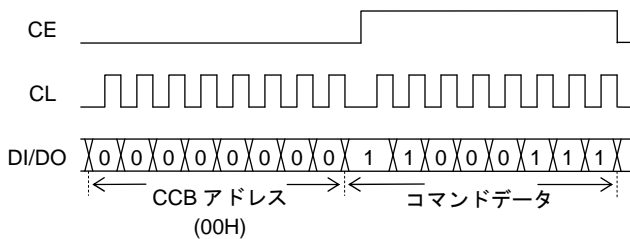


② CL が「H」レベルで停止している場合

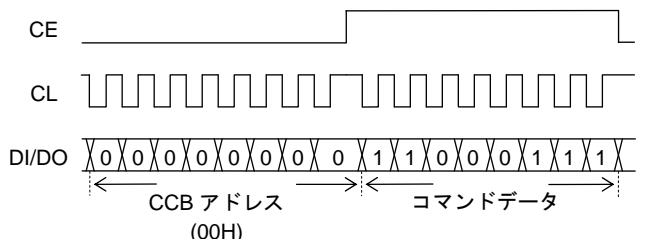


<2> データ通信終了コマンド

① CL が「L」レベルで停止している場合

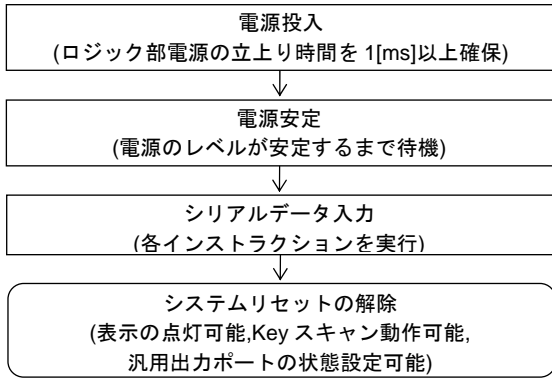


② CL が「H」レベルで停止している場合



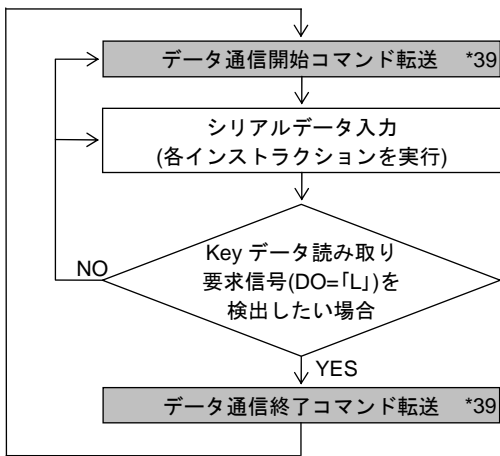
4 線式/3 線式 CCB フォーマットのデータ通信フローチャート

(1) 電源投入時の初期設定のフローチャート



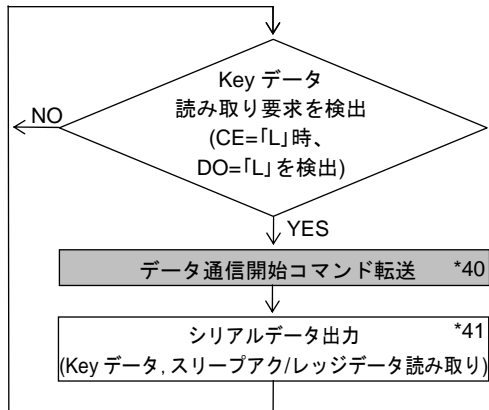
注) 電源投入時の初期設定のフローチャートは、4 線式/3 線式 CCB フォーマットに関係なく同一であり、「電源シーケンスについて」、「システムのリセットについて」の説明を参考にすること。

(2) シリアルデータ入力時のフローチャート



*39) 「データ通信開始コマンド」、「データ通信終了コマンド」は 4 線式 CCB フォーマットの場合、転送が不要であり、3 線式 CCB フォーマットの場合、転送が必要である。

(3) シリアルデータ出力時のフローチャート



*40) 「データ通信開始コマンド」は 4 線式 CCB フォーマットの場合、転送が不要であり、3 線式 CCB フォーマットの場合、転送が必要である。

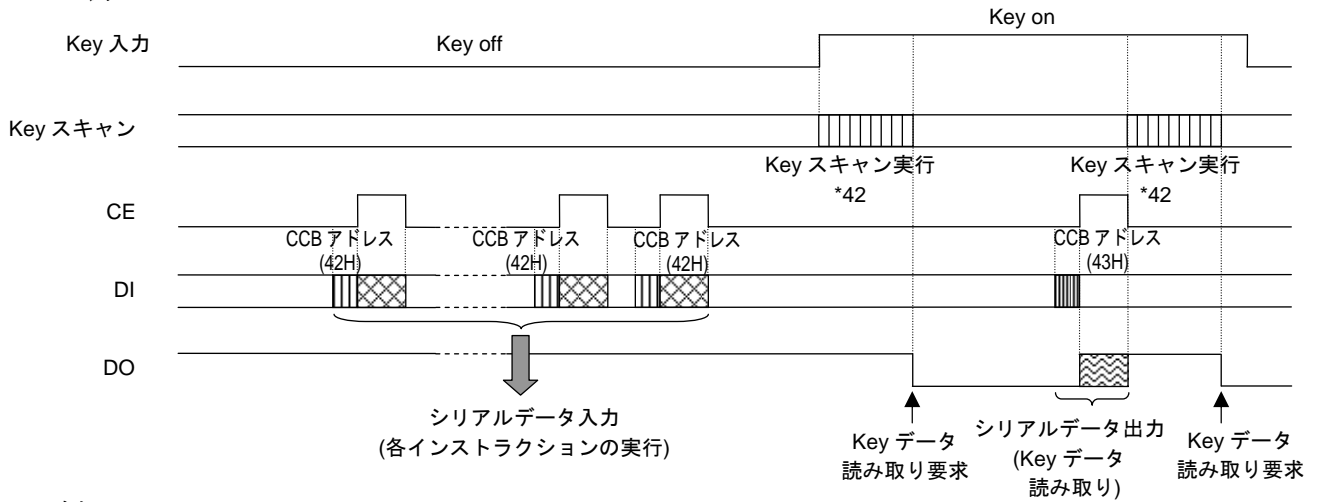
*41) シリアルデータ出力は、「データ通信終了コマンド」の役割も兼ね備えているため、改めて「データ通信終了コマンド」を転送する必要はない。

LC75812PT

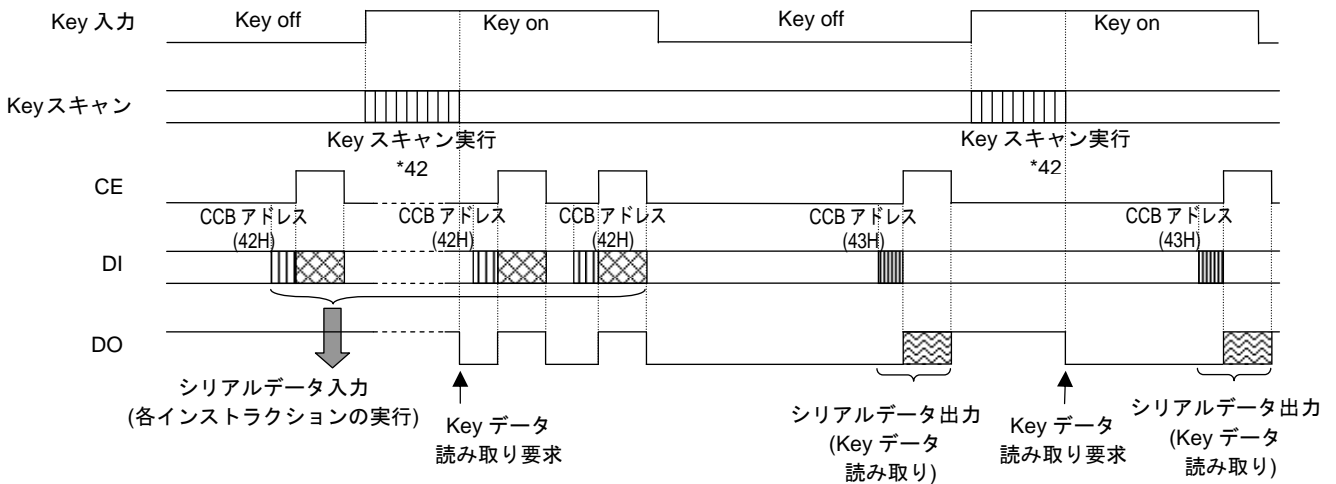
4線式/3線式 CCB フォーマットのタイミングチャート

(1) 4線式 CCB フォーマットのタイミングチャート

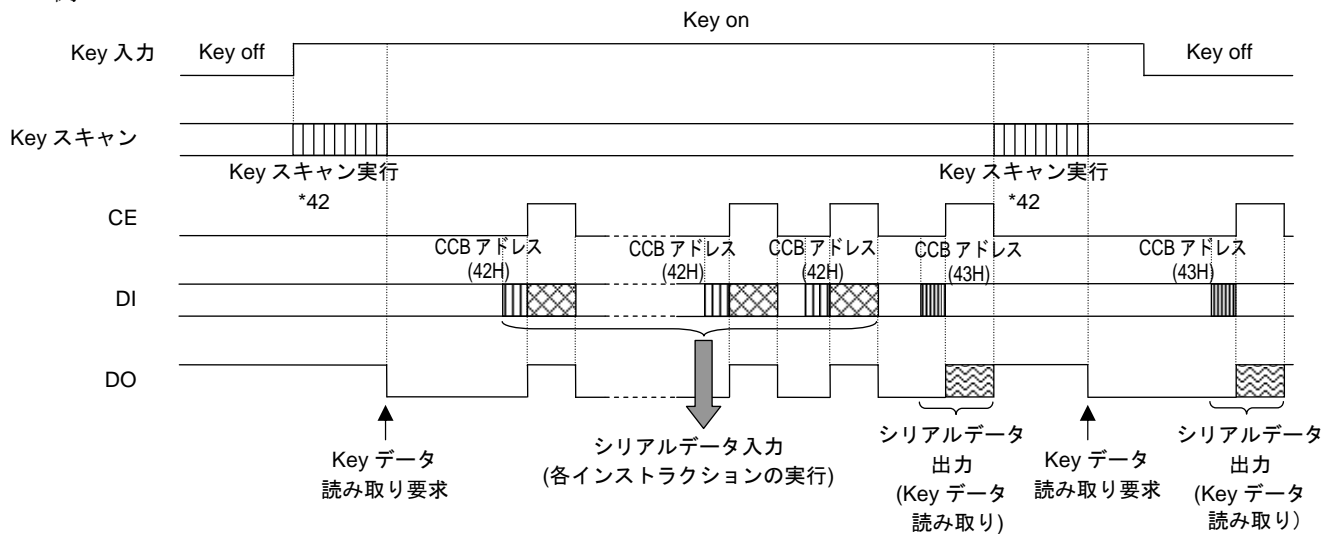
<例 1>



<例 2>



<例 3>



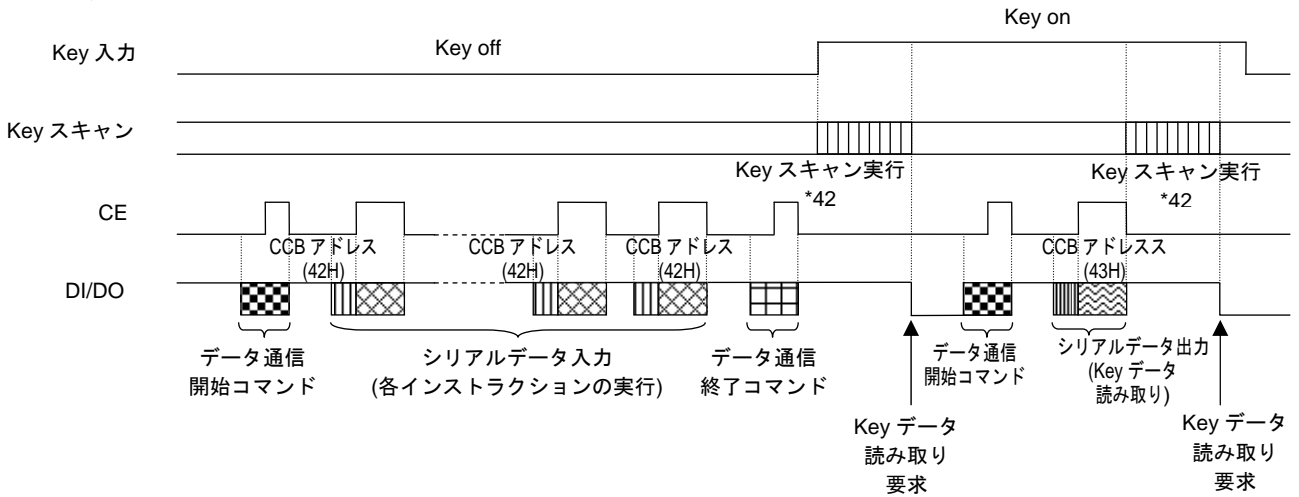
*42) 2 回の Key スキャンの Key データが一致した場合の Key スキャン実行時間は 4800T[s] であり、2 回の Key スキャンの Key データが一致せず再び Key スキャンを実行した場合の Key スキャン実行時間は 9600T[s] である。

$$T = \frac{1}{f_{osc}} = \frac{1}{f_{CK}}$$

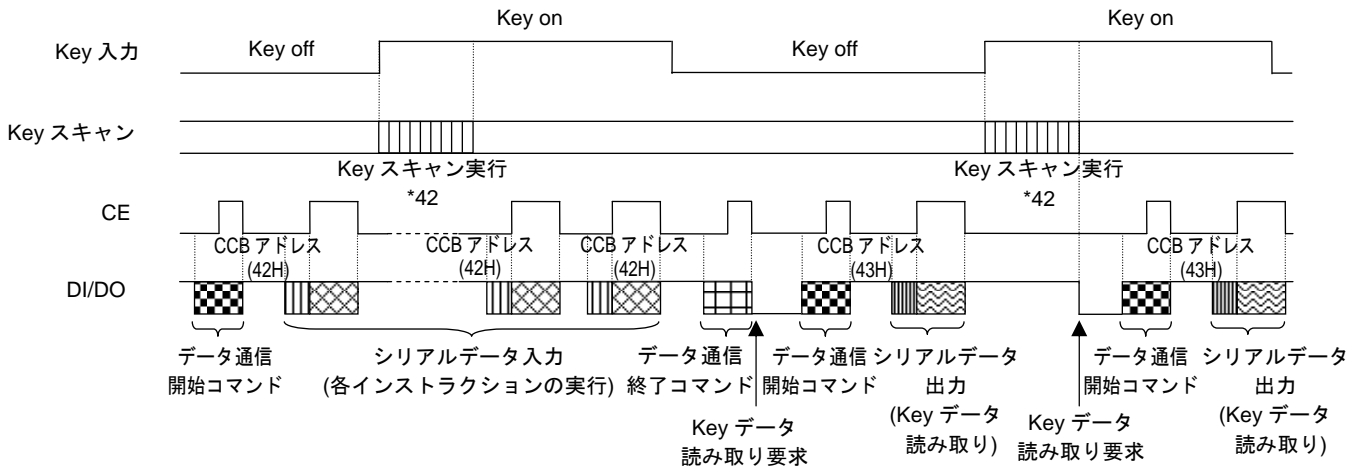
LC75812PT

(2) 3 線式 CCB フォーマットのタイミングチャート

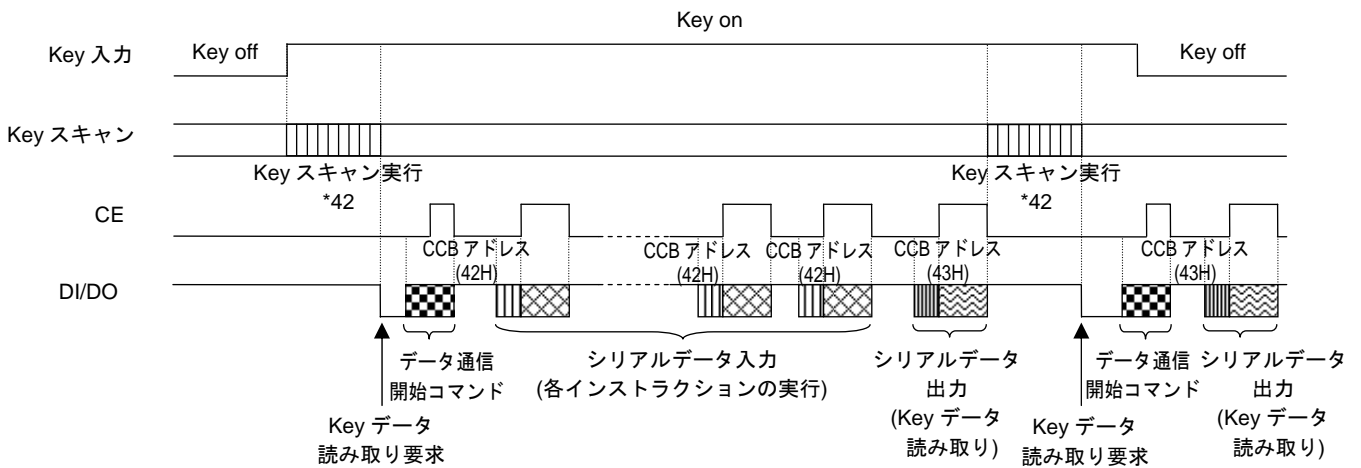
<例 1>



<例 2>



<例 3>



*42) 2 回の Key スキャンの Key データが一致した場合の Key スキャン実行時間は 4800T[s] であり、2 回の Key スキャンの Key データが一致せず再び Key スキャンを実行した場合の Key スキャン実行時間は 9600T[s] である。

$$T = \frac{1}{f_{osc}} = \frac{1}{f_{CK}}$$

LC75812PT-8565 キャラクタフォント (標準)

下位 4BIT	上位 4BIT	MSB 0000															
		CG RAM(1)	(2)	(3)	(4)	(5)	(6)	(7)	(8)	(9)	(10)	(11)	(12)	(13)	(14)	(15)	(16)
0000	0000	α	β	±	÷	π	¿	Φ	φ	Æ	æ	Œ	œ	→	←	↑	↓
0001	0000	!	"	#	\$	%	&	'	()	*	+	,	-	.	/	
0010	0000																
0011	0000																
0100	0001	@	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O
0101	0001	P	Q	R	S	T	U	V	W	X	Y	Z	[¥]	^	_
0110	0001	/	a	b	c	d	e	f	g	h	i	j	k	l	m	n	o
0111	0001	p	q	r	s	t	u	v	w	x	y	z	{		}	~	■
1000	0001	á	à	é	è	í	ì	ó	ò	ú	ù	ñ	ç	ş	ğ	i	ij
1001	0001	â	ä	ê	ë	î	ï	ô	ö	û	ü	ñ	ç	ş	ğ	i	ij
1010	0001	/	。	「	」	、	・	ヲ	ア	イ	ウ	エ	オ	ヤ	コ	ヨ	ツ
1011	0001	い	ア	イ	ウ	エ	オ	カ	キ	ク	ケ	コ	サ	シ	ス	セ	ソ
1100	0001	タ	チ	ツ	テ	ト	ナ	ニ	ヌ	ネ	ノ	ハ	ヒ	フ	ヘ	ホ	マ
1101	0001																
1110	0001																
1111	0001																
	0010																
	0011																
	0100																
	0101																
	0110																
	0111																
	1000																
	1001																
	1010																
	1011																
	1100																
	1101																
	1110																
	1111																
	1110																
	1111																

LC75812PT

ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LC75812PT-8565-H	TQFP100 14x14 / TQFP100 (Pb-Free / Halogen Free)	90 / Tray JEDEC
LC75812PTH-8565-H	TQFP100 14x14 / TQFP100 (Pb-Free / Halogen Free)	450 / Tray JEDEC
LC75812PTS-8565-H	TQFP100 14x14 / TQFP100 (Pb-Free / Halogen Free)	450 / Tray JEDEC

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor 及び ON Semiconductor のロゴは ON Semiconductor という商号を使う Semiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductor は特許、商標、著作権、トレードシークレット (営業秘密) と他の知的所有権に対する権利を保有します。ON Semiconductor の製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。ON Semiconductor は通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductor は、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductor によって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor 製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとします。ON Semiconductor データシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductor は、その特許権やその他の権利の下、いかなるライセンスも許しません。ON Semiconductor 製品は、生命維持装置や、いかなる FDA (米国食品医薬品局) クラス3の医療機器、FDAが管轄しない地域において同一もしくは類似のものと同分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用に ON Semiconductor 製品を購入または使用した場合、たとえ、ON Semiconductor がその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductor とその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。ON Semiconductor は雇用機会均等 / 差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。