



ON Semiconductor®

<http://onsemi.jp>

LV5609LP

Bi-CMOS 集積回路

CCD 用 垂直クロックドライバ

概要

LV5609LPは、CCD用垂直クロックドライバである。

機能

- ・ 3値出力×2ch
- ・ 2値出力×2ch
- ・ SHT出力×1ch
- ・ 出力ON抵抗:30Ω typ

絶対最大定格/ $T_a=25^{\circ}\text{C}$, $V_{SS}=V_M=0\text{V}$

項目	記号	条件	定格値	unit
最大電源電圧	$V_{DD\text{ max}}$		6	V
	$V_H\text{ max}$		20	V
	$V_L\text{ max}$		-10	V
	$V_H-V_L\text{ max}$		24	V
許容消費電力	$P_d\text{ max}$	指定基板付き※	0.8	W
動作周囲温度	T_{opr}		-20~+80	$^{\circ}\text{C}$
保存周囲温度	T_{stg}		-40~+125	$^{\circ}\text{C}$

※ 指定基板:40mm×50mm×0.8mm, ガラスエポキシ 4層(2S2P)基板

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

許容動作範囲/ $T_a=25^{\circ}\text{C}$, $V_{SS}=V_M=0\text{V}$

項目	記号	条件	min	typ	max	unit
電源電圧	V_{DD}		2.0	3.3	5.5	V
	V_H			15	17	V
	V_L		-8.5	-7.5	-4	V
	V_H-V_L				23.5	V
CMOS入力「H」電圧	V_{INH}		$0.8V_{DD}$		V_{DD}	V
CMOS入力「L」電圧	V_{INL}		-0.1		0.4	V

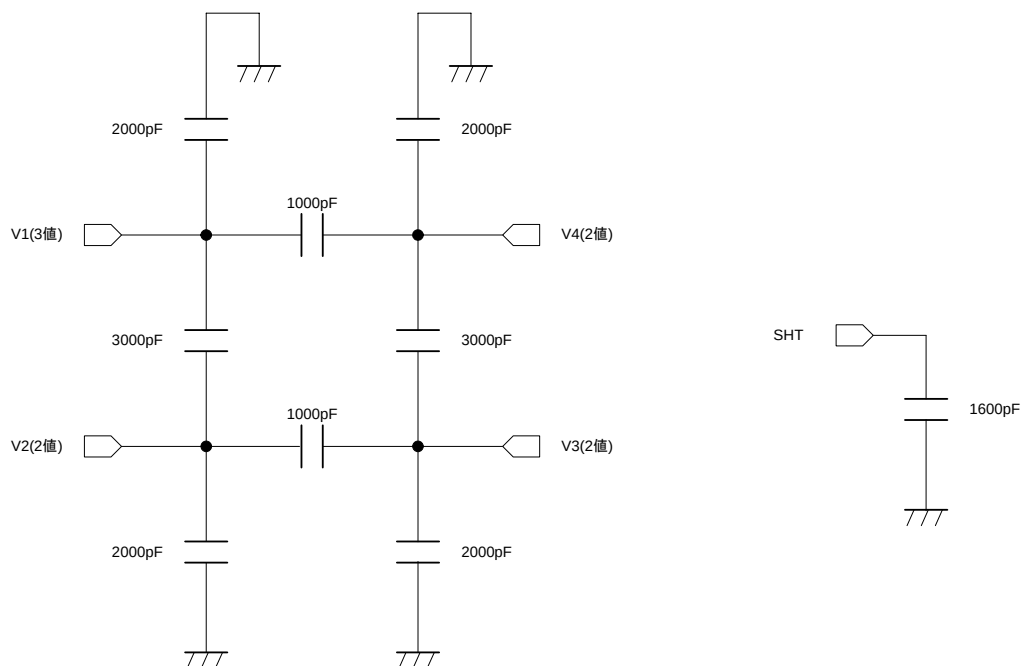
LV5609LP

電気的特性/ $T_a=25^{\circ}\text{C}$, $V_{DD}=3.3\text{V}$, $V_{SS}=0\text{V}$, $V_H=15\text{V}$, $V_L=-7.5\text{V}$, $V_M=0\text{V}$, ただし特記項目が無い場合

項目	記号	条件	min	typ	max	unit
静的消費電流	I_{DD}	V_{DD} 端子			1	μA
	I_H	V_H 端子			10	μA
	I_L	V_L 端子	-10			μA
動的消費電流	I_{DD}	V_{DD} 端子 ※1 ※2			1	mA
	I_H	V_H 端子 ※1 ※2		2.4	4.5	mA
	I_L	V_L 端子 ※1 ※2		3	5	mA
出力オン抵抗	R_L	$I_O=+10\text{mA}$		20	30	Ω
	R_M	$I_O=\pm 10\text{mA}$		30	45	Ω
	R_H	$I_O=-10\text{mA}$		30	40	Ω
	R_{SHT}	$I_O=-10\text{mA}$		30	40	Ω
伝播遅延時間	T_{PLM}	無負荷			200	ns
	T_{PMH}	無負荷			200	ns
	T_{PLH}	無負荷			200	ns
	T_{PML}	無負荷			200	ns
	T_{PHM}	無負荷			200	ns
	T_{PHL}	無負荷			200	ns
立ち上がり時間	T_{TLM}	$V_L \rightarrow V_M$ V_1, V_3 ※1			800	ns
		$V_L \rightarrow V_M$ V_2, V_4 ※1			800	ns
	T_{TMH}	$V_M \rightarrow V_H$ V_1, V_3 ※1			800	ns
	T_{TLH}	$V_L \rightarrow V_H$ SHT ※1			200	ns
立ち下がり時間	T_{TML}	$V_M \rightarrow V_L$ V_1, V_3 ※1			800	ns
		$V_M \rightarrow V_L$ V_2, V_4 ※1			800	ns
	T_{THM}	$V_H \rightarrow V_M$ V_1, V_3 ※1			800	ns
	T_{THL}	$V_H \rightarrow V_L$ SHT ※1			200	ns

※1 下記 CCD 等価負荷を参照

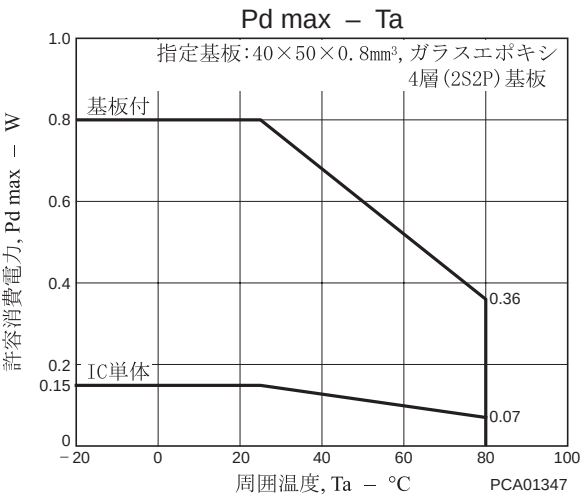
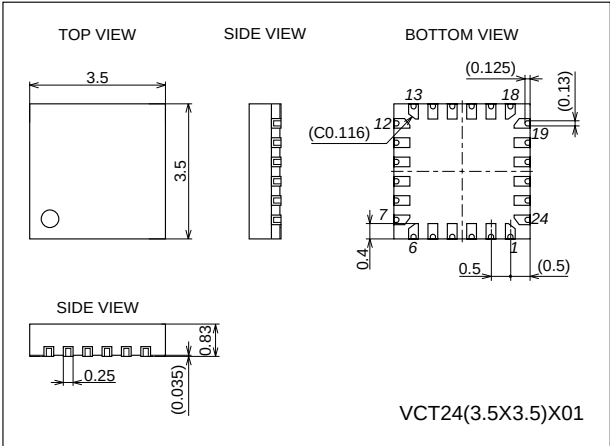
※2 7 ページのタイミング波形を参照



LV5609LP

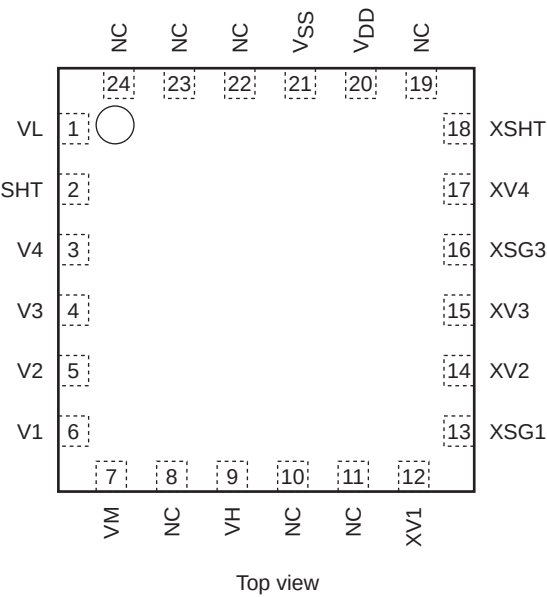
外形図

unit:mm (typ)
3322



LV5609LP

ピン配置図

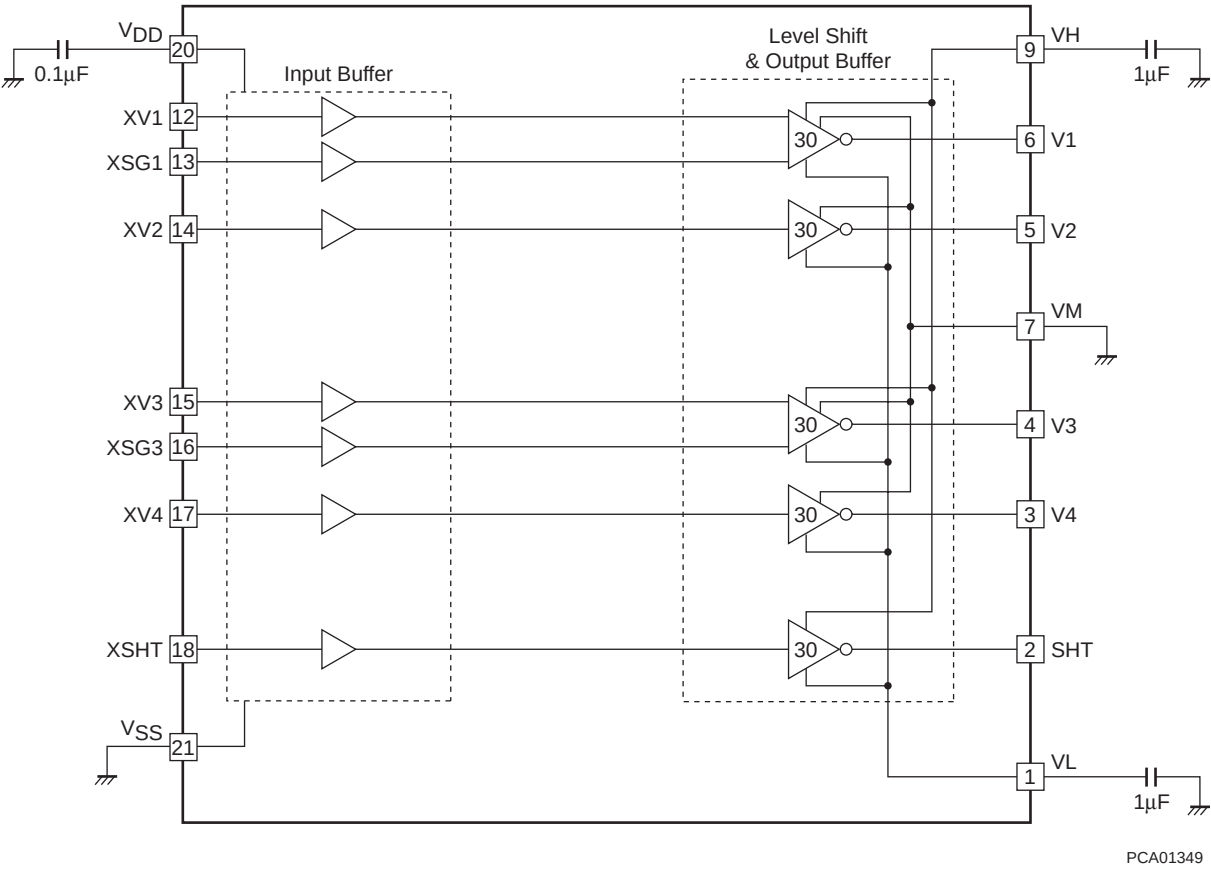


端子機能

端子No.	端子名	説明
1	VL	出力用Lo電源(−7.5V系)
2	SHT	レベルシフト出力(2値VH, VL)
3	V4	レベルシフト出力(2値VM, VL)
4	V3	レベルシフト出力(3値VH, VM, VL)
5	V2	レベルシフト出力(2値VM, VL)
6	V1	レベルシフト出力(3値VH, VM, VL)
7	VM	出力用GND
8	NC	
9	VH	出力用Hi電源(15V系)
10	NC	
11	NC	
12	XV1	V1転送パルス入力
13	XSG1	V1読み出しパルス入力
14	XV2	V2転送パルス入力
15	XV3	V3転送パルス入力
16	XSG3	V3読み出しパルス入力
17	XV4	V4転送パルス入力
18	XSHT	SHTパルス入力
19	NC	
20	VDD	入力バッファ用電源(3.3V系)
21	VSS	入力バッファ用GND
22	NC	
23	NC	
24	NC	

LV5609LP

ブロック図



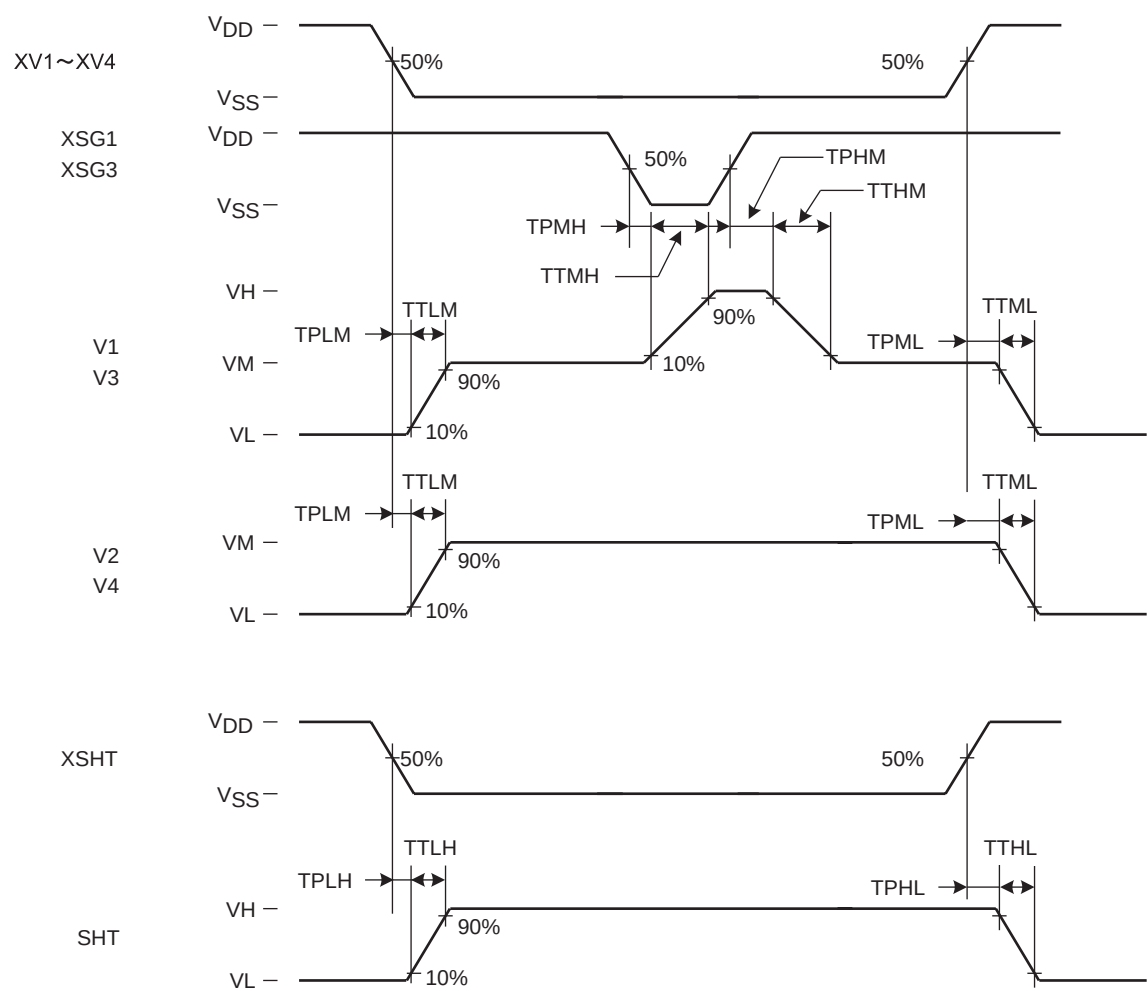
PCA01349

論理機能表

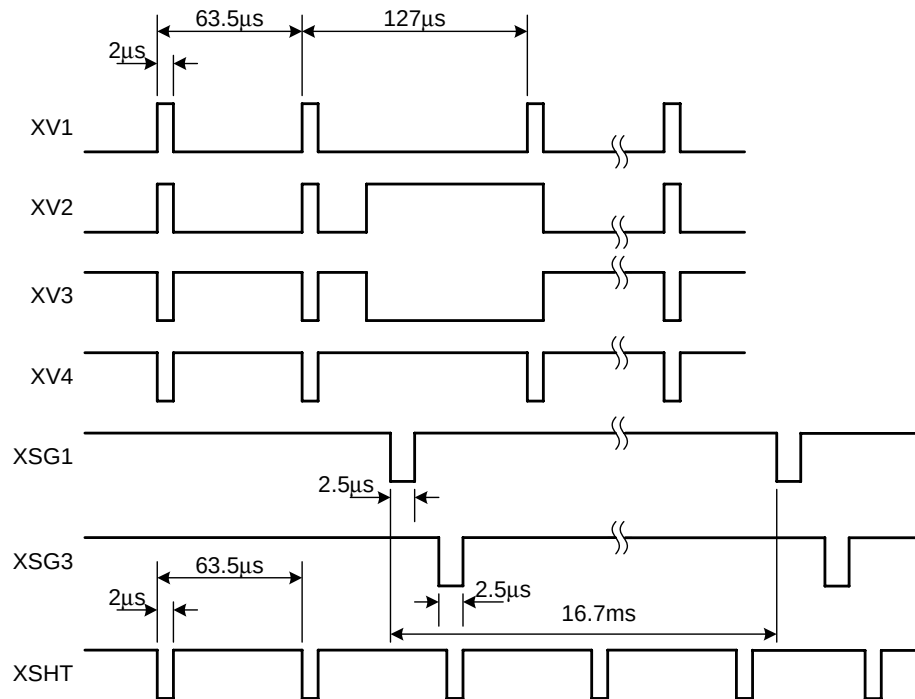
入力				出力		
XV1	XSG1	XV2	XSHT	V1	V2	SHT
XV3	XSG3	XV4		V3	V4	
L	L	X	X	VH	X	X
L	H	X	X	VM	X	X
H	L	X	X	VL	X	X
H	H	X	X	VL	X	X
X	X	L	X	X	VM	X
X	X	H	X	X	VL	X
X	X	X	L	X	X	VH
X	X	X	H	X	X	VL

LV5609LP

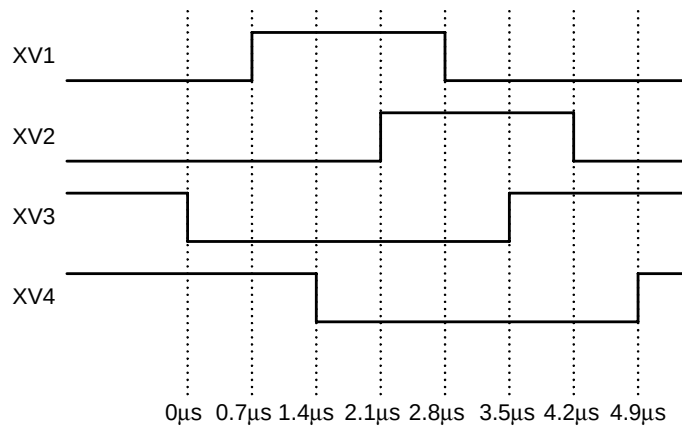
タイミングチャート



CCD等価負荷測定タイミング波形



オーバーラップ部分拡大図



ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえば、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。