



ON Semiconductor®

<http://onsemi.jp>

LV8732V

Bi-CDMOS LSI

PWM定電流制御ステッパモータドライバ

概要

LV8732Vは、2W1-2相励磁に対応したマイクロステップ駆動ステッパモータドライバと、正転/逆転/ブレーキ/待機に対応したブラシ付モータドライバ×2chを切り替えることが可能な2ch入りHブリッジドライバである。0A、アミューズメント用のステッパモータ、ブラシ付DCモータの駆動に最適である。

機能

- ・PWM電流制御ステッパモータドライバ1ch (DCモータドライバ2chと切り替え可能)内蔵
- ・BiCDMOSプロセスIC
- ・低オン抵抗 (上側0.3Ω、下側0.25Ω 上下合計0.55Ω ; Ta=25℃, I_Q=2A)
- ・励磁モードは2相/1-2相/W1-2相/2W1-2相の設定が可能
- ・ステップ信号入力のみで、励磁ステップが進行
- ・通電電流を4段階に切り替え可能
- ・出力ショート保護回路 (ラッチ方式・自動復帰方式選択可能)内蔵
- ・異常状態警告出力端子付き
- ・コントロール電源不要

最大定格/Ta=25℃

項目	記号	条件	定格値	unit
電源電圧	VM max	VM, VM1, VM2	36	V
出力ピーク電流	I _Q peak	tw ≤ 10ms, duty 20%, 1chあたり	2.5	A
出力電流	I _Q max	1chあたり	2	A
ロジック入力電圧	V _{IN}	ATT1, ATT2, EMM, RST/BLK, STEP/DC22, FR/DC21, MD2/DC12, MD1/DC11, DM, OE, ST	-0.3 ~ +6	V
MONI/EMO端子入力電	V _{moni/Vem}		-0.3 ~ +6	V
許容消費電力	Pd max	※	3.25	W
動作周囲温度	Topr		-20 ~ +85	℃
保存周囲温度	Tstg		-55 ~ +150	℃

※ 指定基板: 90.0mm × 90.0mm × 1.6mm, 2層ガラスエポキシ基板、裏面実装有り

注1) 絶対最大定格は、一瞬でも越えてはならない許容値を示すものです。

注2) 絶対最大定格の範囲内で使用した場合でも、高温および大電流/高電圧印加、多大な温度変化等で連続して使用される場合、信頼性が低下するおそれがあります。詳細につきましては、弊社窓口までご相談ください。

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

ORDERING INFORMATION

See detailed ordering and shipping information on page 27 of this data sheet.

LV8732V

推奨動作範囲/Ta=25°C

項目	記号	条件	定格値	unit
電源電圧範囲	VM	VM, VM1, VM2	9~32	V
ロジック入力電圧	V _{IN}	ATT1, ATT2, EMM, RST/BLK, STEP/DC22, FR/DC21, MD2/DC12, MD1/DC11, DM, OE, ST	0~5.5	V
VREF入力電圧範囲	VREF		0~3	V

電気的特性/Ta=25°C, VM=24V, VREF=1.5V

項目		記号	条件	min	typ	max	unit
待機時消費電流		IMstn	ST=“L”, I (VM)+I (VM1)+I (VM2)		100	400	μA
消費電流		IM	ST=“H”, OE=“L”, 無負荷 I (VM)+I (VM1)+I (VM2)		3. 2	5	mA
VREG5出力電圧		Vreg5	I _Q =−1mA	4. 5	5	5. 5	V
サーマルシャットダウン温度		TSD	設計保証	150	180	200	℃
サーマルヒステリシス幅		ΔTSD	設計保証		40		℃
モータドライバ							
出力オン抵抗		Ronu	I _Q =2A、上側ON抵抗		0. 3	0. 4	Ω
		Rond	I _Q =2A、下側ON抵抗		0. 25	0. 33	Ω
出力リーク電流		I _Q leak				50	μA
ダイオード順電圧		VD	ID=−2A		1. 2	1. 4	V
ロジック端子入力電流		I _{INL}	ATT1, ATT2, EMM, RST/BLK, STEP/DC22, FR/DC21, MD2/DC12, MD1/DC11, DM, OE, ST V _{IN} =0. 8V	4	8	12	μA
		I _{INH}	V _{IN} =5V	30	50	70	μA
ロジック入力電圧	High	V _{INh}	ATT1, ATT2, EMM, RST/BLK, STEP/DC22, FR/DC21, MD2/DC12, MD1/DC11, DM, OE, ST	2. 0		5. 5	V
	Low	V _{INl}		0		0. 8	V
電流設定用 コンパレータ スレッシュホールド電 圧 (電流STEP 切り替え)	2W1-2相	Vtdac0_2W	ステップ0(イニシャル時1ch コンパレートレベル)	0. 291	0. 3	0. 309	V
		Vtdac1_2W	ステップ1(イニシャル+1)	0. 285	0. 294	0. 303	V
		Vtdac2_2W	ステップ2(イニシャル+2)	0. 267	0. 276	0. 285	V
		Vtdac3_2W	ステップ3(イニシャル+3)	0. 240	0. 249	0. 258	V
		Vtdac4_2W	ステップ4(イニシャル+4)	0. 201	0. 21	0. 219	V
		Vtdac5_2W	ステップ5(イニシャル+5)	0. 157	0. 165	0. 173	V
		Vtdac6_2W	ステップ6(イニシャル+6)	0. 107	0. 114	0. 121	V
		Vtdac7_2W	ステップ7(イニシャル+7)	0. 053	0. 06	0. 067	V
電流設定用 コンパレータ スレッシュホールド電 圧 (電流STEP 切り替え)	W1-2相	Vtdac0_W	ステップ0(イニシャル時1ch コンパレートレベル)	0. 291	0. 3	0. 309	V
		Vtdac2_W	ステップ2(イニシャル+1)	0. 267	0. 276	0. 285	V
		Vtdac4_W	ステップ4(イニシャル+2)	0. 201	0. 21	0. 219	V
		Vtdac6_W	ステップ6(イニシャル+3)	0. 107	0. 114	0. 121	V
	1-2相	Vtdac0_H	ステップ0(イニシャル時1ch コンパレートレベル)	0. 291	0. 3	0. 309	V
		Vtdac4_H	ステップ4(イニシャル+1)	0. 201	0. 21	0. 219	V
	2相	Vtdac4_F	ステップ4'(イニシャル時1ch コンパレートレベル)	0. 291	0. 3	0. 309	V

次ページへ続く。

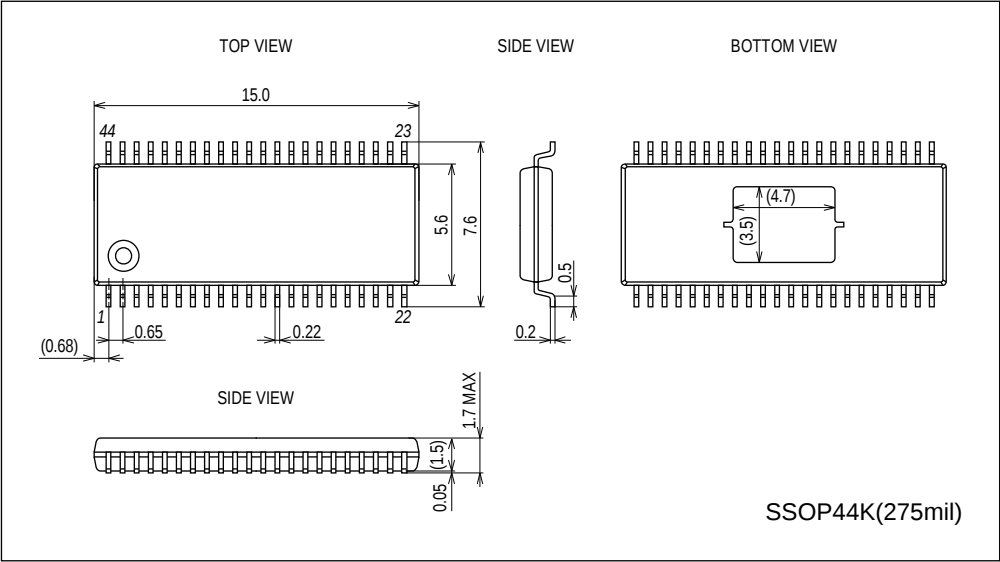
LV8732V

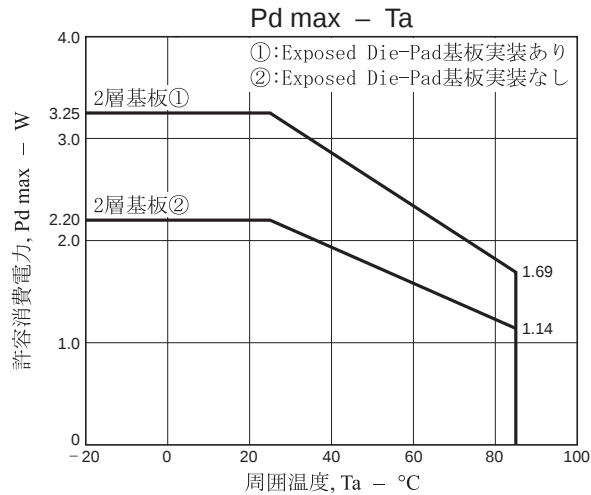
前ページより続く。

項目	記号	条件	min	typ	max	unit
電流設定用コンパレータ スレッシュホルド電圧 (電流減衰率切り替え)	Vtatt00	ATT1=L, ATT2=L	0.291	0.3	0.309	V
	Vtatt01	ATT1=H, ATT2=L	0.232	0.24	0.248	V
	Vtatt10	ATT1=L, ATT2=H	0.143	0.15	0.157	V
	Vtatt11	ATT1=H, ATT2=H	0.053	0.06	0.067	V
チョッピング周波数	Fchop	Cchop=200pF	40	50	60	kHz
CHOP端子充放電電流	Ichop		7	10	13	μA
チョッピング発振回路 スレッシュホルド電圧	Vtup		0.8	1	1.2	V
	Vtdown		0.4	0.5	0.6	
VREF端子入力電流	Iref	VREF=1.5V	-0.5			μA
MONI端子飽和電圧	Vsatmon	Imoni=1mA			400	mV
チャージポンプ						
VG出力電圧	VG		28	28.7	29.8	V
立ち上り時間	tONG	VG=0.1μF, CP1-CP2間0.1μF ST=”H” →VG=VM+4V		200	500	μS
発振周波数	Fosc		90	125	150	kHz
出力ショート保護						
EMO端子飽和電圧	Vsatemo	Iemo=1mA			400	mV
CEM端子充電電流	Icem	Vcem=0V	7	10	13	μA
CEM端子スレッシュホルド電圧	Vtcem		0.8	1	1.2	V

外形図

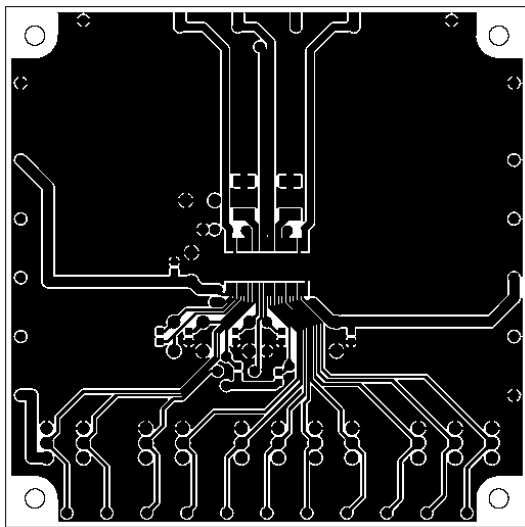
unit:mm (typ)



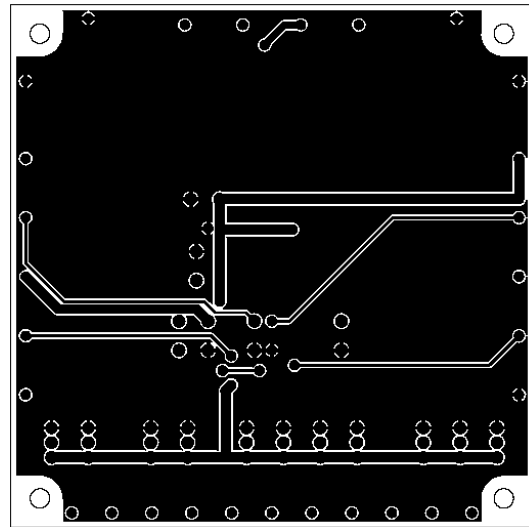


基板仕様 (LV8732V動作推奨基板)

サイズ : 90mm×90mm×1.6mm (2層基板 [2S0P])
 材質 : ガラスエポキシ
 銅配線密度 : L1=85%/L2=90%



L1: 銅配線パターン図



L2: 銅配線パターン図

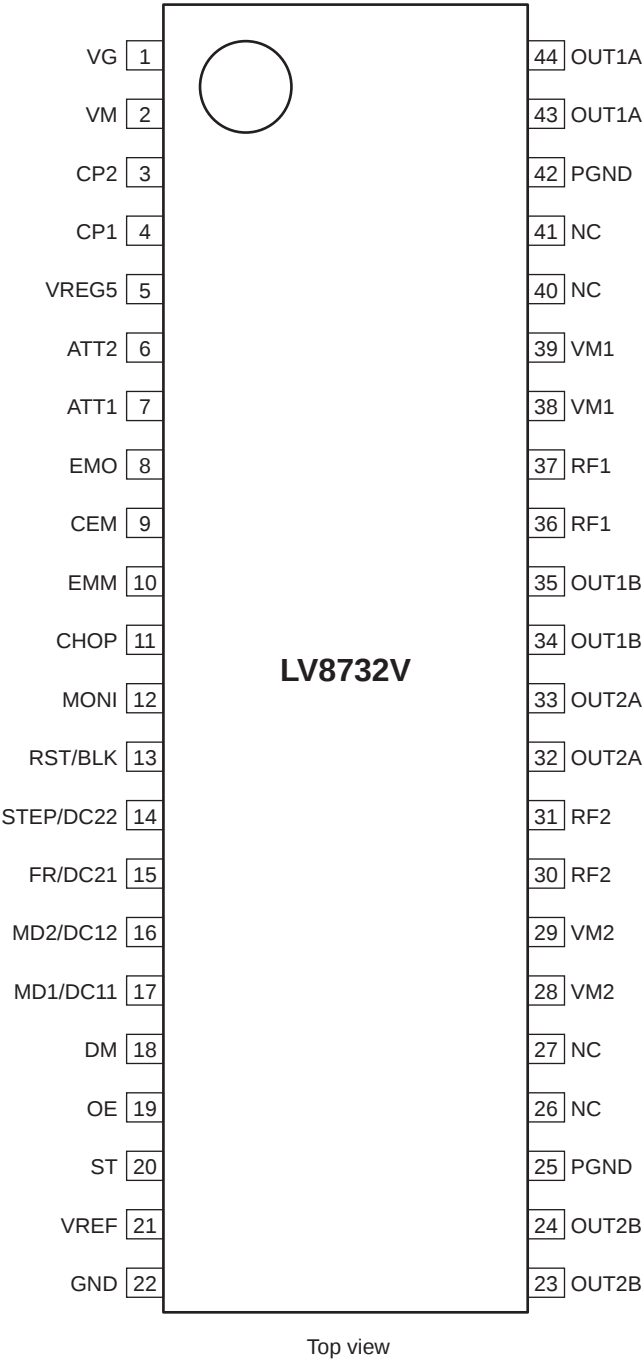
注意事項

- 1) Exposed Die-Pad基板実装ありのデータは、Exposed Die-Pad面が90%以上濡れた状態での値である。
- 2) セット設計は余裕を持ったディレーティング設計をお願いします。
 ディレーティングの対象になるストレスは、電圧、電流、接合部温度、電力損失、それに機械的ストレスとして、振動、衝撃および引張りなどがある。
 したがって設計に当っては、これらのストレスをできるだけ低く、あるいは小さくすること。
 一般的なディレーティングの目安を示す。
 (1) 電圧定格に対して、最大値が80%以下
 (2) 電流定格に対して、最大値が80%以下
 (3) 温度定格に対して、最大値が80%以下

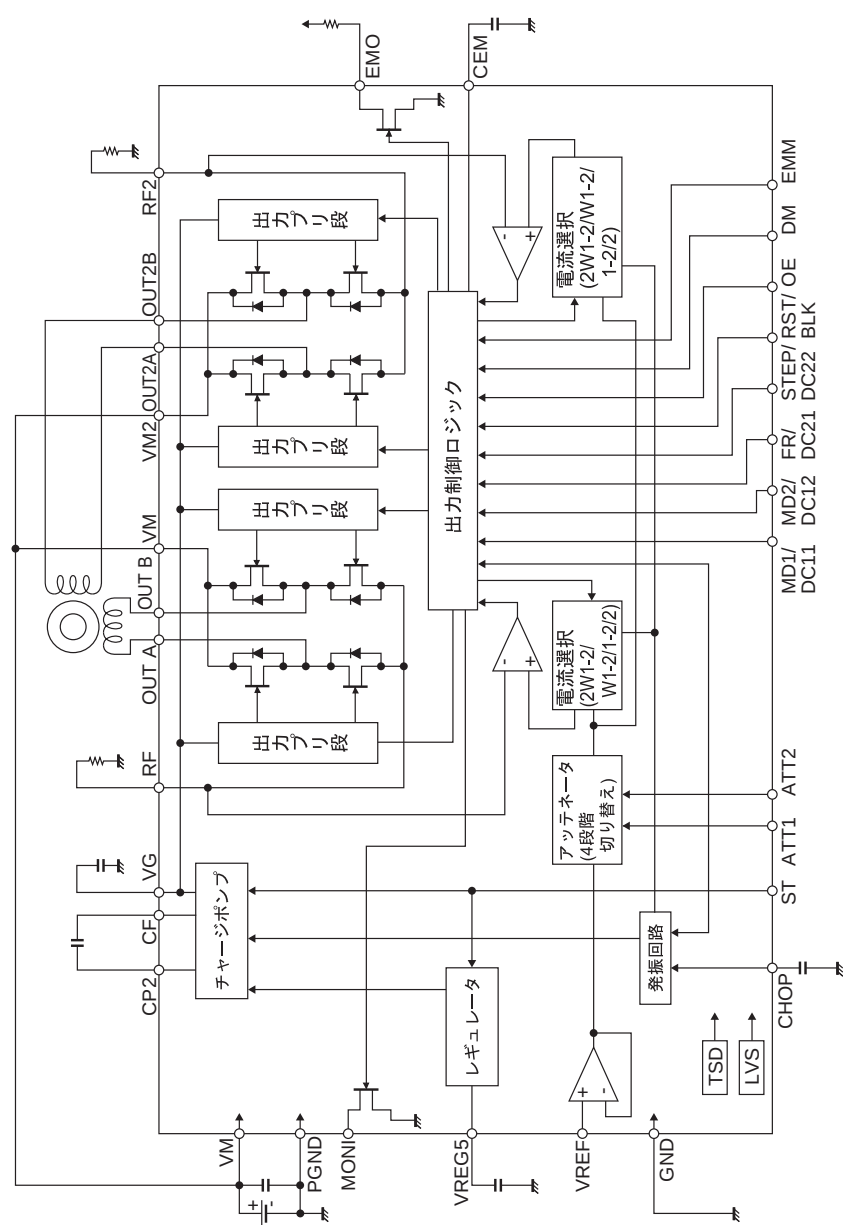
LV8732V

3)セット設計後は、必ず製品で検証を行うこと。
また、Exposed Die-Pad等 半田接合状態の確認、および、半田接合部の信頼性検証を行うこと。
これらの部分の半田接合にボイドや劣化が認められる場合、基板への熱伝導状態が悪くなり、IC
の熱破壊に至る可能性がある。

ピン配置図



ブロック図



端子説明

端子 No.	端子名	端子機能	等価回路図
6 7 10 13 14 15 16 17 18 19	ATT2 ATT1 EMM RST/ BLK STEP/ DC22 FR/ DC21 MD2/ DC12 MD1/ DC11 DM OE	保持通電電流切り替え端子 保持通電電流切り替え端子 出力ショート保護モード 切り替え端子 RESET入力端子 (STM) / ブラン キング時間切り替え端子 (DCM) STEP信号入力端子 (STM) / 2ch 出力制御入力端子2 (DCM) CW/CCW信号入力端子 (STM) / 2ch出力制御入力端子1 (DCM) 励磁モード切り替え端子 2 (STM) / 1ch出力制御入力端 子2 (DCM) 励磁モード切り替え端子 1 (STM) / 1ch出力制御入力端 子1 (DCM) ドライブモード (STM/DCM) 切 り替え端子 出力イネーブル信号入力端 子	
20	ST	チップイネーブル端子	
23, 24 25, 42 28, 29 30, 31 32, 33 34, 35 36, 37 38, 39 43, 44	OUT2B PGND VM2 RF2 OUT2A OUT1B RF1 VM1 OUT1A	2ch OUTB出力端子 パワーGND 2ch モータ電源接続端子 2ch 電流センス抵抗接続端 子 2ch OUTA出力端子 1ch OUTB出力端子 1ch 電流センス抵抗接続端 子 1ch モータ電源接続端子 1ch OUTA出力端子	

次ページへ続く。

LV8732V

前ページより続く。

端子 No.	端子名	端子機能	等価回路図
1 2 3 4	VG VM CP2 CP1	チャージポンプ用 コンデンサ接続端子 モータ電源接続端子 チャージポンプ用 コンデンサ接続端子 チャージポンプ用 コンデンサ接続端子	
21	VREF	定電流制御基準電圧入力端子	
5	VREG5	内部電源用コンデンサ接続端子	
8 12	EMO MONI	出力ショート状態警告出力 端子 位置検出モニタ端子	

次ページへ続く。

LV8732V

前ページより続く。

端子 No.	端子名	端子機能	等価回路図
9	CEM	出力ショート状態検出時間 設定コンデンサ接続端子	
11	CHOP	チョッピング周波数設定用 コンデンサ接続端子	
22	GND	GND	
26, 27 40, 41	NC	No Connect (IC内部とは接続されてい ない。)	

動作説明

1. 入力端子ファンクション

1-1) チップイネーブル機能

ST端子の設定で、ICの待機/動作の切り替えを行う。待機状態にすると、ICは省電力モードになり、すべてのロジックはリセットされる。また、待機状態では、内部レギュレータ回路、チャージポンプ回路も動作しない。

ST	状態	内部レギュレータ	チャージポンプ
“L” or OPEN	待機モード	待機	待機
“H”	動作モード	動作	動作

1-2) ドライブモード切り替え端子機能

DM端子の設定で、ICのドライブモードの切り替えを行う。STMモードにすると、CLK-IN入力でのステッパモータ1chの制御が可能である。また、DCMモードにすると、DCモータ2ch、もしくはパラレル入力でのステッパモータ1chの制御が可能である。パラレル入力でのステッパモータの制御は、2相または1-2相フルトルクとなる。

DM	ドライブモード	用途
“L” or OPEN	STMモード	ステッパモータ1ch(CLK-IN)
“H”	DCMモード	DCモータ2ch or ステッパモータ1ch(パラレル)

2. STMモード (DM=“L” or OPEN)

2-1) STEP端子機能

入力		動作モード
ST	STP	
L	*	待機モード
H		励磁ステップ送り
H		励磁ステップ保持

2-2) 励磁モード設定機能

MD1	MD2	励磁モード	イニシャル位置	
			1ch	2ch
L	L	2相励磁	100%	-100%
H	L	1-2相励磁	100%	0%
L	H	W1-2相励磁	100%	0%
H	H	2W1-2相励磁	100%	0%

電源立ち上げ時の初期状態、カウンタリセット時の各励磁モードでのイニシャル位置である。

2-3) 位置検出モニタ機能

位置検出モニタ端子MONIはオープンドレイン出力である。
励磁位置がイニシャル位置の場合、MONI出力はオン状態になる。
(【2-12. 各励磁モードでの電流波形例】を参照。)

2-4) 定電流制御基準電流設定方法

本ICは、出力電流を設定することで、モータ電流のPWM定電流チョッピング制御を自動で行う。
VREF端子に入力された電圧と、RF－GND間に接続された抵抗によって、下記計算式により定電流制御される出力電流を設定する。

$$I_{OUT} = (VREF/5) / RF抵抗$$

※上記設定値は、各励磁モードの100%時の出力電流

また、VREF端子に印加された電圧は、ATT1、ATT2の2入力の状態により、4段階の設定に切り替えることができる。モータの保持通電時の省電力化に有効である。

VREF入力電圧の減衰機能

ATT1	ATT2	電流設定基準電圧減衰比
L	L	100%
H	L	80%
L	H	50%
H	H	20%

VREF入力電圧の減衰機能を使用した場合の出力電流計算式は、以下のようになる。

$$I_{OUT} = (VREF/5) \times (\text{減衰比}) / RF抵抗$$

(例) VREF=1.5V、設定基準電圧100%【(ATT1, ATT2)=(L, L)】、RF抵抗0.3Ω時には下記出力電流が設定される。

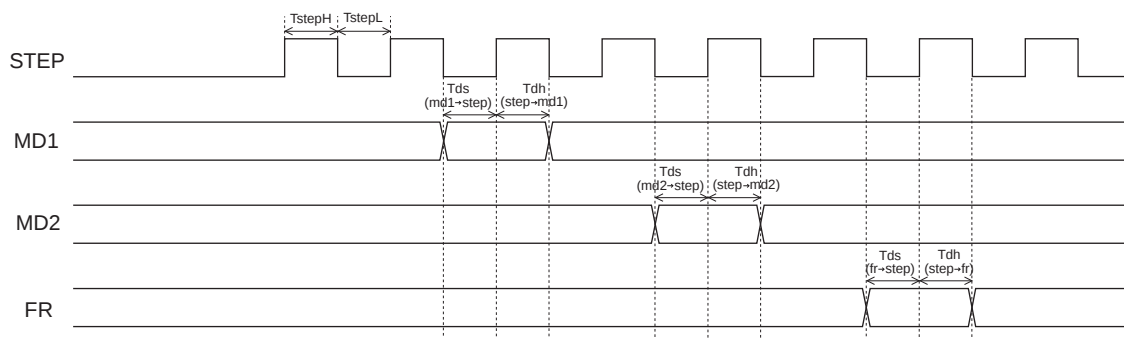
$$I_{OUT} = 1.5V/5 \times 100\% / 0.3\Omega = 1.0A$$

この状態で、(ATT1, ATT2)=(H, H)とした場合、

$$I_{OUT} = 1.0A \times 20\% = 200mA$$

となり、モータの保持通電時の出力電流を減衰させて、省電力化を行うことが可能である。

2-5) 入力タイミング



TstepH/TstepL : クロックH/Lパルス幅 (min 500ns)
Tds : データセットアップ時間 (min 500ns)
Tdh : データホールド時間 (min 500ns)

2-6) ブランキング時間

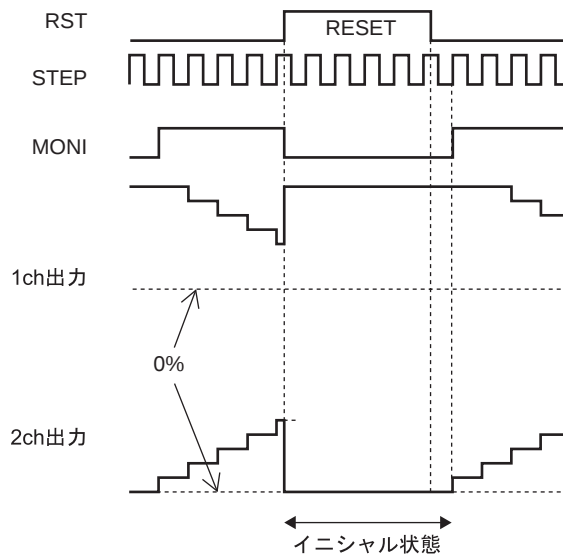
モータ電流のPWM定電流チョッピング制御を行う際、DECAYモード→CHARGEモードへの切り替わり時に、寄生ダイオードのリカバリ電流が電流センス抵抗に流れ込むことにより、センス抵抗端子にノイズがのり、これを誤検出する可能性がある。これを防止するために、切り替わり時のノイズを受け付けない様、ブランキング時間を設けている。この区間では、センス抵抗にノイズがのっても、CHARGEモードからDECAYモードに切り替わることはない。

本ICのステッパモータドライバモード(DM="L" or "OPEN")では、ブランキング時間は約1 μ s固定としている。

DCモータドライバモード(DM="H")では、RST/BLK端子による2段階に切り替えることが可能である。
(【ブランキング時間切り替え機能】参照)

2-7) RESET機能

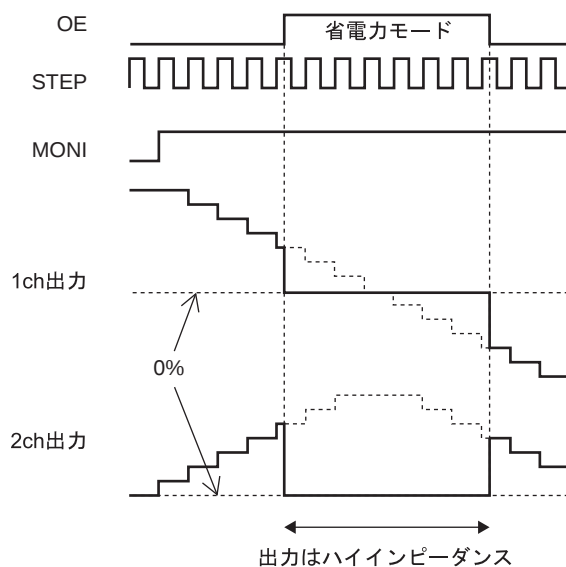
RST	動作モード
L	通常動作
H	RESET状態



RST端子="H"とすると、出力の励磁位置は強制的にイニシャル状態となり、MONI出力はオン状態となる。その後RST="L"とすると、次のSTEP入力で励磁位置が進行する。

2-8) 出力イネーブル機能

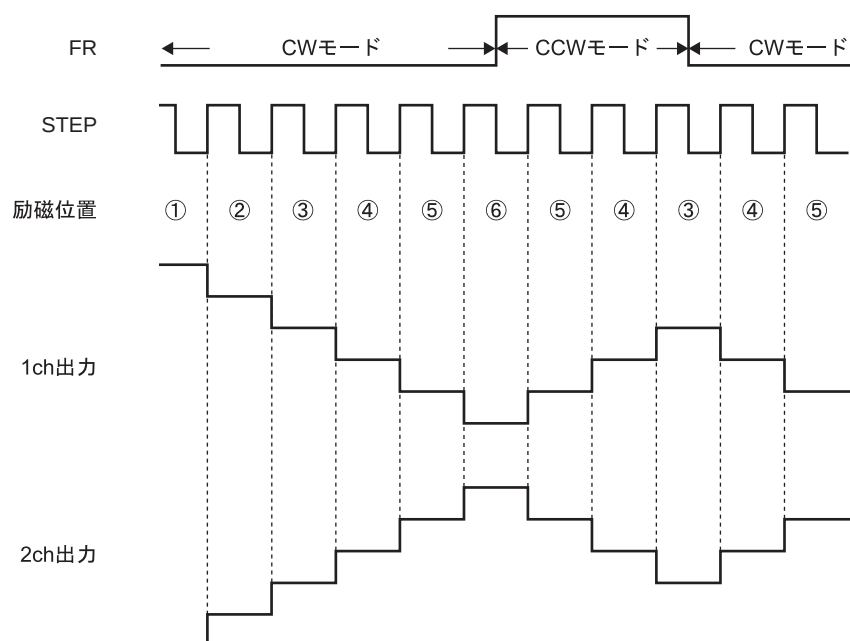
OE	動作モード
L	出力ON
H	出力OFF



OE端子="H"とすると、出力は強制的にOFFしてハイインピーダンスとなる。
 ただし、内部ロジック回路は動作しているため、STEPを入力していると、励磁位置は進行する。
 よって、OE="L"に戻すと、STEP入力によって進行した励磁位置に沿ったレベルを出力する。

2-9) 正転/逆転切り替え機能

FR	動作モード
L	CW
H	CCW



IC内部のDAコンバータは、入力されるSTEPパルスの立ち上がりで1ビット進む。
また、FR端子の設定により、CW/CCWのモード切替を行う。
CWモードは、2chの電流が1chの電流から見た場合、位相が90° 遅れる。
CCWモードは、2chの電流が1chの電流から見た場合、位相が90° 進む。

2-10) チョッピング周波数設定

このICでは、定電流制御を行う際、CHOP端子－GND間に接続されるコンデンサ(Cchop)によって決定される周波数で、チョッピング動作を行う。
CHOP端子－GND間に接続したコンデンサCchopによって、チョッピング周波数は以下のように設定される。

$$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2) \quad (\text{Hz})$$

I_{chop} : コンデンサ充放電電流 typ 10 μ A

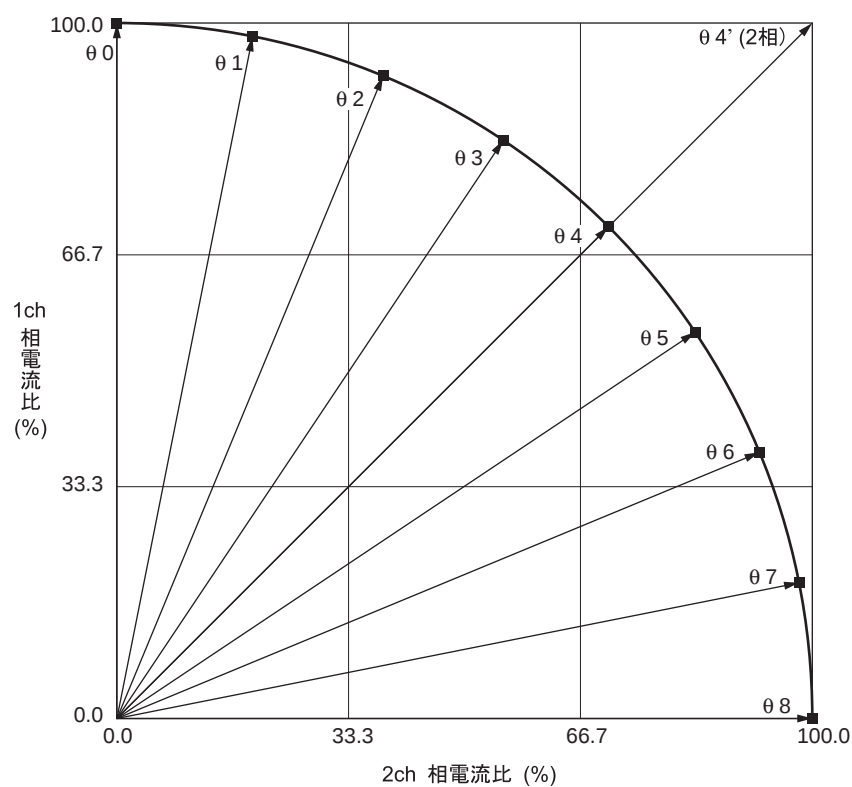
V_{tchop} : 充放電ヒステリシス電圧 ($V_{tup} - V_{tdown}$) typ 0.5V

例えば、Cchop=200pFの時

$$F_{chop} = 10\mu\text{A} / (200\text{pF} \times 0.5\text{V} \times 2) = 50\text{kHz}$$

となる。

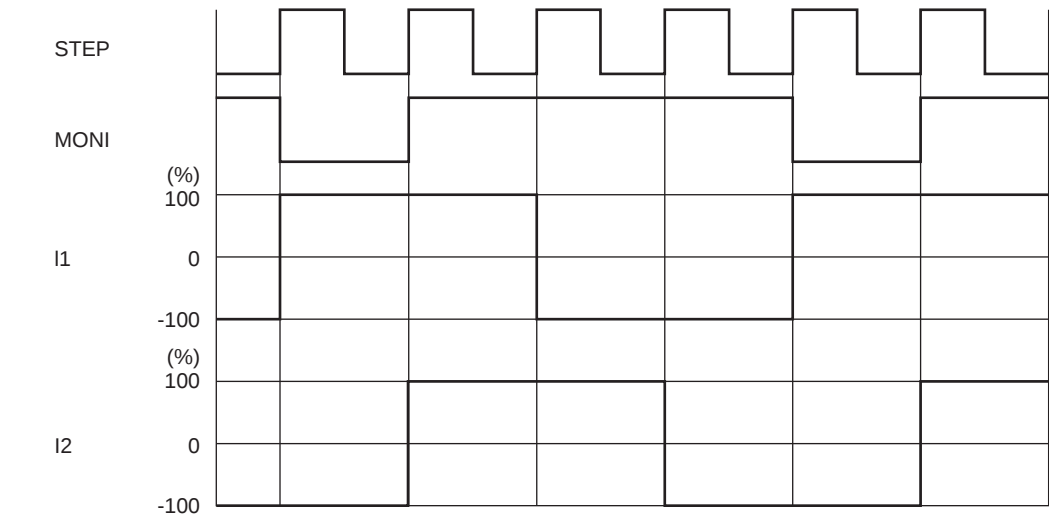
2-11) 出力電流ベクトル軌跡(1ステップを90度に正規化)



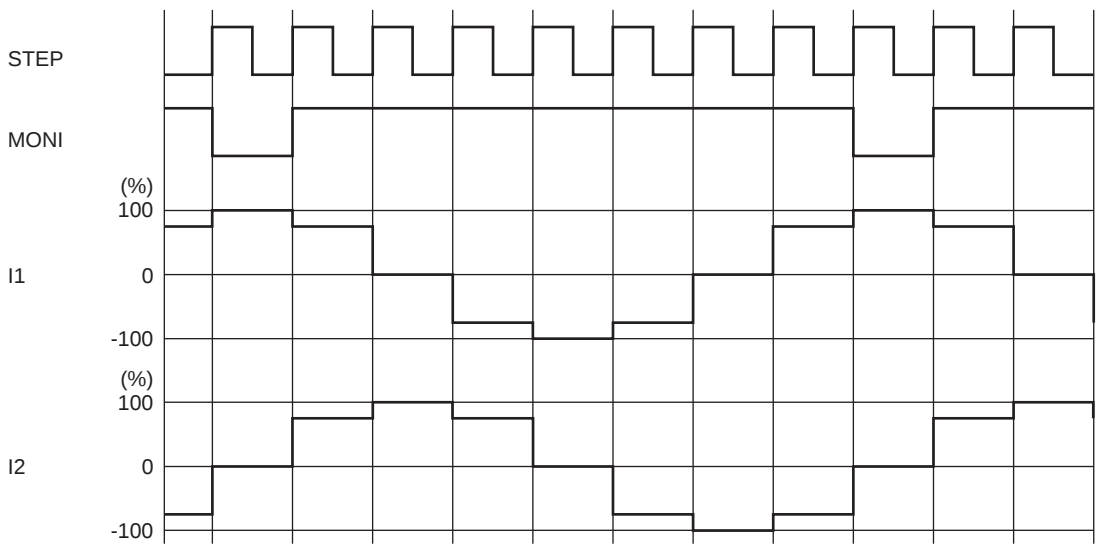
各励磁モードでの設定電流比

STEP	2W1-2相(%)		W1-2相(%)		1-2相(%)		2相(%)	
	1ch	2ch	1ch	2ch	1ch	2ch	1ch	2ch
$\theta 0$	100	0	100	0	100	0		
$\theta 1$	98	20						
$\theta 2$	92	38	92	38				
$\theta 3$	83	55						
$\theta 4$	70	70	70	70	70	70	100	100
$\theta 5$	55	83						
$\theta 6$	38	92	38	92				
$\theta 7$	20	98						
$\theta 8$	0	100	0	100	0	100		

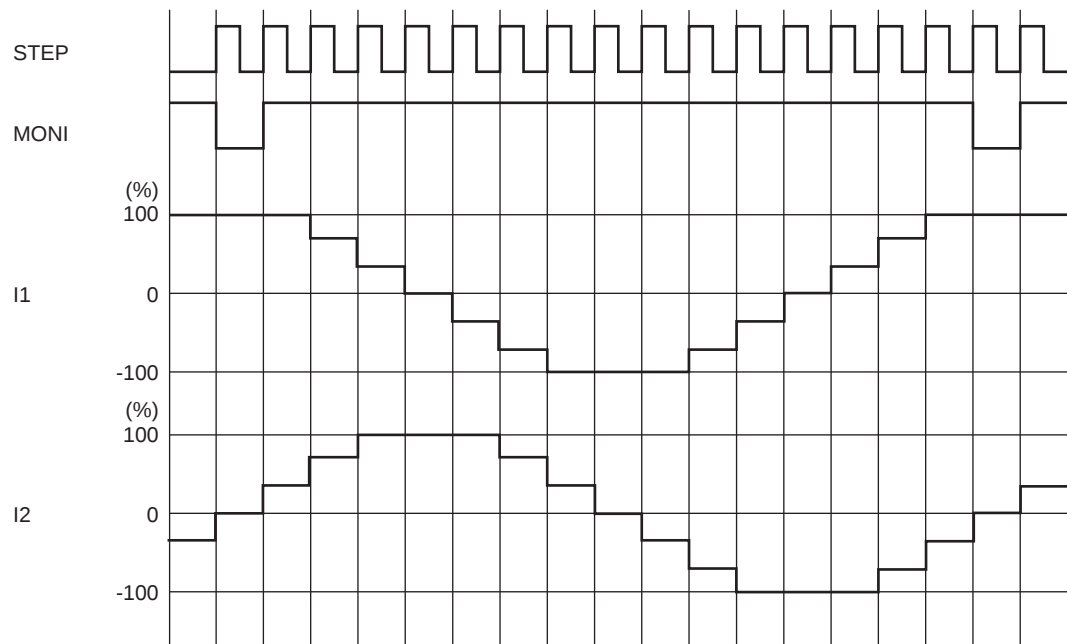
2-12) 各励磁モードでの電流波形例
2相励磁(CWモード)



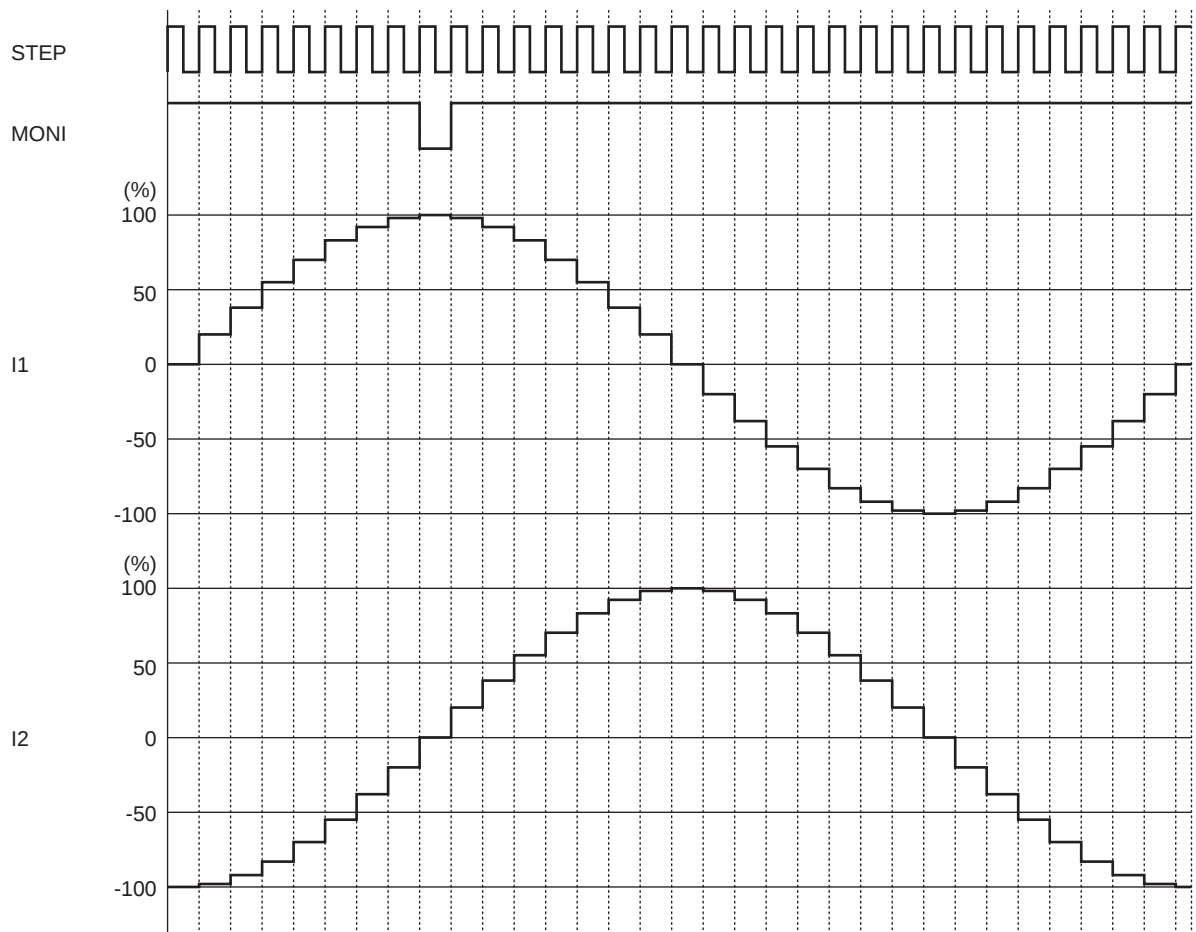
1-2相励磁(CWモード)



W1-2相励磁 (CWモード)

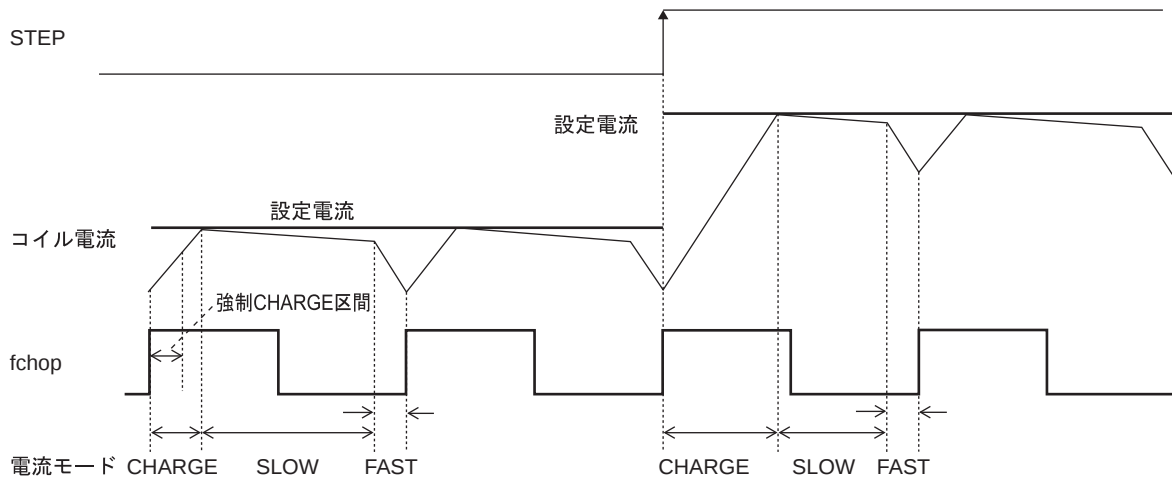


2W1-2相励磁 (CWモード)

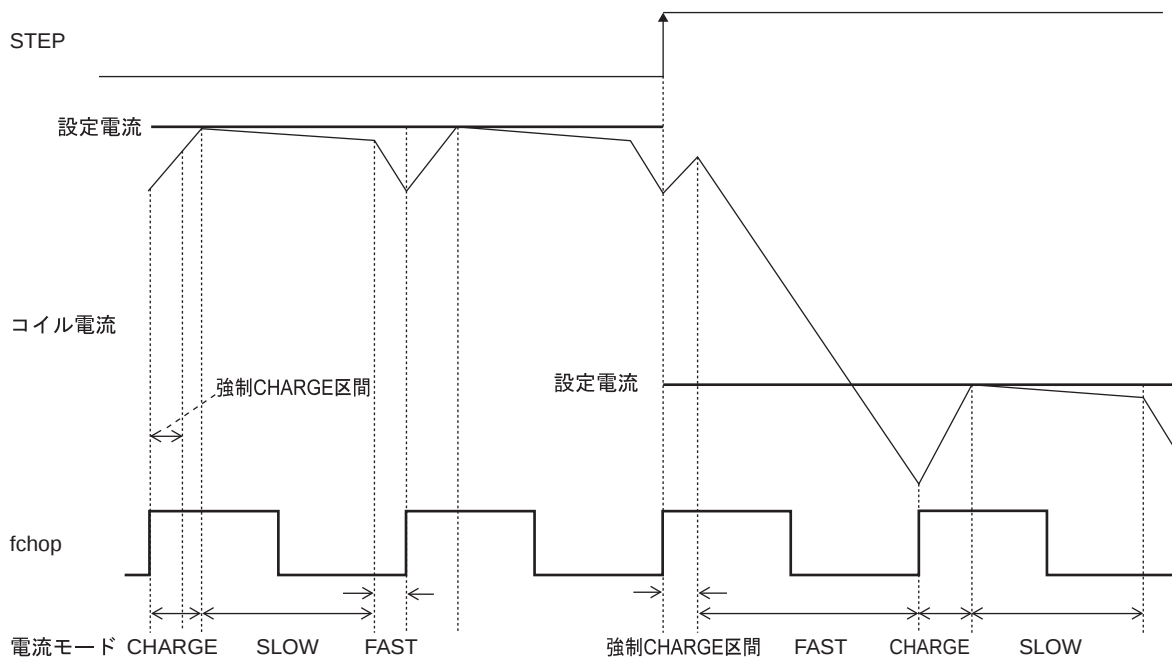


2-13) 電流制御動作仕様

(正弦波増加方向)



(正弦波減少方向)



各電流モードは以下のシーケンスで動作を行う。

- ・チョッピング発振立ち上がりでCHARGEモードとなる。(コイル電流(ICOIL)と設定電流(IREF)の大小に関係なく、Blanking Timeとして設定された時間は強制CHARGEモードとなる。)
- ・Blanking Time区間で、コイル電流(ICOIL)と設定電流(IREF)を比較する。

(ICOIL < IREF)が存在した場合

ICOIL ≥ IREFまでCHARGEモード。その後SLOW DECAYモードに切り替わり、最後に約1μsの区間FAST DECAYモードに切り替わる。

(ICOIL < IREF)が存在しなかった場合

FAST DECAYモードに切り替わる、チョッピング1周期が終わるまでFAST DECAYでコイル電流を減衰する。

上記動作を繰り返す。通常、正弦波増加方向では、SLOW(+FAST)DECAYモード、正弦波減少方向では、設定まで電流が減衰するまでFAST DECAYモード、その後SLOW DECAYモードとなる。

3. DCMモード (DM="H")

3-1) DCMモード出力制御ロジック

パラレル入力		出力		モード
DC11(21)	DC12(22)	OUT1(2)A	OUT1(2)B	
L	L	OFF	OFF	待機
H	L	H	L	CW(正転)
L	H	L	H	CCW(逆転)
H	H	L	L	ブレーキ

3-2) ブランキング時間切り替え機能

BLK	ブランキング時間
L	2 μ s
H	3 μ s

3-3) 出カイナーブル機能

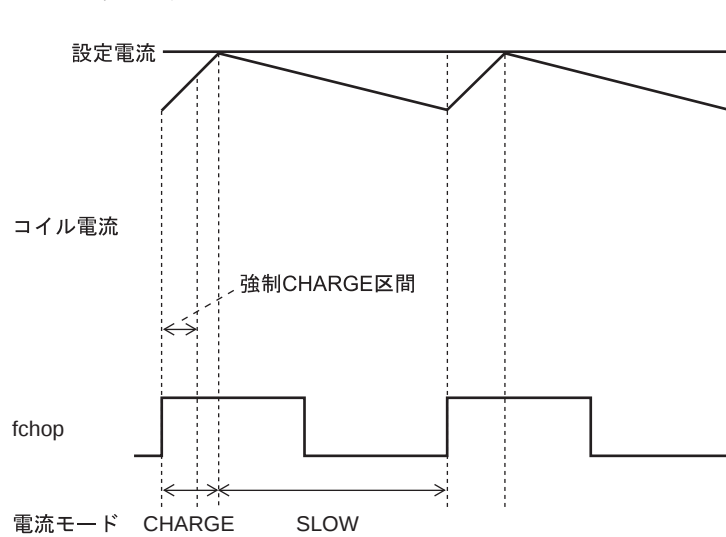
OE	動作モード
L	出力ON
H	出力OFF

OE端子="H"とすると、出力は強制的にOFFしてハイインピーダンスとなる。OE端子="L"とすると、制御ロジックにしたがって出力される。

3-4) 電流LIMIT基準電圧設定機能

本ICは、電流リミットを設定することで、モータ電流がリミット電流まで達した際、それ以上電流が増加しないよう自動でショートブレーキ制御を行う。

(電流LIMIT制御タイムチャート)



VREF端子に入力された電圧と、RF-GND間に接続された抵抗によって、下記計算式によりLIMIT電流を設定する。

$$I_{\text{limit}} = (V_{\text{REF}}/5) / \text{RF抵抗}$$

また、VREF端子に印加された電圧は、ATT1、ATT2の2入力の状態により、4段階の設定に切り替えることができる。

VREF入力電圧の減衰機能

ATT1	ATT2	電流設定基準電圧減衰比
L	L	100%
H	L	80%
L	H	50%
H	H	20%

VREF入力電圧の減衰機能を使用した場合の出力電流計算式は、以下のようになる。

$$I_{\text{limit}} = (V_{\text{REF}}/5) \times (\text{減衰比}) / \text{RF抵抗}$$

(例) VREF=1.5V、設定基準電圧100%【(ATT1, ATT2)=(L, L)】、RF抵抗0.3Ω時には下記出力電流が設定される。

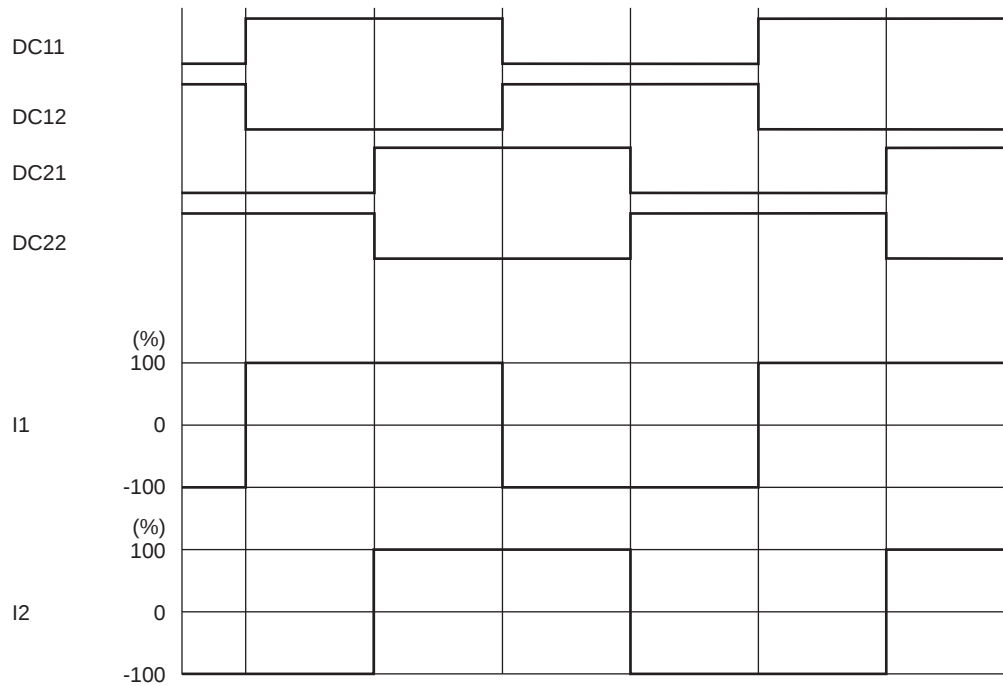
$$I_{\text{limit}} = 1.5\text{V} / 5 \times 100\% / 0.3\Omega = 1.0\text{A}$$

この状態で、(ATT1, ATT2)=(H, H)とした場合、

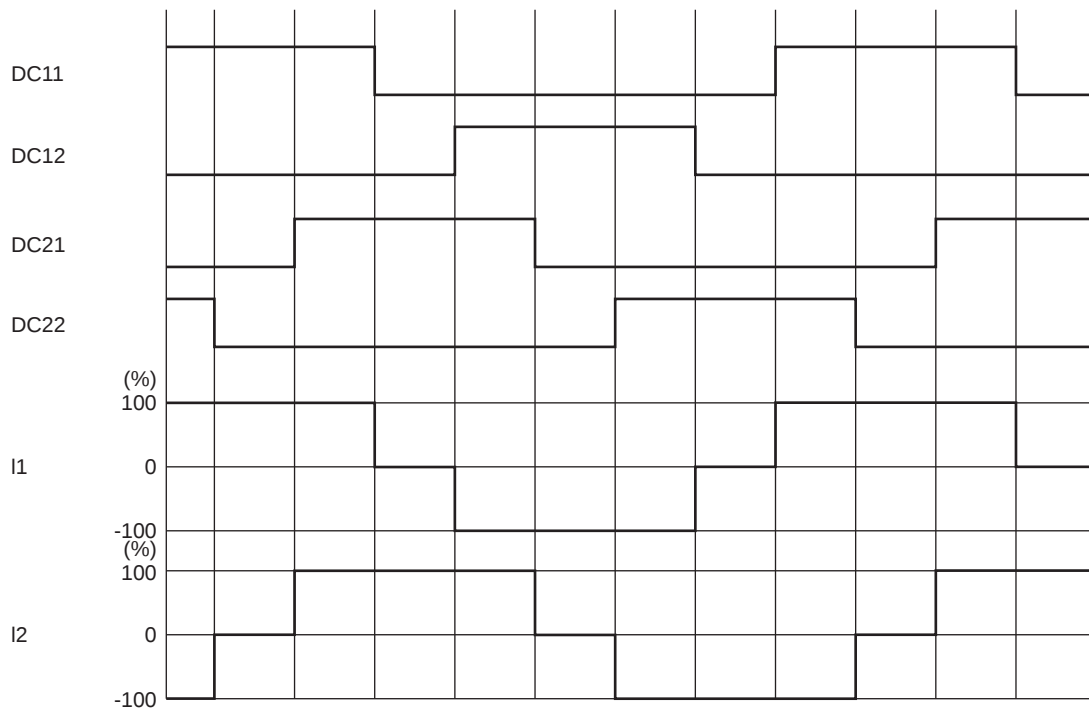
$$I_{\text{limit}} = 1.0\text{A} \times 20\% = 200\text{mA}$$

となる。

3-5) ステッピングモータ パラレル入力制御時の各励磁モードでの電流波形例
2相励磁(CWモード)



1-2相励磁フルトルク(CWモード)



4. 出力短絡保護機能

本ICには、出力が天絡、地絡などによってショートした場合、ICが破壊してしまうことを防止するために、出力を待機モードにし、警告出力をオンさせる、出力ショート保護回路が内蔵されている。この機能は、STMモード(DM=L)の時は、どちらか一方のchの短絡を検出することで、両chとも待機モードにする。また、DCモード(DM=H)の時は、1ch/2chそれぞれが独立して動作する。(1ch側の出力がショートした場合でも、2ch側は正常に動作する。)

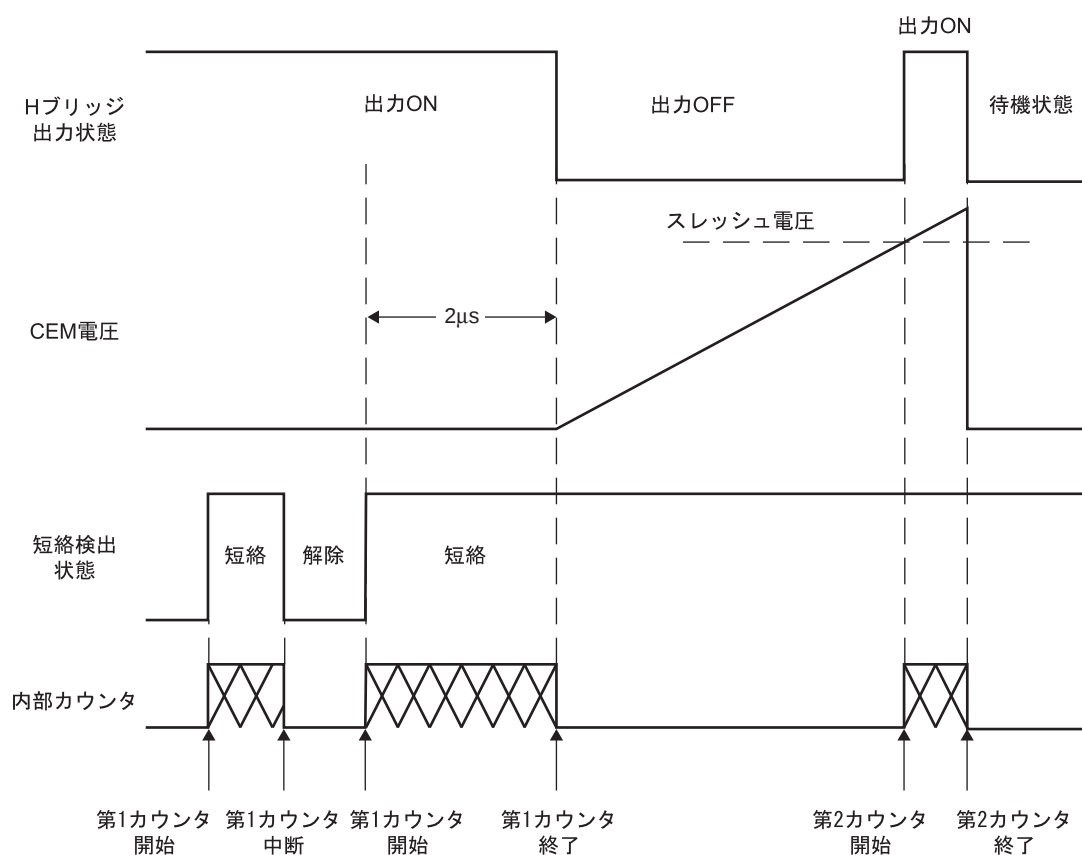
4-1) 出力ショート保護動作切り替え機能

EMM端子の設定で、ICの出力ショート保護動作の切り替えを行う。

EMM	状態
“L” or OPEN	ラッチ方式
“H”	自動復帰方式

4-2) ラッチ方式

ラッチモードでは、出力電流が検出電流を越えると、出力をOFFさせてその状態を保持する。ICが出力ショート状態を検知することで、出力ショート保護回路が動作を始める。短絡状態が、内部タイマ($\approx 2\mu\text{s}$)の間連続すると、まず短絡が検出された出力をOFFする。その後、後述のタイマーラッチ時間(T_{cem})を越えたところで、再度出力をONさせて、それでも短絡状態を検出した場合は、該当ch側のすべての出力を待機モードに切り替え、その状態を保持する。この状態は、ST=“L”にすることによって解除される。



4-3) 自動復帰方式

自動復帰モードでは、出力電流が検出電流を越えると出力波形がスイッチング波形に切り替わる。

ラッチ方式と同様に、出力ショート状態を検知すると短絡検出回路が動作する。短絡検出回路の動作が後述のタイマーラッチ時間(Tcem)を越えると、出力を待機モードに切り替え、2ms(TYP)後に再びONモードに復帰する。このときに、依然として過電流モードにあると、上述のスイッチングモードを過電流モードが解除されるまで繰り返す。

4-4) 異常状態警告出力端子(EMO/MONI)

ICが異常状態を検出して保護回路が動作した時、この異常状態をCPU側に出力する端子としてEMO端子を設けている。

この端子はオープンドレイン出力となっており、異常状態を検出すると、EMO出力はオン状態(EMO="L")となる。

また、DCMモード(DM="H")では、MONI端子も警告出力端子として機能する。

EMO端子、MONI端子の機能は、DM端子の状態により下記のように変わる。

DM=L(STMモード)

EMO: 異常状態警告出力端子

MONI: 励磁イニシヤル位置検出モニタ

DM=H(DCMモード)

EMO: 1ch警告出力端子

MONI: 2ch警告出力端子

また、EMO(MONI)端子は下記の状態でオン状態となる。

1. 出力端子が天絡、地絡、または負荷短絡して出力短絡保護回路が動作した時
2. ICのジャンクション温度が上昇して、過熱保護回路が動作した時

異常状態	DM=L(STMモード)		DM=H(DCMモード)	
	EMO	MONI	EMO	MONI
1ch側短絡検出時	ON	—	ON	—
2ch側短絡検出時	ON	—	—	ON
過熱検出時	ON	—	ON	ON

4-5) タイマーラッチ時間(Tcem)

CEM端子ーGND間に接続するコンデンサCcemによって、出力短絡時に出力OFFまでの時間設定を行うことができる。コンデンサCcemの値は、以下の式により決定する。

$$\text{タイマラッチ: } T_{cem} \quad T_{cem} \approx C_{cem} \cdot V_{tcem} / I_{cem} \text{ [sec]}$$

V_{tcem}: 比較器スレッシュホールド電圧 TYP 1V
I_{cem}: CEM端子充電電流 TYP 10μA

5. 過熱保護機能

本ICには、過熱保護回路が内蔵されており、ジャンクション温度T_jが180℃を超えると出力がOFFし、同時に異常状態警告出力もONする。温度がヒステリシス分下がると出力は再駆動(自動復帰)する。

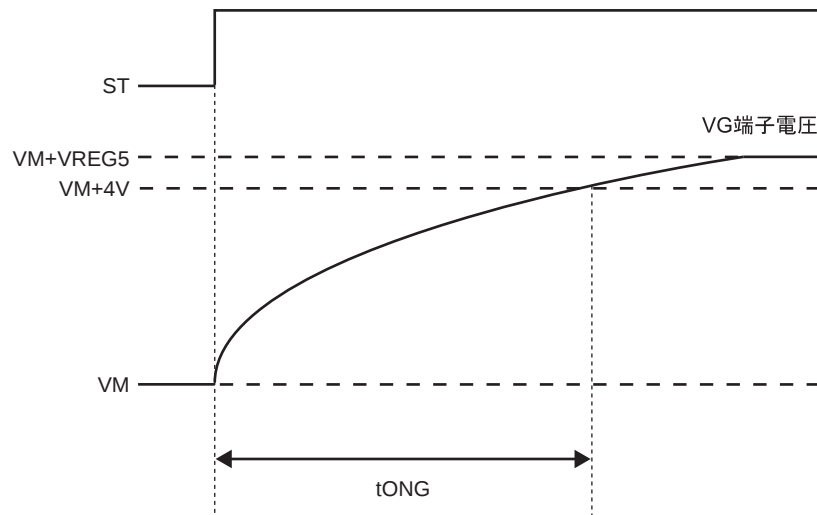
過熱保護回路は、ジャンクション温度の定格T_{jmax}=150℃を越えた領域での動作となるため、セットの保護および破壊防止を保証するものではない。

$$T_{SD}=180^{\circ}\text{C(typ)}$$

$$\Delta T_{SD}=40^{\circ}\text{C(typ)}$$

6. チャージポンプ回路

ST端子を“H”にすると、チャージポンプ回路が動作し、VG端子電圧がVM電圧からVM+VREG5電圧に上昇する。VG端子電圧がVM+4V以上昇圧されないと出力がオンしないので、tONG以上の時間を置いて、モータの駆動を開始することを推奨する。

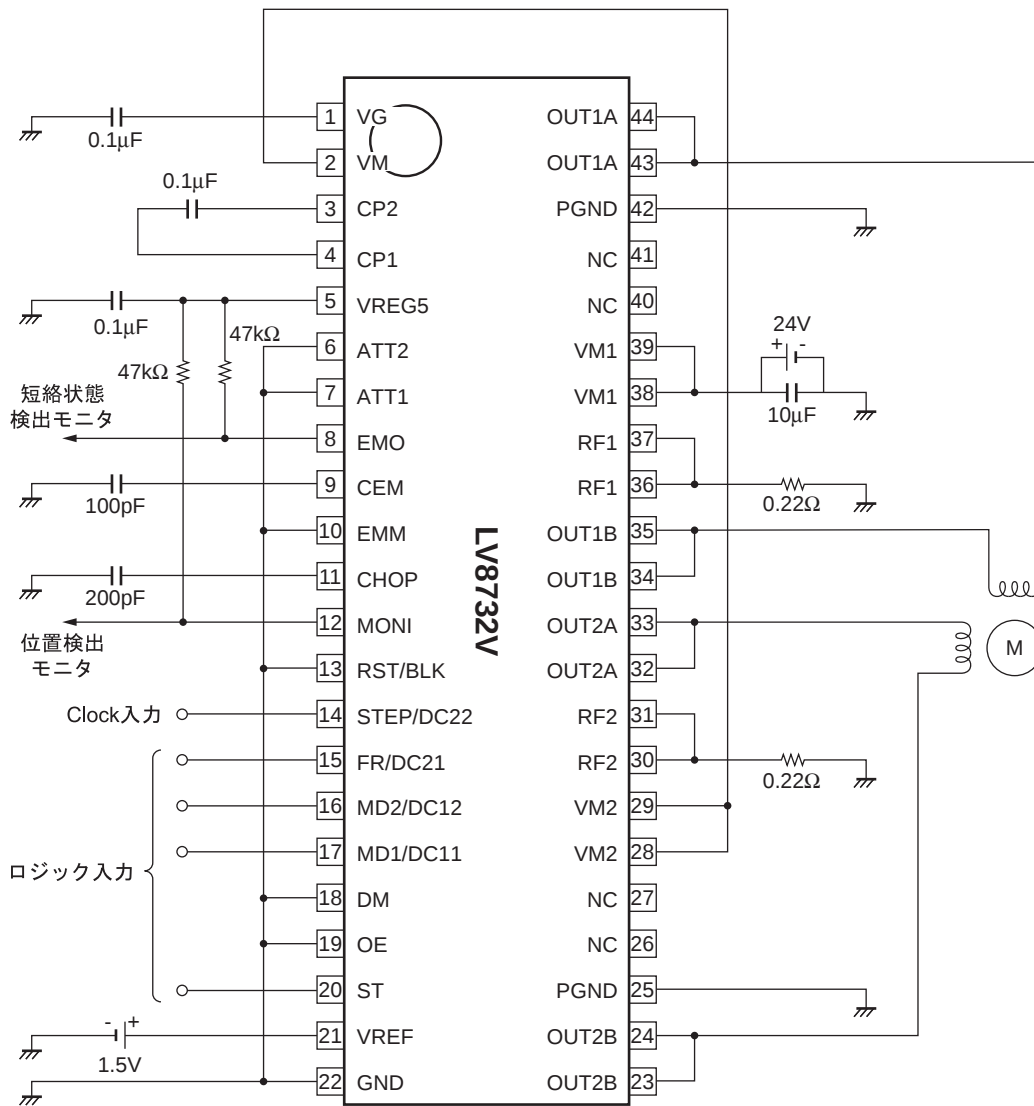


VG端子電圧概略図

LV8732V

応用回路例

1. ステップモータ駆動回路 (DM="L")



上記回路図例での各定数設定式は以下の通りである。

定電流 (100%) 設定

VREF=1.5Vの時

$$I_{OUT} = VREF / 5 / RF抵抗$$

$$= 1.5V / 5 / 0.22\Omega = 1.36A$$

チョッピング周波数設定

$$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2)$$

$$= 10\mu A / (200pF \times 0.5V \times 2) = 50kHz$$

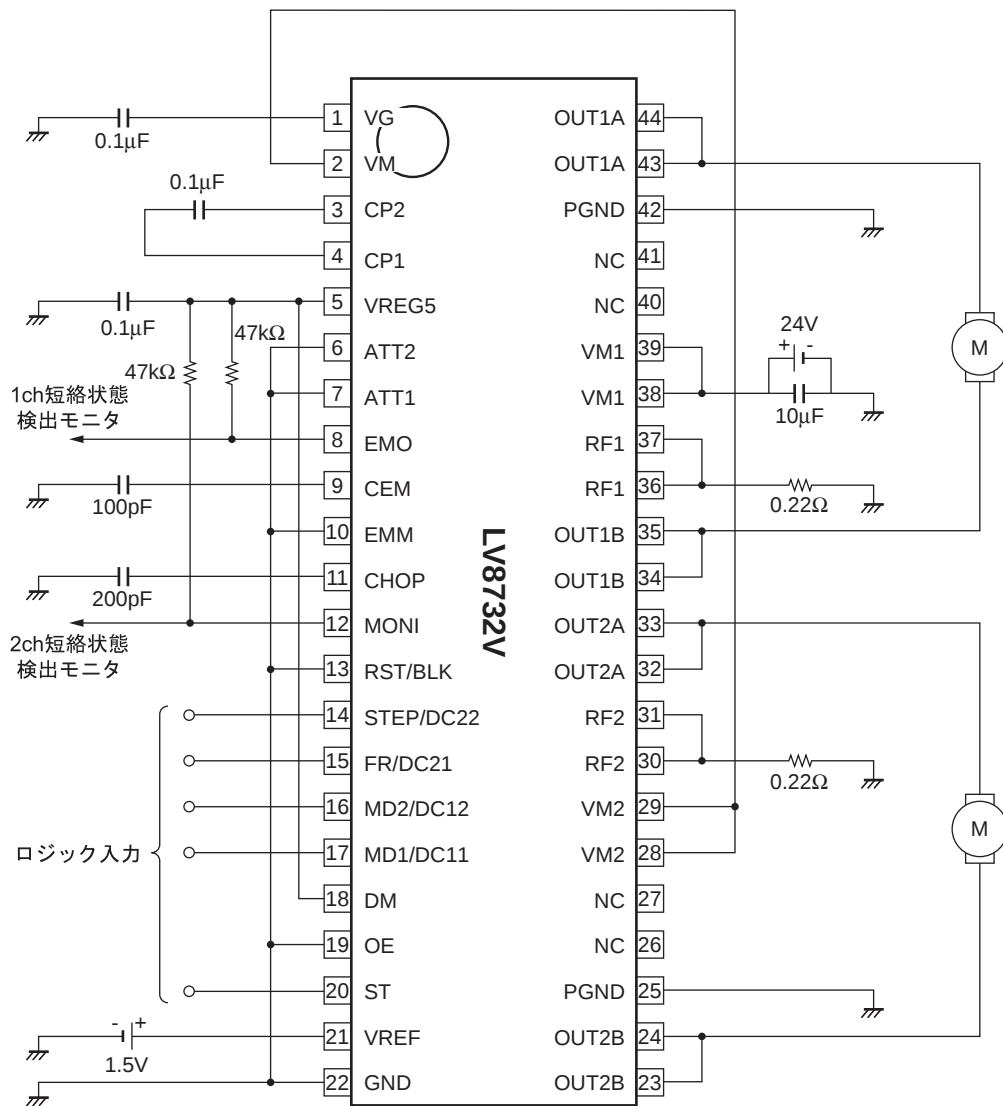
出力短絡時タイマーラッチ時間

$$T_{cem} = C_{cem} \times V_{tcem} / I_{cem}$$

$$= 100pF \times 1V / 10\mu A = 10\mu s$$

LV8732V

2. DCモータ駆動回路(DM="H"、電流LIMIT機能使用時)



上記回路図例での各定数設定式は以下の通りである。

電流LIMIT(100%)設定

VREF=1.5Vの時

$$I_{limit} = VREF / 5 / RF抵抗$$

$$= 1.5V / 5 / 0.22\Omega = 1.36A$$

チョッピング周波数設定

$$F_{chop} = I_{chop} / (C_{chop} \times V_{tchop} \times 2)$$

$$= 10\mu A / (200pF \times 0.5V \times 2) = 50kHz$$

出力短絡時タイマーラッチ時間

$$T_{cem} = C_{cem} \times V_{tcem} / I_{cem}$$

$$= 100pF \times 1V / 10\mu A = 10\mu s$$

ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LV8732V-TLM-H	SSOP44K (275mil) (Pb-Free / Halogen Free)	2000 / Tape & Reel
LV8732V-MPB-H	SSOP44K (275mil) (Pb-Free / Halogen Free)	30 / Fan-Fold

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえば、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。