

# LV8741V



ON Semiconductor®

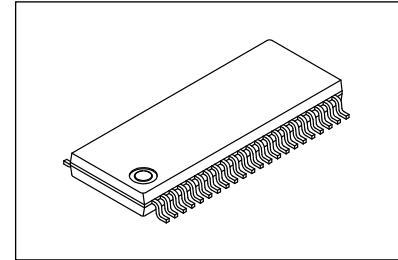
www.onsemi.jp

Bi-CMOS 集積回路

## PWM電流制御ステッパモータドライバ

### 概要

LV8741V は、W1-2 相励磁に対応したマイクロステップ駆動ステッパモータドライバと、正転/逆転/ブレーキ/待機に対応した DC ブラシ付モータドライバ×2ch を切り替えることが可能な 2ch 入り Hブリッジドライバです。0A、アミューズメント用のステッパモータ、ブラシ付 DC モータの駆動に最適です。



SSOP44K (275mil)

### 特長

- PWM電流制御ステッパモータドライバ1ch(DCモータドライバ2chと切り換え可能)内蔵
- BiCDMOSプロセスIC
- 低オン抵抗(上側0.5Ω、下側0.5Ω 上下合計1.0Ω ; Ta=25°C, I<sub>Q</sub>=1.5A)
- 励磁モードは2相/1-2相フルトルク/1-2相/W1-2相の設定が可能
- ステップ信号入力のみで、励磁ステップが進行
- 通電電流を4段階に切り換え可能
- I<sub>Q</sub> max=1.5A
- 出力ショート保護回路(ラッチ方式・自動復帰方式選択可能)内蔵
- サーマルシャットダウン、電源監視回路内蔵
- コントロール電源V<sub>CC</sub>=2.7V~5.5V

### 用途/最終製品

- ステッパ/ブラシDCモータ
- コンピュータ周辺機器、産業機器
- プリンタ、インクジェットプリンタ、複合機
- フラットベッドスキャナ、ドキュメントスキャナ
- スロットマシン、自動販売機、ATM現金取扱機

### ORDERING INFORMATION

See detailed ordering and shipping information on page 29 of this data sheet.

# LV8741V

## 最大定格/Ta=25°C

項目	記号	条件	定格値	unit
電源電圧1	V <sub>M</sub> max	VM, VM1, VM2	38	V
電源電圧2	V <sub>CC</sub> max		6	V
出力ピーク電流	I <sub>O</sub> peak	tw ≤ 10ms, duty 20%, 1chあたり	1.75	A
出力電流	I <sub>O</sub> max	1chあたり	1.5	A
ロジック入力電圧	V <sub>IN</sub>	ST, OE, DM, MD1/DC11, MD2/DC12, FR/DC21, STP/DC22, RST, EMM, ATT1, ATT2	-0.3 ~ V <sub>CC</sub> + 0.3	V
EMO入力電圧	V <sub>EMO</sub>		-0.3 ~ V <sub>CC</sub> + 0.3	V
許容消費電力1	Pd max1	IC単体	0.55	W
許容消費電力2	Pd max2	※	2.9	W
動作周囲温度	Topr		-20 ~ +85	°C
保存周囲温度	Tstg		-55 ~ +150	°C

※指定基板：90mm×90mm×1.7mm, ガラスエポキシ基板、裏面実装有

注1) 絶対最大定格は、一瞬でも越えてはならない許容値を示すものです。

注2) 絶対最大定格の範囲内で使用した場合でも、高温および大電流/高電圧印加、多大な温度変化等で連続して使用される場合、信頼性が低下するおそれがあります。詳細につきましては、弊社窓口までご相談ください。

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。これらの定格値を超えた場合は、デバイスの機能性を損ない、ダメージが生じたり、信頼性に影響を及ぼす危険性があります。

## 推奨動作範囲/Ta=25°C

項目	記号	条件	定格値	unit
電源電圧範囲1	V <sub>M</sub>	VM, VM1, VM2	9.5 ~ 35.0	V
電源電圧範囲2	V <sub>CC</sub>		2.7 ~ 5.5	V
VREF入力電圧範囲	V <sub>REF</sub>		0 ~ V <sub>CC</sub> - 1.8	V
ロジック電圧範囲	V <sub>IN</sub>	ST, OE, DM, MD1/DC11, MD2/DC12, FR/DC21, STP/DC22, RST, EMM, ATT1, ATT2	0 ~ V <sub>CC</sub>	V

推奨動作範囲を超えるストレスでは推奨動作機能を得られません。推奨動作範囲を超えるストレスの印加は、デバイスの信頼性に影響を与える危険性があります。

## 電気的特性/Ta=25°C, V<sub>M</sub>=24V, V<sub>CC</sub>=5V, V<sub>REF</sub>=1.5V

項目	記号	条件	min	typ	max	unit
待機時消費電流1	I <sub>Mstn</sub>	ST= "L"、 I (VM)+I (VM1)+I (VM2)		150	200	μA
消費電流1	I <sub>M</sub>	ST= "H", OE= "H", 無負荷 I (VM)+I (VM1)+I (VM2)		0.75	1	mA
待機時消費電流2	I <sub>CCstn</sub>	ST= "L"		110	160	μA
消費電流2	I <sub>CC</sub>	ST= "H", OE= "H", 無負荷		2.5	3	mA
V <sub>CC</sub> 低電圧カット電圧	V <sub>thVCC</sub>	ST= "H", OE= "H", 無負荷	2.2	2.35	2.5	V
低電圧ヒステリシス電圧	V <sub>thHIS</sub>		100	150	200	mV
サーマルシャットダウン温度	TSD	設計保証		180		°C
サーマルヒステリシス幅	ΔTSD	設計保証		40		°C

次ページへ続く。

# LV8741V

前ページより続く。

項目	記号	条件	min	typ	max	unit	
<b>モータドライバ</b>							
出力オン抵抗	Ronu	$I_0=1.5A$ 、上側ON抵抗		0.5	0.7	$\Omega$	
	Rond	$I_0=1.5A$ 、下側ON抵抗		0.5	0.6	$\Omega$	
出力リーク電流	$I_{0leak}$	$V_M=35V$			50	$\mu A$	
ダイオード順電圧1	VD1	$I_D=-1.0A$		1	1.3	V	
ダイオード順電圧2	VD2	$I_D=-1.5A$		1.1	1.5	V	
ロジック端子入力電流	$I_{INL}$	ST, OE, DM, MD1/DC11, MD2/DC12, FR/DC21, STP/DC22, RST, EMM, ATT1, ATT2、 $V_{IN}=0.8V$	3	8	15	$\mu A$	
	$I_{INH}$	$V_{IN}=5V$	30	50	70	$\mu A$	
ロジック入力電圧	High	$V_{INh}$	2.0		VCC	V	
	Low	$V_{INl}$	0		0.8	V	
電流選択基準電圧レベル	W1-2相	Vtdac0_W	ステップ0(インisial時1chコンパレートレベル)	0.485	0.5	0.515	V
		Vtdac1_W	ステップ1(インisial+1)	0.485	0.5	0.515	V
		Vtdac2_W	ステップ2(インisial+2)	0.323	0.333	0.343	V
		Vtdac3_W	ステップ3(インisial+3)	0.155	0.167	0.179	V
	1-2相	Vtdac0_H	ステップ0(インisial時1chコンパレートレベル)	0.485	0.5	0.515	V
		Vtdac2_H	ステップ2(インisial+1)	0.323	0.333	0.343	V
	1-2相 (フルトルク)	Vtdac0_HF	ステップ0(インisial時1chコンパレートレベル)	0.485	0.5	0.515	V
		Vtdac2_HF	ステップ2(インisial+1)	0.485	0.5	0.515	V
2相	Vtdac2_F	ステップ2	0.485	0.5	0.515	V	
チョッピング周波数	Fchop	RCHOP=20k $\Omega$	45	62.5	75	kHz	
電流設定用基準電圧	VRF00	ATT1=L, ATT2=L	0.485	0.5	0.515	V	
	VRF01	ATT1=H, ATT2=L	0.323	0.333	0.343	V	
	VRF10	ATT1=L, ATT2=H	0.237	0.25	0.263	V	
	VRF11	ATT1=H, ATT2=H	0.155	0.167	0.179	V	
VREF端子入力電流	Iref	VREF=1.5V	-0.5			$\mu A$	
<b>チャージポンプ</b>							
VREG5出力電圧	Vreg5	$I_0=-1mA$	4.5	5	5.5	V	
VG出力電圧	VG		28	28.7	29.8	V	
立ち上り時間	tONG	VG=0.1 $\mu F$ , CP1-CP2間0.1 $\mu F$ ST=“H” $\rightarrow$ VG=VM+4V			0.5	ms	
発振周波数	Fosc	RCHOP=20k $\Omega$	90	125	150	kHz	
<b>出力ショート保護</b>							
EMO端子飽和電圧		Iemo=1mA		50	100	mV	

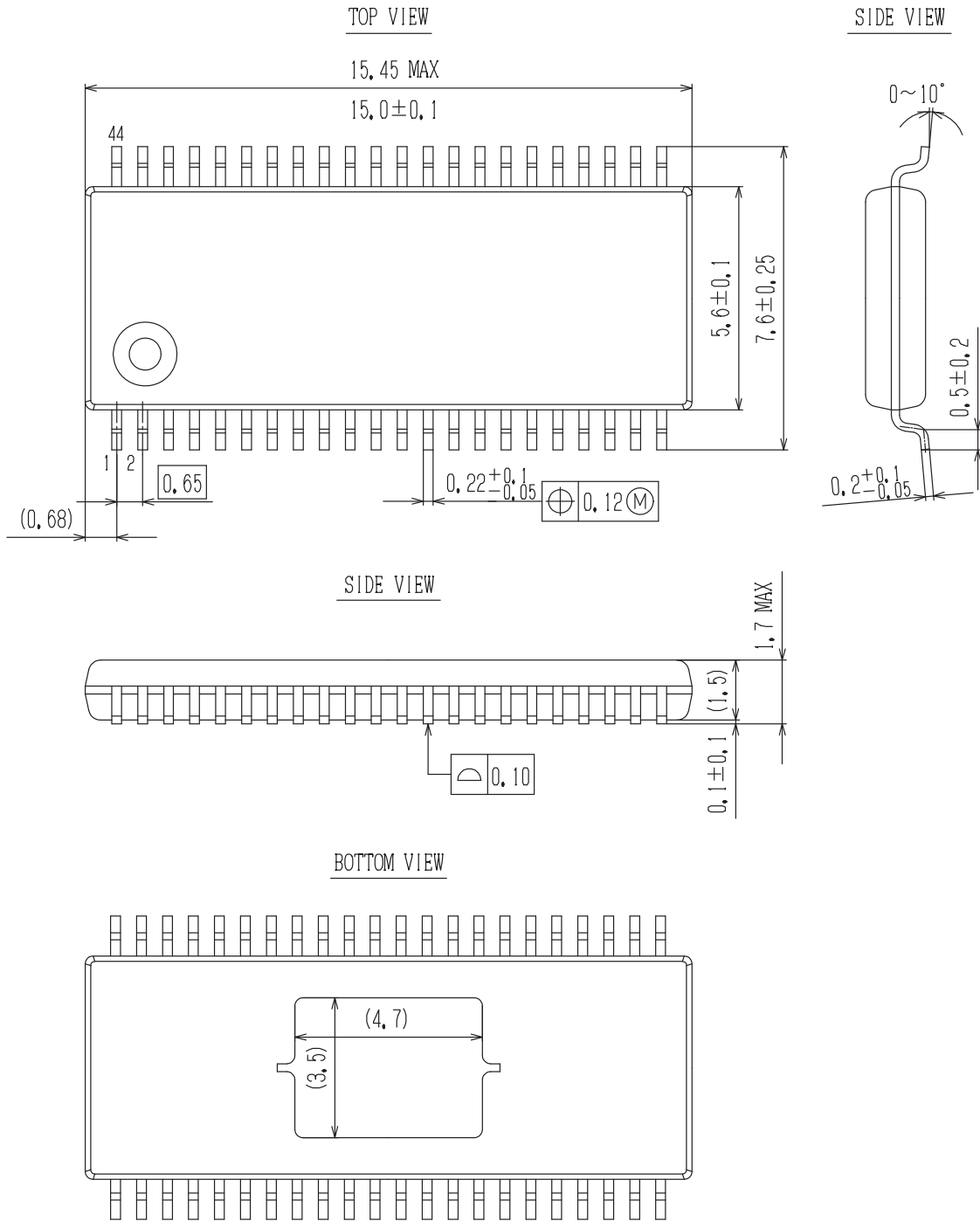
製品パラメータは、特別な記述が無い限り、記載されたテスト条件に対する電気的特性で示しています。異なる条件下で製品動作を行った時には、電気的特性で示している特性を得られない場合があります。

# LV8741V

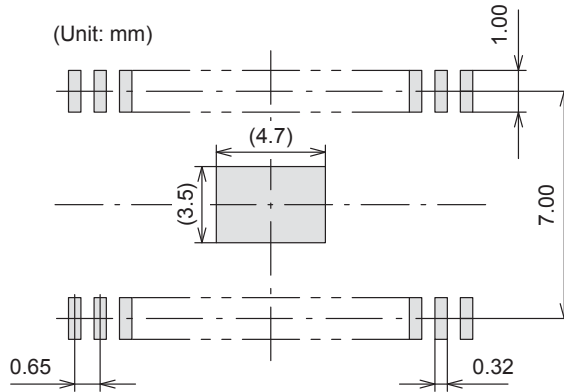
## 外形図

unit : mm

**SSOP44K (275mil) Exposed Pad**  
CASE 940AF  
ISSUE A



**SOLDERING FOOTPRINT\***

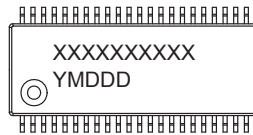


**NOTES:**

1. The measurements are for reference only, and unable to guarantee.
2. Please take appropriate action to design the actual Exposed Die Pad and Fin portion.
3. After setting, verification on the product must be done.  
 (Although there are no recommended design for Exposed Die Pad and Fin portion Metal mask and shape for Through-Hole pitch (Pitch & Via etc), checking the soldered joint condition and reliability verification of soldered joint will be needed. Void ■ gradient ■ insufficient thickness of soldered joint or bond degradation could lead IC destruction because thermal conduction to substrate becomes poor.)

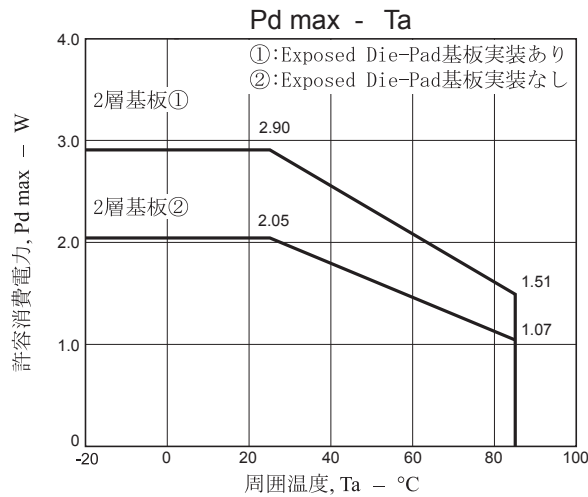
\*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

**GENERIC MARKING DIAGRAM\***



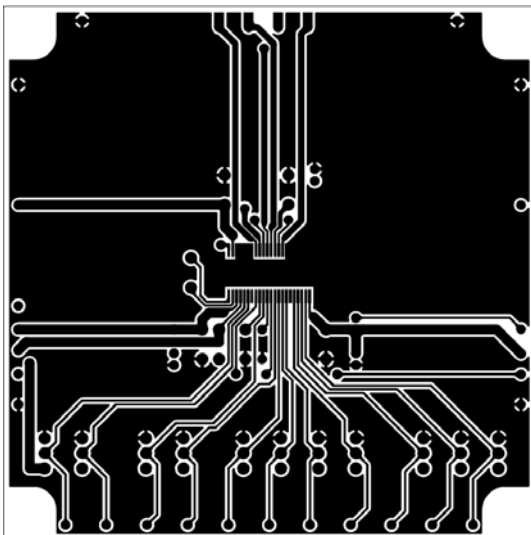
XXXXX = Specific Device Code  
 Y = Year  
 M = Month  
 DDD = Additional Traceability Data

\*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "■", may or may not be present.

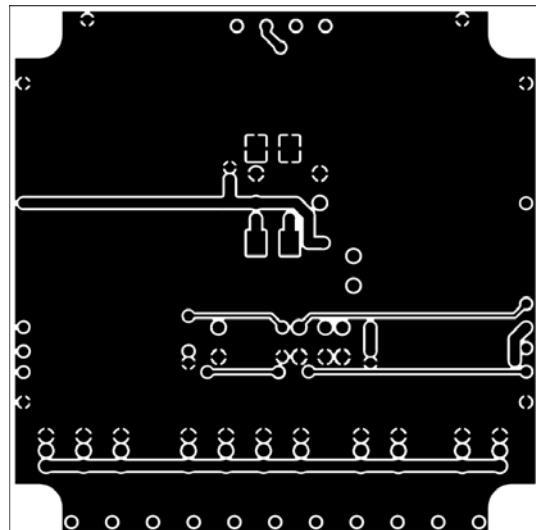


**基板仕様 (LV8741V動作推奨基板)**

- サイズ : 90mm×90mm×1.7mm (2層基板 [2SOP])
- 材質 : ガラスエポキシ
- 銅配線密度 : L1=90%/L2=95%



L1: 銅配線パターン図



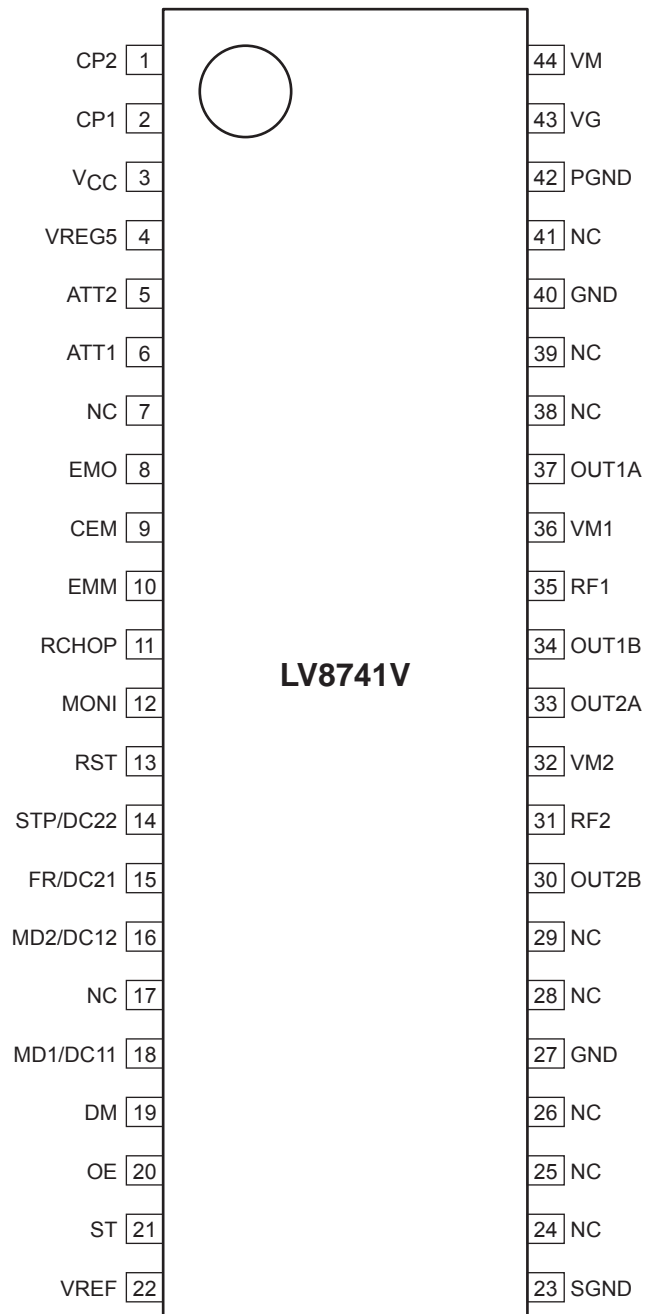
L2: 銅配線パターン図

**注意事項**

- 1) Exposed Die-Pad基板実装ありのデータは、Exposed Die-Pad面が95%以上濡れた状態での値である。
- 2) セット設計は余裕を持ったディレーティング設計をお願いする。  
ディレーティングの対象になるストレスは、電圧、電流、接合部温度、電力損失、それに機械的ストレスとして、振動、衝撃および引張りなどがある。  
したがって設計に当っては、これらのストレスをできるだけ低く、あるいは小さくすること。  
一般的なディレーティングの目安を示す。
  - (1) 電圧定格に対して、最大値が80%以下
  - (2) 電流定格に対して、最大値が80%以下
  - (3) 温度定格に対して、最大値が80%以下
- 3) セット設計後は、必ず製品で検証を行うこと。  
また、Exposed Die-Pad等 半田接合状態の確認、および、半田接合部の信頼性検証を行うこと。これらの部分の半田接合にボイドや劣化が認められる場合、基板への熱伝導状態が悪くなり、ICの熱破壊に至る可能性がある。

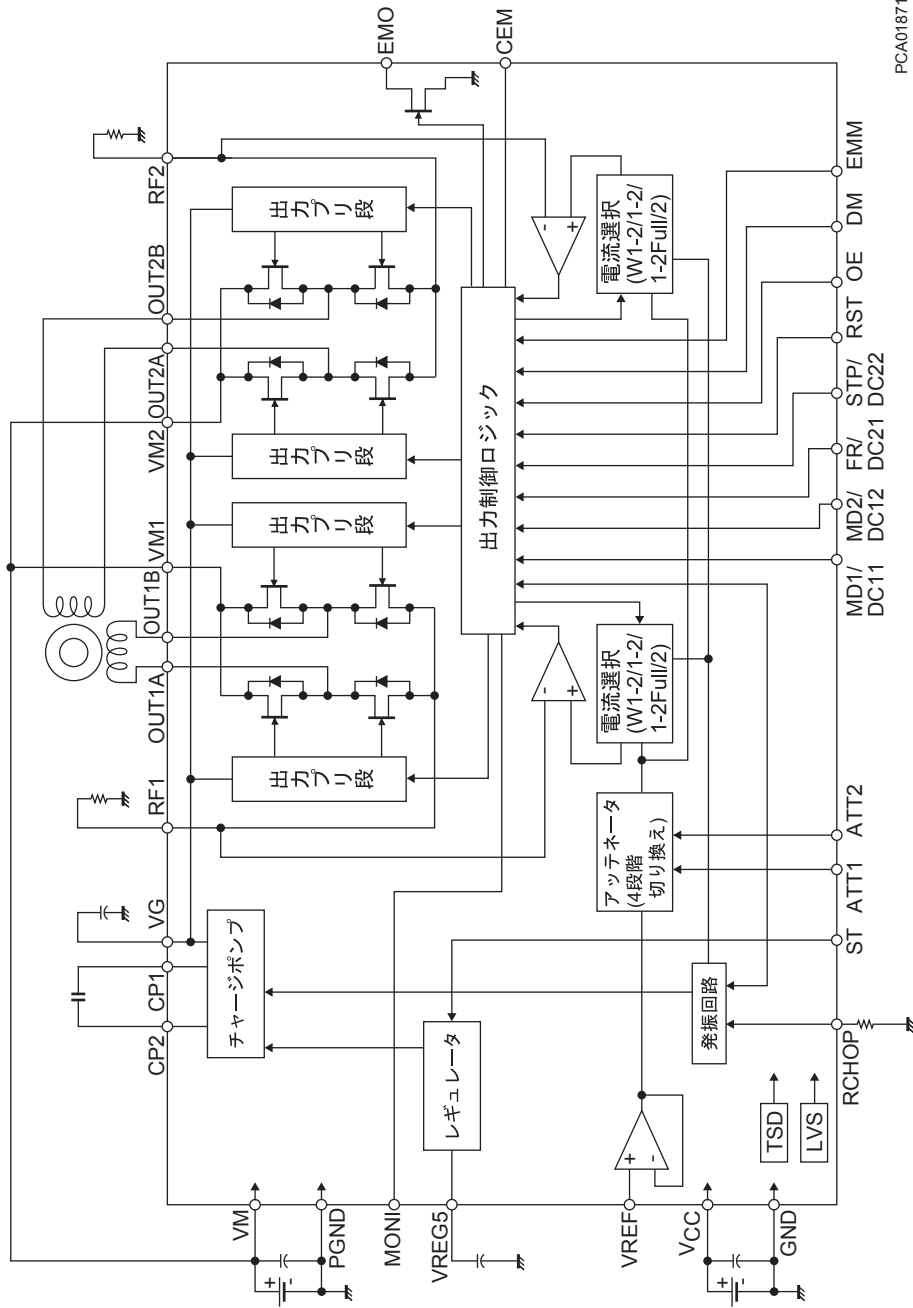
# LV8741V

## ピン配置図



Top view

ブロック図





## LV8741V

### 端子機能

端子番号	端子名	説明
36	VM1	1chモータ電源接続端子
37	OUT1A	1ch OUTA出力端子
34	OUT1B	1ch OUTB出力端子
35	RF1	1ch電流センス抵抗接続端子
32	VM2	2chモータ電源接続端子
33	OUT2A	2ch OUTA出力端子
30	OUT2B	2ch OUTB出力端子
31	RF2	2ch電流センス抵抗接続端子
42	PGND	パワーGND
12	MONI	位置検出モニタ端子
14	STP/DC22	STMSTEP信号入力端子/DCM2出力制御入力端子
22	VREF	定電流制御基準電圧入力端子
18	MD1/DC11	STM励磁モード切り換え端子/DCM1出力制御入力端子
16	MD2/DC12	STM励磁モード切り換え端子/DCM1出力制御入力端子
13	RST	RESET信号入力端子
20	OE	出力イネーブル信号入力端子
15	FR/DC21	STM正/逆転信号入力端子/DCM2出力制御入力端子
6	ATT1	保持通電電流切り換え端子
5	ATT2	保持通電電流切り換え端子
21	ST	チップイネーブル端子
44	VM	モータ電源接続端子
3	V <sub>CC</sub>	ロジック電源接続端子
23	GND	シグナルGND
11	RCHOP	チョッピング周波数設定抵抗接続端子
19	DM	ドライブモード(STM/DCM)切り換え端子
4	VREG5	内部電源用コンデンサ接続端子
2	CP1	チャージポンプ用コンデンサ接続端子
1	CP2	チャージポンプ用コンデンサ接続端子
43	VG	チャージポンプ用コンデンサ接続端子
8	EMO	出力ショート状態警告出力端子
10	EMM	過電流モード切り換え端子
9	CEM	出力ショート状態検出時間設定コンデンサ接続端子
27, 40	GND	GND
7, 17, 24, 25, 26, 28, 29, 38, 39, 41	NC	No Connect (IC内部とは接続しない。)

# LV8741V

## 端子説明

端子番号	端子記号	等価回路図
5 6 10 13 14 15 16 18 19 20 21	ATT2 ATT1 EMM RST STP/DC22 FR/DC21 MD2/DC12 MD1/DC11 DM OE ST	
30 31 32 33 34 35 36 37 42	OUT2B RF2 VM2 OUT2A OUT1B RF1 VM1 OUT1A PGND	
1 2 43 44	CP2 CP1 VG VM	

次ページへ続く。

# LV8741V

前ページより続く。

端子番号	端子記号	等価回路図
22	VREF	
4	VREG5	
12	MONI	

次ページへ続く。

# LV8741V

前ページより続く。

端子番号	端子記号	等価回路図
8	EMO	
9	CEM	
11	RCHOP	

動作説明

1. 入力端子ファンクション

1-1) チップイネーブル機能

ST端子の設定で、ICの待機/動作の切り換えを行う。待機状態にすると、ICは省電力モードになり、すべてのロジックはリセットする。また、待機状態では、内部レギュレータ回路、チャージポンプ回路も動作しない。

ST	状態	内部レギュレータ	チャージポンプ
“L” or OPEN	待機モード	待機	待機
“H”	動作モード	動作	動作



1-2) ドライブモード切り換え端子機能

DM端子の設定で、ICのドライブモードの切り換えを行う。STMモードにすると、CLK-IN入力でのステッパモータ1chの制御が可能である。また、DCMモードにすると、DCモータ2ch、もしくはパラレル入力でのステッパモータ1chの制御が可能である。パラレル入力でのステッパモータの制御は、2相または1-2相フルトルクとなる。

DM	ドライブモード	用途
“L” or OPEN	STMモード	ステッパモータ1ch (CLK-IN)
“H”	DCMモード	DCモータ2ch or ステッパモータ1ch (パラレル)

2. STMモード (DM= “L” or OPEN)

2-1) STEP端子機能

入力		動作モード
ST	STP	
L	*	待機モード
H		励磁ステップ送り
H		励磁ステップ保持

2-2) 励磁モード設定機能

MD1	MD2	励磁モード	イニシャル位置	
			1ch	2ch
L	L	2相励磁	100%	-100%
H	L	1-2相励磁 (フルトルク)	100%	0%
L	H	1-2相励磁	100%	0%
H	H	W1-2相励磁	100%	0%

電源立ち上げ時の初期状態、カウンタリセット時の各励磁モードでのイニシャル位置である。

## 2-3) 定電流制御基準電圧設定機能

ATT1	ATT2	電流設定基準電圧
L	L	$V_{REF}/3 \times 100\%$
H	L	$V_{REF}/3 \times 67\%$
L	H	$V_{REF}/3 \times 50\%$
H	H	$V_{REF}/3 \times 33\%$

出力電流設定用基準電圧として、VREF端子に入力された電圧を、4段階の設定に切り換えることができる。モータの保持通電時の省電力化に有効である。

## 設定電流値の計算方法

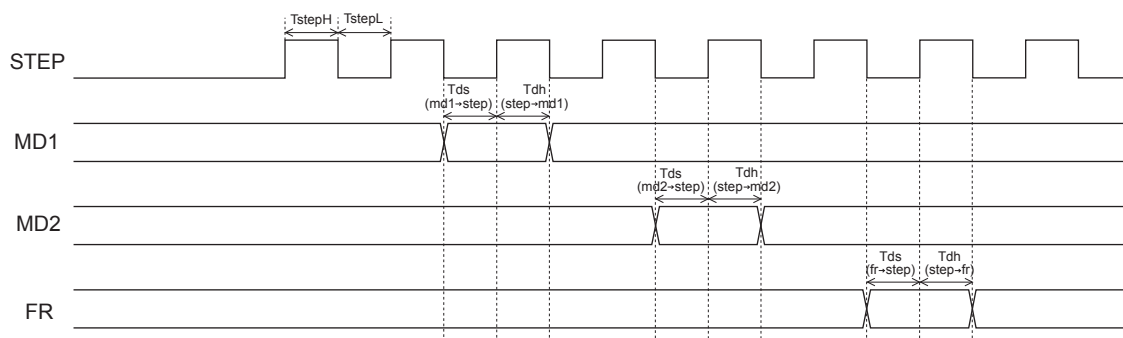
基準電圧はVREF端子印加電圧と2入力(ATT1, ATT2)で設定し、その基準電圧とRF抵抗値から出力電流(定電流駆動の電流比100%時の出力電流)を設定できる。

$$I_{OUT} = (V_{REF}/3 \times \text{電圧設定比}) / R_F \text{抵抗}$$

(例)  $V_{REF}=0.66V$ 、設定電流比100%【(ATT1, ATT2)=(L, L)】、RF抵抗 $0.22\Omega$ 時には下記出力電流が流れる。

$$I_{OUT} = 0.66V/3 \times 100\% / 0.22\Omega = 1A$$

## 2-4) 入力タイミング



TstepH/TstepL : クロック H/L パルス幅 (min 500ns)

Tds : データセットアップ時間 (min 500ns)

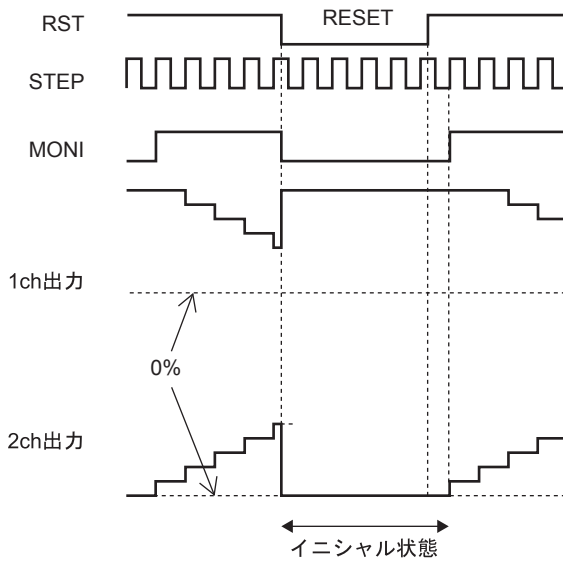
Tdh : データホールド時間 (min 500ns)

## 2-5) ブランキング時間

モータ電流のPWM定電流チョッピング制御を行う際、DECAYモード→CHARGEモードへの切り替わり時に、寄生ダイオードのリカバリー電流が電流センス抵抗に流れ込む事により、センス抵抗端子にノイズがのり、これを誤検出する可能性がある。これを防止するために、切り替わり時のノイズを受け付けない様、ブランキング時間を設けている。この区間では、センス抵抗にノイズがのっても、CHARGEモードからDECAYモードに切り替わることはない。本ICのブランキング時間はチョッピング周期の1/16である。

2-6) RESET機能

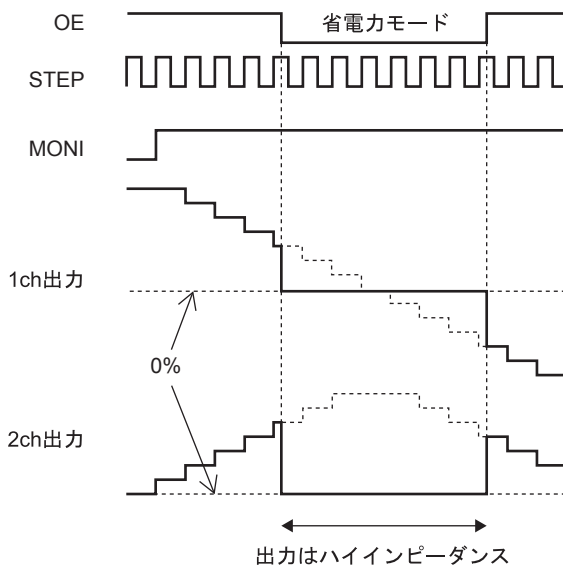
RST	動作モード
H	通常動作
L	RESET状態



RST端子=“L” とすると、出力の励磁位置は強制的にイニシャル状態となり、MONI出力もLowとなる。その後RST=“H” とすると、次のSTEP入力で励磁位置が進行する。

2-7) 出力イネーブル機能

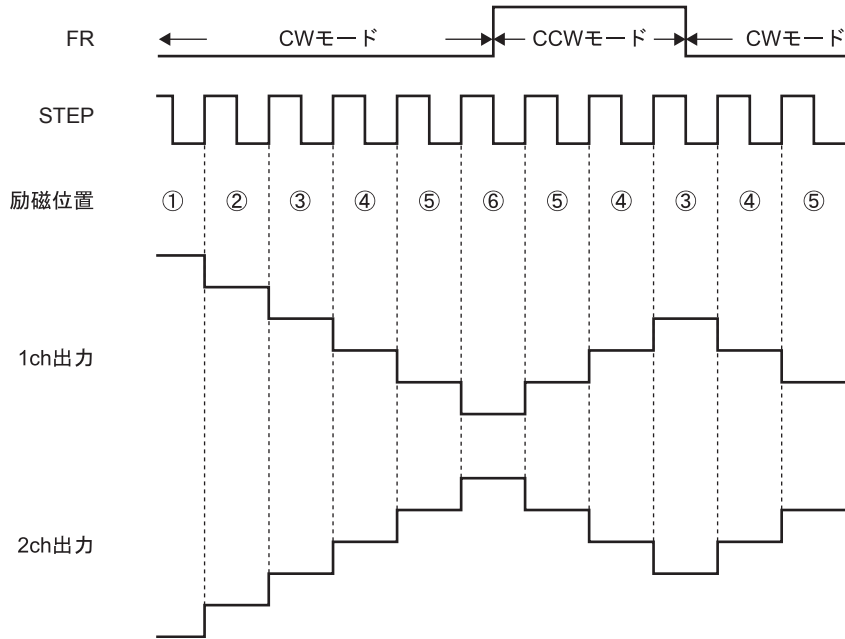
OE	動作モード
L	出力OFF
H	出力ON



OE端子=“L” とすると、出力は強制的にOFFしてハイインピーダンスとなる。ただし、内部ロジック回路は動作しているため、STEPを入力していると、励磁位置は進行する。よって、OE=“H” に戻すと、STEP入力によって進行した励磁位置に沿ったレベルを出力する。

2-8) 正転/逆転切り換え機能

FR	動作モード
L	CW
H	CCW



IC内部のDAコンバータは、入力されるSTEPパルスの立ち上がりで1ビット進む。

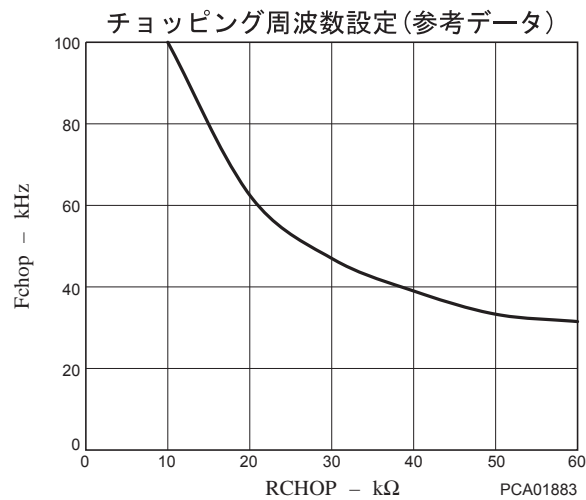
また、FR端子の設定により、CW/CCWのモード切換を行う。

CWモードは、2chの電流が1chの電流から見た場合、位相が90°遅れる。

CCWモードは、2chの電流が1chの電流から見た場合、位相が90°進む。

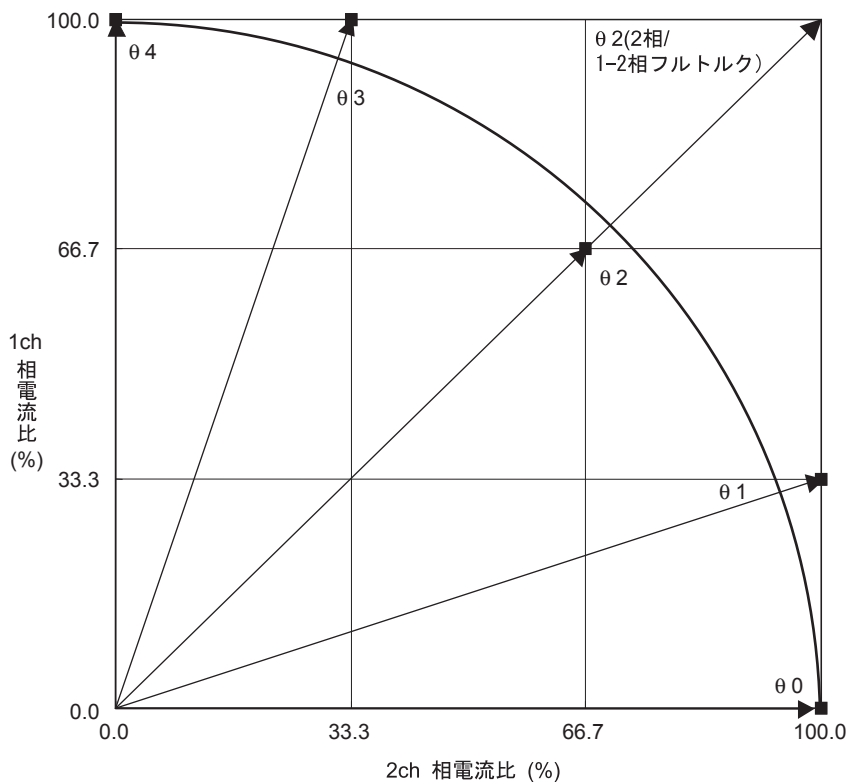
2-9) チョッピング周波数設定

このICでは、定電流制御を行う際、外付けの抵抗によって決定される周波数で、チョッピング動作を行う。RCHOP(11ピン)に接続した抵抗値によって、チョッピング周波数は以下のように設定する。





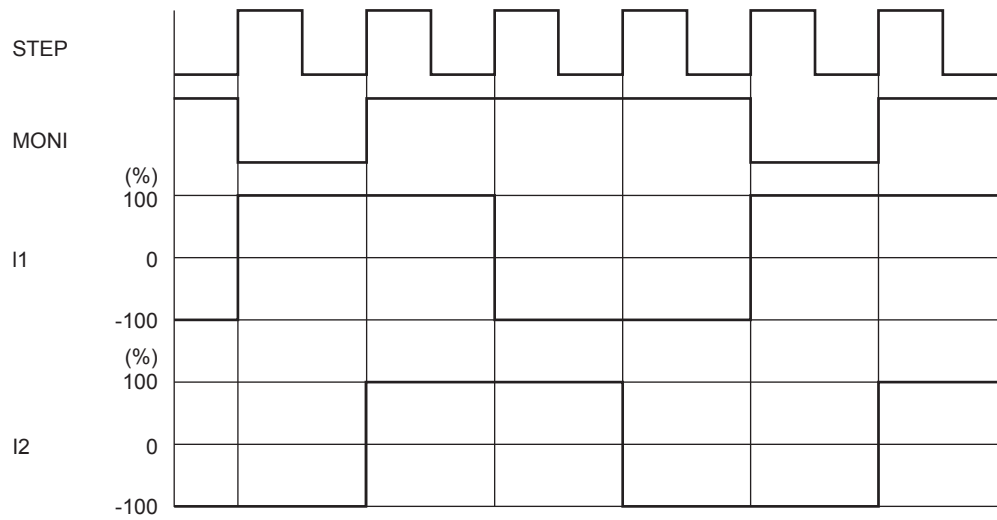
2-10) 出力電流ベクトル軌跡 (1ステップを90度に正規化)



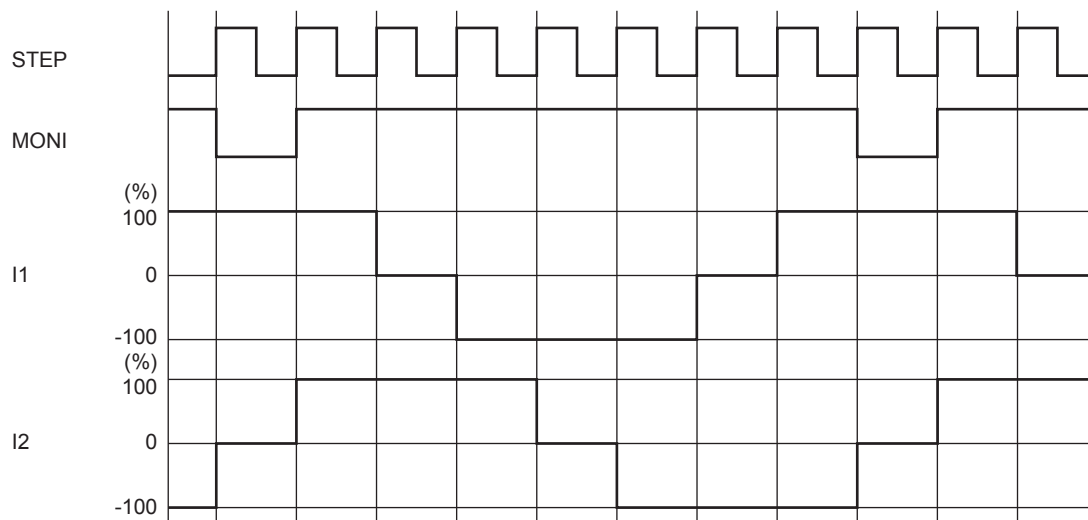
各励磁モードでの設定電流比

STEP	W1-2相 (%)		1-2相 (%)		1-2相フルトルク (%)		2相 (%)	
	1ch	2ch	1ch	2ch	1ch	2ch	1ch	2ch
$\theta 0$	0	100	0	100	0	100		
$\theta 1$	33.3	100						
$\theta 2$	66.7	66.7	66.7	66.7	100	100	100	100
$\theta 3$	100	33.3						
$\theta 4$	100	0	100	0	100	0		

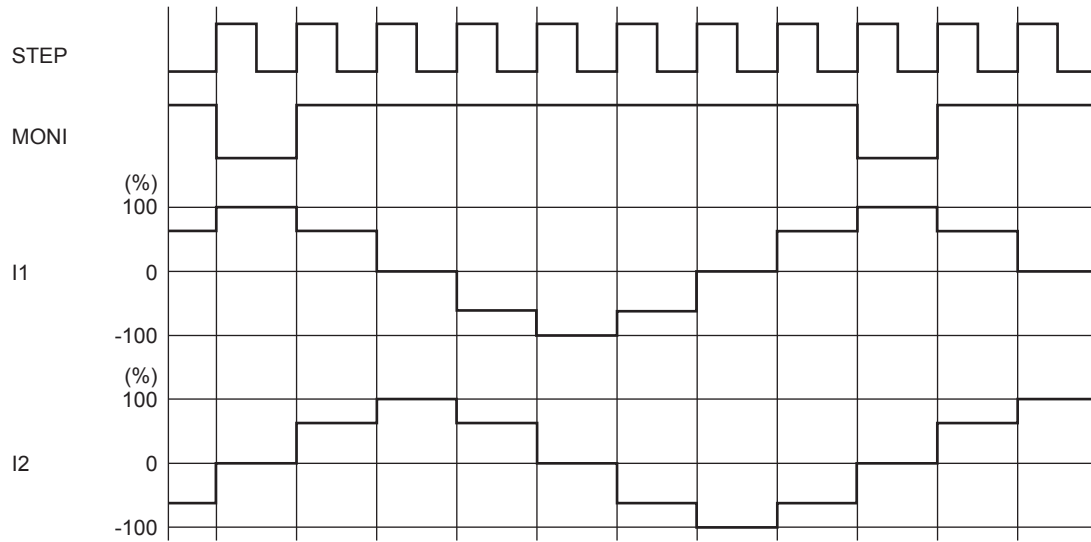
2-11) 各励磁モードでの電流波形例  
2相励磁(CWモード)



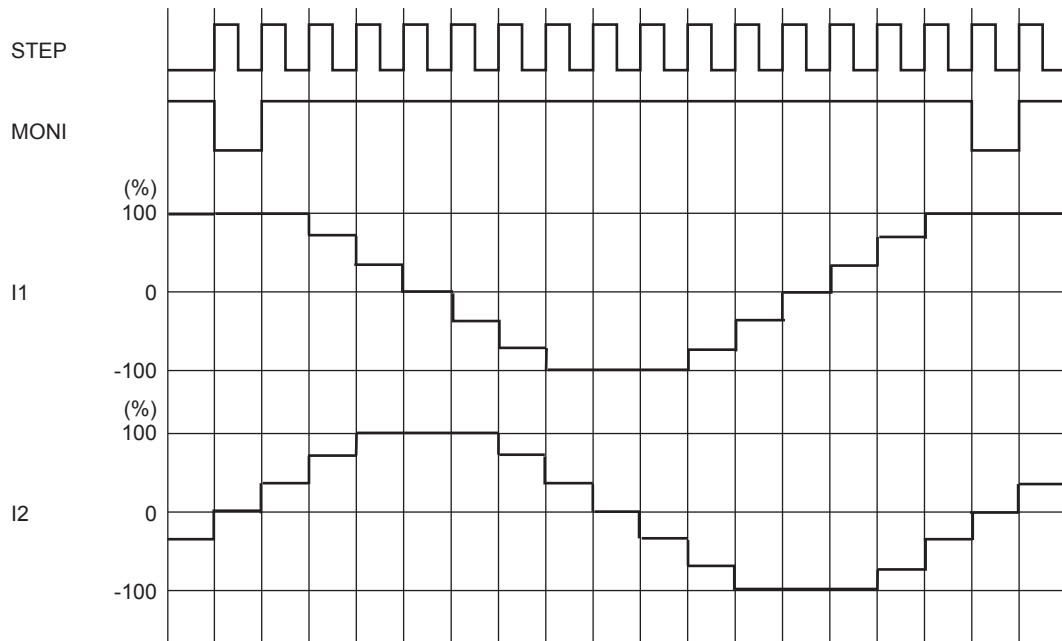
1-2相励磁フルトルク(CWモード)



1-2相励磁(CWモード)

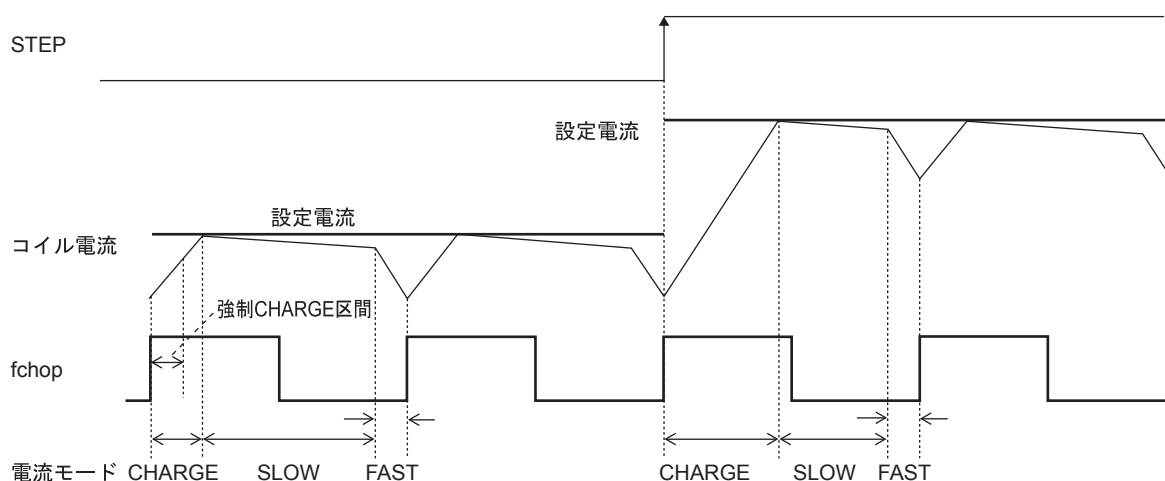


W1-2相励磁(CWモード)

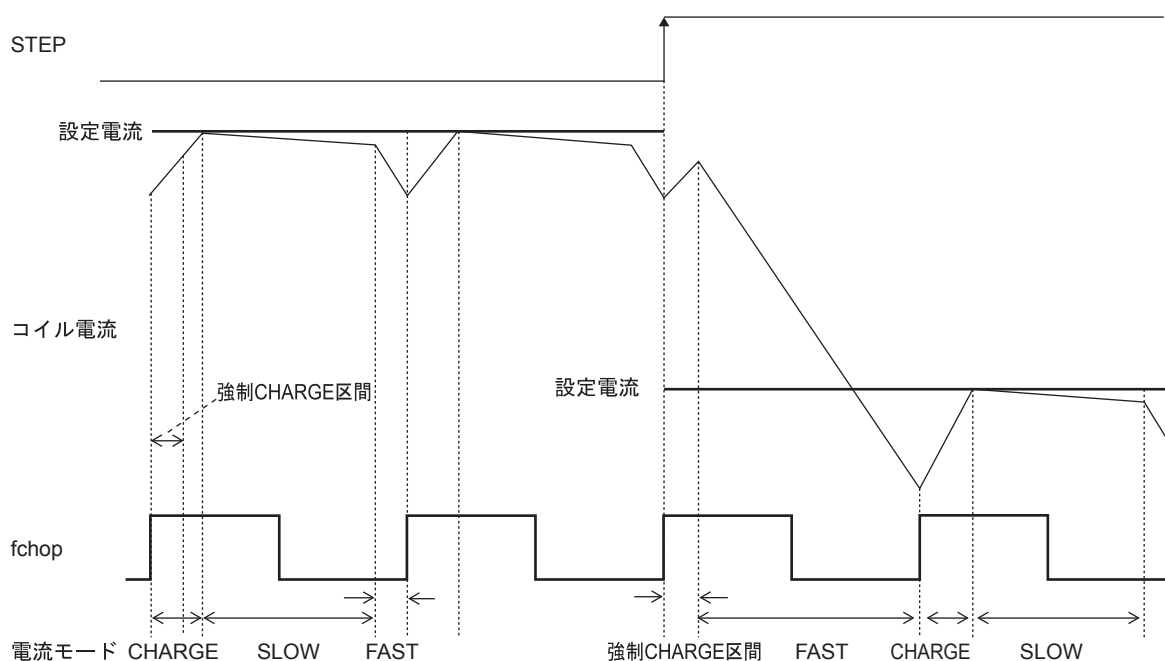


## 2-12) 電流制御動作仕様

(正弦波増加方向)



(正弦波減少方向)



各電流モードは以下のシーケンスで動作を行う。

- ・チョッピング発振立ち上がりでCHARGEモードとなる。(コイル電流(ICOIL)と設定電流(IREF)の大小に係なく、強制的にCHARGEモードとなる区間がチョッピング1周期の1/16存在する。)
- ・強制CHARGE区間で、コイル電流(ICOIL)と設定電流(IREF)を比較する。

強制CHARGE区間で(ICOIL < IREF)が存在した場合

ICOIL ≥ IREFまでCHARGEモード。その後SLOW DECAYモードに切り換わり、最後にチョッピング1周期の1/16の区間FAST DECAYモードに切り換わる。

強制CHARGE区間で(ICOIL < IREF)が存在しなかった場合

FAST DECAYモードに切り換わる、チョッピング1周期が終わるまでFAST DECAYでコイル電流を減衰する。

上記動作を繰り返す。通常、正弦波増加方向では、SLOW(+FAST)DECAYモード、正弦波減少方向では、設定まで電流が減衰するまでFAST DECAYモード、その後SLOW DECAYモードとなる。

3. DCMモード (DM= “H” )

3-1) DCMモード出力制御ロジック

パラレル入力		出力		モード
DC11 (21)	DC12 (22)	OUT1 (2)A	OUT1 (2)B	
L	L	OFF	OFF	待機
H	L	H	L	CW (正転)
L	H	L	H	CCW (逆転)
H	H	L	L	ブレーキ

3-2) RESET機能

RST	動作モード	MONI
H or L	RESET動作せず	“H” 出力

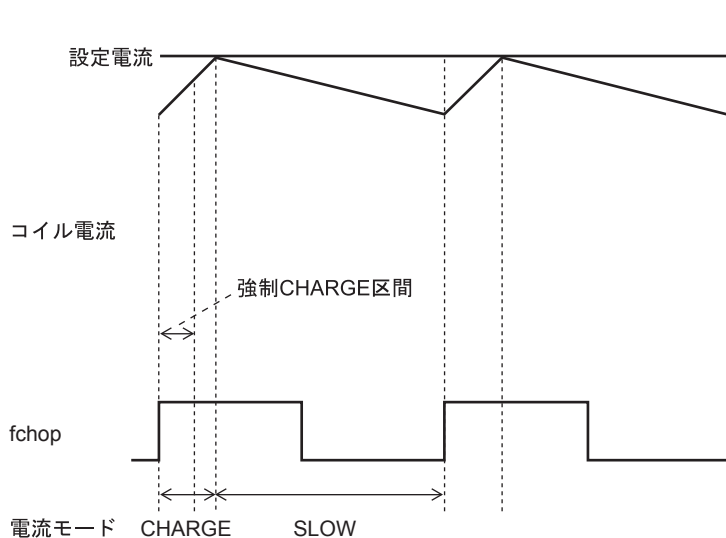
DCMモードではRESET機能は働かない。また、MONI出力はRST端子にかかわらず、“H” を出力する。

3-3) 出力イネーブル機能

OE	動作モード
L	出力OFF
H	出力ON

OE端子= “L” とすると、出力は強制的にOFFしてハイインピーダンスとなる。OE端子= “H” とすると、制御ロジックにしたがって出力される。

3-4) 電流LIMIT制御タイムチャート



## 3-5) 電流LIMIT基準電圧設定機能

ATT1	ATT2	電流設定基準電圧
L	L	VREF/3×100%
H	L	VREF/3×67%
L	H	VREF/3×50%
H	H	VREF/3×33%

電流LIMIT設定用基準電圧として、VREF端子に入力された電圧を、4段階の設定に切り換えることができる。

## 設定電流値の計算方法

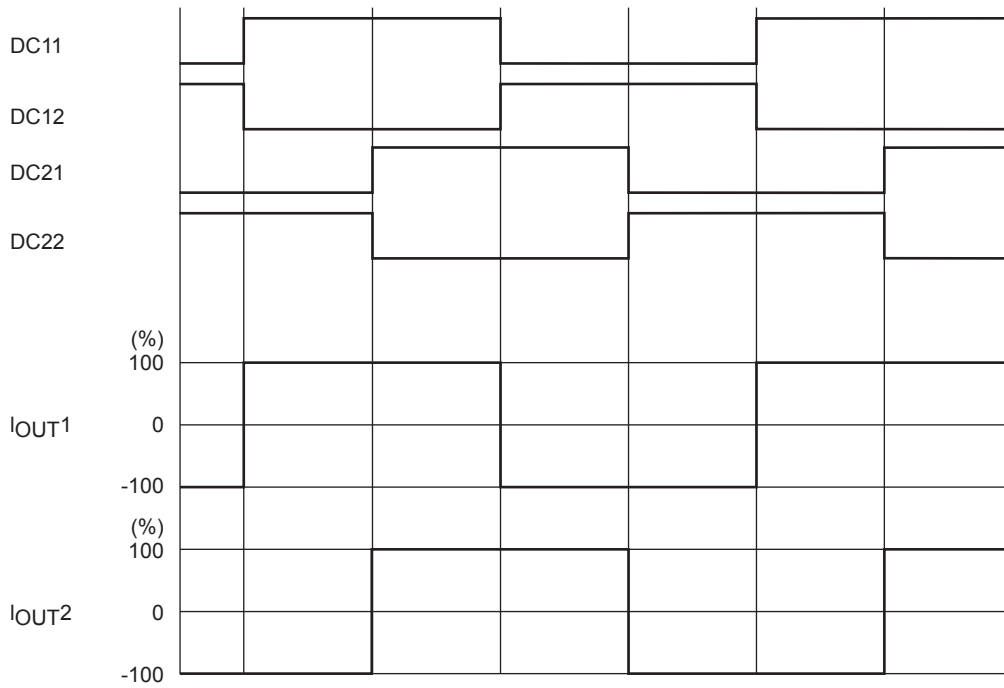
基準電圧はVREF端子印加電圧と2入力(ATT1, ATT2)で設定し、その基準電圧とRF抵抗値から電流LIMITを設定できる。

$$I_{\text{limit}} = (\text{VREF}/3 \times \text{設定電流比}) / \text{RF抵抗}$$

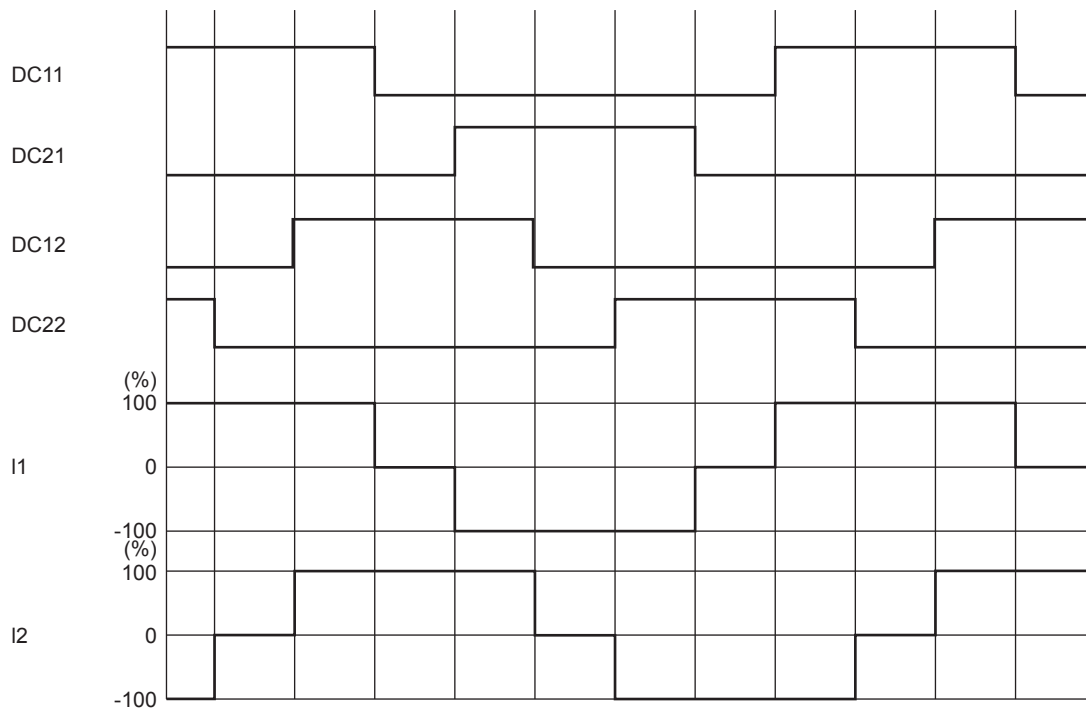
(例) VREF=0.66V、設定電流比100%【(ATT1, ATT2)=(L, L)】、RNF1(2)=0.22Ω 時には、電流リミット値は、下記の通りになる。

$$I_{\text{limit}} = 0.66\text{V}/3 \times 100\% / 0.22\Omega = 1\text{A}$$

3-6) ステップモータ パラレル入力制御時の、各励磁モードでの電流波形例  
2相励磁 (CWモード)



1-2相励磁フルトルク (CWモード)



## 4. 出力ショート保護回路

このICには、出力が天絡、地絡などによってショートした場合、ICが破壊してしまうことを防止するために、出力を待機モードにし、警告出力をオンさせる、出力ショート保護回路が内蔵されている。尚、RF端子がGNDにショートされている場合には、天絡時の出力ショート保護は働かない。

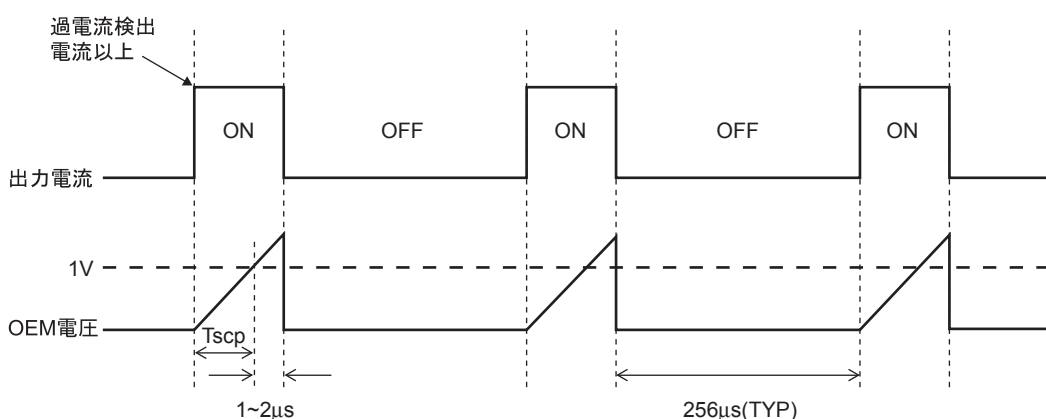
## 4-1) 出力ショート保護動作切り換え機能

EMM端子の設定で、ICの出力ショート保護動作の切り換えを行う。

EMM	状態
“L” or OPEN	自動復帰方式
“H”	ラッチ方式

## 4-2) 自動復帰方式

出力電流が出力ショート保護検出電流以下では、出力は入力信号によって制御されるが、出力電流が検出電流を越えると下図のようなスイッチング波形に切り換わる。  
(RCHOP-GND間抵抗=20kΩの場合)



出力ショート状態を検知すると、短絡検出回路が動作する。

短絡検出回路の動作が後述のタイマラッチ時間を越えると、出力を待機モードに切り換え、256 $\mu$ s (TYP)後に再びONモードに復帰する。このときに、依然として過電流モードにあると、上述のスイッチングモードを過電流モードが解除されるまで繰り返す。

## 4-3) ラッチ方式

自動復帰方式と同様に、出力ショート状態を検知すると、短絡検出回路が動作する。

短絡検出回路の動作が後述のタイマラッチ時間を越えると、出力を待機モードに切り換える。

この方式では、ST=“L”にすることによってラッチが解除される。

## 4-4) 出力ショート状態警告出力端子

出力ショート保護回路の警告出力端子EMOはオープンドレイン出力である。

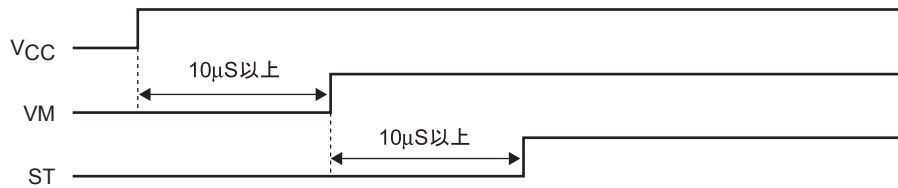
出力ショートを検出すると、EMO出力はオン状態になる。





## 7. 推奨電源投入順序

VCC電源が立ち上がったから、モータ電源を供給するまでは、10 $\mu$ S以上の時間をとること。  
モータ電源が立ち上がったから、ST端子を“H”にするまでは、10 $\mu$ S以上の時間をとること。



上記投入順序はあくまで推奨であり、この順序を守らなかったことによって、ICが破壊に至るようなことはない。

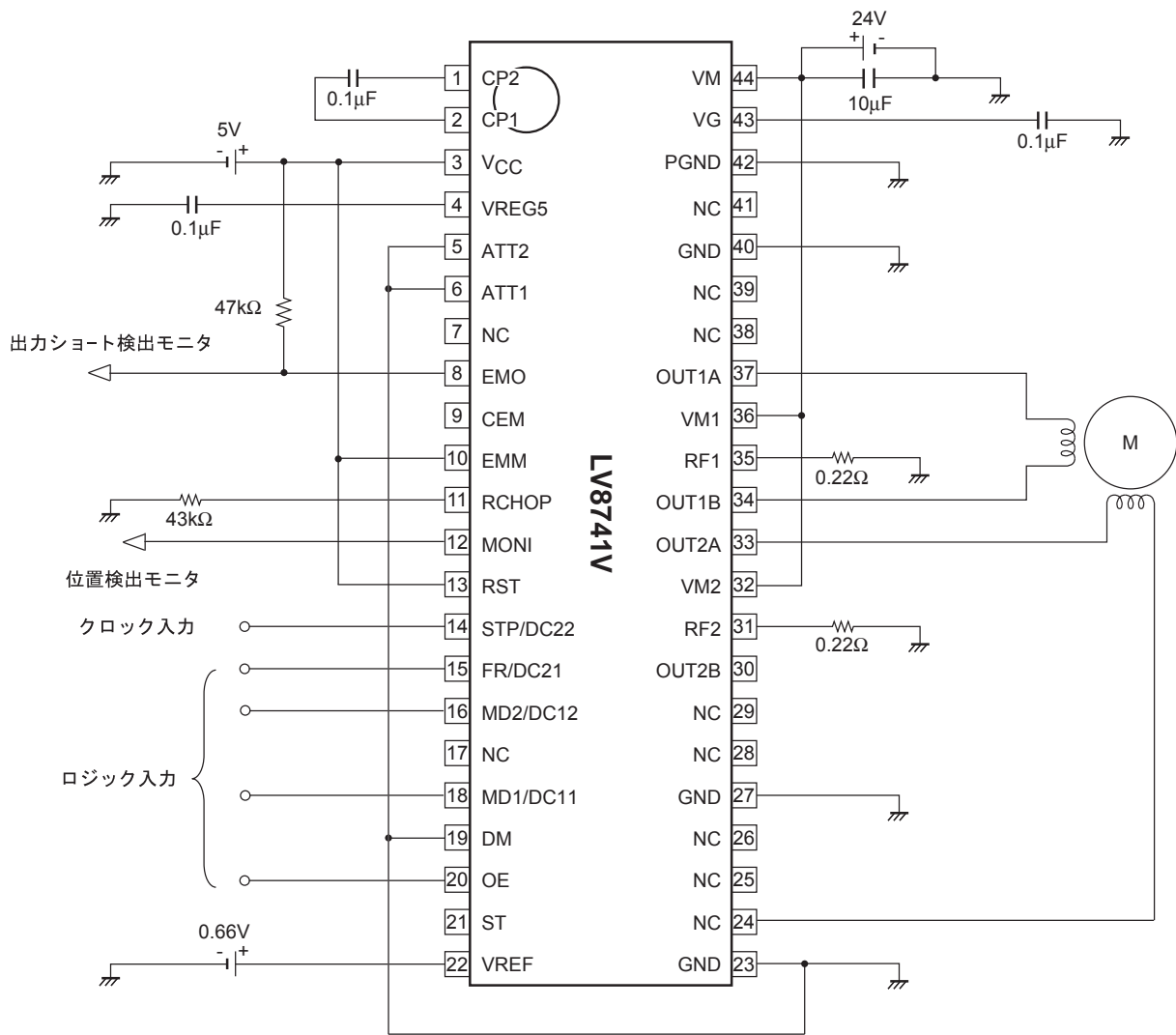
## 基板設計レイアウト注意点

- GNDラインは太く、最短でGND安定点に接続して、インピーダンスを下げる。
- VM, VM1, VM2ラインは太く、短い経路で短絡すること。
- VCC, VMに接続するコンデンサはできるだけIC直近に配置し、それぞれGND安定点まで太く単独で配線すること。
- RF抵抗はIC直近に配置して、GND安定点まで太く単独で配線すること。
- IC下部のExposed Die-Padについては、放熱が必要な場合には、GNDに半田付けを行うこと。また、GND以外には接続しないこと。

# LV8741V

## 応用回路図

・ステッパモータドライバ応用回路図例



上記回路図例での各定数設定式は以下の通りとなります。

VREF=0.66V、設定電流比 100% [(ATT1、ATT2) =(L,L)]、RF 抵抗 0.22 の時、  
設定電流値は以下の通りになります。

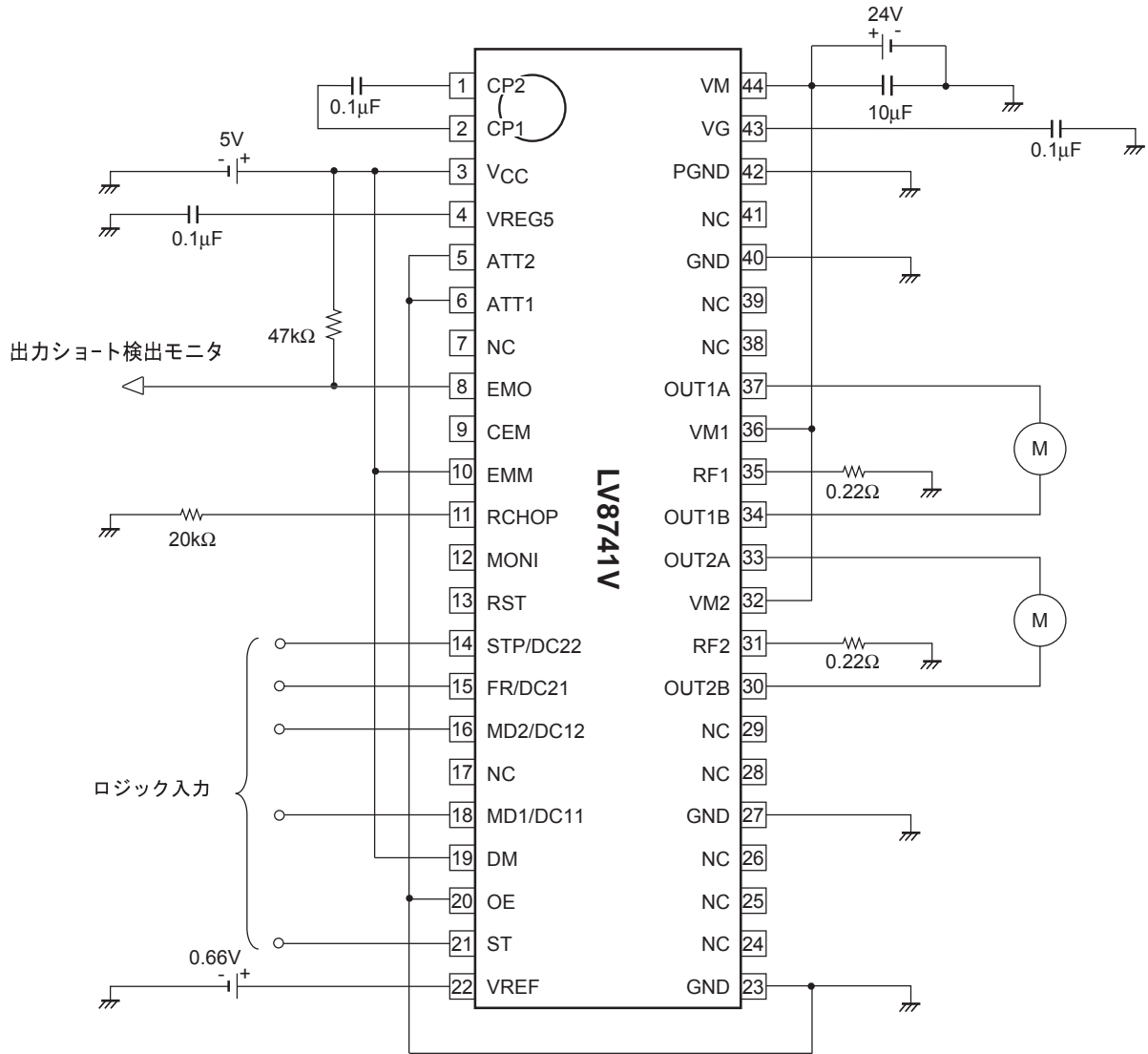
$$I_{out} = \frac{(VREF/3 \times \text{電圧設定比})}{0.22\Omega} \\ = \frac{(0.66/3 \times 100\%)}{0.22} = 1A$$

- ・出力ショート保護機能ラッチ方式(EMM="H")
- ・リセット機能は通常動作に固定(RST="H")
- ・チョッピング周波数： 37kHz(RCHOP=43kΩ)

ATT1	ATT2	電流設定基準電圧
L	L	VREF / 3 × 100%
H	L	VREF / 3 × 67%
L	H	VREF / 3 × 50%
H	H	VREF / 3 × 33%

# LV8741V

・DCモータドライバ応用回路図例



VREF=0.66V、設定電流比 100% 【(ATT1、ATT2) =(L,L)】、RF 抵抗 0.22 の時、  
電流 LIMIT 値は以下の通りになります。

$$I_{out} = (VREF/3 \times \text{電圧設定比}) / 0.22 \Omega$$

$$= (0.66/3 \times 100\% / 0.22) = 1A$$

- ・出力ショート保護機能ラッチ方式(EMM="H")
- ・チョッピング周波数： 62.5kHz(RCHOP=20kΩ)

## ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LV8741V-TLM-E	SSOP44K (275mil) (Pb-Free)	2000 / Tape & Reel

† テープ&リール仕様(製品配置方向, テープサイズ含む)に関する情報については、Tape and Reel Packaging Specificationsパンフレット(BRD8011/D)をご参照ください。 [http://www.onsemi.com/pub\\_link/Collateral/BRD8011-D.PDF](http://www.onsemi.com/pub_link/Collateral/BRD8011-D.PDF)

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC) or its subsidiaries in the United States and/or other countries. SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴは、Semiconductor Components Industries, LLC (SCILLC) 若しくはその子会社の米国及び/または他の国における登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。[www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf)。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。