



# LC79451KB

CMOS LSI

## 電子ペーパー用 コントローラ&ドライバ

ON Semiconductor®

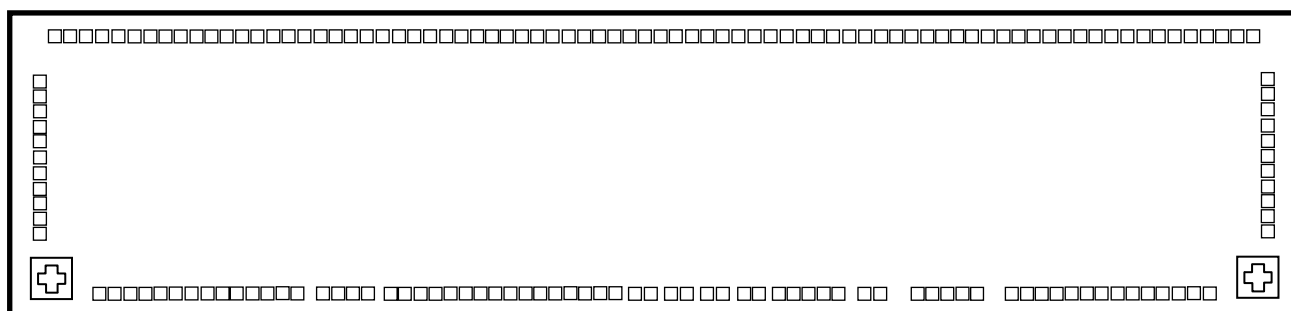
<http://onsemi.jp>

### 1. 概要

LC79451KBは、電子ペーパー用の表示コントローラとドライバを1チップにし、低電圧駆動と低消費電流を実現したICである。SPI、I<sup>2</sup>Cのインタフェースに対応し、駆動波形生成回路、波形生成用発振回路、出力用昇圧電圧回路、128セグメントの駆動用ドライバを搭載している。

### 2. 特長

- ・ ロジック電源 : +1.6V ~ +3.6 V
- ・ アナログ電源 : +1.8V ~ +3.6 V
- ・ インタフェース : 2線式シリアル (I<sup>2</sup>C) / 3線式シリアル (SPI)
- ・ 動作周波数 : 400kHz [max] (I<sup>2</sup>C) / 10MHz [max] (SPI)
- ・ 消費電流 : スタンバイ時 1μA [max]  
動作時 30μA [typ] (無負荷、1kHz昇圧)
- ・ セグメント出力数 : 128本
- ・ 出力レベル : 3レベル (-15V、0V、+15V)
- ・ 出力波形 : 波形生成機能搭載
- ・ 昇圧電圧 : ±15V
- ・ CR 発振周波数 : 32kHz ±3%
- ・ 自動低消費機能 : 波形出力に連動して内部回路の起動~停止を自動的に制御可能  
波形出力後に昇圧周波数を低周波に自動的に移行可能
- ・ 金バンプチップ : X=6.55mm, Y=1.43mm



\* : I<sup>2</sup>C バスはフィリップス社の商標です。

### ORDERING INFORMATION

See detailed ordering and shipping information on page 38 of this data sheet.

# LC79451KB

## 3. ブロック図

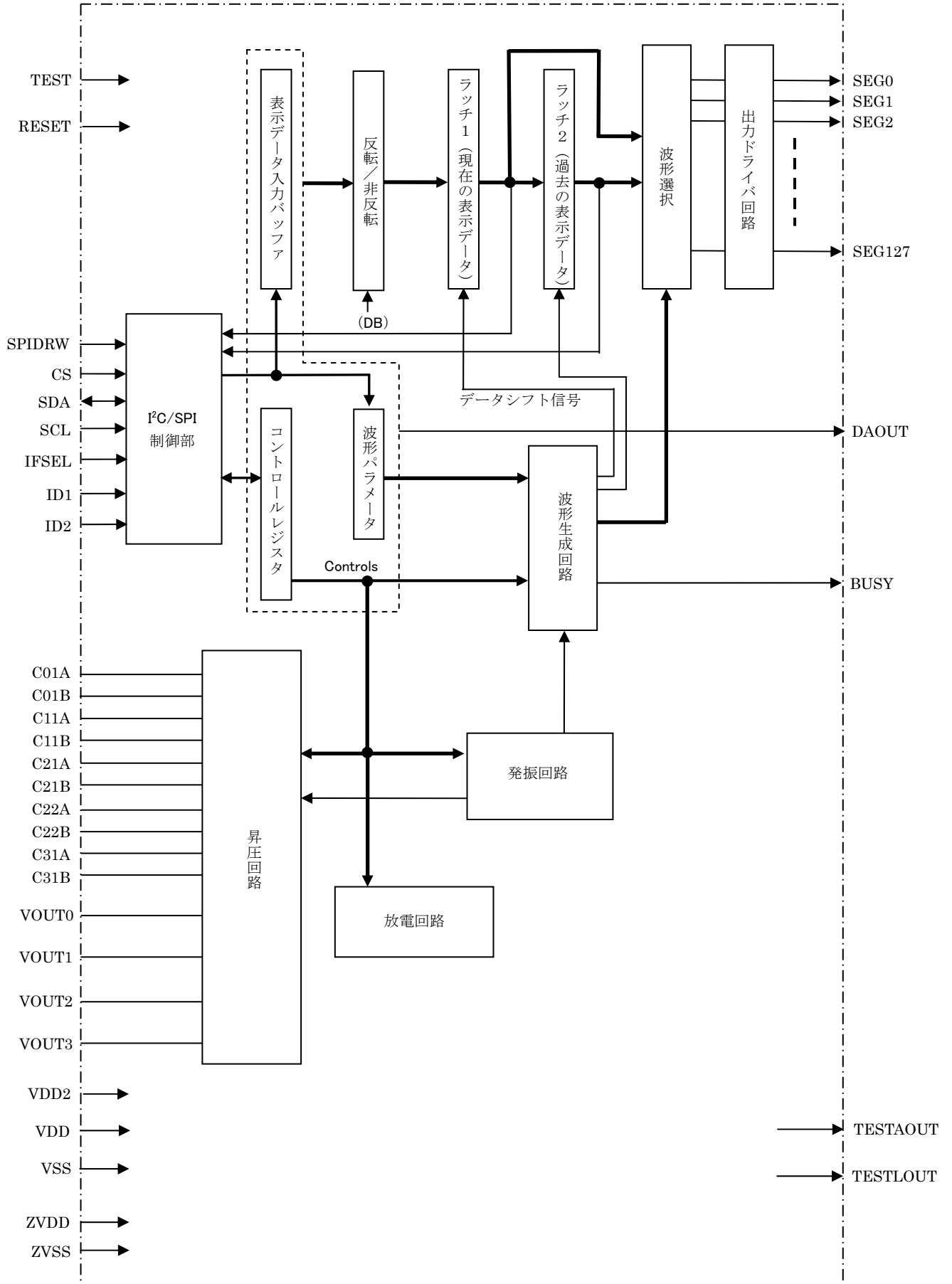


図 1. ブロック図

# LC79451KB

## 4. 端子説明

### 4-1. 端子一覧

#### 電源端子

端子記号	接続先	I/O	電圧範囲	機能説明
VDD	電源	-	+1.6~+3.6V	ロジック電源
VDD2	電源	-	+1.8~+3.6V	アナログ電源
VSS	電源	-	0V	GND

#### インタフェース設定端子

端子記号	接続先	I/O	機能説明
IFSEL	VDD / VSS	I	インタフェースの形式を選択 IFSEL=L : 2線式シリアル (I <sup>2</sup> C) IFSEL=H : 3線式シリアル (SPI)

#### I<sup>2</sup>C インタフェース ID 設定端子

端子記号	接続先	I/O	機能説明
ID1 ID2	VDD / VSS	I	I <sup>2</sup> CインタフェースのIDを設定 VDDに接続 : ID = 1 VSSに接続 : ID = 0

#### 外部インタフェース端子

端子記号	接続先	I/O	機能説明
RESET	外部制御回路	I	全体リセット信号入力 RESET=L : LSI内部を初期化 RESET=H : 通常動作
CS	外部制御回路 / VSS	I	3線式シリアル IC選択信号入力 CS=L : 本ICに対してのCPUアクセスと認識 CS=H : 本ICは動作しません (2線式シリアルを選択するときはVSSに接続すること)
SCL	外部制御回路	I	2線式シリアル 同期クロック入力 VDDにプルアップし、他のオープンドレイン出力のデバイスとワイヤードオワ接続して使用 3線式シリアル 同期クロック入力
SDA	外部制御回路	I/O	2線式シリアル データ入出力 VDDにプルアップし、他のオープンドレイン出力のデバイスとワイヤードオワ接続して使用 出力はNch型トランジスタのオープンドレイン 3線式シリアル データ入力
SPIDRW	外部制御回路 / VSS	I	3線式シリアル Read/Writeモード選択信号入力 SPIDRW=L : Writeモード SPIDRW=H : Readモード (2線式シリアルを選択するときはVSSに接続すること)
DAOUT	外部制御回路 / 開放	O	2線式シリアル リセット検出信号出力 3線式シリアル リセット検出信号出力、または内部データ出力 SPIDRW=L : リセット検出信号出力 SPIDRW=H : 内部データ出力 (2線式シリアルはコントロールレジスタ4のSTERRフラグをReadすることでもリセットを検出することが可能)
BUSY	外部制御回路 / 開放	O	「波形パラメータ」と「コントロールレジスタ」の書き換え禁止状態を出力 (2線式シリアルはコントロールレジスタ4のSTARTフラグをReadすることでも書き換え禁止状態を検出可能)

# LC79451KB

## ドライバ端子

端子記号	接続先	I/O	出力電圧	機能説明
SEG0~127	e-paper	O	+15V, 0V, -15V	パネル駆動用出力

## 昇圧端子

端子記号	接続先	I/O	出力電圧	機能説明
VOUT0	コンデンサ	O	+2.5V	昇圧電圧、またはレギュレータ出力電圧 発振回路用電源電圧 VOUT0-VSS 間にコンデンサを接続すること。
VOUT1	コンデンサ	O	+5.0V	昇圧電圧 VOUT0 を 2 倍昇圧した電圧を出力する。 VOUT1-VSS 間にコンデンサを接続すること。
VOUT2	コンデンサ	O	+15.0V	昇圧電圧 VOUT1 を 3 倍昇圧した電圧を出力する。 VOUT2-VSS 間にコンデンサを接続すること。
VOUT3	コンデンサ	O	-15.0V	マイナス電圧 VOUT2 を反転した電圧を出力する。 VOUT3-VSS 間にコンデンサを接続すること。
C01A, C01B C11A, C11B C21A, C21B C22A, C22B C31A, C31B	コンデンサ	-		昇圧回路用コンデンサ接続端子 対応する CxyA と CxyB 間にコンデンサを接続 すること。 電位は CxyA > CxyB の関係となる。 (昇圧基準電圧を 2.5V に設定する場合は、 C01A-C01B 間にコンデンサは不要である。)

## テスト端子

端子記号	接続先	I/O	機能説明
TEST	開放/VSS	I	テストモードの設定に使用する。 通常使用のときは、OPENまたはVSSに接続すること。
TESTAOUT	開放	O	テスト用出力端子。OPENにすること。
TESTLOUT	開放	O	テスト用出力端子。OPENにすること。
ZVDD	開放	-	テスト用電源端子。OPENにすること。
ZVSS	開放	-	テスト用電源端子。OPENにすること。

# LC79451KB

## 4-2. 端子等価回路

信号名	内部等価回路	未使用時の処理
RESET CS SCL IFSEL ID1 ID2 SPIDRW	<p>CMOS シュミットトリガ入力バッファ</p>	VSS
SDA	<p>Nch オープンドレイン出力機能付き CMOS シュミットトリガ入出力バッファ</p>	VSS
TEST	<p>Pull-down 機能付き CMOS シュミットトリガ入力バッファ</p>	OPEN /VSS
DAOUT BUSY	<p>CMOS 出力バッファ</p>	OPEN
SEG0~127	<p>CMOS 出力および Nch オープンドレイン出力バッファ</p>	OPEN

# LC79451KB

## 5. 電気的特性

### 5-1. 絶対最大定格 / VSS=0V

項目	記号	条件	定格値	単位
電源電圧	VDD		-0.3 ~ +4.0	V
	VDD2		-0.3 ~ +4.0	V
入力電圧	VIN		-0.3 ~ VDD+0.3	V
動作周囲温度	Topr		-30 ~ +80	°C
保存周囲温度	Tstg		-40 ~ +125	°C

最大定格を超えるストレスは、デバイスにダメージを与える危険性があります。最大定格は、ストレス印加に対してのみであり、推奨動作条件を超えての機能的動作に関して意図するものではありません。推奨動作条件を超えてのストレス印加は、デバイスの信頼性に影響を与える危険性があります。

### 5-2. 許容動作範囲 / Ta=-30~+80°C

項目	記号	条件	min	typ	max	単位
電源電圧	VDD	$VDD \leq VDD2$	+1.6	+2.5	+3.6	V
	VDD2	$VDD \leq VDD2$	+1.8	+2.5	+3.6	V
	VSS		-	0	-	V
H レベル入力電圧	VIH		$0.8 \times VDD$	-	VDD	V
L レベル入力電圧	VIL		VSS	-	$0.2 \times VDD$	V

# LC79451KB

## 5-3. 電気的特性

DC 特性 / 特記なき場合は VDD=+2.5V, VDD2=+2.7V, VSS=0V, Ta=+25°C

項目	記号	条件	min	typ	max	単位	注
入力端子リーク電流	IIL	VIN = 0V~VDD	-1	-	1	μA	※1
スタンバイ電流 VDD	IDDS	全回路停止 (RESET = L)	0	-	1	μA	※2
スタンバイ電流 VDD2	IDD2S		0	-	1	μA	※2
動作消費電流 VDD	IDD	SPI (10MHz)	-	400	480	μA	
動作消費電流 VDD2	IDD2		-	30	36	μA	※3
出力電圧	VOH	IOUT = -0.5mA	VDD-0.36	VDD-0.2	VDD	V	※4
	VOL1	IOUT = 0.5mA	0	0.1	0.18	V	※4
	VOL2	IOUT = 3mA	0	-	0.4	V	※5
＜ドライバ出力特性＞							
SEG 出力抵抗(+15V)	RON1	VOUT = VOUT2 - 0.5V	8	10	12	kΩ	
SEG 出力抵抗(0V)	RON2	VOUT = 0.5V	7.5	10	12.5	kΩ	
SEG 出力抵抗(-15V)	RON3	VOUT = VOUT3 + 0.5V	8	10	12	kΩ	
＜昇圧電源回路特性＞							
VOUT2 出力電圧	VOUT2NL1	無負荷	14.25	15.00	15.75	V	※6,7
	VOUT2NL2					V	※6,8
VOUT3 出力電圧	VOUT3NL1	無負荷	-15.75	-15.00	-14.25	V	※6,7
	VOUT3NL2					V	※6,8
VOUT2 負荷出力電圧	VOUT2L1	負荷電流 = -100μA	0.90 x VOUT2	-	VOUT2	V	※6,7
	VOUT2L2		0.95 x VOUT2	-	VOUT2	V	※6,8
VOUT3 負荷出力電圧	VOUT3L1	負荷電流 = +100μA	VOUT3	-	0.90 x VOUT3	V	※6,7
	VOUT3L2		VOUT3	-	0.95 x VOUT3	V	※6,8
対負荷電圧比変動率	VRATIO		0.97	1	1.03	-	※6,9
＜CR 発振特性＞							
発振周波数	Fclk	VDD = 1.6V~3.6V VDD2 = 1.8V~3.6V	31.04	32.00	32.96	kHz	※10
＜放電回路特性＞							
VOUT2 放電抵抗	RDON1	VOUT2 = +15V	8	10	12	kΩ	※11a
VOUT3 放電抵抗	RDON2	VOUT3 = -15V	8	10	12	kΩ	※11b

注：※1 適用端子：RESET、SCL、SDA、CS、ID1、ID2、IFSEL、SPIDRW

※2 最大値は測定機器の制約によるもの

※3 発振回路および昇圧回路は動作、出力回路は停止（無負荷）、昇圧電圧は安定状態  
昇圧周波数 1kHz（コントロールレジスタ 1：CP\_F10=0、CP\_F11=0、CP\_F12=0）、  
昇圧基準電圧 2.5V（コントロールレジスタ 2：VREGSEL=1）

※4 適用端子：BUSY、DAOUT

※5 適用端子：SDA

※6 外部接続容量は推奨容量値を使用

※7 昇圧周波数 32kHz（コントロールレジスタ 1：CP\_F10=1、CP\_F11=1、CP\_F12=1）、  
昇圧基準電圧 1.25V（コントロールレジスタ 2：VREGSEL=0）

※8 昇圧周波数 32kHz（コントロールレジスタ 1：CP\_F10=1、CP\_F11=1、CP\_F12=1）、  
昇圧基準電圧 2.5V（コントロールレジスタ 2：VREGSEL=1）

※9 負荷電圧比変動率 (VOUT2 出力電圧 ÷ VOUT3 出力電圧) ÷ (VOUT2 負荷出力電圧 ÷ VOUT3 負荷出力電圧)

※10 昇圧回路は動作

※11 昇圧回路は停止

※11a VOUT2-VSS 間のオン抵抗値

※11b VOUT3-VSS 間のオン抵抗値

# LC79451KB

## 5-4. AC タイミング特性 (I<sup>2</sup>C/SPI 共通) / 特記なき場合は VDD=+2.5V, VSS=0V, Ta=+25°C

項目	記号	条件	min	typ	max	単位	注
VDD-VDD2 セットアップ時間	tSU(1)		0	-	-	μs	
VDD2-RESET セットアップ時間	tSU(2)		10	-	-	ms	
RESET パルス幅	tPW(1)		5	-	-	μs	
RESET-START condition RESET-CS セットアップ時間	tSU(3)		1	-	-	μs	
RESET-VHON セットアップ時間 RESET-START セットアップ時間	tSU(4)		10	-	-	ms	
HVON フラグ ホールド時間	tHD(1)	自動昇圧モード	Typ x 0.97	(※1)	(Typ x 1.03) + 1	ms	※2
		手動昇圧モード	任意				
LE フラグホールド時間	tHD(2)		-	-	1	μs	※2

注 : ※1. 昇圧起動時間 (コントロールレジスタ 1) と同じ時間  
 ※2. フラグは自動的にリセットされる

### ① 電源投入～初期動作の各タイミング

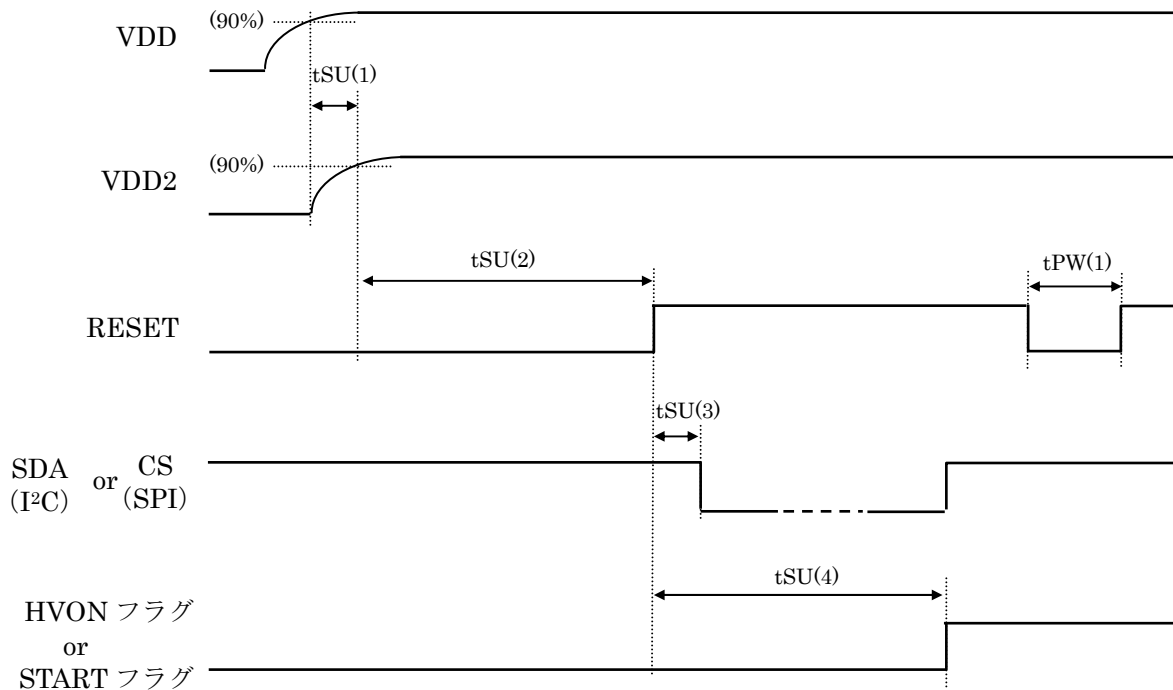


図 2. VDD、VDD2、RESET、SDA (I<sup>2</sup>C) / CS (SP)、HVON / START タイミング



## ② HVON フラグホールド時間

VHON フラグ = 1 に設定すると昇圧を開始する。

自動昇圧モードでは、昇圧起動時間（コントロールレジスタ 1）が経過すると昇圧回路が自動的に停止し、HVON フラグは自動的にリセットされる。昇圧電圧を保ちたいときに使用する。

手動昇圧モードでは、HVON フラグをリセットするまで昇圧動作を継続することが可能。

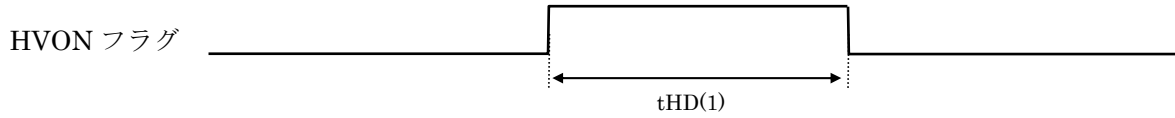


図 3. HVON フラグホールド時間

## ③ LE フラグホールド時間

LE フラグを設定すると表示データをシフトする。

データシフトを完了すると LE フラグは自動的にリセットされる。

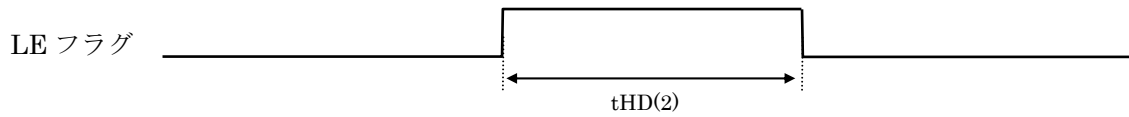


図 4. LE フラグホールド時間

# LC79451KB

5-5. I<sup>2</sup>C (2 線シリアル) タイミング特性 / 特記なき場合は VDD=+2.5V, VSS=0V, Ta=+25°C

項目	記号	条件	min	typ	max	単位
SCL クロック周波数	f SCL(1)		-	-	400	kHz
開始条件のセットアップ時間	tSU(5)		600	-	-	ns
開始条件のホールド時間	tHD(3)		600	-	-	ns
SDA 信号の立ち上がり時間	trDA(1)		-	-	300	ns
SDA 信号の立ち下がり時間	tfDA(1)		-	-	300	ns
SCL 信号の立ち上がり時間	trCL(1)		-	-	300	ns
SCL 信号の立ち下がり時間	tfCL(1)		-	-	300	ns
SCL クロックの L 期間	tPW(3)		1300	-	-	ns
SCL クロックの H 期間	tPW(2)		600	-	-	ns
データセットアップ時間	tSU(6)		100	-	-	ns
データホールド時間	tHD(4)		0	-	900	ns
停止条件のセットアップ時間	tSU(7)		600	-	-	ns
STOP・START 間バス開放時間	tBUF		1300	-	-	ns

## ① 2 線式シリアルインタフェース・バスタイミング

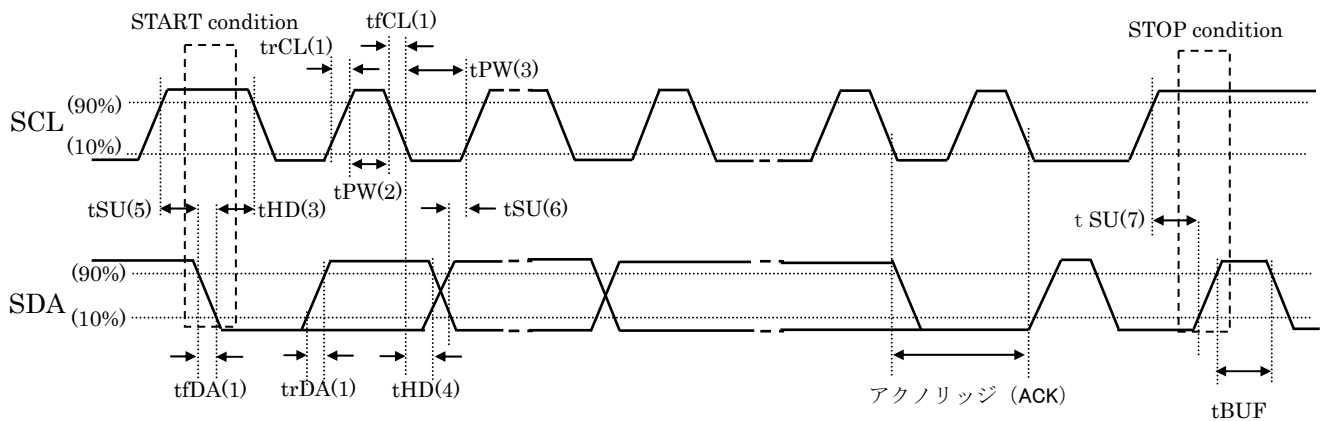
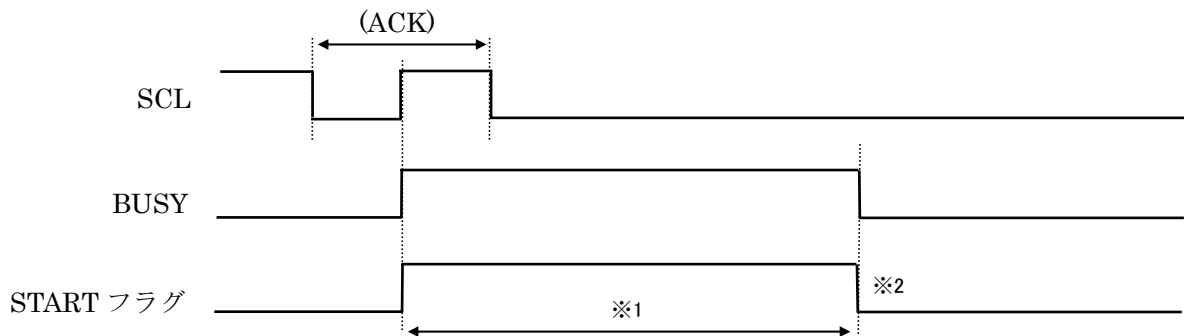


図 5. I<sup>2</sup>C バスタイミング

## ② 2 線式シリアルインタフェース・START フラグセット時の BUSY 出力、および START フラグのタイミング

BUSY 出力=START フラグ。BUSY=1 の期間は「波形パラメータ」と「コントロールレジスタ」の書き換え禁止状態を示す。内部状態としては、波形出力直前の昇圧起動中、または波形を出力している状態である。波形出力を完了すると BUSY 出力、および START フラグは自動的にリセットされる。

(P19 6-3. 昇圧回路・発振回路制御参照)



※1 自動昇圧モード： 昇圧起動時間（コントロールレジスタ 1） + 波形出力時間（波形パラメータ）  
 手動昇圧モード： 波形出力時間（波形パラメータ）

※2 BUSY 出力、および START フラグは自動で立ち下がる。

図 6. I<sup>2</sup>C の BUSY 出力、START フラグのタイミング

# LC79451KB

## 5-6. SPI (3線シリアル) タイミング特性 / 特記なき場合は VDD=+2.5V, VSS=0V, Ta=+25°C

項目	記号	条件	min	typ	max	単位
SCL クロック周波数	f SCL(2)	VDD=1.6V~2.0V	-	-	6	MHz
		VDD=2.0V~3.6V	-	-	10	MHz
CS-SCL セットアップタイム	tSU(8)		300	-	-	ns
SCL-CS ホールドタイム	tHD(5)		300	-	-	ns
SDA-SCL セットアップタイム	tSU(9)		50	-	-	ns
SCL-SDA ホールドタイム	tHD(6)		50	-	-	ns
SCL クロックの L 期間	tPW(4)		50	-	-	ns
SCL クロックの H 期間	tPW(5)		50	-	-	ns
CS インターバルタイム	tINT(1)		1000	-	-	ns

### ① 3線式シリアルインタフェース・バスタイミング

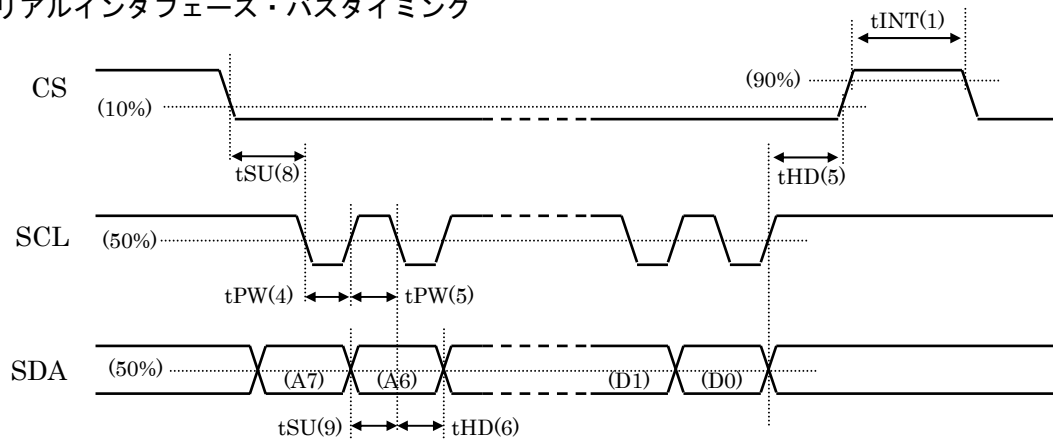
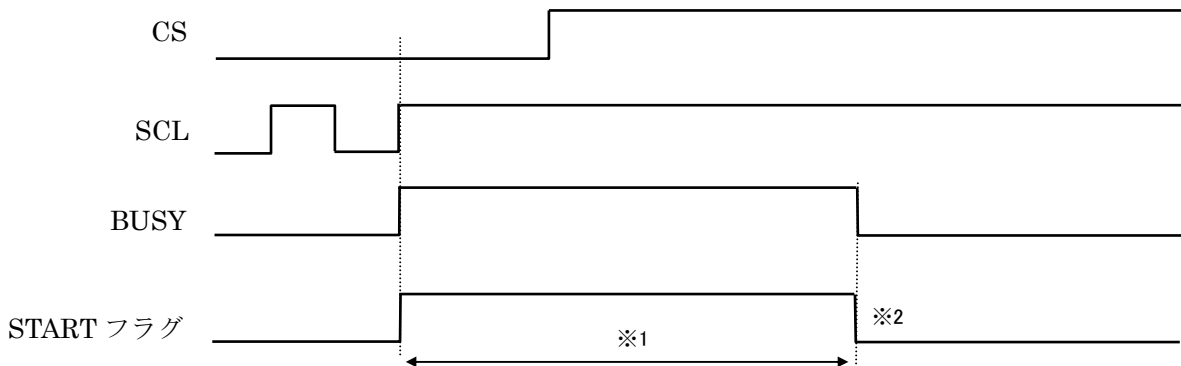


図 7. SPI バスタイミング

### ② 3線式インタフェース・START フラグセット時の BUSY 出力、および START フラグのタイミング

BUSY 出力=START フラグ。START=1 の期間は「波形パラメータ」と「コントロールレジスタ」の書き換え禁止状態を示す。内部状態としては、波形出力直前の昇圧起動中、または波形を出力している状態である。波形出力を完了すると START フラグは自動でリセットされる。

(P19 6-3. 昇圧回路・発振回路制御参照)



※1 自動昇圧モード： 昇圧起動時間（コントロールレジスタ 1） + 波形出力時間（波形パラメータ）  
手動昇圧モード： 波形出力時間（波形パラメータ）

※2 BUSY 出力、START フラグは自動で立ち下がる。

図 8. SPI の BUSY 出力、START フラグのタイミング

## 6. 機能説明

### 6-1. I<sup>2</sup>C / SPI インタフェース選択機能

入力インタフェースは 2 線式シリアル(I<sup>2</sup>C)と 3 線式シリアル(SPI)に対応している。  
インタフェースは IFSEL 端子を VDD、または VSS に接続することで選択が可能である。

I<sup>2</sup>C ⇒ IFSEL 端子を VSS に接続

SPI ⇒ IFSEL 端子を VDD に接続

#### (1) I<sup>2</sup>C インタフェース信号

①	RESET	(In)	...	リセット
②	SCL	(In)	...	データ転送クロック
③	SDA	(In/Out)	...	データイン/データアウト
④	IFSEL	(In)	...	I <sup>2</sup> C/SPI 選択信号
⑤	ID1	(In)	...	インタフェース用 ID
⑥	ID2	(In)	...	インタフェース用 ID
⑦	BUSY	(Out)	...	特定レジスタ書込み禁止信号
⑧	DAOUT	(Out)	...	リセット検出信号

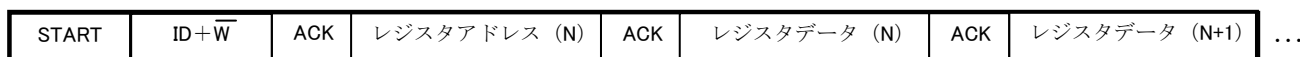
#### (2) SPI インタフェース信号

①	RESET	(In)	...	リセット
②	CS	(In)	...	チップセレクト
③	SCL	(In)	...	データ転送クロック
④	SDA	(In)	...	データイン
⑤	IFSEL	(In)	...	I <sup>2</sup> C/SPI 選択信号
⑥	BUSY	(Out)	...	特定レジスタ書込み禁止信号
⑦	SPIDRW	(In)	...	Read/Write 選択信号
⑧	DAOUT	(Out)	...	リセット検出信号/データアウト

# LC79451KB

## 6-1-1. I<sup>2</sup>C の Write フォーマット

I<sup>2</sup>C は連続してデータを書き込める。レジスタが割り振られていないアドレスはスキップする。



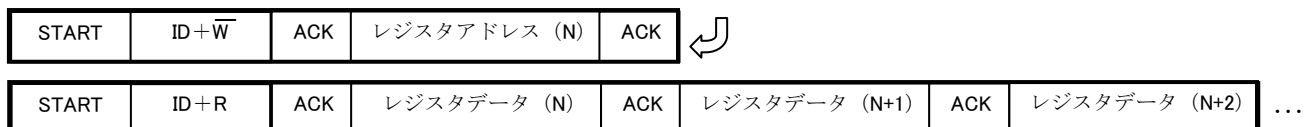
※W は R/W=0 を表す

## 6-1-2. I<sup>2</sup>C の Read フォーマット

I<sup>2</sup>C は連続してデータを読み出せる。レジスタが割り振られていないアドレスはスキップする。

8bit に満たないデータは“0”が補完される。

読み出される表示データは最下位 bit が過去の表示データ、その一つ上位 bit が現在の表示データとなる。



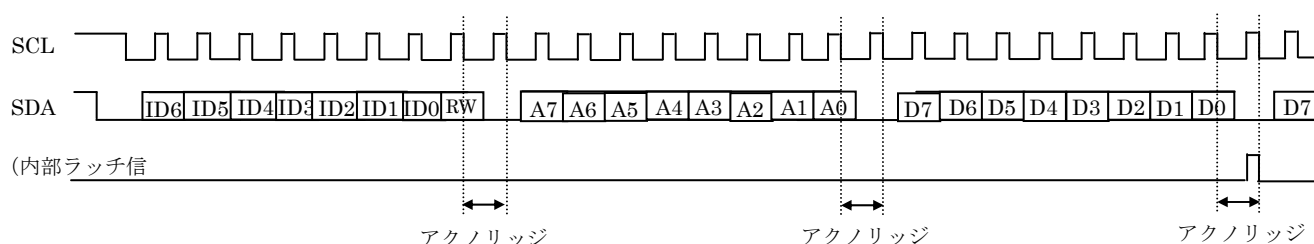
※R は R/W=1 を表す

## 6-1-3. I<sup>2</sup>C のデータ転送

SCL ラインが「H」である期間に SDA ラインが「L」に変化するとスタートコンディション、「H」に変化するとストップコンディションとして認識される。システム上のマスタデバイスは、スタートコンディションに続き 7 ビット長のデバイス ID と 1 ビット長の Read “1” / Write “0” 命令コードを SDA バス上に送ることで、固有のデバイスと通信することが可能である。

デバイス ID が一致した場合はアクリッジ信号を返し、Read/Write 命令コードに従い Read または Write 動作を行う。もしデバイス ID が一致しなかった場合はスタンバイモードになる。

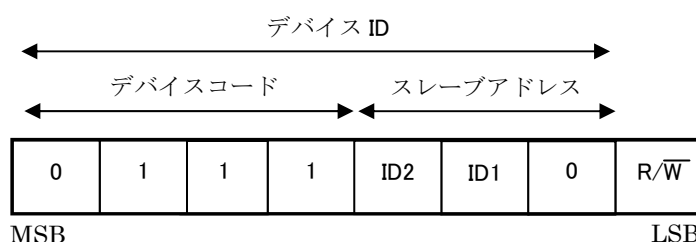
データ転送は、SCL ラインが「L」である期間に SDA ラインを変化させることで行う。SDA ラインはマスタデバイスから 8 ビット連続してデータが転送されるが、9 番目のクロックサイクル期間ではマスタデバイスから開放される。このときのデータを受信するシステムバス上のスレーブデバイス（本製品）が、SDA ラインを「L」にしてデータを受信したというアクリッジ信号を返している。コマンドデータはアドレス 8 ビット、データ 8 ビットで構成されており、データ 8 ビットを受信した後のアクリッジ期間の SCL 立ち上がりでコマンドデータを格納する。



## 6-1-4. I<sup>2</sup>C の ID 設定

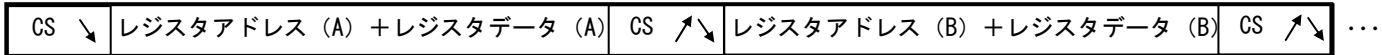
I<sup>2</sup>C では 7bit 長のデバイス ID が割り当てられている。デバイス ID は上位 4bit のデバイスコードと下位 3bit のスレーブアドレスから構成される。スレーブアドレスの内、上位 2bit を ID1 端子、ID2 端子で設定することができる。ID1 端子、ID2 端子を VDD、または VSS に接続すること。

Write “0” ⇒ VSS に接続  
Read “1” ⇒ VDD に接続



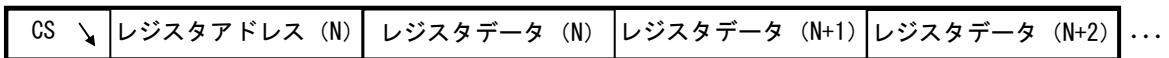
## 6-1-5. SPI の Write フォーマット

SPI は 1 アドレス毎にデータを書き込む。書き込むときは SPIDRW=L に設定すること。



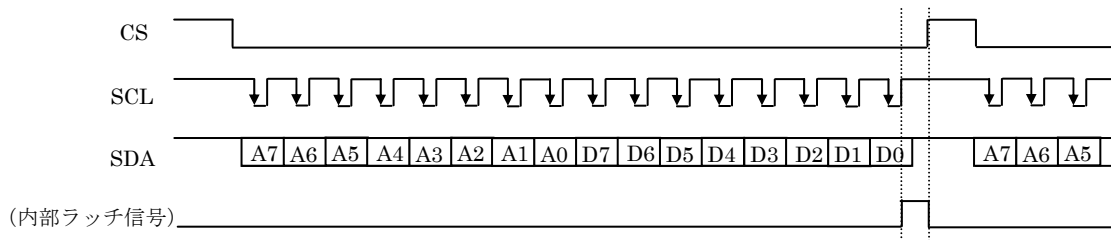
## 6-1-6. SPI の Read フォーマット

SPI は連続してデータを読み出せる。読み出すときは SPIDRW=H に設定すること。  
 レジスタアドレスを 8bit 入力後、SCL に同期して DAOUT 端子からレジスタデータが連続して出力される。  
 レジスタが割り振られていないアドレスはスキップする。  
 8bit に満たないデータは"0"が補完されて出力される。  
 読み出される表示データは最下位 bit が過去の表示データ、その一つ上位 bit が現在の表示データとなる。



## 6-1-7. SPI のデータ転送

SDA は SCL の立ち下がりエッジで読み込まれ、SCL の立ち上がり 16 発目で格納される。

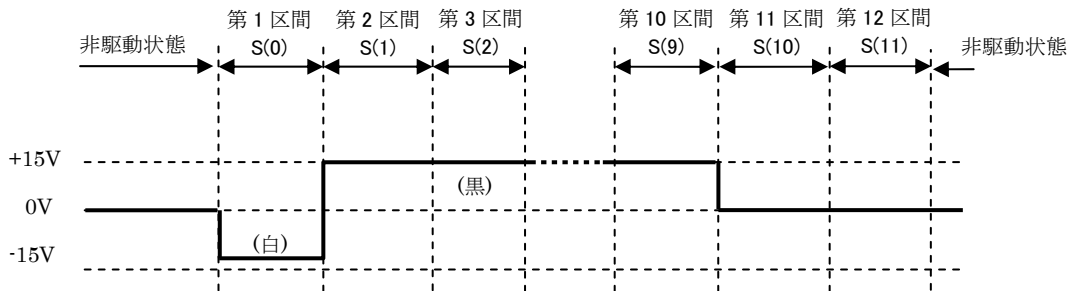


## 6-2. 波形生成機能

通常駆動波形 4 種類、リフレッシュ波形 1 種類を生成する機能を搭載している。  
それぞれの波形に対して出力レベルと出力時間の設定が行える。

### 6-2-1. 通常駆動波形

通常駆動波形を 12 の区間に分け、各区間の出力レベルと出力時間をレジスタで設定できる。  
1 区間の出力レベルは、+15V、0V、-15V の 3 レベルから選択可能。  
1 区間の出力時間は、1~256ms の範囲で選択が可能である。



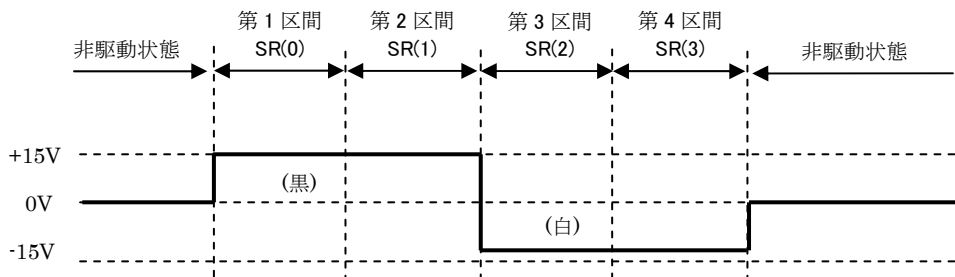
通常駆動波形は、以下の表示状態の遷移別に 4 種類を設定できる。

白表示 ⇒ 白表示  
 白表示 ⇒ 黒表示  
 黒表示 ⇒ 白表示  
 黒表示 ⇒ 黒表示

START フラグをセットすることにより、駆動波形を 1 波形出力できる。  
反転フラグをセットすることにより、表示を白黒反転することが可能である。

### 6-2-2. リフレッシュ波形

全画面白表示、または黒表示のリフレッシュを行う。  
リフレッシュ波形を 4 つの区間に分け、各区間の出力レベルと出力時間をレジスタで設定できる。  
1 区間の出力レベルは、+15V、0V、-15V の 3 レベルから選択が可能。  
1 区間の出力時間は、8~2048ms の範囲で選択が可能である。



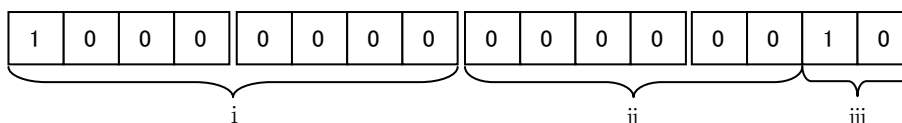
START フラグをセットすることにより、駆動波形を 1 波形出力する。

## 6-2-3. 波形パラメータ

<パラメータ定義>

### ① 出力レベル

例 (8002h) : 通常駆動波形 W0 の区間 S (0) の出力レベルパラメータ設定



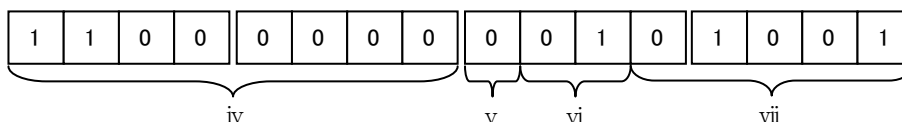
- i) アドレス (8bit)
- ii) 無効データ (6bit)
- iii) 出力レベル (2bit) 例 : VNEG (-15V : 白)

出力レベル	D1	D0
VSS (0V)	0	0
VPOS (+15V 黒)	0	1
VNEG (-15V 白)	1	0
(入力禁止)	1	1

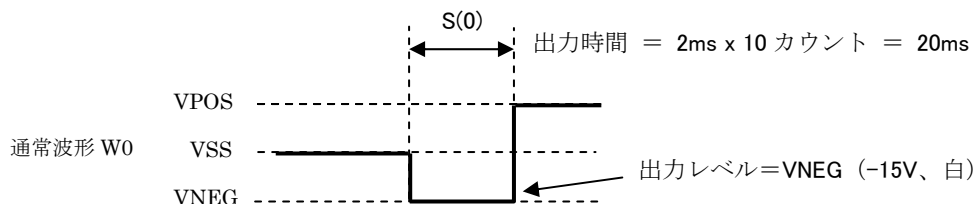
D1=1、D0=1 を入力すると VPOS か VNEG のどちらかを出力する。

### ② 出力時間

例 (C029h) : 通常駆動波形 W0 の区間 S (0) の出力時間パラメータ設定



- iv) アドレス (8bit)
  - v) 無効データ (1bit)
  - vi) 出力時間クロック周期 (2bit) 例 : 2ms
  - vii) 出力時間カウント数 (5bit) 例 : 10 カウント
- } パルス幅



出力時間のクロック周期		D6	D5
通常駆動波形クロック周期	リフレッシュ波形クロック周期		
1 ms	8ms	0	0
2ms	16ms	0	1
4ms	32ms	1	0
8ms	64ms	1	1



# LC79451KB

出力時間カウント数	D4	D3	D2	D1	D0
1	0	0	0	0	0
2	0	0	0	0	1
3	0	0	0	1	0
4	0	0	0	1	1
5	0	0	1	0	0
6	0	0	1	0	1
7	0	0	1	1	0
8	0	0	1	1	1
9	0	1	0	0	0
10	0	1	0	0	1
11	0	1	0	1	0
12	0	1	0	1	1
13	0	1	1	0	0
14	0	1	1	0	1
15	0	1	1	1	0
16	0	1	1	1	1
17	1	0	0	0	0
18	1	0	0	0	1
19	1	0	0	1	0
20	1	0	0	1	1
21	1	0	1	0	0
22	1	0	1	0	1
23	1	0	1	1	0
24	1	0	1	1	1
25	1	1	0	0	0
26	1	1	0	0	1
27	1	1	0	1	0
28	1	1	0	1	1
29	1	1	1	0	0
30	1	1	1	0	1
31	1	1	1	1	0
32	1	1	1	1	1

1 区間の出力時間は以下の式で計算される。

$$\text{出力時間クロック周期} \times \text{出力時間カウント数}$$

1 区間の出力時間	記号	Min	Max
通常駆動波形	T (*)	1ms	256ms
リフレッシュ波形	TR (*)	8ms	2048ms

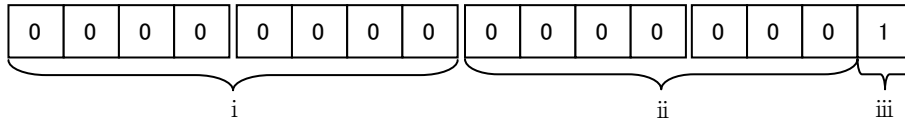
通常駆動波形は 12 区間から構成されている。

リフレッシュ波形は 4 区間から構成される。

# LC79451KB

## 6-2-4. 表示データ

例 (0001h) : SEG0 の表示データ設定



- i) アドレス (8bit)
- ii) 無効データ (7bit)
- iii) 表示データ (1bit)                      例 : 黒

表示データ	D0
白	0
黒	1

## 6-2-5. 波形パラメータリスト

### A. 通常駆動

波形名称	波形パラメータ	S(0)	S(1)	S(2)	S(3)	S(4)	S(5)	S(6)	S(7)	S(8)	S(9)	S(10)	S(11)
W0	(白→白) 出力レベル	L00	L01	L02	L03	L04	L05	L06	L07	L08	L09	L0A	L0B
W1	(白→黒) 出力レベル	L10	L11	L12	L13	L14	L15	L16	L17	L18	L19	L1A	L1B
W2	(黒→白) 出力レベル	L20	L21	L22	L23	L24	L25	L26	L27	L28	L29	L2A	L2B
W3	(黒→黒) 出力レベル	L30	L31	L32	L33	L34	L35	L36	L37	L38	L39	L3A	L3B
共通	出力時間	T0	T1	T2	T3	T4	T5	T6	T7	T8	T9	TA	TB

(パラメータデフォルト設定値)

波形名称	波形パラメータ	S(0)	S(1)	S(2)	S(3)	S(4)	S(5)	S(6)	S(7)	S(8)	S(9)	S(10)	S(11)
W0	(白→白) 出力レベル	+15V	-15V	-15V	0V	0V	0V	0V	0V	0V	0V	0V	0V
W1	(白→黒) 出力レベル	-15V	+15V	+15V	+15V	+15V	+15V	+15V	+15V	0V	0V	0V	0V
W2	(黒→白) 出力レベル	+15V	-15V	-15V	-15V	-15V	-15V	-15V	-15V	0V	0V	0V	0V
W3	(黒→黒) 出力レベル	-15V	+15V	+15V	0V	0V	0V	0V	0V	0V	0V	0V	0V
共通	クロック周期	1ms	1ms	1ms	1ms	1ms	1ms	1ms	1ms	1ms	1ms	1ms	1ms
	カウント数	6	15	15	30	30	30	30	30	2	2	2	2

### B. リフレッシュ(全画面同一リフレッシュ)

波形名称	波形パラメータ	SR(0)	SR(1)	SR(2)	SR(3)
WR	出力レベル	LR0	LR1	LR2	LR3
	出力時間	TR0	TR1	TR2	TR3

(パラメータデフォルト設定値)

波形名称	波形パラメータ	SR(0)	SR(1)	SR(2)	SR(3)
WR	出力レベル	+15V	+15V	-15V	-15V
	クロック周期	8ms	8ms	8ms	8ms
	カウント数	8	8	8	8

(注) パラメータ名称 : XYZ/XZ

X . . . . L : 出力レベル

T : 出力時間

Y . . . . 0~3 : 通常駆動波形

R : リフレッシュ波形

Z . . . . 区間番号

## 6-3. 昇圧回路と発振回路の制御方法の選択機能

昇圧回路と発振回路の制御方法を次から選択を行う。

- ・ 自動昇圧モード
- ・ 手動昇圧モード

### 6-3-1. 自動昇圧モード

自動昇圧モードは、昇圧回路と発振回路の動作～停止を自動で制御を行う。波形出力待機中は昇圧回路と発振回路は停止している。手動昇圧モードに比べて電力の消費を抑えられるが、波形出力前に昇圧回路の起動待ち時間が必要になる。

<動作の流れ>

**START** フラグをセットすると昇圧回路と発振回路が起動を開始し、昇圧を完了すると自動的に波形を出力し、波形出力を完了すると昇圧回路と発振回路が自動的に停止し、**START** フラグが自動的にリセットされる。

**HVON** フラグをセットすると昇圧回路と発振回路が自動的に起動を開始し、昇圧を完了すると昇圧回路と発振回路が自動的に停止し、**HVON** フラグが自動的にリセットされる。

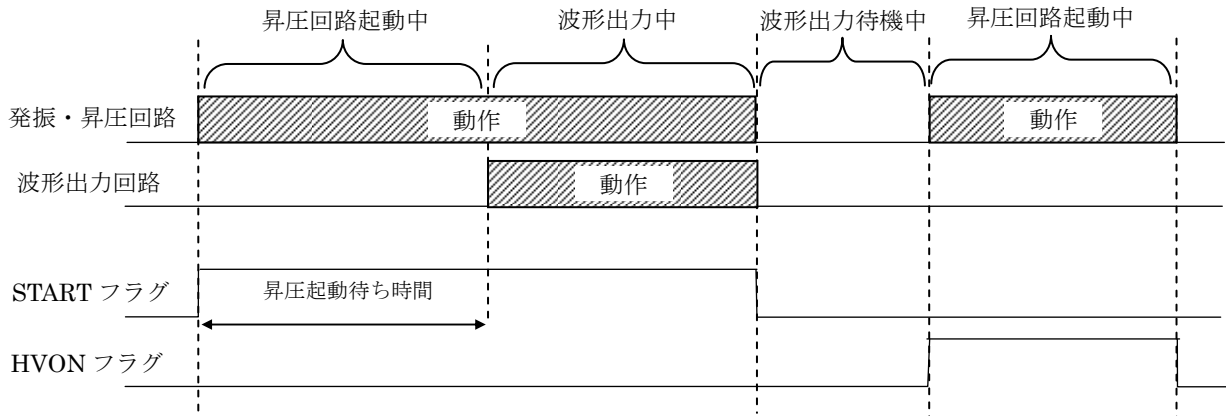


図 9. 自動昇圧モードの流れ

### 6-3-2. 手動昇圧モード

手動昇圧モードは、昇圧回路と発振回路の動作～停止を手動で制御を行う。波形出力待機中は昇圧回路と発振回路は動作している。自動昇圧モードに比べて電力を消費するが、波形出力前に昇圧回路の起動待ち時間がない。

<動作の流れ>

**HVON** フラグをセットすると昇圧回路と発振回路が起動を開始し、昇圧を完了すると波形出力待機状態になり、波形出力待機中に **START** フラグをセットすると波形を出力し、波形出力を完了すると **START** フラグが自動的にリセットされる。**HVON** フラグをリセットすると昇圧回路と発振回路が停止する。

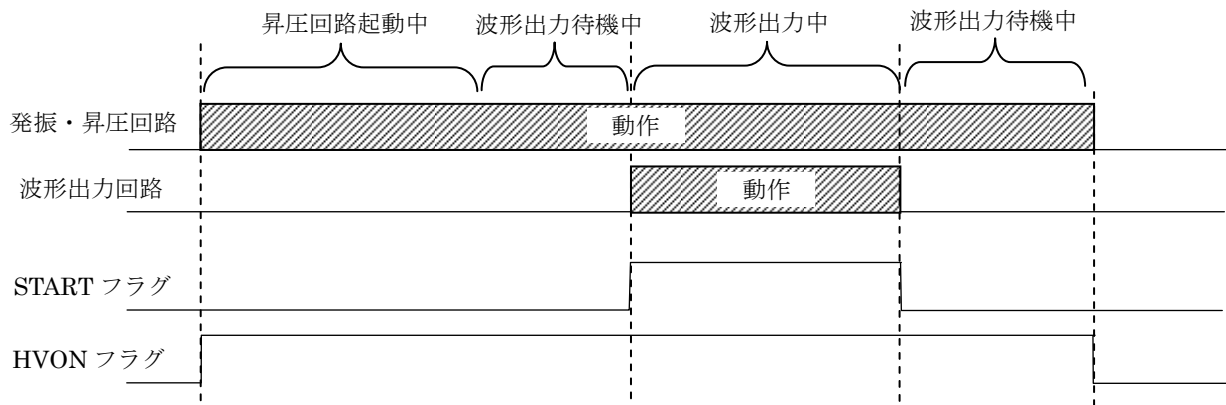


図 10. 手動昇圧モードの流れ

## 6-4. 昇圧周波数自動切換え機能

電力消費を抑えるために状態別に昇圧周波数を設定できる。昇圧周波数は状態が遷移すると自動的に切り替わる。昇圧周波数を負荷に合わせて設定すること。

昇圧回路起動中	⇒	32kHz
波形出力待機中	⇒	1kHz、2kHz、4kHz、8kHz、16kHz、32kHz から選択
波形出力中	⇒	4kHz、8kHz、16kHz、32kHz から選択

## 6-5. 昇圧基準電圧設定機能

電力消費を抑えるため、電源電圧の使用範囲に合わせて昇圧基準電圧を設定できる。VDD2 $\geq$ 2.7V で使用する場合、昇圧基準電圧を 2.50V に設定することを推奨します。

### 昇圧基準電圧 1.25V 設定

VDD2 有効範囲： 1.8V $\sim$ 3.6V  
1.25V を 12 倍にして $\pm$ 15V を生成する。

### 昇圧基準電圧 2.50V 設定

VDD2 有効範囲： 2.7V $\sim$ 3.6V  
2.50V を 6 倍にして $\pm$ 15V を生成する。

## 6-6. 電源 OFF 後の自動放電機能と表示変更機能

VDD 電源を OFF にするときに、外部コンデンサに蓄積された電荷が残っていると表示を変化させる可能性がある。そのため、蓄積された電荷を放電する機能(P38 10-3 電源 OFF シーケンス参照)を搭載している。放電を行わなかったとしても、下記条件を満たしていれば自動的に放電を行う。

### 自動放電条件

- ◆  $V_{OUT0} \geq 2.0V$ 、 $V_{OUT1} \geq 4.0V$ 、 $V_{OUT2} \geq 10V$ 、 $V_{OUT3} \leq -10V$
- ◆ 昇圧回路停止
- ◆ VDD 電源を 1 秒以内に 0.3V まで降下

また、下記設定と条件で自動放電時に全面黒表示にすることができる。

### 全面黒表示設定と条件

- ◆ 自動放電時の黒表示設定 (コントロールレジスタ 2: OFFBLK= "1")
- ◆ RESET は VDD レベルを保持
- ◆  $V_{OUT0} \geq 2.0V$ 、 $V_{OUT1} \geq 4.0V$ 、 $V_{OUT2} \geq 10V$ 、 $V_{OUT3} \leq -10V$
- ◆ 昇圧回路停止
- ◆ VDD 電源を 1 秒以内に 0.3V まで降下

注：全面黒表示を行う場合は全てのドライバ端子から VOUT2 が出力される。この VOUT2 出力は、VDD と VOUT1 をある程度上昇させるか、VOUT2 電圧が自然に放電されるまで継続する。長時間の印加によりパネルに異常が現れた場合は使用しないこと。

# LC79451KB

## 7. レジスタ

### 7-1. インタフェースレジスタ一覧

アドレス	データ								内容	
	HEX	D7	D6	D5	D4	D3	D2	D1		D0
00h	-	-	-	-	-	-	-	-	SEGO (0)	表示データ SEGO
~	-	-	-	-	-	-	-	-	SEG* (0)	表示データ SEG1~126
7Fh	-	-	-	-	-	-	-	-	SEG127 (0)	表示データ SEG127
80h	-	-	-	-	-	-	-	-	L00 (0)   (1)	出力レベル 波形 WO-S (0)
81h	-	-	-	-	-	-	-	-	L01 (1)   (0)	出力レベル 波形 WO-S (1)
82h	-	-	-	-	-	-	-	-	L02 (1)   (0)	出力レベル 波形 WO-S (2)
83h	-	-	-	-	-	-	-	-	L03 (0)   (0)	出力レベル 波形 WO-S (3)
84h	-	-	-	-	-	-	-	-	L04 (0)   (0)	出力レベル 波形 WO-S (4)
85h	-	-	-	-	-	-	-	-	L05 (0)   (0)	出力レベル 波形 WO-S (5)
86h	-	-	-	-	-	-	-	-	L06 (0)   (0)	出力レベル 波形 WO-S (6)
87h	-	-	-	-	-	-	-	-	L07 (0)   (0)	出力レベル 波形 WO-S (7)
88h	-	-	-	-	-	-	-	-	L08 (0)   (0)	出力レベル 波形 WO-S (8)
89h	-	-	-	-	-	-	-	-	L09 (0)   (0)	出力レベル 波形 WO-S (9)
8Ah	-	-	-	-	-	-	-	-	LOA (0)   (0)	出力レベル 波形 WO-S (A)
8Bh	-	-	-	-	-	-	-	-	LOB (0)   (0)	出力レベル 波形 WO-S (B)
90h	-	-	-	-	-	-	-	-	L10 (1)   (0)	出力レベル 波形 W1-S (0)
91h	-	-	-	-	-	-	-	-	L11 (0)   (1)	出力レベル 波形 W1-S (1)
92h	-	-	-	-	-	-	-	-	L12 (0)   (1)	出力レベル 波形 W1-S (2)
93h	-	-	-	-	-	-	-	-	L13 (0)   (1)	出力レベル 波形 W1-S (3)
94h	-	-	-	-	-	-	-	-	L14 (0)   (1)	出力レベル 波形 W1-S (4)
95h	-	-	-	-	-	-	-	-	L15 (0)   (1)	出力レベル 波形 W1-S (5)
96h	-	-	-	-	-	-	-	-	L16 (0)   (1)	出力レベル 波形 W1-S (6)
97h	-	-	-	-	-	-	-	-	L17 (0)   (1)	出力レベル 波形 W1-S (7)
98h	-	-	-	-	-	-	-	-	L18 (0)   (0)	出力レベル 波形 W1-S (8)

# LC79451KB

アドレス	データ								内容	
	HEX	D7	D6	D5	D4	D3	D2	D1		D0
99h	-	-	-	-	-	-	-	L19 ----- (0)   (0)		出力レベル 波形 W1-S (9)
9Ah	-	-	-	-	-	-	-	L1A ----- (0)   (0)		出力レベル 波形 W1-S (A)
9Bh	-	-	-	-	-	-	-	L1B ----- (0)   (0)		出力レベル 波形 W1-S (B)
A0h	-	-	-	-	-	-	-	L20 ----- (0)   (1)		出力レベル 波形 W2-S (0)
A1h	-	-	-	-	-	-	-	L21 ----- (1)   (0)		出力レベル 波形 W2-S (1)
A2h	-	-	-	-	-	-	-	L22 ----- (1)   (0)		出力レベル 波形 W2-S (2)
A3h	-	-	-	-	-	-	-	L23 ----- (1)   (0)		出力レベル 波形 W2-S (3)
A4h	-	-	-	-	-	-	-	L24 ----- (1)   (0)		出力レベル 波形 W2-S (4)
A5h	-	-	-	-	-	-	-	L25 ----- (1)   (0)		出力レベル 波形 W2-S (5)
A6h	-	-	-	-	-	-	-	L26 ----- (1)   (0)		出力レベル 波形 W2-S (6)
A7h	-	-	-	-	-	-	-	L27 ----- (1)   (0)		出力レベル 波形 W2-S (7)
A8h	-	-	-	-	-	-	-	L28 ----- (0)   (0)		出力レベル 波形 W2-S (8)
A9h	-	-	-	-	-	-	-	L29 ----- (0)   (0)		出力レベル 波形 W2-S (9)
AAh	-	-	-	-	-	-	-	L3A ----- (0)   (0)		出力レベル 波形 W2-S (A)
ABh	-	-	-	-	-	-	-	L2B ----- (0)   (0)		出力レベル 波形 W2-S (B)
B0h	-	-	-	-	-	-	-	L30 ----- (1)   (0)		出力レベル 波形 W3-S (0)
B1h	-	-	-	-	-	-	-	L31 ----- (0)   (1)		出力レベル 波形 W3-S (1)
B2h	-	-	-	-	-	-	-	L32 ----- (0)   (1)		出力レベル 波形 W3-S (2)
B3h	-	-	-	-	-	-	-	L33 ----- (0)   (0)		出力レベル 波形 W3-S (3)
B4h	-	-	-	-	-	-	-	L34 ----- (0)   (0)		出力レベル 波形 W3-S (4)
B5h	-	-	-	-	-	-	-	L35 ----- (0)   (0)		出力レベル 波形 W3-S (5)
B6h	-	-	-	-	-	-	-	L36 ----- (0)   (0)		出力レベル 波形 W3-S (6)
B7h	-	-	-	-	-	-	-	L37 ----- (0)   (0)		出力レベル 波形 W3-S (7)
B8h	-	-	-	-	-	-	-	L38 ----- (0)   (0)		出力レベル 波形 W3-S (8)
B9h	-	-	-	-	-	-	-	L39 ----- (0)   (0)		出力レベル 波形 W3-S (9)

# LC79451KB

アドレス	データ								内容	
	HEX	D7	D6	D5	D4	D3	D2	D1		D0
BAh	-	-	-	-	-	-	-	L3A (0) (0)		出力レベル 波形 W3-S (A)
BBh	-	-	-	-	-	-	-	L3B (0) (0)		出力レベル 波形 W3-S (B)
C0h	-	(0)	(0)	(0)	(0)	(1)	(0)	(1)	T0	出力時間 波形 W0~3-S (0)
C1h	-	(0)	(0)	(0)	(1)	(1)	(1)	(0)	T1	出力時間 波形 W0~3-S (1)
C2h	-	(0)	(0)	(0)	(1)	(1)	(1)	(0)	T2	出力時間 波形 W0~3-S (2)
C3h	-	(0)	(0)	(1)	(1)	(1)	(0)	(1)	T3	出力時間 波形 W0~3-S (3)
C4h	-	(0)	(0)	(1)	(1)	(1)	(0)	(1)	T4	出力時間 波形 W0~3-S (4)
C5h	-	(0)	(0)	(1)	(1)	(1)	(0)	(1)	T5	出力時間 波形 W0~3-S (5)
C6h	-	(0)	(0)	(1)	(1)	(1)	(0)	(1)	T6	出力時間 波形 W0~3-S (6)
C7h	-	(0)	(0)	(1)	(1)	(1)	(0)	(1)	T7	出力時間 波形 W0~3-S (7)
C8h	-	(0)	(0)	(0)	(0)	(0)	(0)	(1)	T8	出力時間 波形 W0~3-S (8)
C9h	-	(0)	(0)	(0)	(0)	(0)	(0)	(1)	T9	出力時間 波形 W0~3-S (9)
CAh	-	(0)	(0)	(0)	(0)	(0)	(0)	(1)	TA	出力時間 波形 W0~3-S (A)
CBh	-	(0)	(0)	(0)	(0)	(0)	(0)	(1)	TB	出力時間 波形 W0~3-S (B)
D0h	-	-	-	-	-	-	-	LR0 (0) (1)		出力レベル 波形 WR-S (0)
D1h	-	-	-	-	-	-	-	LR1 (0) (1)		出力レベル 波形 WR-S (1)
D2h	-	-	-	-	-	-	-	LR2 (1) (0)		出力レベル 波形 WR-S (2)
D3h	-	-	-	-	-	-	-	LR3 (1) (0)		出力レベル 波形 WR-S (3)
E0h	-	(0)	(0)	(0)	(0)	(1)	(1)	(1)	TR0	出力時間 波形 WR-S (0)
E1h	-	(0)	(0)	(0)	(0)	(1)	(1)	(1)	TR1	出力時間 波形 WR-S (1)
E2h	-	(0)	(0)	(0)	(0)	(1)	(1)	(1)	TR2	出力時間 波形 WR-S (2)
E3h	-	(0)	(0)	(0)	(0)	(1)	(1)	(1)	TR3	出力時間 波形 WR-S (3)

# LC79451KB

アドレス	データ								内容
HEX	D7	D6	D5	D4	D3	D2	D1	D0	
F0h	CP_F21 (1)	CP_F20 (1)	CP_F12 (0)	CP_F11 (0)	CP_F10 (0)	CP_T2 (1)	CP_T1 (1)	CP_T0 (0)	コントロールレジスタ 1
F1h	-	-	-	OFFBLK (0)	DISCON (0)	VREGSEL (0)	HVON (0)	MODSEL (0)	コントロールレジスタ 2
F2h	-	-	-	-	-	DB (0)	LE (0)	RFSH (0)	コントロールレジスタ 3
F3h	-	-	-	-	-	-	STERR (1)	START (0)	コントロールレジスタ 4



# LC79451KB

## 7-2. コントロールレジスタ

### ① コントロールレジスタ 1 (昇圧回路制御関係)

アドレス : F0

D7	D6	D5	D4	D3	D2	D1	D0
CP_F21	CP_F20	CP_F12	CP_F11	CP_F10	CP_T2	CP_T1	CP_T0
(1)	(1)	(0)	(0)	(0)	(1)	(1)	(0)

( )内は default

#### 1) CP\_T0~2 ... 昇圧回路の昇圧起動時間

CP_T2	CP_T1	CP_T0	昇圧起動時間	昇圧電圧生成順序	使用条件
0	0	0	2ms	一斉	VOUT2 ≥ +12V VOUT3 ≤ -12V
0	0	1	4ms		
0	1	0	8ms		
0	1	1	16ms		
1	0	0	16ms	順次	—
1	0	1	32ms		—
1	1	0	64ms		—
1	1	1	128ms		—

(default)

注：外部に接続された容量値、容量に蓄えられている電荷、VDD2 電源電圧、および昇圧基準電圧によっては昇圧起動時間を短縮可能である。ただし、昇圧起動時間のデフォルト値、または推奨容量値を変更する場合はモジュールの評価を行い、昇圧起動時間が十分であることを確認すること。  
昇圧電圧生成を一斉に行うときに使用条件が満たされない場合は、IC が破壊される可能性がある。

#### 2) CP\_F10~12 ... 波形出力待機中の昇圧周波数

CP_F12	CP_F11	CP_F10	昇圧周波数
0	0	0	1kHz
0	0	1	2kHz
0	1	0	停止 ※1
0	1	1	停止 ※1
1	0	0	4kHz
1	0	1	8kHz
1	1	0	16kHz
1	1	1	32kHz

(default)

※1  
P34 10-2.  
インタフェース接続例参照

#### 3) CP\_F20~21 ... 波形出力中の昇圧周波数

CP_F21	CP_F20	昇圧周波数
0	0	4kHz
0	1	8kHz
1	0	16kHz
1	1	32kHz

(default)

## LC79451KB

### ② コントロールレジスタ 2 (動作制御関係)

アドレス : F1

D7	D6	D5	D4	D3	D2	D1	D0
*	*	*	OFFBLK	DISCON	VREGSEL	HVON	MODSEL
*	*	*	(0)	(0)	(0)	(0)	(0)

\* : 不使用。 ( )内は default

- 1) MODSEL … 昇圧回路と発振回路の制御モードの選択
  - 0 : 自動昇圧モード。START、または HVON コマンドを入力すると動作～停止の制御を自動で行う。
  - 1 : 手動昇圧モード。HVON コマンドで動作～停止の制御を手動で行う。
  
- 2) HVON … 昇圧回路と発振回路の動作
  - 自動昇圧モードでは昇圧を完了すると HVON に自動で"0"が書き込まれて回路が停止する。
  - 手動昇圧モードでは"0"を設定するまで回路が動作する。
  - 0 : 停止
  - 1 : 動作
  
- 3) VREGSEL … 昇圧基準電圧の選択
  - 0 : 1.25V VDD2 ≥ 1.8V のときに使用可能
  - 1 : 2.50V VDD2 ≥ 2.7V のときに使用可能
  
- 4) DISCON … 放電回路の動作設定
  - 0 : 停止
  - 1 : 動作
  
- 5) OFFBLK … 自動放電時の表示の選択
  - 0 : 表示を維持
  - 1 : 黒を表示

注 : 黒表示を行う場合は、RESET="1"の設定のまま電源を OFF にする。

### ③ コントロールレジスタ 3 (表示制御関係)

アドレス : F2

D7	D6	D5	D4	D3	D2	D1	D0
*	*	*	*	*	DB	LE	RFSH
*	*	*	*	*	(0)	(0)	(0)

\* : 不使用。 ( )内は default

- 1) RFSH … 波形モードの選択
  - 0 : 通常駆動
  - 1 : リフレッシュ駆動
  
- 2) LE … データラッチ
  - 表示を切り替えずに表示データだけをラッチ (シフト) したい場合に使用する。
  - 0 : データをシフトしない
  - 1 : データをシフトする
    - ラッチ 1 (現在の表示データ) ⇒ ラッチ 2 (過去の表示データ)
    - 表示データ入力バッファ ⇒ ラッチ 1 (現在の表示データ)
  - ラッチを完了すると LE に自動で"0"が書き込まれる。
  
- 3) DB … 表示データ反転
  - 0 : 反転しない
  - 1 : 反転する

## LC79451KB

### ④ コントロールレジスタ 4 (波形発生とリセット検出)

アドレス : F3

D7	D6	D5	D4	D3	D2	D1	D0
*	*	*	*	*	*	STERR	START
*	*	*	*	*	*	(1)	(0)

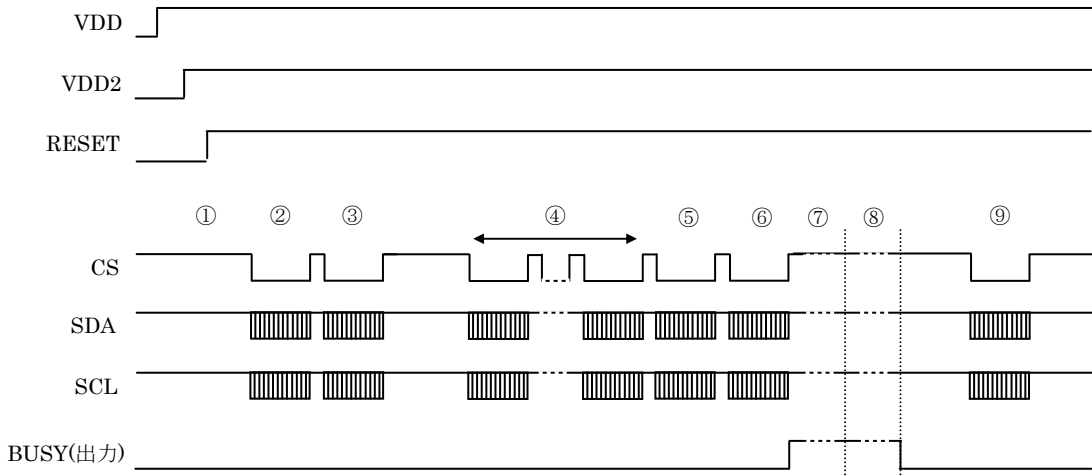
\* : 不使用。 ( )内は default

- 1) START ... 波形出力信号  
0 : 波形を出力しない。データをシフトしない。  
1 : 波形を出力する。データをシフトする。  
波形出力を完了すると **START** に自動で"0"が書き込まれる。
- 2) STERR ... リセット検出信号  
通常のリセット解除後に "0"をセットし、**DAOUT** をモニタするか **STERR** を読み込むことでリセット発生を検出できる。  
0 : リセット発生無し  
1 : リセット発生

## 8. タイミングチャート (推奨制御シーケンス)

### 8-1. 自動昇圧モード

#### 8-1-1. 初期化



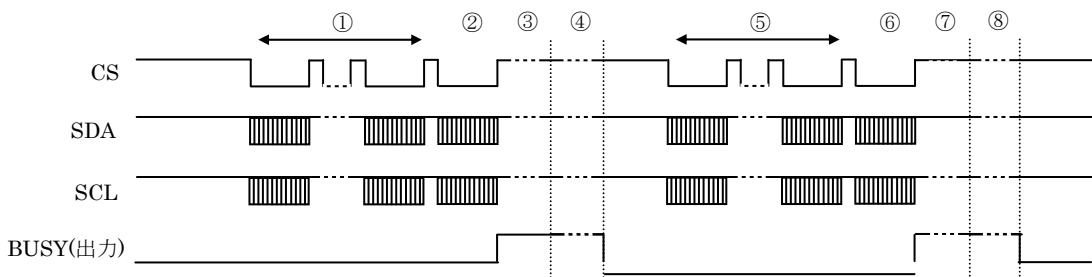
#### <シーケンス>

- ① リセット解除
- ② 昇圧周波数設定 (コントロールレジスタ 1 = C6h)
- ③ 制御モード設定 (コントロールレジスタ 2 = 00h)
- ④ 波形パラメータ設定
- ⑤ RFSH フラグセット (コントロールレジスタ 3 = 01h)
- ⑥ START フラグセット (コントロールレジスタ 4 = 01h)
- ⑦ ウェイト (発振回路と昇圧回路起動 →安定)
- ⑧ 駆動期間 (リフレッシュ波形出力) ※BUSY=Low と同時に発振回路と昇圧回路停止
- ⑨ RFSH フラグリセット (コントロールレジスタ 3 = 00h)

ウェイト⑦中に波形パラメータ設定④と RFSH フラグセット⑤を転送可能。

ウェイト時間は昇圧周波数設定②で設定すること。

#### 8-1-2. 順次表示切換え



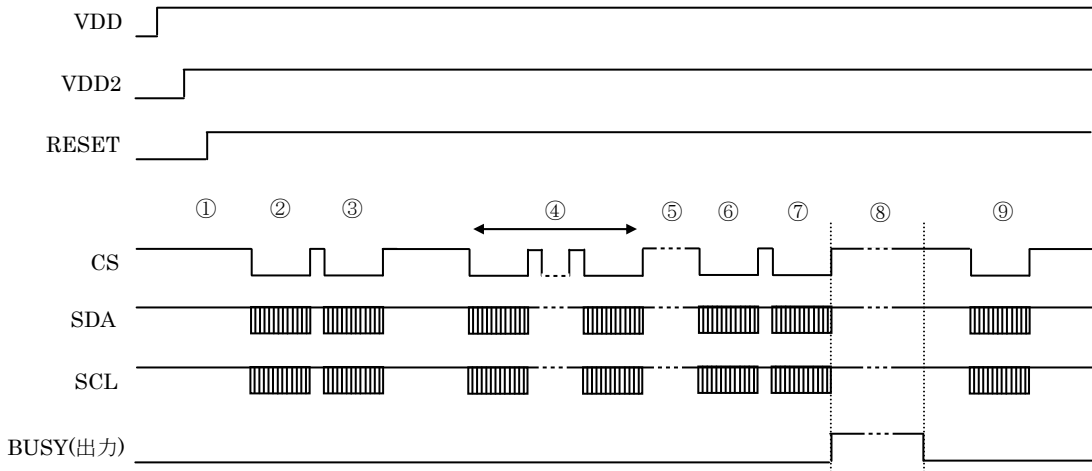
#### <シーケンス>

- ① 第1表示データ転送
- ② START フラグセット (コントロールレジスタ 4 = 01h)
- ③ ウェイト (発振回路と昇圧回路起動 →安定)
- ④ 駆動期間 (第1表示出力)
- ⑤ 第2表示データ転送
- ⑥ START フラグセット (コントロールレジスタ 4 = 01h)
- ⑦ ウェイト (発振回路と昇圧回路起動 →安定)
- ⑧ 駆動期間 (第2表示出力)

第1表示のウェイト③と駆動期間④中に第2表示データ転送⑤を可能。ただし、コントロールレジスタと波形パラメータの書き換えは禁止である。また、第2表示の START フラグセット⑥は、必ず第1表示の BUSY 信号が Low、または STRAT フラグが 0 になってから設定を行うこと。

## 8-2. 手動昇圧モード

### 8-2-1. 初期化

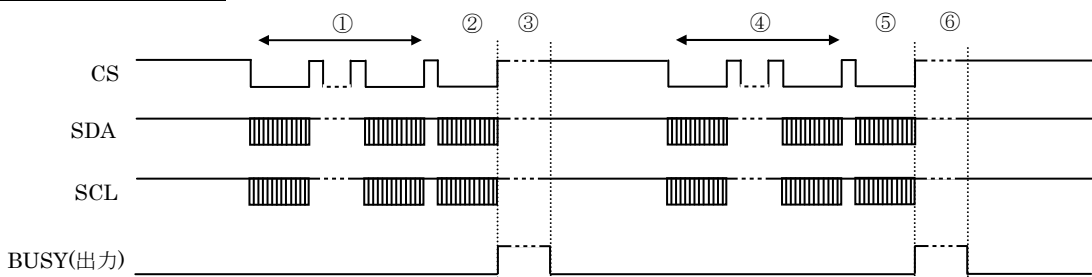


#### <シーケンス>

- ① リセット解除
- ② 昇圧周波数設定 (コントロールレジスタ 1 = C6h)
- ③ 制御モード設定と昇圧回路起動 (コントロールレジスタ 2 = 03h)
- ④ 波形パラメータ設定
- ⑤ ウェイト (昇圧回路安定)
- ⑥ RFSH フラグセット (コントロールレジスタ 3 = 01h)
- ⑦ START フラグセット (コントロールレジスタ 4 = 01h)
- ⑧ 駆動期間 (リフレッシュ波形出力)
- ⑨ RFSH フラグリセット (コントロールレジスタ 3 = 00h)

ウェイト⑤中に START フラグセット⑦を行った場合は、昇圧回路安定⑤を待って駆動期間⑧に移行すること。

### 8-2-2. 順次表示切換え



#### <シーケンス>

- ① 第 1 表示データ転送
- ② START フラグセット (コントロールレジスタ 4 = 01h)
- ③ 駆動期間 (第 1 表示出力)
- ④ 第 2 表示データ転送
- ⑤ START フラグセット (コントロールレジスタ 4 = 01h)
- ⑥ 駆動期間 (第 2 表示出力)

第 1 表示の駆動期間③中に第 2 表示のデータ④を転送可能。ただし、コントロールレジスタと波形パラメータの書き換えは禁止である。また、第 2 表示の START フラグセット⑤は、必ず第 1 表示の BUSY 信号が Low、または STRAT フラグが 0 になってから設定を行うこと。

# LC79451KB

## 9. PAD 配置図 9-1. PAD 配置図

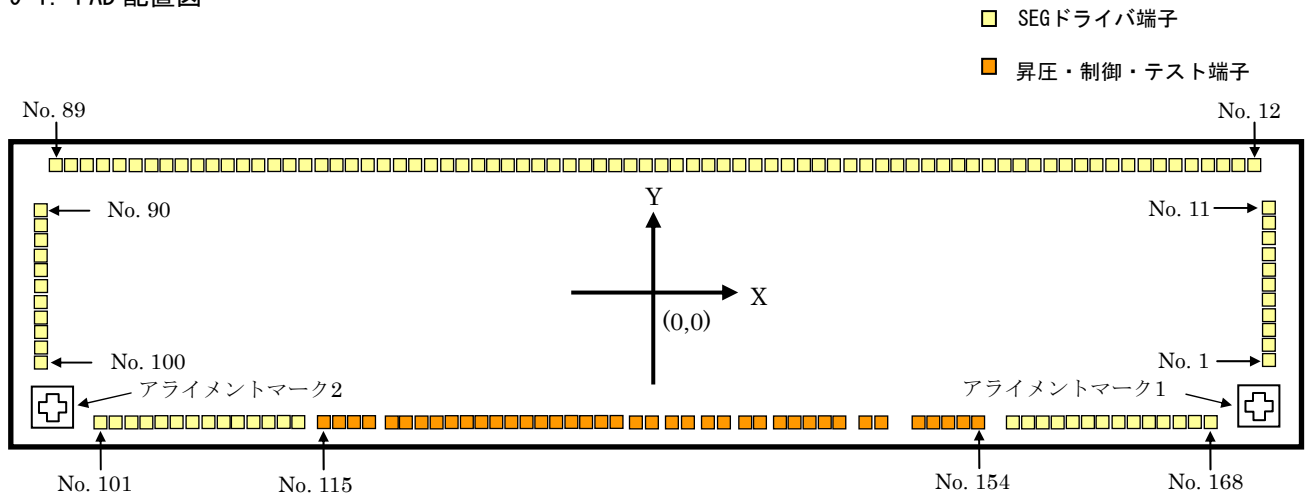


図 11. PAD 配置図

- 注 : 1. チップサイズ (ダイシング前)  $X = 6.55$  [mm]  $Y = 1.43$  [mm]  $S = 9.37$  [mm<sup>2</sup>]  
 2. スクライプライン幅 80[um]  
 3. チップ厚  $400 \pm 30$ [um]

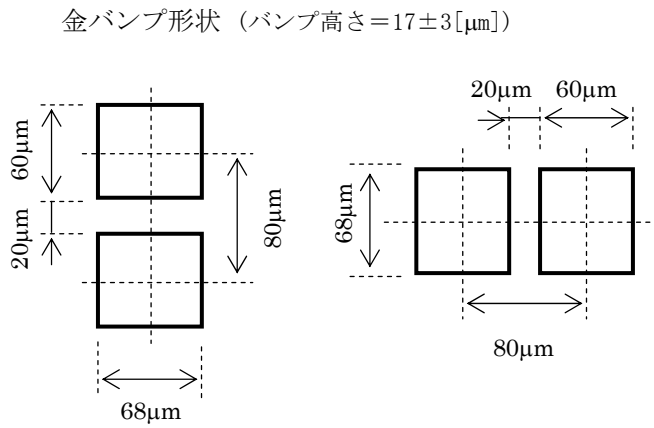


図 12. 金バンプ形状

アライメントマーク  
(配線パターンのみで金バンプ無し)

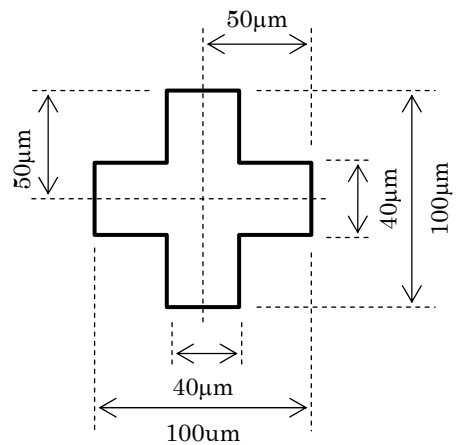


図 13. アライメントマーク形状

# LC79451KB

## 9-2. PAD 座標

PAD No	PAD 名	X 座標 [μm]	Y 座標 [μm]
1	SEG14	3167.00	-383.00
2	SEG15	3167.00	-303.00
3	SEG16	3167.00	-223.00
4	SEG17	3167.00	-143.00
5	SEG18	3167.00	-63.00
6	SEG19	3167.00	17.00
7	SEG20	3167.00	97.00
8	SEG21	3167.00	177.00
9	SEG22	3167.00	257.00
10	SEG23	3167.00	337.00
11	SEG24	3167.00	417.00
12	SEG25	3080.00	608.00
13	SEG26	3000.00	608.00
14	SEG27	2920.00	608.00
15	SEG28	2840.00	608.00
16	SEG29	2760.00	608.00
17	SEG30	2680.00	608.00
18	SEG31	2600.00	608.00
19	SEG32	2520.00	608.00
20	SEG33	2440.00	608.00
21	SEG34	2360.00	608.00
22	SEG35	2280.00	608.00
23	SEG36	2200.00	608.00
24	SEG37	2120.00	608.00
25	SEG38	2040.00	608.00
26	SEG39	1960.00	608.00
27	SEG40	1880.00	608.00
28	SEG41	1800.00	608.00
29	SEG42	1720.00	608.00
30	SEG43	1640.00	608.00
31	SEG44	1560.00	608.00
32	SEG45	1480.00	608.00
33	SEG46	1400.00	608.00
34	SEG47	1320.00	608.00
35	SEG48	1240.00	608.00
36	SEG49	1160.00	608.00
37	SEG50	1080.00	608.00
38	SEG51	1000.00	608.00
39	SEG52	920.00	608.00
40	SEG53	840.00	608.00
41	SEG54	760.00	608.00
42	SEG55	680.00	608.00
43	SEG56	600.00	608.00
44	SEG57	520.00	608.00
45	SEG58	440.00	608.00
46	SEG59	360.00	608.00
47	SEG60	280.00	608.00
48	SEG61	200.00	608.00
49	SEG62	120.00	608.00
50	SEG63	40.00	608.00

PAD No	PAD 名	X 座標 [μm]	Y 座標 [μm]
51	SEG64	-40.00	608.00
52	SEG65	-120.00	608.00
53	SEG66	-200.00	608.00
54	SEG67	-280.00	608.00
55	SEG68	-360.00	608.00
56	SEG69	-440.00	608.00
57	SEG70	-520.00	608.00
58	SEG71	-600.00	608.00
59	SEG72	-680.00	608.00
60	SEG73	-760.00	608.00
61	SEG74	-840.00	608.00
62	SEG75	-920.00	608.00
63	SEG76	-1000.00	608.00
64	SEG77	-1080.00	608.00
65	SEG78	-1160.00	608.00
66	SEG79	-1240.00	608.00
67	SEG80	-1320.00	608.00
68	SEG81	-1400.00	608.00
69	SEG82	-1480.00	608.00
70	SEG83	-1560.00	608.00
71	SEG84	-1640.00	608.00
72	SEG85	-1720.00	608.00
73	SEG86	-1800.00	608.00
74	SEG87	-1880.00	608.00
75	SEG88	-1960.00	608.00
76	SEG89	-2040.00	608.00
77	SEG90	-2120.00	608.00
78	SEG91	-2200.00	608.00
79	SEG92	-2280.00	608.00
80	SEG93	-2360.00	608.00
81	SEG94	-2440.00	608.00
82	SEG95	-2520.00	608.00
83	SEG96	-2600.00	608.00
84	SEG97	-2680.00	608.00
85	SEG98	-2760.00	608.00
86	SEG99	-2840.00	608.00
87	SEG100	-2920.00	608.00
88	SEG101	-3000.00	608.00
89	SEG102	-3080.00	608.00
90	SEG103	-3167.00	417.00
91	SEG104	-3167.00	337.00
92	SEG105	-3167.00	257.00
93	SEG106	-3167.00	177.00
94	SEG107	-3167.00	97.00
95	SEG108	-3167.00	17.00
96	SEG109	-3167.00	-63.00
97	SEG110	-3167.00	-143.00
98	SEG111	-3167.00	-223.00
99	SEG112	-3167.00	-303.00
100	SEG113	-3167.00	-383.00

# LC79451KB

PAD No	PAD 名	X 座標 [μm]	Y 座標 [μm]
101	SEG114	-2972.00	-607.00
102	SEG115	-2892.00	-607.00
103	SEG116	-2812.00	-607.00
104	SEG117	-2732.00	-607.00
105	SEG118	-2652.00	-607.00
106	SEG119	-2572.00	-607.00
107	SEG120	-2492.00	-607.00
108	SEG121	-2412.00	-607.00
109	SEG122	-2332.00	-607.00
110	SEG123	-2252.00	-607.00
111	SEG124	-2172.00	-607.00
112	SEG125	-2092.00	-607.00
113	SEG126	-2012.00	-607.00
114	SEG127	-1932.00	-607.00
115	ZVDD	-1818.00	-607.00
116	ZVDD	-1738.00	-607.00
117	ZVSS	-1658.00	-607.00
118	ZVSS	-1578.00	-607.00
119	TEST	-1472.00	-607.00
120	RESET	-1392.00	-607.00
121	VSS	-1312.00	-607.00
122	ID1	-1232.00	-607.00
123	ID2	-1152.00	-607.00
124	VDD	-1072.00	-607.00
125	IFSEL	-992.00	-607.00
126	VSS	-912.00	-607.00
127	SPIDRW	-832.00	-607.00
128	CS	-752.00	-607.00
129	SDA	-672.00	-607.00
130	SCL	-592.00	-607.00
131	TESTLOUT	-512.00	-607.00
132	TESTAOUT	-432.00	-607.00
133	BUSY	-352.00	-607.00
134	DAOUT	-272.00	-607.00

PAD No	PAD 名	X 座標 [μm]	Y 座標 [μm]
135	VDD2	-173.25	-607.00
136	C01B	-93.25	-607.00
137	C01A	37.65	-607.00
138	VOUT0	117.65	-607.00
139	C11B	248.55	-607.00
140	C11A	328.55	-607.00
141	VOUT1	441.97	-607.00
142	C21B	521.88	-607.00
143	C22B	649.74	-607.00
144	C21A	735.63	-607.00
145	C21A	815.63	-607.00
146	C22A	902.49	-607.00
147	C22A	982.49	-607.00
148	VOUT2	1137.59	-607.00
149	VOUT2	1217.59	-607.00
150	C31A	1479.48	-607.00
151	C31A	1559.48	-607.00
152	C31B	1639.48	-607.00
153	C31B	1719.48	-607.00
154	VOUT3	1799.48	-607.00
155	SEG0	1932.00	-607.00
156	SEG1	2012.00	-607.00
157	SEG2	2092.00	-607.00
158	SEG3	2172.00	-607.00
159	SEG4	2252.00	-607.00
160	SEG5	2332.00	-607.00
161	SEG6	2412.00	-607.00
162	SEG7	2492.00	-607.00
163	SEG8	2572.00	-607.00
164	SEG9	2652.00	-607.00
165	SEG10	2732.00	-607.00
166	SEG11	2812.00	-607.00
167	SEG12	2892.00	-607.00
168	SEG13	2972.00	-607.00

### 9-3. アライメントマーク座標

PAD No	PAD 名	X 座標 [μm]	Y 座標 [μm]
—	MARK1	3126.00	-566.00

マークの中心座標を示す

PAD No	PAD 名	X 座標 [μm]	Y 座標 [μm]
—	MARK2	-3126.00	-566.00

マークの中心座標を示す



# LC79451KB

## 10. IC を使用する上での注意事項

### 10-1. 外付け部品の推奨仕様例

外付け部品の推奨仕様例を記載する。昇圧基準電圧が 2.50 V の場合、C01 は不要になる。

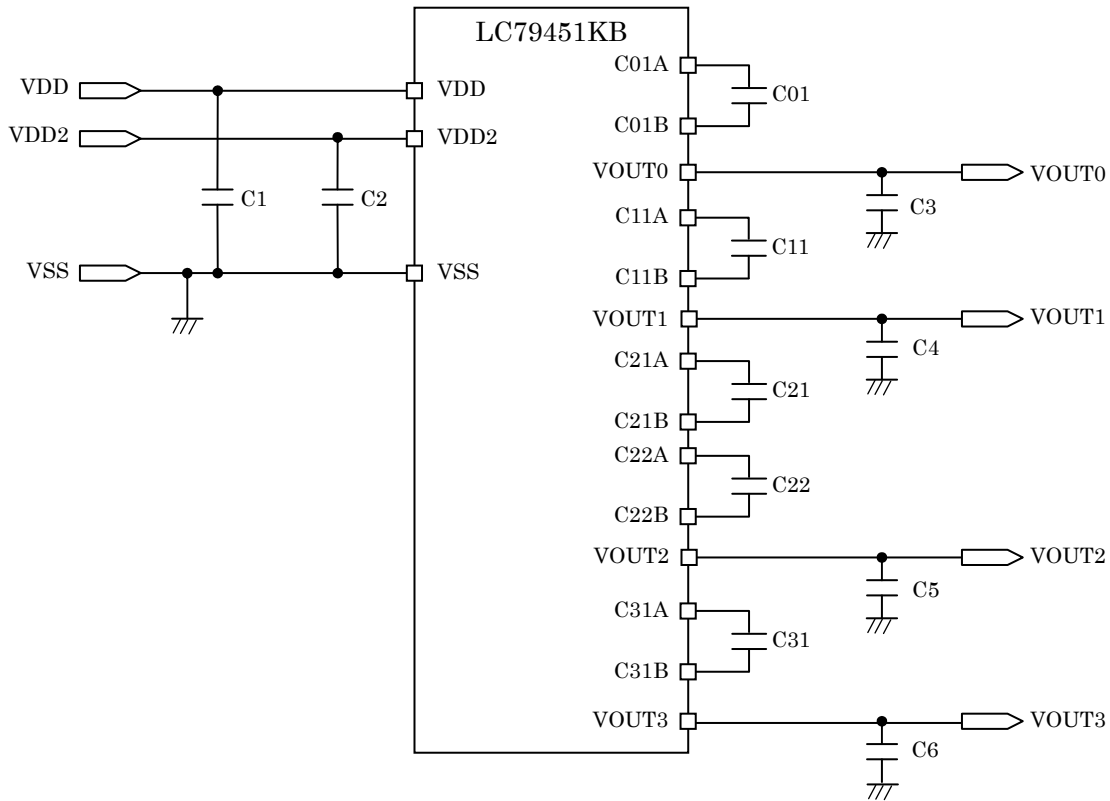


図 14. 外付け部品の推奨仕様例

記号	端子	コンデンサ印加値	推奨容量値	耐圧	備考
C1	VDD	VDD	1.0 $\mu$ F	6V	-
C2	VDD2	VDD2	1.0 $\mu$ F	6V	-
C3	VOUT0	2.5V	1.0 $\mu$ F	6V	B 特性
C4	VOUT1	5.0V	1.0 $\mu$ F	6V	B 特性
C5	VOUT2	15.0V	0.1 $\mu$ F	25V	B 特性
C6	VOUT3	-15.0V	0.1 $\mu$ F	25V	B 特性
C01	C01A/B	1.25V	1.0 $\mu$ F	6V	B 特性
C11	C11A/B	2.5V	1.0 $\mu$ F	6V	B 特性
C21	C21A/B	5.0V	0.1 $\mu$ F	6V	B 特性
C22	C22A/B	10.0V	0.1 $\mu$ F	16V	B 特性
C31	C31A/B	15.0V	0.1 $\mu$ F	25V	B 特性

- ※ この仕様は推奨値である。P6『5. 電気的特性』推奨値を用いた値になる。
- ※ 容量値はモジュールの評価を行った上で最適値を決定すること。
- ※ 外付け部品は、パターン配線上の寄生抵抗により特性低下の影響を及ぼす場合があるので、可能な限り短い配線で IC の近傍に置き、これらの影響を最小限にすること。

# LC79451KB

## 10-2. インタフェース接続例

I<sup>2</sup>C および SPI インタフェースの接続例を記載する。電源のコンデンサ接続は省略している。

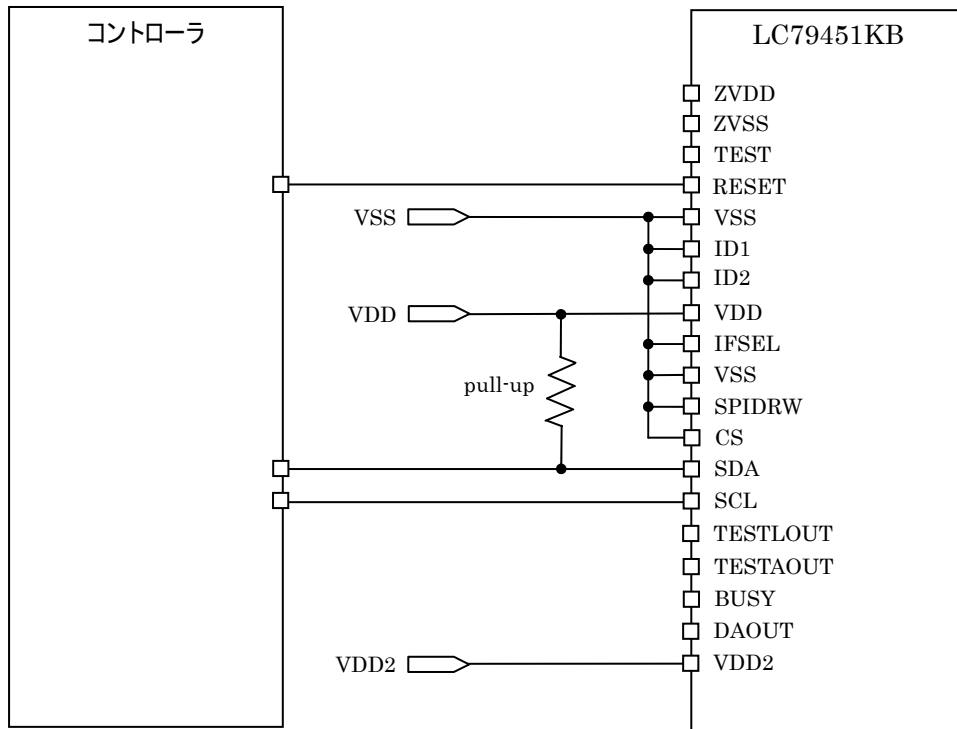


図 15. I<sup>2</sup>C インタフェース接続例

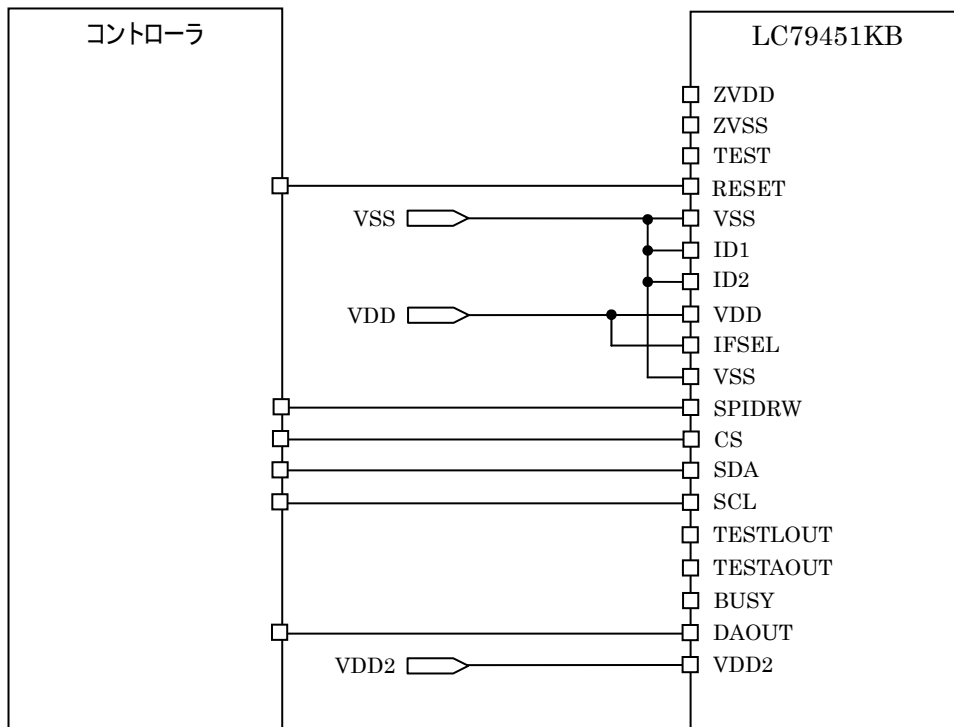


図 16. SPI インタフェース接続例

# LC79451KB

ICを2個使用して昇圧電圧を共有したときの、I<sup>2</sup>C インタフェース接続と昇圧端子の接続例を記載する。電源と昇圧端子のコンデンサ接続は省略している。スレーブ側は必ずコントロールレジスタ1のCP\_F12:11を(0,1)に設定すること。コントローラレジスタ4のSTARTコマンドは、マスタに入力した直後にスレーブにも入力を行うこと。

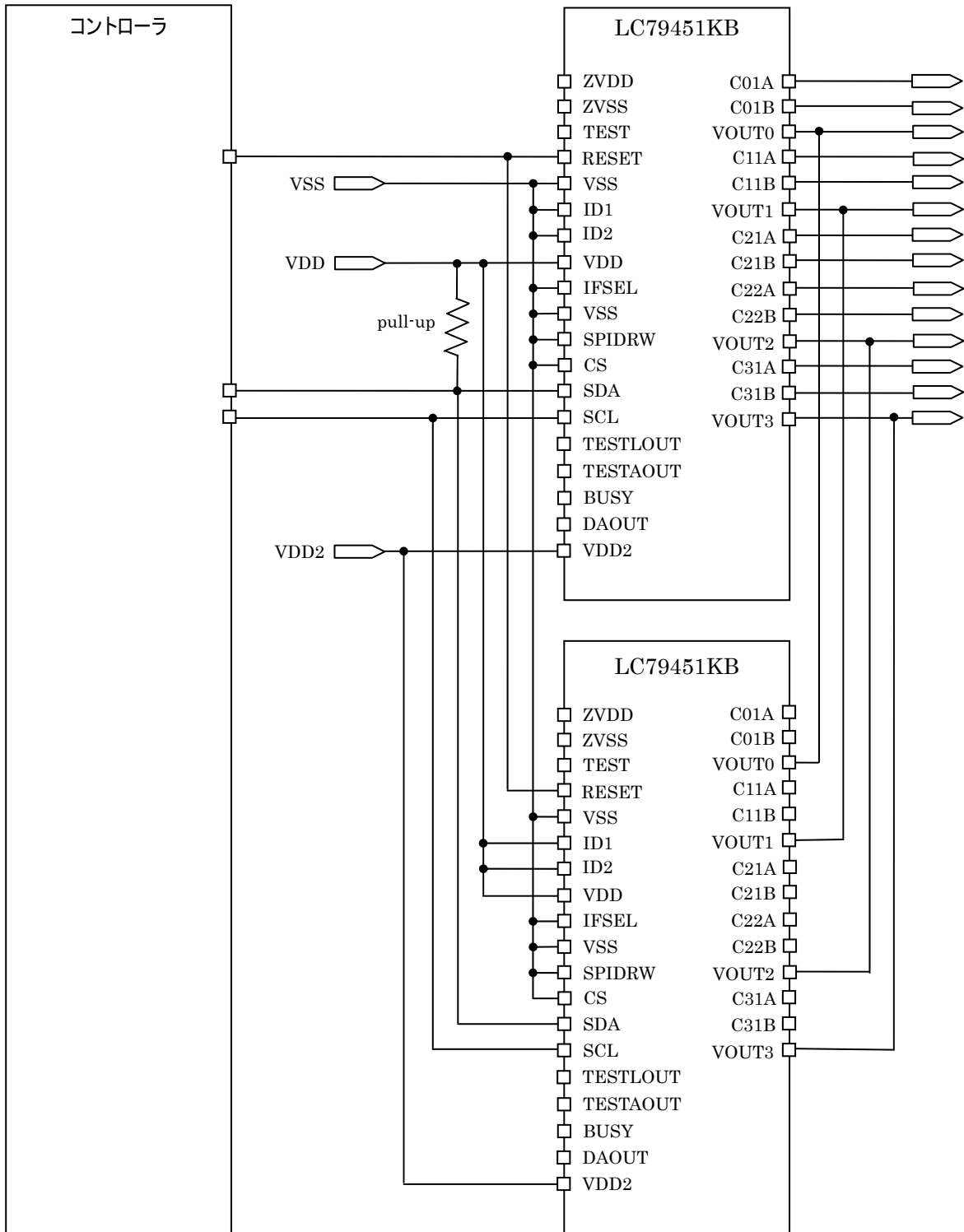


図 17. I<sup>2</sup>C インタフェース接続例（昇圧電圧共有）

※ 複数個使いは保証外での使用例となる

# LC79451KB

IC を 2 個使用して昇圧電圧を共有したときの、SPI インタフェース接続と昇圧端子の接続例を記載する。電源と昇圧端子のコンデンサ接続は省略している。スレーブ側は必ずコントロールレジスタ 1 の CP\_F12:11 を (0,1) に設定すること。コントローラレジスタ 4 の START コマンドは、マスタと同時にスレーブにも入力を行うこと。

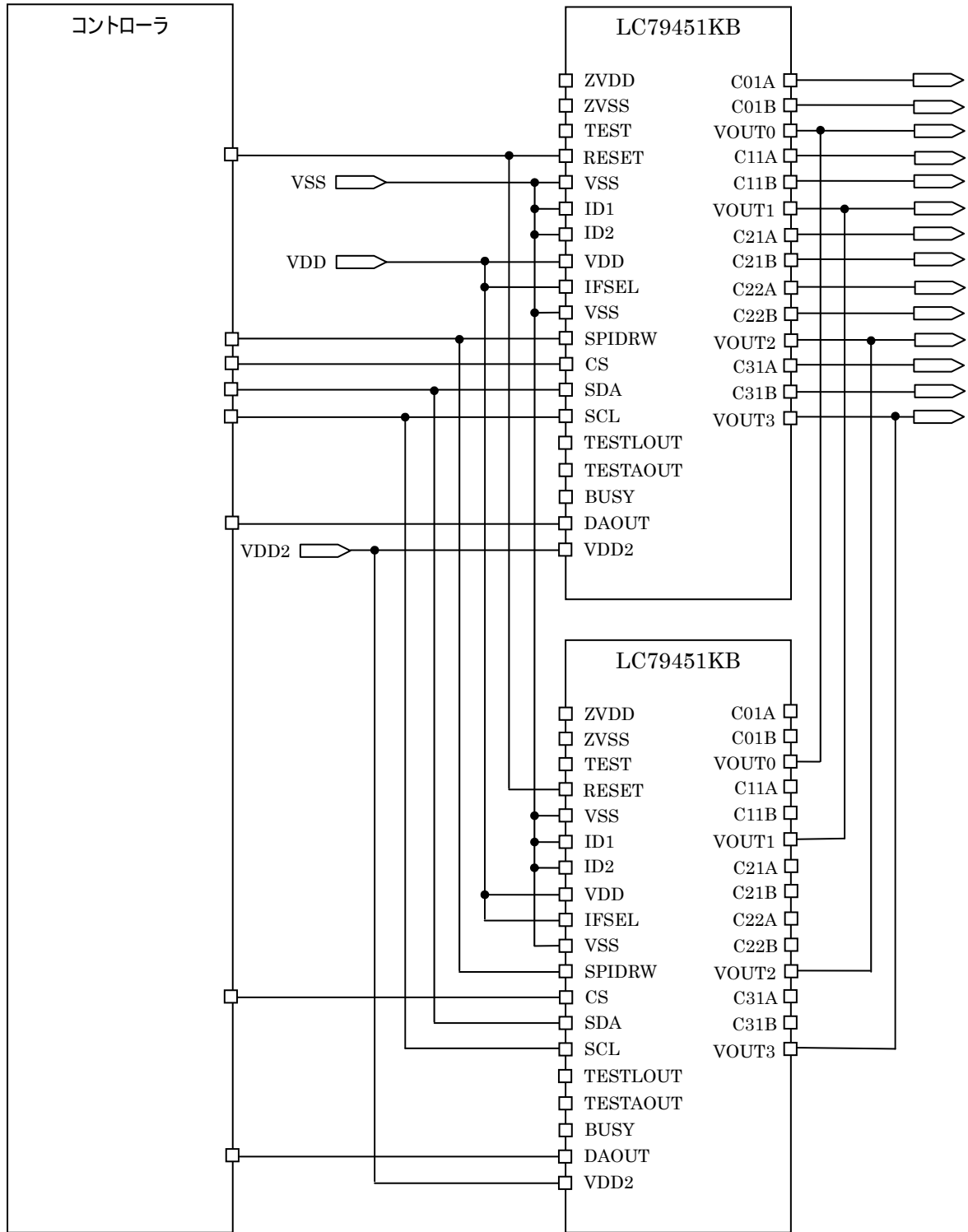


図 18. SPI インタフェース接続例（昇圧電圧共有）

※ 複数個使いは保証外での使用例となる

## 10-3. 電源 OFF シーケンス

VDD 電源を OFF にするとき、VOUT2 および VOUT3 の外付けコンデンサに電荷が残っていると表示が変化する可能性があるため、蓄積された電荷を放電することを推奨する。P20 『6-6. 電源 OFF 後の自動放電機能と表示変更機能』の条件を満たせない場合は、以下の手順で蓄積された電荷を放電することが可能である。

- ① VOUT0 < 2.0V、または VOUT1 < 4.0V の場合は一度昇圧を行う
- ② 昇圧停止
- ③ 放電 (コントロールレジスタ 2: DISCON = "1")
- ④ VDD 電源 OFF

放電中に RESET = VDD レベルを保持した状態で VDD 電源を OFF にすると放電状態を維持できる。

## 10-4. 昇圧端子と電源端子間の寄生回路

昇圧端子と電源端子間には、回路を構成するために等価的に寄生ダイオードが接続されている。

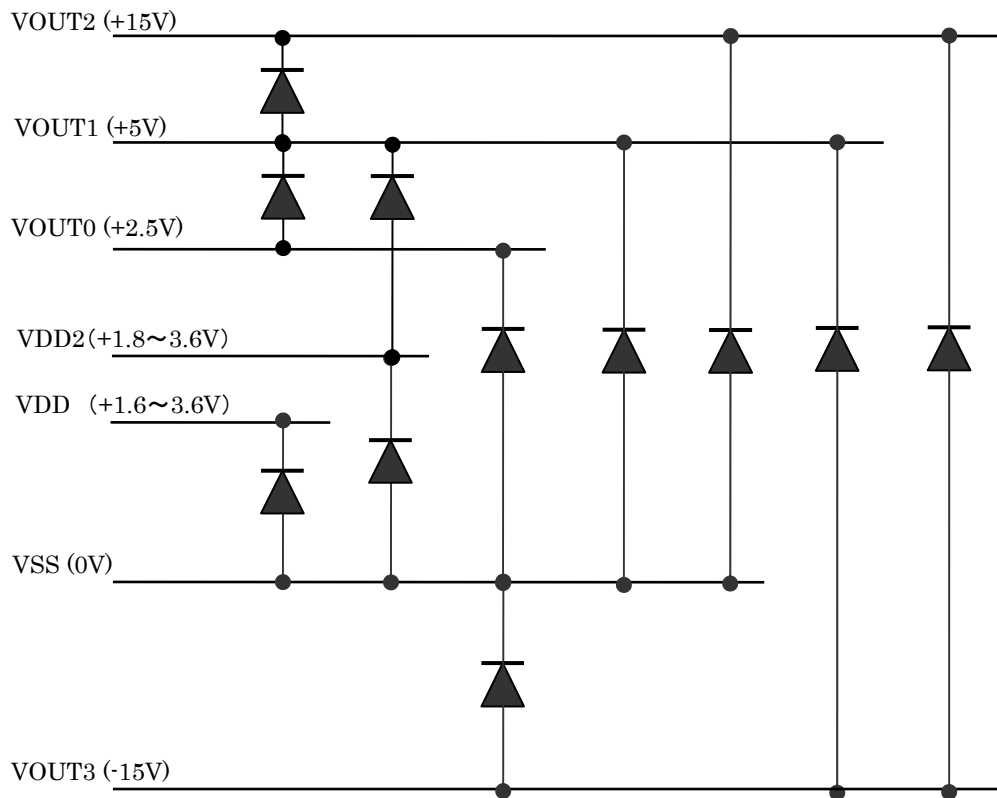


図 19. 端子間寄生接続図

## ORDERING INFORMATION

Device	Package	Shipping (Qty / Packing)
LC79451KB-X2T	CHIP (Pb-Free)	850 / Tray Foam

ON Semiconductor and the ON logo are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of SCILLC's product/patent coverage may be accessed at [www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

(参考訳)

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。[www.onsemi.com/site/pdf/Patent-Marking.pdf](http://www.onsemi.com/site/pdf/Patent-Marking.pdf)。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起こり得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。

SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。