



補聴器プラットフォームに関する課題の解決

補聴器メーカーが考慮する必要がある7つの事項

はじめに

シリコン製品戦略を策定する上で、現在の補聴器より要求の高い課題を提示するアプリケーションはほとんど存在しません。スマートフォンや他のモバイル機器と同様に、性能の向上とバッテリー寿命の延長、新機能の追加、小型サイズの維持またはいっそうの小型化を推進する流れは常に存在しています。

一方、他のアプリケーションとは異なり、補聴器の集積回路は非常に低い電源電圧と、非常に厳格な消費電力の要件に直面します。多くの場合、設計者はサイズ、消費電力、性能の間で折り合いをつける必要があります。



Figure 1. Hearing Aids

補聴器業界の革新を推進する要因

市場のトレンド

- 新しいアルゴリズムの概念は洗練度と複雑さを向上させるものであり、計算能力の向上とメモリの増加が必要になります。
- いわゆる外から見えない補聴器の形状は、外耳の奥まで差し込む形式であり、いっそうの小型化を要求する要素です。
- エンド・ユーザは、リレー装置や他のアクセサリを必要としない、スマートフォンや他の電子機器とのシームレスな接続を求めています。
- 競争力を維持するために、メーカーは新しいアルゴリズムの機能セットを採用する頻度を高めており、製品ライフサイクルが短縮され、開発サイクルも圧縮されています。
- メーカーはアルゴリズムのフィールド・アップグレード機能を実装して、評価期間中にユーザが同じデバイスで他の機能セットを体験でき、最初に購入した後も複数回のアップグレードを実施できるようにすることを探索しています。
- 充電式バッテリー技術は、メーカーが簡略化とユーザ利便性を強化する過程で、進化を続けています。
- 低コストのPSAP (Personal Sound Amplification Products、個人用音響増幅製品)は聴力低下を補正することを意図した製品と、周囲の音を増幅することを意図した製品の境界を不明確にしており、おそらく市場の混乱を招くものと考えられます。
- 消費者への直接販売を含む新しいビジネス・モデルは、価格競争を激化させる可能性が高く、その結果、部品コストの削減が推進されます。

戦略を立て直すための時間

明らかに、現在の環境はダイナミックです。この結果、ハードウェア・プラットフォームの決定は複雑になり、決定に関する戦略の重要性が増しています。過去に機能していた方針は、将来は正しいアプローチになるとは限りません。

このテクニカル・ノートでは、補聴器メーカーがハードウェア・プラットフォームとして採用するシリコン製品の戦略を立案するときに考慮する必要がある7つの重要な事項を識別し、説明します。

1. システム全体の課題：システムの主要な課題は変化する可能性が高いでしょうか。
2. DSP (デジタル・シグナル・プロセッシング)
アーキテクチャ：どのアーキテクチャを採用すると、移り変わる市場のニーズに迅速に対応できるでしょうか。
3. チップレベルの統合：シングル・チップに何を統合する必要がありますか。単一パッケージ内でグループ化しますか。それとも、個別部品のまま維持しますか。
4. 半導体プロセス：装置の小型化を推進する過程で、どの要素を考慮に入れる必要がありますか。
5. マルチコア・アーキテクチャの標準プロセスの採用：この方針は実現可能ですか。どのような利点がありますか。

6. ワイヤレス技術のオプション：

「Made for iPhone」(iPhone対応製品)によって状況は変化するでしょうか。新しい標準が登場するでしょうか。

7. システムレベルの統合：さらに小型化を進める複数の方法が存在するでしょうか。

これらの各領域に関する説明と、そこから生じる質問を読み進めてください。また、ハードウェア・プラットフォームに関する課題を解決する方法に関する当社の見解も記述します。

注目の対象は空気伝達および骨伝達の補聴器ですが、この説明は、人工内耳や中耳機器のメーカーにも当てはまります。



1 – システム全体の課題

集積回路と、それに関連付けられるシリコン技術はハードウェア・プラットフォームを形成し、カスタマイズされた音声増幅と音声処理を実行します。より高度な設計では、チップがユーザ・インタフェースとワイヤレス通信機能も実現します。

設計によってはプロセッサとメモリ・チップのみが必要とされますが、一部のメーカーは6個、7個、またはさらに多くのチップ(ワイヤレス・コントローラ、ワイヤレス送受信、電源管理、アナログ・フロント・エンド、および他のセンサ)を使用して機能要件を満たします。また、設計全体には、コンデンサや静電防止機器のようなディスクリート半導体部品も含まれることがあります。他の主要なシステム部品として、マイク、レシーバ、アンテナ、テレコイルも含まれます。

システム全体では、補聴器の設計者には次のような3つの主要な課題があります。

1. 音質および計算能力の点で良好な性能
2. 非常に低い電源電圧(1.0V以下)を前提として、消費電力の最小化
3. 物理サイズの最小化

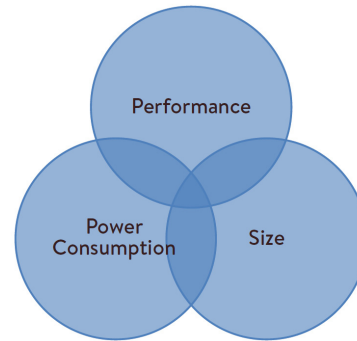


Figure 2. Three Primary Challenges

1つの要素を決定すると、他の要素に影響します。多くの場合、折り合いをつける必要があります。これらのニーズのバランスを維持しようとする、補聴器の設計は非常に複雑になり、課題が発生します。このような事態が、予見可能な将来に変化する可能性は高くありません。

2 - DSP (デジタル・シグナル・プロセッシング)アーキテクチャ

ハードウェア・プラットフォームとしてDSP (デジタル・シグナル・プロセッシング)アーキテクチャを使用する方針を決定する場合は、メーカーには多数の選択肢があります。クローズ型のアプローチと、汎用のオープンでプログラマブルなアプローチを両極端として、その間にいくつかの選択可能なアプローチが存在します。アーキテクチャが「オープン」になるほど、メーカーが利用できるソフトウェアの柔軟性が大きくなります。当然のように、選択したアプローチに応じて、トレードオフの関係が存在します。

クローズ型のプラットフォーム・アーキテクチャは、「固定機能」とも呼ばれるもので、チップにハードワイヤードまたはハードコード化したシグナル・プロセッシングの手法を使用します。いくつかのパラメータは調整可能ですが、コストと時間を要する再設計を行わない限り、チップの基本機能を変更できません。専用型のアーキテクチャは一般的に、必要なエネルギーが少なく済む結果になりますが、柔軟性が犠牲になります。

もう一方の極端な手法は、汎用のオープンでプログラマブルなアプローチです。このアーキテクチャを採用する場合は、シグナル・プロセッシング・アルゴリズムは変更可能または更新可能になります。厳格なソフトウェア手法が定められているわけでは

ないので、このアーキテクチャは、音声、画像、センサのデータなど、多くのアプリケーションを対象とする広範囲のシグナル・プロセッシング機能を網羅するために設計されます。この柔軟性に伴うトレードオフは、サイズの大規模化と消費電力の増加です。低電圧と消費電力に関する厳格な要件が課されていることから、汎用のオープンでプログラマブルなチップは補聴器に適していません。

多くの状況でMIPSに意味がない理由

MIPS (Million Instructions Per Second、100万命令/秒)は、数値が大きくなるほど性能が向上することが暗示されるので、プロセッサの速度を表す指標になります。実行する命令の種類、命令を実行する順序、システムのクロック周波数、実行方法など、多くの要素がこの指標に影響を及ぼします。あるアーキテクチャでの100万個の命令は、他のアーキテクチャでの同数の命令よりはるかに多くのことを実行できる可能性があります。

補聴器業界ではさまざまなアーキテクチャが使用されており、標準のベンチマーク・テストが存在していないことから、単一の意味ある比較を行うことはできません。ただし、複数のプロセッサが完全に同じ命令セットをサポートしている場合は、同じメーカーから供給されているプロセッサの相対的な性能を比較するためにMIPSが役立つことがあります。

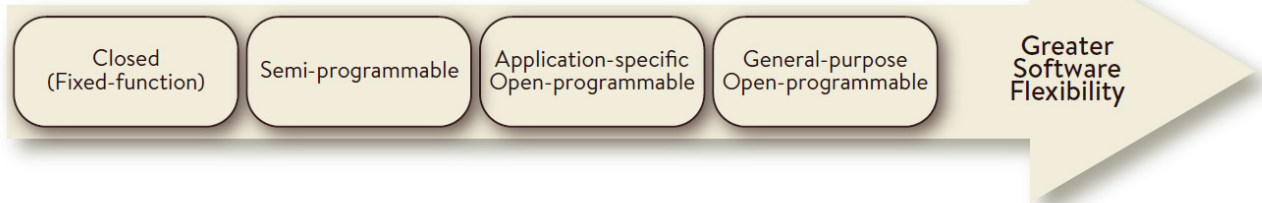


Figure 3. Digital Signal Processing Architecture

両極端の間に、セミプログラマブル・アーキテクチャが存在します。これは、ある程度のプログラマビリティを有効にすることで、クローズ型のプラットフォームの欠点を克服しようとするものです。主要なシグナル・プロセッシング機能はロジック・ブロック内にハードワイヤードの形で実装しますが、プログラマブルなデジタル・シグナル・プロセッサ(DSP)もアーキテクチャ内に採用します。この結果、新しいチップを設計する必要なしで、追加の信号処理機能をソフトウェアの形で実装できます。ただし、ハードウェア・ブロック内で大きな変更が必要とされる場合や、プログラマブルなプロセッサでは対応できない完全新規のアルゴリズムの概念が要求される場合は、新しいチップが必要になります。ある程度の柔軟性が達成される反面、セミプログラマブル・アプローチでは依然として電力効率が犠牲になります。

別のアプローチは、アプリケーション固有のオープンでプログラマブルなアーキテクチャです。これは、非常に具体的なアプリケーションのシグナル・プロセッシングのニーズを想定して設計および最適化すると同時に、汎用アーキテクチャに見られるソフトウェアの柔軟性も提供する方式です。電力効率はクローズ型のアプリケーションほど高くありませんが、このホワイト・ペーパーで後ほど説明するように、電力効率の欠点の大部分は、効率的なチップ設計とプロセス・ノードの選択によって対処できます。

Table 1. COMPARISON OF DIGITAL SIGNAL PROCESSING ARCHITECTURES

	Closed (Fixed-function)	Semi-programmable	Application-specific Open-programmable	General Purpose Open-programmable
Description	Signal processing hardwired or fixed in logic blocks	Major signal processing is hardwired or fixed in logic blocks Some signal processing defined by a programmable DSP	Degree of openness is optimized specifically for hearing aids All signal processing defined by programs running on a programmable DSP	Fully programmable and intended for a broad range of applications
Degree of Flexibility to Change Signal Processing	Least flexible Some parameters can be adjusted, but not basic functionality	Semi-flexible Can solve some signal processing issues or changes on programmable DSP	Extremely flexible within realm of specific application New algorithms or modifications implemented in software	Most flexible New algorithms or modifications implemented in software
Power Efficiency	Most power efficient since exact processing requirements are known	Moderate power efficiency	Not as optimized as semi-programmable or closed architectures Most of the power efficiency disadvantage can be eliminated through design and choice of process node	Relatively power hungry given need to accommodate a wide range of signal processing possibilities across many applications
Summary	Chip re-spin required for modifications	Some flexibility, but chip re-spin required if hardwired signal processing blocks need modification or changes cannot be addressed with programmable DSP	Maximizes flexibility as completely new concepts can be implemented without a chip re-spin Compromise in power efficiency can be mitigated	Not suitable for hearing aid applications: exceeds power budget

ソフトウェアの柔軟性によって達成される革新

ソフトウェアの柔軟性による利点、およびハードウェアへの投資を多くの製品とブランドにわたって活用できる能力は、クローズ型アーキテクチャの利点を大きく上回ります。このことが特に当てはまるのは、製品ライフサイクルが短く、性能と価格に関して階層型の構造を採用し、なおかつ広範囲に対処でき頻繁に更新されるポートフォリオを提供するために現在必要とされているマイクロ・セグメンテーション、つまり市場の細分化を前提とする場合です。

具体的に補聴器を対象として設計されたオープンでプログラマブルなアーキテクチャにより、ソフトウェアの柔軟性という利点が達成され、その結果、アルゴリズムの革新が広く実現されるようになりました。完全新規の概念を同じハードウェア・プラットフォームに実装でき、セミプログラマブルやクロ

ーズ型のプラットフォームのようにハードワイアードの制限に束縛されることがありません。

このような柔軟性の向上により、スマートフォンやタブレットで使用できるアプリケーション・ソフトウェアと同様に、アルゴリズムの機能セットのフィールド・アップグレードや、さらに拡張機能のユーザ・ダウンロードの機会も含め、新しい可能性が開かれています。

これらの可能性や、現時点で着想段階の機能は、柔軟性の価値を強調するものです。このアプローチを採用するメーカーは、新しいシリコン製品に切り替える必要なしで、移り変わる市場のニーズや、競争の激しい環境で見受けられる変化に対して迅速に対応することができます。この特長は明らかに、競争上の利点をもたらします。

3 – チップレベルの統合

デジタル・シグナル・プロセッシングによるアーキテクチャのアプローチを決定した後、回路の区分方法が次の決定事項の中心になります。この事項には、どの機能ブロックと部品を組み合わせるシングル・チップに集積するか、グループ化して単一のパッケージに収容するか、それとも個別部品として分離したままにするか、という注意深い検討が関係してきます。

主要な機能ブロック

アナログ・フロント・エンド(AFE)・マイクによって音声電圧信号に変換された後、AFEは信号のコンディショニングと、アナログからデジタルに変換する役割を果たします。その結果、プロセッサが信号を解析して操作することができます。

プロセッサ・補聴器の「中心部」であり、シグナル・プロセッシングを実行し、補聴器システム全体の中でのさまざまなタスクを制御します。補聴器に計算能力のニーズがあることを前提として、DSPと呼ばれる特化型のマイクロプロセッサが、マルチコア・アーキテクチャを採用した追加の計算ユニットとともに使用されます。

出力段・レシーバに対して通常または高出力の音を伝達するために、デジタル・アンプの手法としてPWM(パルス幅変調)技術が使用されます。

メモリ・RAM(ランダム・アクセス・メモリ)のような揮発性メモリは、補聴器では通常はプロセッサと同じチップに集積され、システムの電源がオフになった場合はその内容を保持しません。EEPROM(電気的消去および書き込み可能な読み取り専用メモリ)の形態を採用する不揮発メモリは、電源がオフになった場合もその内容を保持します。複数回のプログラムが可能で、アルゴリズム、適合パラメータ、およびデータ・ログが格納されます。

電源管理・バッテリーから供給される電力の使用を最適化し、節約します。

ユーザ・インタフェース・インタフェース・ブロックは、ボリューム制御、押しボタン、またはセンサからの入力を受け取り、ユーザがボリューム調整やプログラム変更などのデバイス制御を実行できるようにします。

ワイヤレス通信・補聴器と、補聴器を制御するために使用する外部デバイス間の通信を実現するか、補聴器と他のデバイス間でデータを送信します。

これらの機能ブロックに加えて、通常はコンデンサや静電防止保護回路のような他の部品も補聴器システムに含まれています。

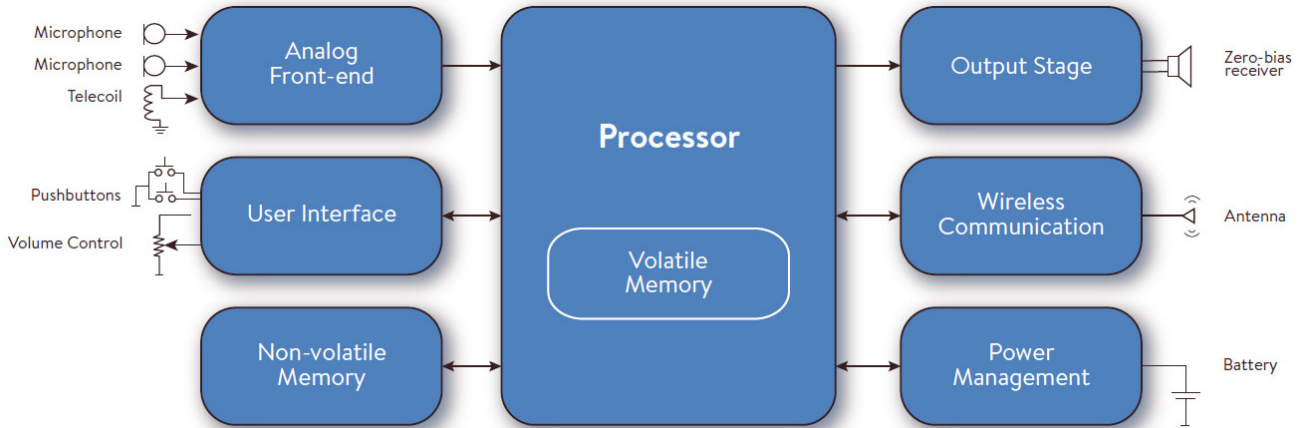


Figure 4. Main Functional Blocks Diagram

設計区分の要素

設計区分に関する決定を下す時は、柔軟性が重要な要素になります。複数のブロックをSoC(システム・オン・チップ)として単一のダイに統合する場合は、単一の機能ブロックを変更する能力は失われ、変更が求められる場合はチップ全体を改訂する必要があります。これは、時間とコストの両方を消費する可能性があります。例えば、ワイヤレス通信機能をプロセッサと組み合わせてSoCを形成する場合は、システムが特定のワイヤレス技術に固定されます。

対策として、柔軟性を最大化するために、主要な機能ブロックのそれぞれを個別のチップのままにすればよさそうですが、そのような構成を採用しないのはなぜでしょうか。答えは非常に簡単です。サイズの問題です。補聴器の中で使用可能な面積は限定

されており、トレンドが「外から見えない」デバイスに向かっていることを前提とすると、使用可能な面積はますます縮小します。複数のワイヤレス技術への対応や充電式バッテリー技術の採用など、新しい要件が追加されているため、事態はますます複雑になります。設計者は電子回路の面積を縮小させ、複数のチップの間で信号と電源周りの配線を取り回す方法を見出すという課題に直面します。

論理的なアプローチは、できるだけ多くのブロックを統合することです。Table 2に要約した機能を統合することには多くの利点がありますが、注意深く考慮する必要のあるリスクとビジネス要素も存在します。また設計者は、補聴器の厳格なサイズ、消費電力、性能の各要件も意識する必要があります。

Table 2. FACTORS TO THINK ABOUT WHEN MAKING A DESIGN PARTITIONING DECISION

System Requirements	Integration Advantages	Integration Risks	Business Considerations
Good sound quality and computational performance Minimize power consumption Minimize physical size	Less power consumption Greater efficiency Increased signal integrity Smaller footprint Simplified manufacturing (fewer components)	Increased design complexity Higher chip manufacturing complexity may impact yield Loss of flexibility in changing functional blocks	Increased design costs versus manufacturing cost savings Time to market

補聴器の複雑度が増し、より小型のデバイスへの需要が高まっている状況で、より統合性の高いプラットフォームを作り出すための強いニーズが存在しています。以前は、補聴器メーカーは、ノイズに対して非常に敏感なAFE回路を、比較的「ノイズの大きい」デジタル回路に統合することを嫌っていました。より縮小されたシリコン製品製造プロセスに移行する過程でも、この点は懸念されていました。ただし、当を得たチップ設計と適切な半導体製造プロセスの選択により、この課題を克服することは可能です。この方法で、より小型の補聴器を設計し、追加の回路をさらに統合する可能性への扉が開かれます。

複雑な決定

区分とチップレベルの統合を設計する上で、単純な答えは存在しません。鍵は、すべての要素の間で最適なバランスを見つけることにあります。いくつかのブロックは機能が成熟しており、統合の主要な候補になります。一方、ワイヤレス通信のような他のブロックは、採用する技術に応じて変化する可能性があります。この場合は、後者のブロックを単独のチップのままにしておくことが望まれます。その結果、必要な場合は、システム全体に変更を加えることが容易になります。

4 - 半導体プロセス

ハードウェア・プラットフォームに関する課題を解決するときに考慮する必要のあるもう1つの重要な要素は、集積回路の製造に使用される半導体プロセスです。この決定は、すでに説明した設計区分と、小型のプロセス・ノードに特定の機能ブロックを収容するという設計上の課題の両方から影響を受けます。

より小型、より高速、より安価、より高い信頼性で、しかも消費電力がより小さい集積回路を求める需要は、新しい半導体ツールと製造技術の開発を推進する材料になっています。主に、モバイル機器と大量生産される民生用電子アプリケーションを想定した市場の需要に基づいて、半導体メーカーは集積回路の基礎的なビルディング・ブロックであるトランジスタを縮小する新しい方法を探索します。

より小型のノードへの移行

補聴器プラットフォームの場合は、シグナル・プロセッシング・アルゴリズムの複雑度の上昇に伴って、計算能力のニーズが増大する傾向にあります。より小型のプロセス・ジオメトリへの移行も、消費電力とサイズに関する厳格な制限を解決するのに役立ちます。

ただし、ここにはいくつかの落とし穴があります。

最初に、プロセス・ノードが小さくなるほど、設計と製造の複雑度が上昇します。レイアウトに依存する暗黙的な想定と、順守する必要のある厳格な設計ルールが存在しており、ノードが小さくなるほど、ルールの数が増加します。

デジタル回路を縮小するのは比較的容易ですが、ノイズに対して敏感という前提を考慮すると、縮小したプロセス・ノードに合わせてAFE回路を再設計するのはそれより大きな課題になります。

2番目の落とし穴はコストです。設計、検証、レイアウト、マスク・セット、設計ツールに関する全コストを計算に入れる必要があります。Figure 5に示すように、プロセスの縮小に伴ってこれらのコストは急激に増加し、現時点で最小のノードを利用できるのは量産数量が非常に多いチップに限られます。90nmのノードを使用してチップを設計する場合の開発コストはおおよそ1,000万ドルですが、45/40nmの設計では全体のコストはその2倍を上回り、28nmノードでは約4,000万ドルに達します。

ムーアの法則

インテルの共同創設者であるゴードン・ムーア氏は、「ムーアの法則」として知られる規則を予測しました。これは、1つの集積回路に配置できるトランジスタの数が、おおよそ2年ごとに2倍に増えるという法則です。このトレンドはおおよそ真実であり、より縮小されたプロセス・ノードへの継続的な移行を実現可能にしてきました。例えば、90nmから65nm、次いで40nmという順序です。

プロセス・ルールの値が小さくなるほど、集積回路内のトランジスタ相互の距離が短くなります。距離が縮まると高速なスイッチングが可能になり、消費するエネルギーも減少しますが、より大きいノードに比べて性能が向上し、複雑度が上昇し、ダイ・サイズが小さくなることにつながります。

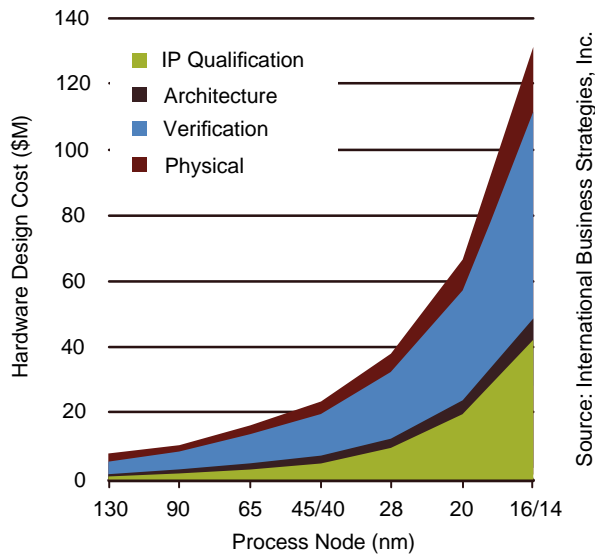


Figure 5. Development Costs Increase Significantly for Smaller Process Nodes

自然なこととして、プロセス・ノードを初めて使用する設計チームはチップを設計できるようになるまでにより多くの時間を要し、チップを完成させるまでにより多くの設計サイクル数や切り替え回数を必要とし、開発時間とコストが増大する可能性が高くなります。

5 - マルチコア・アーキテクチャの標準プロセッサの採用

現在の補聴器プラットフォームの多くは、マルチコア・アーキテクチャに基づいています。これは補聴器のみのトレンドではなく、性能の向上と電力の削減という課題に取り組む多くの組み込みシステムにも共通しています。

マルチコアでは、DSP、汎用プロセッサ、ハードウェア・アクセラレータのようにコプロセッサとも呼ばれるさまざまな計算ユニットが同時に複数の命令を実行し、全体の処理速度を向上させます。単一タイプのプロセッサを使用して多様なタスクを管理すると効率が低下する場合は、このような構成が必要になります。シングル・チップに統合すると、性能の向上と消費電力の削減を達成できます。

補聴器でのマルチコア・アーキテクチャの採用には、2つの主要な推進材料があります。

1. 計算能力の向上に対するニーズは、証拠に基づく研究から得られた聴力学上の新しい概念に基づくさらに高度なアルゴリズムをサポートすることを目的としています。また、
2. ワイヤレス機能の導入は、補聴器と、リモート・コントロールとの間でのデータ転送、また他の電子デバイスとの接続を目的としています。

プロセスの「スイート・スポット」の決定

補聴器プラットフォームにとって半導体プロセスの「スイート・スポット」はどれでしょうか。Table 3に要約したすべての利点と前提に重みを割り当てた後で、この決定を下すことができます。主要な機能の区分、またいつもと同じように、性能、消費電力、サイズに関するシステム全体の要件を考慮する必要があります。

現時点で、いくつかのメーカーは65nmプロセスのチップを設計していますが、このプロセス・ノードでアナログ・フロントエンドをプロセッサに統合しているメーカーはほとんどありません。アルゴリズムの複雑度が上昇するに従って、計算能力の向上に対する需要が増し、新機能の追加に伴って、消費電力と小型化に対する圧力が強くなり、より縮小されたジオメトリへのさらなる移行が進む可能性が高いと考えられます。ただし、量産数量の比較的少ないメーカーが自社独自のチップを設計する上で、経済学的な課題が非常に大きくなります。

Table 3. FACTORS TO THINK ABOUT WHEN MOVING TO A SMALLER SEMICONDUCTOR PROCESS NODE

Pros	Cons
Higher Performance	Design complexity (more design rules, layout-dependant implications, greater schedule unpredictability)
Lower Power Consumption	Costs (design time, verification & layout, mask sets, design tools)
Miniaturization	

広く共有されている誤った概念は、標準的なプロセッシング・コアが補聴器に適していないというものです。これは主に、消費電力に関する厳格な要件に起因するものです。この結果、ほぼ補聴器専用で使用されている、メーカー独自またはカスタム設計のコアの採用につながります。

独自コアにサイズと電力効率の利点があるのは事実ですが、プロセス技術が1 μ mを大幅に下回っている現状ではそれらの利点は以前より薄れています。プログラマブル機能のある標準コアは進化を続けており、独自のワイヤレス・ベースバンド機能を実行して消費電力を最適化するなどの特定のプロセッシング・タスクを対象として、特化型コアと組み合わせることができます。

Table 4に要約したように、標準コアを採用すると、設計時間全体を短くしてこれまでにないほど開発スケジュールを短縮する利点に加え、技術的リスクが低下することになります。標準コアの採用に伴い、設計リソースを他の分野に振り向け、価値を向上させることができます。

厳格な電力要件が課されており、マルチコア・アーキテクチャの一部として標準コアを採用した他のアプリケーションと同様に、補聴器プラットフォームも論理的に、十分な利点が前提となった時点で、同じ採用パスをたどる可能性が高いと考えられます。ARM® Cortex™-M3プロセッサは、業界で現在使用されている標準コアの一例です。

Table 4. ADVANTAGES OF USING A STANDARD CORE

Programmable flexibility for customization
Reduced development time
Reduced technical risk: design is verified
Available ecosystem of third-party tools and technical support
Existing technical documentation
Design reuse: portability to subsequent platforms

6 – ワイヤレス技術のオプション

テレコイルまたはFMシステムのようなアナログ・ワイヤレス技術は、長年にわたって補聴器で使用されてきました。最近では、NFMI (Near Field Magnetic Induction、近距離磁気誘導)とRF(無線周波数)の各技術が導入されています。Table 5に、これら2つの技術の主要な利点と欠点を要約します。

NFMIは、1m (3フィート)未満の距離に限定されます。したがって、この技術を使用する補聴器は、それより長い距離にわたってワイヤレス通信を実行する場合は、中間の中継デバイスを使用する必要があります。通常、中継デバイスとの間、および

Bluetooth®互換の音源との間で通信リンクを確立するには、Bluetooth技術を使用します。これは、メーカーが最初に採用したアプローチでした。

その後、7~9m (23~30フィート)の範囲に対応するRF技術が導入されました。この結果、ユーザの首または近接した場所に着用する中継デバイスが必要なくなりました。範囲は拡大しましたが、音源が同じ周波数の送信に対応している場合以外は、信号を適切な周波数に変換するために、音源にアダプタを接続する必要があります。

Table 5. COMPARISON OF WIRELESS TECHNOLOGIES

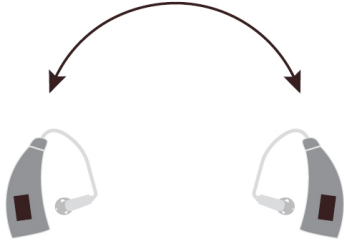

	NFMI	RF
Advantages	Lower power consumption Signal easily propagates through and around the human head and body enabling ear-to-ear communication	Long range of approximately 7-9 meters (23-30 feet) Relay device not required for far-field wireless communication Low transmission delay from far-field sound sources
Disadvantages	Limited transmission range of approximately 60-90 cm (2-3 feet) Requires a relay device for far-field wireless communication Transmission delay when receiving sound from far-field sources via a relay device	Higher power consumption 2.4 GHz signal does not propagate well around the human head and body Sub 1 GHz require larger antennas Only a few frequency bands are available for world-wide license-free use

残念ながら、どちらの技術もあらゆる使用事例に最適というわけではありません。

Table 6に、ワイヤレス技術に関する既存および可能性のある使用事例を要約します。該当するものすべてを網羅しているわけではありませんが、このリストでは一連の候補を掲載しています。使用事例を2つのカテゴリに分類してあります。補聴器相互間のワイヤレス通信、および補聴器と他の電子デバイス間のワイヤレス通信。

各使用事例には、範囲、データ・レート、音質、遅延や待ち時間、常に存在する克服困難な消費電力など、一連の課題からなる独自のセットが課されます。

Table 6. WIRELESS USE-CASES

Between Hearing Aids	Between Hearing Aids and Other Devices
	
<p>Transfer of data from one hearing aid device to another to coordinate parameters such as program mode and volume</p> <p>Transfer of data back and forth between hearing aids to collaborate on signal processing</p> <p>Streaming of audio captured by one device to another in cases where the user has unilateral hearing loss (CROS/BiCROS)</p> <p>Streaming of telecoil signal from one device to another when using a telephone</p>	<p>Remote control device to operate hearing aid (e.g. change programs and adjust volume)</p> <p>Streaming of audio from a remote microphone</p> <p>Streaming of audio from electronic devices such as smartphones, televisions, stereos, personal music players and computers</p> <p>Streaming of audio bilaterally between a phone or similar device</p> <p>Wireless data transmission during fitting session (configuration and program data sent to hearing aid)</p> <p>Streaming of audio during a fitting session (to enable user to assess different sound scenarios)</p> <p>Distributed processing: transfer of audio to an external device for additional processing; processed data sent back</p>

「Made for iPhone」(iPhone対応製品)による状況の変化

現時点までに、ワイヤレス接続に対応するために、補聴器メーカーは中継デバイス、リモート・マイク、他の中間デバイスのようなワイヤレス・アクセサリを製造しています。2012年に、補聴器メーカーは、iPhoneに組み込まれている2.4GHzの無線技術を活用する「Made for iPhone」(iPhone対応製品)の発表を開始しました。メーカーが開発したアプリケーション・ソフトウェアをiPhoneで使用して、互換性のある補聴器をユーザが制御および調整することができます。それらの補聴器でストリーミング・オーディオを受信すること、またスマートフォンをリモート・マイクとして使用する場合は、スマートフォンのマイクを指向性マイクとして活用することもできます。

これは、ユーザにとって魅力的な展開です。複数のアクセサリを使用する必要がなくなり、さまざまなカスタマイズを実行でき、補聴器を対話形式で操作する新たな可能性の扉が開かれました。補聴器を対象にして拡張互換性を統合したスマートフォン・メーカーはAppleが初めてですが、他のスマートフォン・メーカーもこの流れに続く可能性が高いと考えられます。競争上の不利に陥ることを避けるために、補聴器メーカーはこのトレンドに取り組む最善の方法を考慮する必要があります。

新しいワイヤレス標準の登場に関する見通し

メーカーはさまざまなデジタル・ワイヤレス技術を採用してきました。一部のメーカーはさまざまな周波数でNFMIを採用し、他のメーカーは900MHzと2.4GHzのスペクトルで自社独自のRF技術を採用してきました。現時点までに、業界は単一のワイヤレス標準に収束していません。

明らかに、既存の技術には利点とトレードオフが存在します。「Made for iPhone」(iPhone対応製品)のトレンドが、業界による単一の標準の採用につながるかどうかは、今後の展開を待つところです。それまでの間の論理的な質問は、同じ補聴器セットで複数の技術を使用できるだろうか、という点です。

考えられる1つのアプローチは、デュアル無線ソリューションです。電力とサイズに関する制約が常に存在している状況で、シリコンに機能を追加し、複数のアンテナが必要になることを考慮すると、これはかなり大きな課題になります。ただし、当を得たエンジニアリングと高度なチップ・パッケージ化手法により、実現は可能です。

もう1つの展望は、既存の欠点を克服する可能性のある超低電力ワイヤレス技術を採用することです。このような技術が、高いデータ・レートで、近距離と長距離両方の直接オーディオ・ストリーミングを信頼性の高い方法で伝達でき、しかもすべてを低消費電力でまかなえるとすると、業界全体で広く採用される可能性があります。

ワイヤレスの柔軟性が重要な理由

では、これまでに考慮したことすべてを判断材料にすると、現在最適なハードウェア・プラットフォームは何ですか。状況は急速に変化しており、技術は引き続き進化しています。不確実性を前提にすると、さまざまな技術、できれば複数のワイヤレス技術とのインタフェースおよび制御に関する柔軟性をできるだけ高めて作り込みを行うことには意味があります。この方法を採用すると、メーカーは新しい技術が登場した時点で容易にその技術を実装することや、さまざまな使用事例に最適化された複数のワイヤレス・ソリューションを提供することができます。

7- システムレベルの統合

集積回路は、補聴器の設計に関係する課題の1つにすぎません。電子音響学と機械的設計も、重要な役割を演じます。

電子音響学

補聴器のトランスデューサ部品、つまりマイクとレシーバは、集積回路と同様に小型化の課題に直面しています。サイズを小型化する場合も、最高の信頼性と電子音響学的性能を達成する必要があります。電子音響学システムの設計者は、トランスデューサの選定とケース内での配置に関して最適な選択を行い、音質を低下させる可能性のある音漏れや振動を最小限に抑える必要があります。

機械的設計

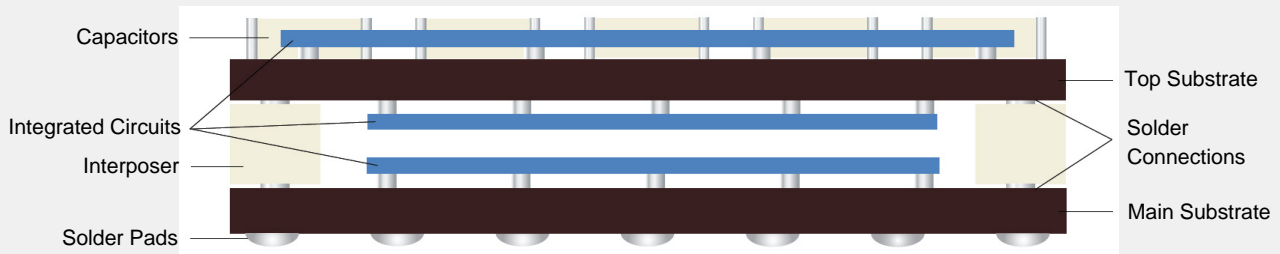
同時に、機械的設計を担当するチームは、トランスデューサ、テレコイル、バッテリー、ボタン、PCBなどすべての部品を考慮し、機械工学、電子工学、およびケース内やシェル内で最適な配置を実現するための各種素材に関する特化された知識を活用するという課題に直面します。このチームは、小型化を推進するために技術の限界に挑戦し、同時に製造しやすさと堅牢性を維持するという課題に定期的に直面します。

高度なパッケージングによる小型化の推進

高度なパッケージ化手法に関する最近の進展の1つは、チップの積層です。集積回路のダイと受動部品を同じパッケージ内で接続するために2.5Dと3Dのアプローチを採用することにより、大幅なスペース節約を実現できます。

ダイの薄型化とIPD (Integrated Passive Device、集積受動部品)技術の組み合わせも、サイズ縮小に役立ちます。TSV (Through Silicon Via)などを通じた垂直接続技法も、マルチチップ積層アーキテクチャの一環として小型化にさらに貢献します。

このような超小型パッケージ内では、信号の移動距離を短縮し、受動装置を積層アーキテクチャ内に戦略的に配置し、電子的性能を向上させることができます。小型化と電力削減に関する新しい手法を探索している補聴器メーカーにとって、積層は非常に興味深い技法です。



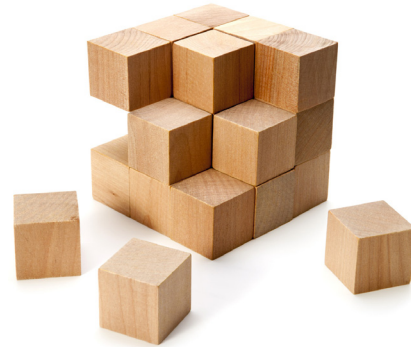
すべての要素の組み合わせ

補聴器システム全体を考慮せずに、補聴器ハードウェア・プラットフォームを設計することができないのは明らかです。全体の機能、性能、消費電力、サイズに関する目標を満たすために、電子音響学と機械的設計にかかわる要素について時間をかけて考慮する必要があります。設計チームは、電子部品をパッケージ化するための既存の手法と新手法にも精通している必要があります。

最適な製品を作り上げるために、ハードウェア・プラットフォームは次の条件を満たす必要があります。

- システムの柔軟性を考慮して設計します。
- 既存の良い新規のさまざまなトランスデューサと統合します。さらに、
- サイズの縮小と消費電力の削減をいっそう推進するために、高度なパッケージ化手法との互換性を維持します。

総合的なシステム・レベル設計アプローチを採用すると、革新的な機械的設計を達成すると同時に、製造や組み立てのプロセスを実行可能にすることができます。最新の革新に対応し、効率的な設計フローを維持するために、このアプローチは重要です。



8 – 課題のうち解決済みの要素

ハードウェア・プラットフォームに関する戦略を策定することは1つの課題です。パズルを解くときと同様、想像力、分析的思考、辛抱強さ、粘り強さが必要です。

ここまでで、補聴器と骨伝達インプラント・デバイスのメーカーがハードウェア・プラットフォームの課題に取り組むときに考慮する必要のある7つの事項を特定しました。

オン・セミコンダクターは、Ezairo 7100 DSPベースのワイヤレス対応システムにより、課題の1つを解決済みです。このシステムは、補聴器および骨伝達インプラント・デバイスの厳格な要件と性能に関する高度なニーズを満たします。このシステムを不揮発性メモリやワイヤレス製品と組み合わせることにより、総合的なハードウェア・プラットフォームを形成できます。

補聴器市場はダイナミックに変化しており、技術は常に進化を続けています。新しいトレンドとある程度の不確実性を前提にすると、柔軟性は必須条項です。

Ezairo 7100は統合型システムであり、新規のアルゴリズム、ワイヤレス技術、およびシステムレベルのニーズに対応できる柔軟性を内在しています。アナログ・フロントエンド、マルチコア・プロセッシング、ワイヤレス制御、および電源管理機能すべてをシングル・チップに集積しています。

この新しい製品シリーズは、Ezairo 5900とEzairo 6200の各シリーズを含め、成功を収めてきた、当社のオープンでプログラマブルなDSPベースのシステムを土台として構築されています。Ezairo 7100システムは、ダイ形態またはパッケージ化されたICとして入手できます。

Table 7. SOLVING THE HARDWARE PLATFORM PUZZLE

Seven Things to Think About		Ezairo 7100 Solves a Piece of the Puzzle
1	Overall System Challenges	Delivers on performance, size and power consumption: the industry's most integrated, most power efficient (< 500 μ W) chip with 5X the performance of the previous generation
2	Digital Signal Processing Architecture	Open architecture specifically designed for hearing aid and hearing implant devices to maximize programmable flexibility for evolving algorithm features
3	Chip-level Integration	AFE, processing, wireless control and power management integrated on a single chip
4	Semiconductor Process	Manufactured in 65 nm process to produce the industry's smallest and most power efficient integrated chip
5	Adopting Standard Processors in Multi-core Architectures	Utilizing ARM [®] Cortex [™] –M3 processor—an industry first
6	Wireless Technology Options	Built-in wireless flexibility to control different kinds and even multiple wireless radios
7	System-level Integration	Built-in flexibility to interface with a wide range of transducers and other components that may be included in the overall system, or may be adopted in the future

TND6092/D

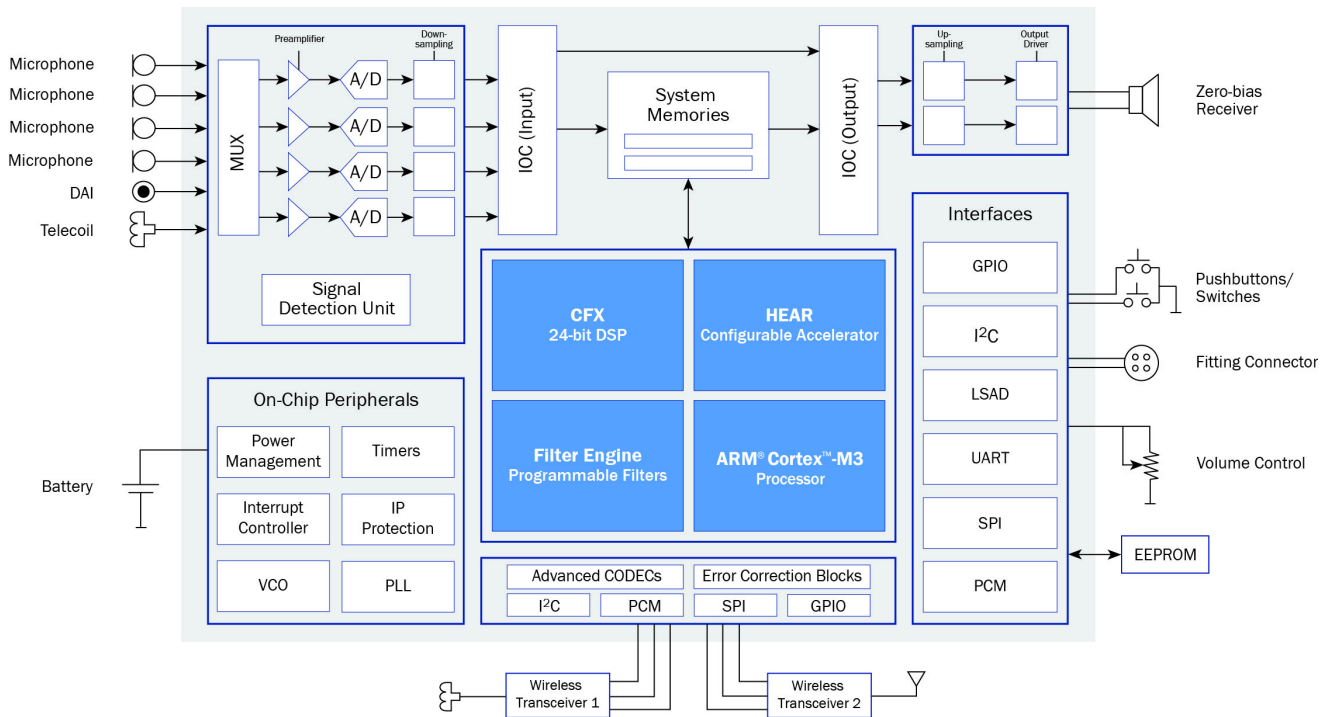


Figure 6. Ezairo 7100 Arch Diagram

ARM is a registered trademark and Cortex is a trademark of ARM Limited.

Bluetooth is a registered trademark of Bluetooth SIG, Inc.

ON Semiconductor及びONのロゴはSemiconductor Components Industries, LLC (SCILLC)の登録商標です。SCILLCは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。SCILLCの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。SCILLCは通告なしで、本書記載の製品の変更を行うことがあります。SCILLCは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害に対して、いかなる責任も負うことはできません。SCILLCデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。SCILLCは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。SCILLC製品は、人体への外科的移植を目的とするシステムへの使用、生命維持を目的としたアプリケーション、また、SCILLC製品の不具合による死傷等の事故が起り得るようなアプリケーションなどへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にSCILLC製品を購入または使用した場合、たとえ、SCILLCがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、SCILLCとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとして、SCILLCは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative