



ON Semiconductor®

4スイッチ非反転・昇降圧コンバータに おける dv/dt 誘起誤点弧の問題



ON Semiconductor®

ゲートドライバ設計に関する検討事項

USBは、限られた電力しか供給できないデータインタフェースから、データインタフェースを備えた主要な電力供給源へと進化しました。最新のUSB 3.xプロトコルは、より高レベルの電力電送をサポートしています。USB-Cポートは、デフォルト電圧は5 Vですが、プラグイン接続デバイスとのネゴシエーションによりポート電圧を最大20 Vまで上げることができます。

この新しい電力供給要件に特有の課題は、5 V~20 VのDCバスを供給するために、4.5 V~32 Vのバッテリー電圧をどのように使用するかということです。4スイッチ昇降圧コンバータは、設計者とお客様が求める幅広い電圧変換範囲、正極性、高効率、小型フォームファクタのソリューションサイズを備えているため、降圧または昇圧電力変換に適したトポロジです。

非反転・昇降圧コンバータの電力段は、4個のスイッチングデバイスと1個のインダクタで構成されています。Figure 1に示すとおり、4つのスイッチは降圧位相(S1とS2)と昇圧位相(S3とS4)に分類されます。各位相には1個のアクティブスイッチと1個の整流スイッチがあります。オン・セミコンダクター製NCP81239などのコントローラを使用すれば、このトポロジで同期降圧モードまたは同期昇圧モードでの動作が可能です。

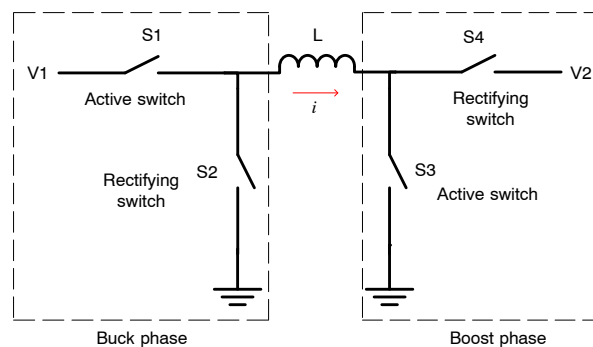


Figure 1. Diagram of a Noninverting Buck-boost Converter

dv/dt誘起誤点弧

同期降圧コンバータには、「ローサイド誤点弧」あるいは「dv/dt誘起点弧」と呼ぶよく知られた現象があり、この現象が発生するとスイッチ自体が損傷を受けコンバータ全体の信頼性低下を招く可能性があります。この現象はハイサイド(アクティブ)スイッチがターンオンし、ローサイド(整流)スイッチのドレイン-ソース間電圧が急上昇する際に発生します。この急激な電圧上昇によりドレイン-ゲート間の寄生容量(ミラー容量、 C_{gd})両端の電圧が変化し、 $C \times dv/dt$ で表される変位電流が発生します。変位電流によってゲート-ソース間の電圧が $V_{gs(th)}$ を超えると、整流スイッチの誤点弧を引き起こします。Figure 2に等価回路を、Figure 3に波形を示します。

非反転・昇降圧コンバータにおけるdv/dt誘起誤点弧問題に関する公開されている情報は限られているため、わかりやすい説明や分析が役に立ちます。降圧コンバータの回路パラメータをそのまま非反転・昇降圧コンバータの2つの位相に単純にコピーすると問題が起こります。このトポロジは多くのアプリケーションでよく使用されるため、dv/dt誘起点弧問題を理解することがますます重要になっています。

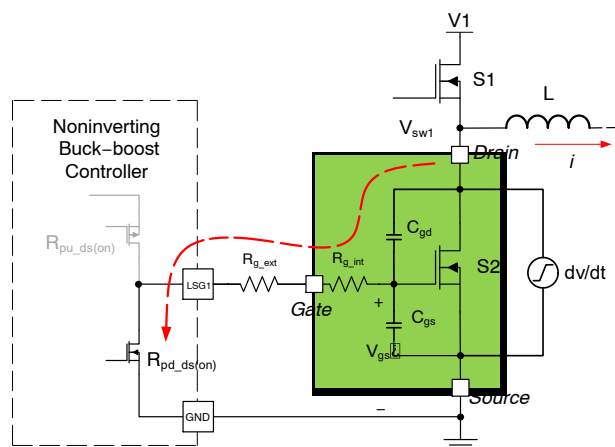


Figure 2. Buck Phase False Turn-on Equivalent Circuit of a Noninverting Buck-boost Converter

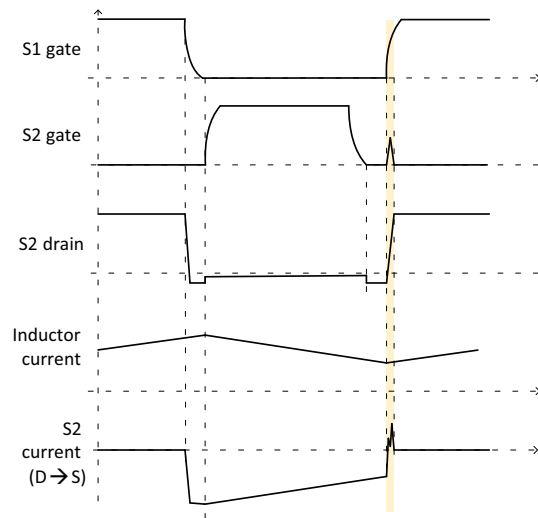


Figure 3. dv/dt Induced False Turn-On Waveform In Normal Operation

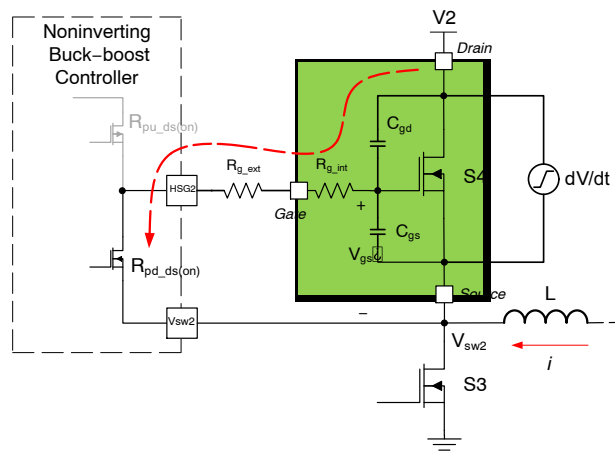


Figure 4. Boost Phase False Turn-on Equivalent Circuit of a Noninverting Buck-Boost Converter

Figure 4に、正のdv/dt遷移がドレイン-ソース間に現れる瞬間の、非反転・昇降圧コンバータの昇圧相のハイサイドMOSFETを示します。ローサイドMOSFETがターンオンすると、ハイサイドMOSFETのドレイン-ソース間電圧が急上昇します。オフ状態では、ドレイン電圧の急上昇によってドレイン-ゲート間のミラー容量(C_{gd})の両端の電圧が変化し、 $C \times dv/dt$ の変位電流が流れます。この変位電流によってゲート-ソース間の電圧が $V_{gs(th)}$ を超えると、MOSFETに対する偽の点弧信号が発生します。その結果、MOSFETはある程度導通した状態になり、電源とグランド間に低抵抗の経路が形成されます。深刻な場合、デバイスでの電力損失が大きくなり破壊故障を起こす可能性があります。

式(1)は、このモードでのゲート-ソース間の電圧を示しています。dt/C_{gs} >> R_{pd_ds(on)} + R_{g_ext} + R_{g_int}と仮定すると、理想的にはC_{gd}に流れる変位電流の大部分はゲートからゲートドライバ抵抗に流れ込むと考えられます。

$$V_{gs'} \approx (R_{pd_ds(on)} + R_{g_ext} + R_{g_int}) \times C_{gd} \times \frac{dV}{dt} \quad (\text{eq. 1})$$

V_{gs}がターンオンスレッシュホールド電圧V_{gs(th)}より低い場合には、MOSFETはターンオンしません。したがって、設計目標はdv/dtによって誘起される電圧をあらゆる条件下で最大V_{gs(th)}に制限することです。式(2)はこの方法を示しています。

$$(R_{pd_ds(on)} + R_{g_ext} + R_{g_int}) \times C_{gd} \times \frac{dV}{dt} < V_{gs(th)} \quad (\text{eq. 2})$$

式(2)を満たすために調整できる変数がいくつかあることに注意してください。R_{pd_ds(on)}はコントローラ内のパラメータで、R_{g_int}とC_{gd}はMOSFET内のパラメータです。部品選定後にこれらを調整することはできません。

したがって、dv/dt耐性を向上させるにはインピーダンスが非常に低いゲートドライブレ回路を使用する必要があり、またより高いV_{gs(th)}が推奨されます。低インピーダンスのドライブレ回路は高コストであり、V_{gs(th)}が高くなればR_{ds(on)}も高くなります。V_{gs(th)}は負の温度特性を有するため、高温になるほど誤点弧の可能性が大きくなります。通常は、ゲート電圧がスレッシュホールド電圧を超えることはなく、デバイスの抵抗が高くなると流れる電流は制限されます。誤点弧が原因でデバイスが破壊されることはほとんどありません。

特殊ケース： 軽負荷および低リップル電流条件

上記の解析は、整流スイッチがターンオンするまでに寄生容量を放電するだけインダクタ電流が大きいという仮定に基づいており、アクティブスイッチのターンオンはハードスイッチング、整流スイッチのターンオンはソフトスイッチングになります。キャパシタを完全に放電するための最小インダクタ電流は次式で与えられます。

$$I_{s_min} \geq (C_{oss1} + C_{oss2}) \times V_1 / t_{dead} \quad (\text{eq. 3})$$

ここで、I_{s_min}はアクティブスイッチがターンオフする際のインダクタ電流、C_{oss1/2}はスイッチの出力容量、t_{dead}はアクティブスイッチのターンオンと整流スイッチのターンオン間のデッドタイムです。

式(3)が成立しないときに、特殊ケースが生じます。つまり、入力電圧と出力電圧が近く、負荷が0に近い場合です。この状況では、インダクタ電流が小さすぎてスイッチの出力容量を完全に放電することができません。降圧位相を例にとると、この場合、ローサイド(整流)スイッチのドレイン-ソース間電圧は、同期整流スイッチがターンオンする時点ではまだ高いため、整流スイッチがターンオンすると、この電圧は急速に0まで低下します。その結果、相補的にアクティブスイッチのドレイン-ソース間電圧が急速にV₁まで上昇します。この急激な電圧上昇(高dv/dt)がドレイン-ゲート間の寄生容量(ミラー容量、C_{gd})に印加されると、変位電流i = C_{gd} × dv/dtが発生します。この変位電流によって発生したゲート電圧がV_{gs(th)}を超えると、アクティブスイッチの誤点弧が引き起こされる可能性があります。

同様に、アクティブスイッチがターンオンする際にも、dv/dt誘起誤点弧の問題は依然として存在しており、アクティブスイッチがターンオンする際、整流スイッチのゲートに誤点弧のこぶ状電圧上昇が観察できます。この波形をFigure 5に示します。この解析はFigure 6に示すシミュレーション結果により検証されます。

特殊ケースにおける昇圧位相の解析も同様であり、ここでは説明しません。

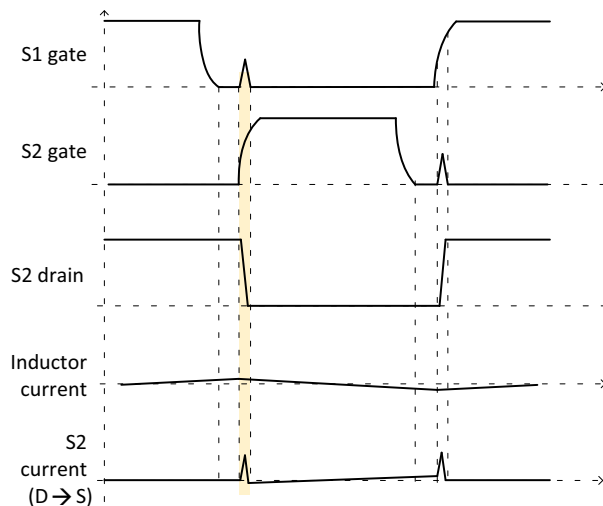


Figure 5. dv/dt Induced False Turn-On Waveform of Light Load and Low Ripple Current Condition

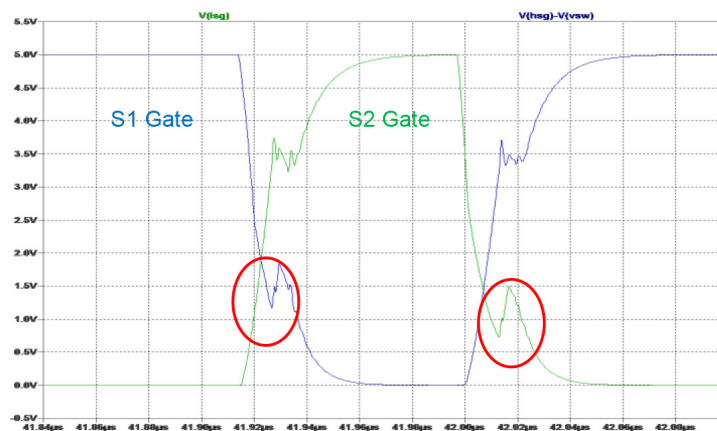


Figure 6. Simulation Results of Light Load and Low Ripple Current Condition

dv/dtスルーレートの減少

式(2)は、この問題を解決するためのガイドラインを提供しています。この問題はdv/dtによって引き起こされるので、最初に思い浮かぶ方法はdv/dtを減らすことです。dv/dtの制御はゲートドライバ回路を調整することにより容易に実施できます。アクティブスイッチのプルアップ抵抗と外部ゲート抵抗は、整流スイッチのプルアップ抵抗よりも大きくする必要があります。この方法によりアクティブスイッチのターンオン速度を低下させ、式(2)のdv/dt成分を効果的に低減できます。

図7(a)は、スイッチングノードdv/dtが1.5 V/nsのときの1.9 Vの誤点弧電圧を示しています。図7(b)は、0.75 V/nsのdv/dtに対して誤点弧ピーク電圧が1.0 Vに減少したことを示しています。疑似ターンオンの大きさは、dv/dtに影響を与える外部ゲート抵抗を調整することによって緩和できることが確認されています。

2番めの方法はスイッチングノード V_{sw1} と V_{sw2} にRCスナバ回路を追加することです。これはdv/dt値を低減する最も直接的な方法です。この方法の副作用は損失が増加することです。

最後に重要事項として、式(2)にはありませんが、整流スイッチのターンオフエッジからアクティブスイッチのターンオンエッジまでのデッドタイムも考慮する必要があります。このデッドタイムは誤点弧の電圧振幅に直接影響することはありませんが、アクティブスイッチがターンオンする前に整流スイッチのゲート電圧がゼロに低下することを保証するのに役立ちます。たとえデッドタイムを十分に長く設定しても、アクティブスイッチがターンオンするときに、依然としてdv/dt誘起点弧が存在することに注意してください。

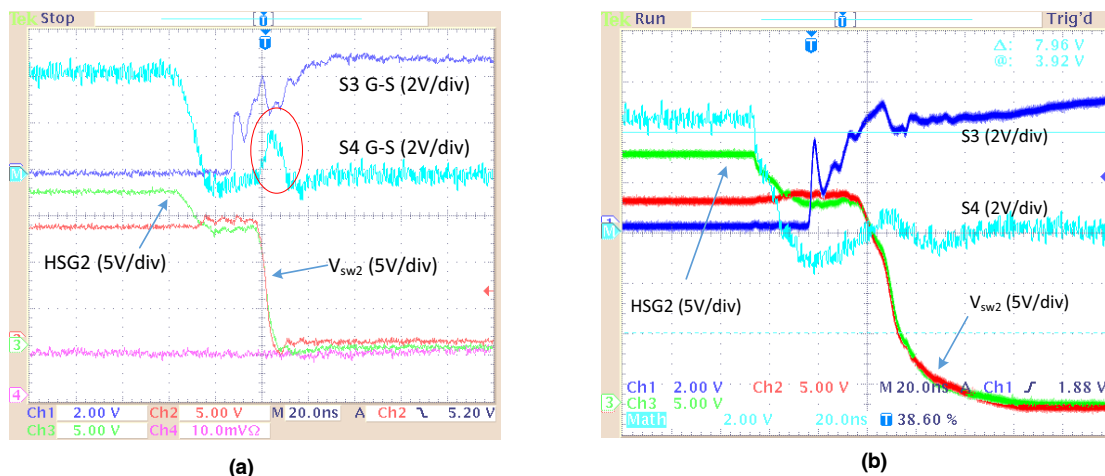


Figure 7. Gate Signal and Switching Node dv/dt with Different External Gate Resistors (a) $R_{g_s3} = 0 \Omega$, $R_{g_s4} = 3.3 \Omega$; (b) $R_{g_s3} = 3.3 \Omega$, $R_{g_s4} = 0 \Omega$

MOSFETの選択

正しいMOSFETを選択することも、dv/dt誘起点弧問題の影響を軽減するのに役立ちます。一つの解決策は、ゲートスレッシュホールド電圧の高いMOSFETを選択することですが、 $R_{ds(on)}$ が増加する可能性があります。

dv/dt誘起点弧を防ぐには、 $Q_{gd}/Q_{gs(th)}$ 比に基づいて整流スイッチを選ぶ必要があります。 $Q_{gs(th)}$ は、ゲート電圧がスレッシュホールド電圧に到達する前のゲート-ソース間の電荷です。式(2)によると、 C_{gd} を低減すればdv/dt誘起電圧の振幅を低減できます。さらに、dv/dt誘起電圧の振幅は dt/C_{gs} 、 V_{ds} 、およびスレッシュホールド電圧 V_{th} にも依存します。dv/dt誘起点弧問題を解釈する方法の一つは、 V_{ds} が入力電圧に達したときに、整流スイッチがターンオンしないように、ミラー電荷が V_{th} レベルでの C_{gs} の全電荷よりも少なくなければならないことです。このとき次の関係が成立します。

$$V_{gs} = \frac{C_{gd}}{C_{gd} + C_{gs}} \times V_{ds} < V_{gs(th)} \quad (\text{eq. 4})$$

$$Q_{gd} < Q_{gs(th)} \quad (\text{eq. 5})$$

単純にゲート電荷を使用して、整流デバイスのdv/dt誘起点弧耐性を評価することができません。理想的には、十分なマージンを取るために、電荷 Q_{gd} が $Q_{gs(th)}$ を超えないようにする必要があります。

ドライバ回路の代替設計案

式(2)によれば、dv/dt誘起点弧の電圧振幅を低くするには、ゲートドライブ抵抗 R_{g_ext} を低く抑える必要があります。結果として、整流スイッチは高速でターンオン/オフしますが、ソフトスイッチングの場合には問題となりません。しかし、上記の「特殊ケース」で説明したように、ソフトスイッチングが実現しない場合は、誤点弧のこぶ状の電圧上昇が発生します。

一部のコントローラには、Figure 8に示すように、オープンドレインやオープンソース構成のものがあります。この構成では、ターンオンとターンオフの速度を個別に調整できます。

外部ゲート抵抗に加え、コントローラ内部のゲートドライブ回路も検討することが必要です。 R_{g_ext} の検討と同様に、整流スイッチ用の内部プルダウン抵抗も低くする必要があります。

その他、追加部品が必要な負のターンオフ電圧など、複雑なドライブ回路技術もいくつかありますが、ここでは取り上げていません。

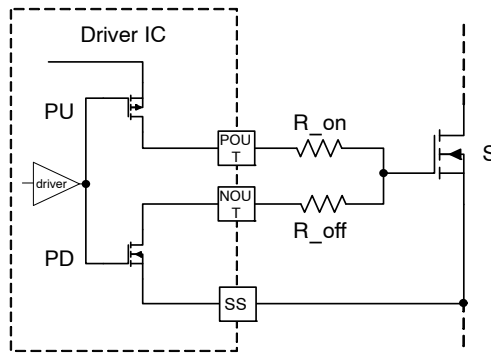


Figure 8. Different Gate Resistance for Turn on and Turn off

特殊ケース向けゲートドライブ設計に関する検討事項

前セクションで説明したように、軽負荷および低電流リップル条件でのゲートドライブ回路には、低いハイサイドゲート抵抗と高いローサイドゲート抵抗が必要で、これは通常動作の要件とはまったく逆です。そのため、通常動作と特殊ケースの動作間のトレードオフを検討する必要があります。ハイサイドゲート抵抗はブートストラップ容量と直列の抵抗で置き換えることができます。ローサイドゲート抵抗は0に維持する必要があります。さらに、アクティブスイッチ用MOSFETの選択も「MOSFETの選択」のセクションに記載した説明に従う必要があります。

Figure 9(a)に、ハイサイドのターンオフからローサイドのターンオンまでのシミュレーション波形、Figure 9(b)にローサイドのターンオフからハイサイドのターンオンまでのシミュレーション波形を示します。MOSFETのターンオン・スレッシュホールドを超えるdv/dt誘起誤点弧のこぶ状電圧の上昇はありません。

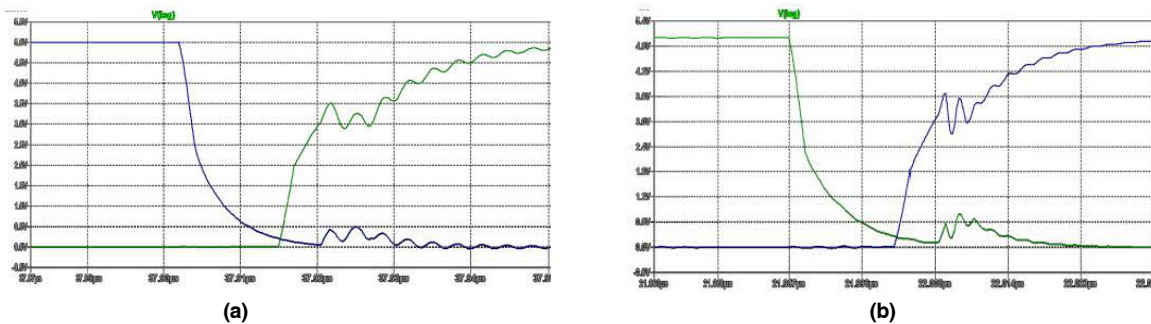


Figure 9. Simulated Improved Switching Waveform of Light Load and Low Ripple Current Condition

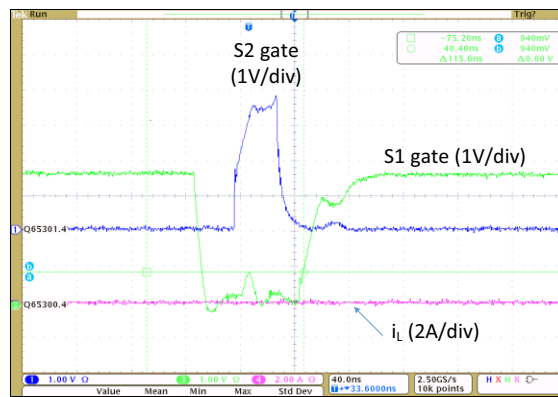


Figure 10. Experimental Improved Switching Waveform of Light Load and Low Ripple Current Condition

結論

非反転・昇降圧コンバータにおける dv/dt 誘起点弧は、降圧および昇圧位相両方の同期整流MOSFETのドレイン-ソース間電圧の急上昇によって起こります。結果として、いずれかの位相レグに流れる不要なシュートスルー電流によってシステム全体の効率が低下します。電源設計者は、低コストの回路によるいくつかの解決策を利用できます。例えば、整流スイッチのターンオフ時のゲートドライブ抵抗を最小にする、アクティブスイッチのターンオン時のゲートドライブ抵抗を大きくする、スイッチングノードにRCスナバ回路を追加するなどです。 $Q_{gd}/Q_{gs(th)}$ 比が小さく、スレッシュホールド電圧が高いMOSFETを選択することによっても、 dv/dt 誘起点弧が発生する可能性を低減できます。

参考文献：

- [1] Application Note [AN-9010/D](#), MOSFET Basics, Fairchild Semiconductor.
- [2] Jon Klein. Application Note AN-6003/D, “Shoot-through” in Synchronous Buck Converters, Fairchild Semiconductor.
- [3] Application Note [AND9419/D](#), Methods to Identify Shoot Through in Fast Switching VRM Applications, ON Semiconductor
- [4] Steve Mappus. “DV/DT Immunity Improved in Synchronous buck Converters”, Power Electronics Technology, pp30-36, July 2005
- [5] Thomas Wu. “CDV/DT induced Turn-on in Synchronous Buck Regulators”, International Rectifier.

ON Semiconductor及びON SemiconductorのロゴはON Semiconductorという商号を使うSemiconductor Components Industries, LLC 若しくはその子会社の米国及び/または他の国における商標です。ON Semiconductorは特許、商標、著作権、トレードシークレット(営業秘密)と他の知的所有権に対する権利を保有します。ON Semiconductorの製品/特許の適用対象リストについては、以下のリンクからご覧いただけます。www.onsemi.com/site/pdf/Patent-Marking.pdf。ON Semiconductorは通告なしで、本書記載の製品の変更を行うことがあります。ON Semiconductorは、いかなる特定の目的での製品の適合性について保証しておらず、また、お客様の製品において回路の応用や使用から生じた責任、特に、直接的、間接的、偶発的な損害など一切の損害に対して、いかなる責任も負うことはできません。お客様は、ON Semiconductorによって提供されたサポートやアプリケーション情報の如何にかかわらず、すべての法令、規制、安全性の要求あるいは標準の遵守を含む、ON Semiconductor製品を使用したお客様の製品とアプリケーションについて一切の責任を負うものとします。ON Semiconductorデータシートや仕様書に示される可能性のある「標準的」パラメータは、アプリケーションによっては異なることもあり、実際の性能も時間の経過により変化する可能性があります。「標準的」パラメータを含むすべての動作パラメータは、ご使用になるアプリケーションに応じて、お客様の専門技術者において十分検証されるようお願い致します。ON Semiconductorは、その特許権やその他の権利の下、いかなるライセンスも許諾しません。ON Semiconductor製品は、生命維持装置や、いかなるFDA (米国食品医薬品局)クラス3の医療機器、FDAが管轄しない地域において同一もしくは類似のものと分類される医療機器、あるいは、人体への移植を対象とした機器における重要部品などへの使用を意図した設計はされておらず、また、これらを使用対象としておりません。お客様が、このような意図されたものではない、許可されていないアプリケーション用にON Semiconductor製品を購入または使用した場合、たとえ、ON Semiconductorがその部品の設計または製造に関して過失があったと主張されたとしても、そのような意図せぬ使用、また未許可の使用に関連した死傷等から、直接、又は間接的に生じるすべてのクレーム、費用、損害、経費、および弁護士料などを、お客様の責任において補償をお願いいたします。また、ON Semiconductorとその役員、従業員、子会社、関連会社、代理店に対して、いかなる損害も与えないものとします。ON Semiconductorは雇用機会均等/差別撤廃雇用主です。この資料は適用されるあらゆる著作権法の対象となっており、いかなる方法によっても再販することはできません。

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative