

关于利用斩波稳定架构零漂移运算放大器优势的切实考量

Farhana Sarder
(安森美半导体)

零漂移运算放大器是一种特殊形式的运算放大器,适用于精密应用。在这些应用中,由于差分输入信号非常小,输入引脚上的任何偏移都可能在输出端引起严重误差。

除了具有低输入的失调电压外,这些专用的运算放大器还可以在较广的温度和时间范围内具有高共模抑制比(CMRR)、高电源抑制比(PSRR)、高开环增益和较低的漂移等特性。因此,这类运算放大器成为精密应用的理想选择,一方面它们能够精确地测量较小的差分电压,高开环增益的特性保证了良好的闭环增益精度。同时,这类运算放大器不容易受到外界的影响,如电源变化、共模电压和温度效应。

零漂移运算放大器特别适合差分信号较小的精密应用,尤其是低频应用,包括物联网(IoT)和工业4.0应用(工业物联网 IIoT)中使用的许多感知方案。随着电池供电(或能量采集)应用倾向使用低功耗的节能传感器,零漂移运算放大器对许多现代应用都非常有效,包括正在迅速增长的 IoT 应用。

输入偏置电压

输入失调电压是个重要参数,因为它界定了可被捕获和放大的最小可靠信号,从而限制了较低的动态范围。在数据表中,通常将其称为 V_{os} 或 V_{i0} ,它

是 $IN+$ 和 $IN-$ 端子之间的差分电压的量度,有效地测量了运算放大器输入对的匹配程度。

从理论的角度来说,在理想的运算放大器中,输入端子在闭环系统中应该处于相同的电压水平。但是半导体材料的实际变化会使输入引脚上的内部电压升高,因此在实际应用中总会出现一些很小的输入失调电压。这些材料差异还会导致输入失调电压随温度变化而产生幅度变化甚至极性变化,使应用中校准极具挑战。

典型的通用运算放大器的输入失调电压约为几毫伏,而专用零漂移运算放大器的输入失调电压约为 10-25 微伏,小两个数量级。

零漂移技术和架构

可采用几种技术来确保在宽广的温度和时间范围内具有低输入失调电压,以产生零漂移运算放大器。方法之一是定期测量输入失调电压,然后施加校正电压以调整运算放大器的输出偏移量。这种方法被称为“斩波器稳定”,因其在反馈部分使用了斩波器。

斩波稳定技术的主要限制在于斩波电路中包含的时钟系统,其导致零漂移运算放大器易受经典采样系统混叠或外差问题的影响。当输入信号的频率

与斩波电路的时钟频率相近时,该影响表现得尤为明显。当输入信号的频率保持在相关奈奎斯特频率以下时,斩波稳定运算放大器可保持最佳的性能。设计人员应注意确保输入频率保持在失调校正频率的一半以下(并在闭环带宽内),以获得斩波稳定运算放大器的最佳性能。

创建零漂移架构的另一种方法称为“自动归零”。尽管最初的系统架构类似于具有高频路径和低频前馈校正路径的斩波稳定架构,但其实现的方式却完全不同。

斩波稳定运算放大器和自动归零运算放大器都易受混叠影响,但是这种影响是可以被减轻的。例如,安森美半导体的 NCS333 和 NCS21911 器件含两个级联的、对称的 RC 陷波滤波器,这些滤波器已调谐到斩波频率和 5 次谐波。与市场中的其他器件相比,这种布置能够减小混叠效应,并提供强大的性能。

采用零漂移运算放大器的注意事项

在使用零漂移运算放大器时,设计人员需要首先考虑如何减轻混叠效应。该效应不该被认为是一种缺陷,而该是一种需要被了解、被缓解的现象。

减轻混叠的关键是了解运算放大器的时钟频率。制造商通常不会发布该信息,所以需要进行实验来推断时钟频率。最简单有效的方法是进行简单的时域测试,并且使用示波器监视输出。合理地假设频率在器件的增益带宽积之内,放大器输入应从零频率扫描到增益带宽积。测试表明,时钟频率通常是增益带宽积的三分之一,但未必总是如此。

为了让零漂移放大器表现出最佳性能,设计人员应遵循奈奎斯特采样理论,并确保最大信号频率小于内部时钟频率的一半。但精密模拟电路能够非常敏感地拾取杂散信号、噪声或纹波,其中任何一个都可能包含高于奈奎斯特频率的频率,这可能会导

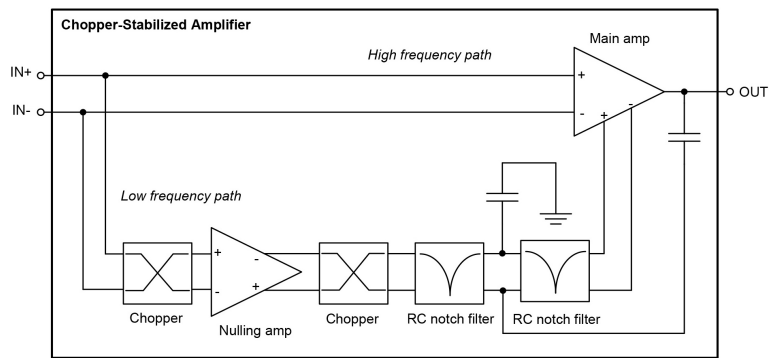


图 1 斩波稳定运算放大器的简化框图

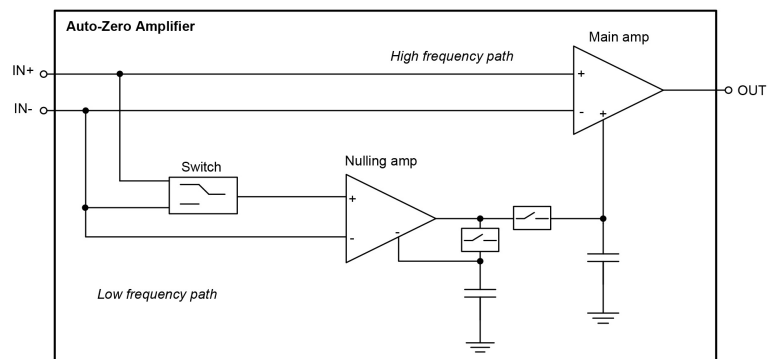


图 2 自动归零运算放大器的简化框图

致误差或错误的输出。

较好的做法是在放大器之前加入一个模拟低通滤波器,以用作抗混叠滤波器。通过减弱高于奈奎斯特频率的频率,滤波器可以减少或消除任何混叠。该滤波器必须是纯模拟的并且没有有源元件。许多情况下,只需要一个简单的两段级联 RC 滤波器。

一般而言,级联零漂移放大器并不是好的设计实践。不同的时钟频率可能会相互作用,从而导致不良影响,包括可能的混叠。建议使用相对较低值的输入电阻,因为斩波稳定电路会产生输入电流尖峰,从而产生电压,电压随后被放大。如前所述,可使用合适的无源 RC 滤波器来削弱这些尖峰。

设计人员还应意识到,零漂移运算放大器的建立时间有限,因为斩波电路是基于时间的采样。这代表输入的大动态步长(或过载)可能使环路需要时间来重新建立低输入失调。但通过使用更高的时钟频率,可以期望快速地恢复和建立时间(通常在几十微秒之内)。任何事情都需要权衡取舍,在这也不例外,因为更快的建立时间可能导致更高的输入失调。相

比缩短建立时间，大多数零漂移运算放大器都优先减小输入失调。

零漂移运算放大器内部拥有相当数量的逻辑电路，因此启动所需的时间是有限的。在此期间，输出将反映未经校正的输入失调电压。在大多数情况下，这不是个问题，因为影响只发生在最初的几个时钟周期，而且对应的时间是在整个系统的上电时间内。

设计人员使用仿真工具来开发电路时，应该意识到 SPICE 模型不能提供针对如混叠的零漂移行为的任何洞察。典型的 SPICE 模型能够模拟器件的线性性能，而不是斩波器的性能，部分是因为这会

降低模拟的速度。

小结

输入失调电压是所有运算放大器的一个关键参数。对于注重该参数的应用而言，可采用专用的零漂移运算放大器，实现在低差分输入情况下的精密应用。所有的工程方案都是如此，设计人员需要权衡取舍以获得最佳的性能。但是，通过使输入频率保持在奈奎斯特频率以下，并提供一些基本的无源滤波，这些专用器件是用于低频传感器应用的理想选择。