

La nuova era dell'elettronica di potenza ad alta efficienza

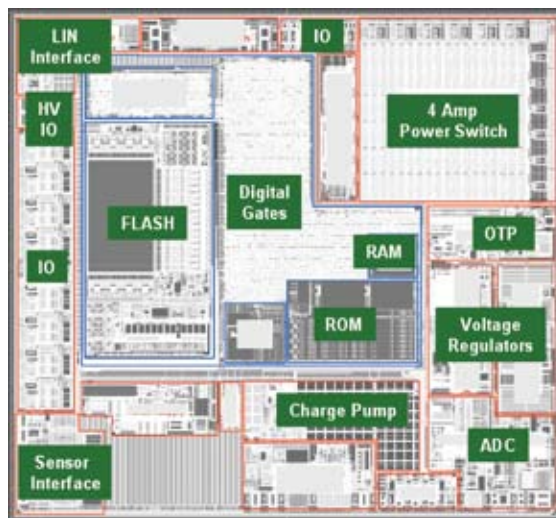
L'elettronica di potenza svolge un ruolo sempre più importante e l'innovazione continua è essenziale per soddisfare la richiesta di tecnologie ad elevata efficienza energetica necessaria per garantire la sostenibilità ambientale.

Una ricerca pubblicata dall'*American Council for an Energy Efficient Economy* stima che l'economia degli Usa potrebbe espandersi del 70% entro il 2030 pur consumando l'11% in meno di elettricità grazie al guadagno di efficienza reso possibile dal progresso della tecnologia dei semiconduttori. L'evoluzione, in termini di disponibilità di transistor Mosfet e IGBT a bassissima perdita, circuiti integrati di potenza intelligenti e moduli di potenza intelligenti, è già in corso. Inoltre, già si vedono all'orizzonte substrati più avanzati per realizzare semiconduttori e soluzioni di packaging di nuova concezione.

LE TECNOLOGIE DEI TRANSISTOR DI POTENZA

La struttura bipolare è attualmente quella preferita per realizzare transistor di potenza con tensioni superiori a 1 kV, mentre i Mosfet si rivelano più adatti per tensioni inferiori a 1 kV, specialmente per frequenze di lavoro sopra i 100 kHz. Per applicazioni ad elevata intensità di corrente, sono particolarmente indicati

Fig. 1 - Funzionalità analogiche, digitali e di potenza integrate all'interno di un singolo chip realizzato con processo Bcdmos



gli IGBT. Sebbene i transistor di silicio continuano a migliorare, entro i prossimi dieci anni i limiti di questo materiale imporranno la ricerca di alternative. L'impiego di materiali con un maggior valore di banda proibita (bandgap), come il nitruro di gallio, il carburo di silicio e il diamante, diverrà molto più comune in questo lasso di tempo. Questi materiali hanno proprietà termiche migliori e garantiscono minori perdite

di commutazione, oltre a offrire una più interessante combinazione di valori di resistenza nello stato di conduzione ed elevata tensione di break down. I più importanti problemi affrontati nello sviluppo dei transistor derivano dall'obiettivo di minimizzare le perdite interne pur continuando ad aumentare la frequenza di commutazione, ridurre le perdite di conduzione dovute alla $R_{DS(ON)}$, abbassare le capacità interne

e migliorare le prestazioni durante il recupero inverso. Anche un più elevato valore della tensione V_{BD} e del comportamento in commutazione senza limitatore, si sono rivelati fattori molto importanti.

I MOSFET A BASSA TENSIONE

In passato, lo sviluppo tecnologico dei Mosfet a bassa tensione (<40V) era concentrato sulla riduzione delle dimensioni del die per ottenere il minor costo unitario a parità di $R_{DS(ON)}$. La più importante figura di merito considerata era allora il valore specifico della resistenza di conduzione, o $R_{DS(ON)spec}$, misurata in $m\Omega \times mm^2$. Poiché nei Fet a bassa tensione la resistenza del canale ha una grande influenza nel determinare la $R_{DS(ON)spec}$, l'obiettivo primario era quello di riuscire a realizzare il massimo numero di canali Fet possibili all'interno dell'area disponibile. I canali planari sono stati allora superati dai canali verticali realizzati con strutture "trench", e dall'adozione di tecniche litografiche avanzate per ridurre le dimensioni delle superfici. Un parametro di merito ora cruciale, definito dal prodotto $R_{DS(ON)} \times Qg(d)$, non può essere migliorato semplicemente riducendo il passo delle strutture Trench-Fet, poiché il miglioramento della resistenza di conduzione specifica ($R_{DS(ON)}/area$) viene negativamente controbilanciato dal corrispondente aumento della carica di gate specifica ($Qg/area$). Lo sviluppo tecnologico si concentra ora invece sulle nuove architetture dei dispositivi, come quelle dei Trench-Fet, ai quali viene aggiunto un piano verticale disaccoppiato che scherma il gate dal drain, dei Trench-Ldmos, che combinando la compattezza e il drain nel lato posteriore tipico dei Trench-Mos con la minor $Qg(d)$ tipica degli Ldmos; oppure degli Ldmos con tecniche di metallizzazione e packaging ottimizzate. Sono in corso di sviluppo anche soluzioni tecnologiche con strutture Hemt basate su GaN che combinano basse perdite di commutazione con basse resistenze interne.

I MOSFET A MEDIA TENSIONE

L'obiettivo di un minor costo e un maggior rendimento energetico lo si ritrova anche nel settore dei Mosfet a media tensione (40-200V). Le frequenze di lavoro che si stanno alzando fino a qualche centinaio di kHz impongono una riduzione significativa della carica di gate $Qg(d)$. Piani di schermatura (field plate) disaccoppiati verticali mediante architetture a gate suddiviso (split-gate) permettono di ottenere valori di $R_{DS(ON)spec}$ simili a quelli dei dispositivi con strutture di schermatura convenzionali, ma con valore di $Qg(d)$ inferiore. Nei Mosfet ad alta tensione (200-1000V), il più importante contributo alla resistenza di conduzione $R_{DS(ON)}$ è causato dalla resistenza nella regione di drift. La tecnologia dei Fet planari è ancora dominante in queste applicazioni, laddove il vincolo monodimensionale del silicio limita la resistenza di drift. Le strutture a supergiunzione sfruttano due pilastri verticali P-N con cariche bilanciate nella regione di drift, che permettono di superare i limiti imposti dalla struttura

monodimensionale del silicio e, pertanto, ottengono prestazioni superiori rispetto ai dispositivi planari. Il campo verticale è ripartito sulla profondità dei pilastri, che assomiglia alla presenza di uno spesso strato intrinseco di silicio che crea un elevato valore di tensione di break down, ma mantenendo bassa la $R_{DS(ON)}$. La prima generazione di dispositivi a supergiunzione ha raggiunto un miglioramento della $R_{DS(ON)}$ del 300% rispetto alla realizzazione con Fet planari. La realizzazione di strutture trench tecnologicamente avanzate permetterà di raggiungere miglioramenti del 500%. Anche i materiali ad elevata banda proibita permettono di ottenere incredibili miglioramenti nelle applicazioni ad alta tensione. Il valore dei campi critici che provocano il breakdown nei dispositivi in GaN e SiC sono di un ordine di grandezza più elevato rispetto a quelli del silicio e i dispositivi fin qui prodotti hanno anche il vantaggio di una migliore conduttività termica. Mentre il carburo di silicio è il materiale preferito per applicazioni con tensioni maggiori di 1 kV, il nitruro di gallio è il più adatto per quelle a meno di 1 kV. Ci sono comunque ancora molti ostacoli da superare, come la difficoltà di far crescere spessi strati di GaN sul silicio per ottenere tensioni nominali elevate, realizzare i transistor ad arricchimento e migliorare l'affidabilità. Ci si aspetta che i primi transistor ad alta tensione con struttura GaN Hemt verranno commercializzati nei prossimi anni.

CIRCUITI INTEGRATI INTELLIGENTI

L'avvento della tecnologia Bcd, che abbina le strutture bipolari Cmos e Dmos su uno stesso chip, ha permesso di integrare i circuiti analogici, digitali e di potenza in un singolo componente monolitico che semplifica notevolmente il progetto di un sistema, il che ha fatto emergere i cosiddetti circuiti integrati di potenza intelligenti o "smart-power Ic". Le successive evoluzioni dei processi produttivi Bcd hanno migliorato l'isolamento ad alta tensione, le dimensioni dei componenti elementari e la potenza gestibile. I moderni processi produttivi consentono l'integrazione di processori digitali, memorie Ram e Rom, memorie speciali e circuiti di potenza. La

Fig. 1 mostra come si possano combinare molteplici funzionalità all'interno di un singolo chip di potenza destinato ad applicazioni automobilistiche. Alla continua diminuzione delle geometrie minime realizzabili con la tecnologia Cmos corrisponde il desiderio di integrare ancora più intelligenza nei circuiti, che porterà all'inserimento di processori a 16/32 bit, memorie Rom/Ram da svariati Mbit, memorie non volatili e blocchi funzionali complessi di tipo digitale. Anche le funzionalità analogiche crescono, trainate dall'esigenza di migliore accuratezza nella misura dei segnali, conversioni ad alta velocità, vari protocolli di interfaccia, anelli di controllo e pilotaggio dei segnali e generatori tensione di tensione/corrente di riferimento integrati sul chip. Stanno per essere commercializzati circuiti di pilotaggio di potenza da 100-200V e 5-10A con bassissima $R_{DS(ON)}$, unita a architetture di isolamento dense e robuste che utilizzano tecnologie con trincee profonde o con substrati di silicio su isolante. Le tecnologie complementari rivolte alle applicazioni con tensioni inferiori a 100V e i transistori integrati per realizzare inverter Ac/Dc si stanno rivelando un altro mercato importante. I processi Cmos sub micrometrici faciliteranno l'integrazione di circuiti di pilotaggio a basso costo e bassa $R_{DS(ON)}$ spostandoli dai dispositivi Ldmos tradizionali a quelli in tecnologia Resurf Dmos doppio o triplo, SJ Ldmos e LIgibt.

TECNOLOGIE DI PACKAGING

La tendenza che caratterizzano attualmente il settore del packaging per dispositivi a semiconduttore riguardano il miglioramento delle interconnessioni, tra cui le tecnologie di lavorazione dei wafer mirate a ridurre gli effetti delle resistenze parassite e migliorare la diffusione del calore sul chip. I collegamenti interni di maggior spessore in rame, oro o alluminio, così come i collegamenti tramite nastri o graffe, nonché i connettori di tipo chip-scale ottimizzati per i circuiti di potenza stanno migliorando l'efficienza dei collegamenti ohmici tra il die e gli elettrodi esterni. La Fig. 2 illustra come si stia evolvendo la tecnologia di packaging.

SEMICONDUTTORI DI POTENZA

I primi moduli di potenza combinavano più tiristori e diodi in un singolo contenitore per ottenere potenze nominali più elevate. Nel corso degli ultimi trent'anni sono state introdotte diverse nuove soluzioni rivoluzionarie. I moduli moderni combinano i semiconduttori di potenza con i circuiti di controllo, misura, azionamento e protezione. Sono spesso indicati come moduli di potenza intelligenti quelli con potenza di 1 - 30 kW che contengono transistor/diodi di potenza, preamplificatori e, talvolta un controllore, mentre vengono chiamati moduli integrati di potenza, quelli con potenza da 10 kW-1 MW che contengono diversi Igbt/diodi collegati in parallelo. L'utilizzo delle connessioni dirette in rame Dbc ha migliorato le prestazioni elettriche, mentre i substrati ceramici (come i composti in Al_2O_3 e AlN) possono simultaneamente migliorare l'efficienza di raffreddamento. Il miglioramento delle tecniche di assemblaggio ha riguardato anche la cointegrazione planare di diversi dice e componenti passivi, nonché la sovrapposizione verticale per aumentare l'integrazione dei sistemi. Un interessante campo di ricerca riguarda oggi le tecnologie di "Unpackaging", che approcciano il problema "al contrario", mediante le quali diversi substrati popolati vengono integrati meccanicamente senza ricorrere a veri e propri contenitori, terminali e supporti. Stanno facendo la loro comparsa sul mercato anche dei moduli a bassa tensione (<100V), per soddisfare la crescente domanda di migliori rendimenti e minori costi per realizzare convertitori point-of-load. Si nota un'evidente tendenza in questi casi a utilizzare frequenze di commutazione superiori a 1 MHz per ridurre le dimensioni dei componenti e il loro costo, per cui si studiano nuove tecniche per controbilanciare la potenziale crescita delle perdite di commutazione.

Peter J. Zebel
Senior Vice President and Cto

Marnix Tack
Senior Director

ON Semiconductor
www.onsemi.com